图灵电子

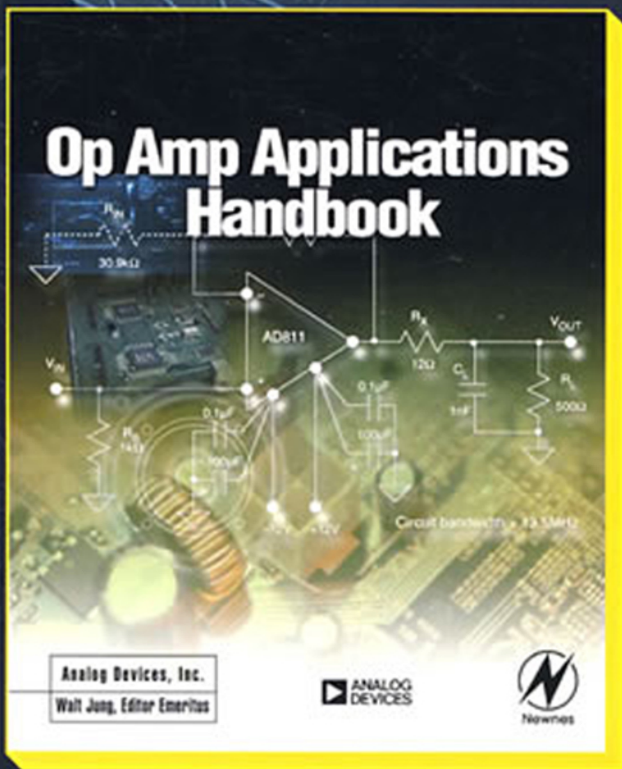


运算放大器里程碑著作
ADI公司经验与智慧结晶

# 运算放大器应用技术手册

# Op Amp Applications Handbook

[美] Walt Jung 等编著
张乐锋 张 鼎 等译



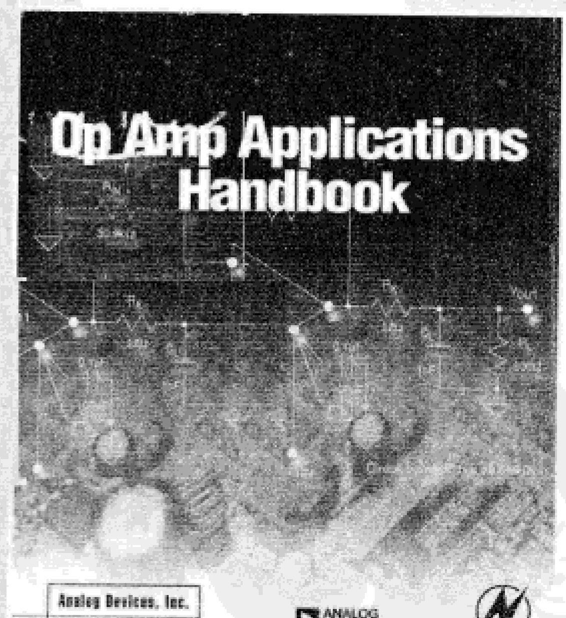

人民邮电出版社
POSTS & TELECOM PRESS

TURING 图灵电子与电气工程丛书

# 运算放大器应用技术手册

## Op Amp Applications Handbook

[美] Walt Jung 等编著
张乐锋 张 鼎 等译




人民邮电出版社
北 京

**图书在版编目（CIP）数据**

运算放大器应用技术手册/（美）荣格（Jung, W.）等编著；张乐锋等译．—北京：人民邮电出版社，2009.1
（图灵电子与电气工程丛书）
书名原文：Op Amp Applications Handbook
ISBN 978-7-115-19182-3

I．运… II．①荣… ②张… III．运算放大器－应用－技术手册 IV．TN722．7-62

中国版本图书馆CIP数据核字（2008）第175888号

## 内 容 提 要

本书是运算放大器的完美阐述，从运算放大器的基本概念和理论出发，重点介绍它在各种电子系统中的应用，还对比了无源器件选择、电路建模与实验板设计等各类硬件问题。书中每部分内容既有具体的电路实例，又有完整的理论分析，还包括许多珍贵的使用技巧，内容详实，图表丰富。

本书的读者群非常广泛，既是一本适合高校师生的教学参考书，也是电路系统设计工程师案头必备的实践参考手册。本书中的许多电路实例既可以直接用于课堂教学和练习，也可以用作工程电路的设计参考。

图灵电子与电气工程丛书

**运算放大器应用技术手册**

◆ 编　　著　[美] Walt Jung　等
　译　　　　张乐锋　张　鼎　等
　责任编辑　朱　巍

◆ 人民邮电出版社出版发行　　北京市崇文区夕照寺街14号
　邮编　100061　　电子函件　315@ptpress.com.cn
　网址　http://www.ptpress.com.cn
　北京艺辉印刷有限公司印刷

◆ 开本：787×1092　1/16
　印张：44
　字数：1 177 千字　　　　2009 年 1 月第 1 版
　印数：1－3 000 册　　　　2009 年 1 月北京第 1 次印刷

著作权合同登记号　图字：01-2007-3617号

ISBN 978-7-115-19182-3/TN

定价：99.00元

**读者服务热线：（010）88593802　印装质量热线：（010）67129223**
**反盗版热线：（010）67171154**

# 译　者　序

运算放大器在模拟电路设计中几乎无处不在，语音、视频、通信和传感器等领域少不了它，信号隔离、放大、滤波等调理电路中也要用到它。但是迄今为止，尚没有一本全面介绍运算放大器原理和各种高级应用主题的图书。在电路设计方面的课程教学以及长期的电路实践中，我们也强烈地感受到了这一点。本书的出现适时地填补了这一空白，它既是很好的电路教学参考书，也是很好的电路实践参考书。

本书的作者是以Walt Jung为代表的ADI公司的全体技术人员，其内容是ADI公司长期从事运算放大器设计与制造的智慧结晶。书中讲述的许多在运算放大器发明之初就提出的理论和方法至今仍在使用，永远不会过时；书中采用的许多运算放大器电路实例都是作者的原创性成果，既有完整的理论分析，又包含珍贵的使用技巧，这在其他相关图书中是难得一见的。Walt Jung恰当地总结了运算放大器的起源、演变和发展，这也是本书的特色之一。我们相信，任何从事电子工程和电路设计工作的人们，任何希望能快速、准确地设计电路系统的人们，都会从本书中受益匪浅，这也是我们乐于翻译本书的原因所在。

本书的内容可以分为四大部分，第一部分由第1章和第2章组成，以运算放大器原理为基础，深入浅出地分析了运算放大器的理想特性、实际工作特性、电压/电流反馈模型以及常用指标等基本理论，讨论了各类电路经常使用的仪表放大器、可编程增益放大器以及隔离放大器。该部分内容是任何从事电子工程和电路设计领域工作的人们不可或缺的基础知识，需要仔细阅读，认真领悟。第二部分由第3章至第6章组成，讲述运算放大器在ADC/DAC数据转换、传感器信号调理、模拟滤波器以及音频/视频/通信等各个专业领域的应用，该部分各章的内容几乎是相互独立的。每章在介绍基础理论时，都以大量的电路实例讲述运算放大器在专业领域的应用，既有电路分析，也有性能测试，还有使用技巧，可以直接指导电路实践。从事电子工程和电路设计领域工作的人们可以根据自己的研究方向和实践内容有选择地阅读与工作相关的运算放大器应用内容。第三部分包括第7章，讲述运算放大器硬件电路与基本设计技术，本部分的电路实践内容在各种运算放大器数据手册中很少说明，但是它们和运算放大器的指标一样重要，都会影响电路的实际性能。因此，电路设计人员必须认真阅读该部分内容，才能合理地设计PCB的电路布局和电源系统，正确地进行输入/输出保护和散热处理，才能有效地避免EMI/RFI问题。第四部分包括第8章，是关于运算放大器发展历史的内容，对于运算放大器应用来说不是必需的，可以有选择地跳过本章。不过，本部分提供的是有趣的背景知识，阅读本部分内容，可以更全面地了解运算放大器的起源、发展，也有利于更准确地评价当前流行的各种运算放大器。该部分内容可以作为电路设计人员茶余饭后的谈资，用于放松紧绷的大脑。本书的内容还有很多，在阅读过程中，你将会发现许多新鲜生动而又非常深刻的东西，会发现许多你本该知道而至今尚未知晓的东西，这也是我们在阅读和翻译该书过程中的切身体会。

本书主要由张乐锋和张鼎翻译。此外，参与翻译的人还有：闫志强、岳虹、张波涛、

邓彬等。张乐锋负责全书的校对和审定。Be Flying工作室（http://blog.csdn.net/be_flying，其所译图书介绍页面：http://www.china-pub.com/main/sale/renwu/GetInfo.asp?theID=64）负责人肖国尊对本书的翻译和出版做了大量的协调和规范工作，特别是在翻译进度和质量的把关方面，在此予以衷心感谢。

由于译者水平有限，加之时间仓促，疏漏在所难免，我们真诚地希望同行和读者不吝赐教，不胜感激。

张乐锋于国防科技大学

2008年8月

# 序

ADI公司及其强有力竞争对手的信号处理产品一直都有广泛的应用，但是它们的角色很特别，对于应用它们的器件、仪表、设备和系统的性能，它们往往起着关键性作用。

考虑一下：(1) 运算放大器（op amp）。它在放大身体深处的超声波信号时，是如何发挥突出作用的？它是如何测量和帮助降低反馈系统误差的？(2) 数据转换器(data converter)。它在可触摸的物理世界和抽象的数字世界之间进行快速、精确转换时，占据关键的位置。(3) 数字信号处理器（digital signal processor)。它用来操纵转换后的数字数据，提取信息、提供答案及在控制系统中进行重大而即时的决策。(4) 换能器（transducer)。比如用于保护生命的MEMS加速度计（accelerometer）和环动仪（gyroscope)。(5) 控制芯片（control chip)。比如控制放置在脆弱的高性能微计算机芯片核心处的温度计量结点的芯片。

自1965年创建起，经过了两代人的努力，ADI公司一直在芯片设计和制造领域处于领先地位，其设计生产的芯片不仅能满足当前市场的需求，而且能预见当前用户和未来用户的短期需求，甚至还能够想象引导未来市场的未知用户（也可能还未诞生）的需求。这些正存在的、可预见的和想象的"需求"，必然不仅包括设计、制造，也不仅包括以优势的价格及时发布能可靠完成满足特定规范集功能的物理器件，还有更多。

我们一直将满足这些需求的产品称为"延伸产品"(augmented product)，这又是什么意思呢？

我们的产品本身是高新技术的产物，尤其是必须知道它的潜在价值、应用限制以及许多细节。但是当第一代这样的产品（某种程度上也可能是随后的几代）在市场上出现时，几乎没有哪个学校安排相应的课程以培养能够熟练使用它们的学生，也几乎没有知识渊博的设计师能够预见它的潜在价值。因此，我们承担着艰巨的创新意识任务：讲授高新产品的原理、性能测量以及当前的应用，并且向创新型用户提供思路以激发他们的想象力，这些用户将为我们提供下一轮产品需求和市场挑战。

有效利用人力和出版物可以应对这一艰巨任务。这里的人力就是应用工程师们，他们能够处理用户通过电话、传真、电子邮件提出的问题，甚至可以到现场与用户一起工作，解决特殊的问题。这些专家也可以为大大小小的用户组开设研究班课程，向他们传授知识，同时激发创新型用户，向系统、设计和元件工程师灌输实践的基本要点。而出版物分为纸质形式和在线方式，既包括本书这样的权威手册、综合数据手册、应用笔记、软硬件手册，又包括*Solutions Bulletins*、*Analog Dialogue*等定期出版物。我们公司独有的*Analog Dialogue*杂志是早期出版物中的唯一幸存者，到2004年为止，它已经连续印刷出版了38年，在因特网上定期发布了6年。

本书是运算放大器"产品延伸"的完美体现。从某种意义上讲，它是两本早期图书的继承者，第一本是1965年*Op Amp Notes*（第1、2、3、4部分）的合集，由ADI公司的创建人之一Ray Stata编著，可以说是本书的前身；另一本不太直接相关的图书是1974年的*IC Op*

*Amp Cookbook*第一版，由Walt Jung编著。尽管Burr-Brown公司和Philbrick公司的Dan Sheingold更早出版的著作也很有用，但是以上这两本及时出版的图书在半导体时代早期具有重大影响，加深了人们对集成电路运算放大器的理解，使集成电路市场呈爆炸式增长。最后一点，对当前要掌握运算放大器技术的学生们来说，也可能更为重要，那就是ADI公司设计和应用工程师们的无数贡献，经过这么多年的积累和沉淀，在本书中得到了淋漓尽致的体现。

运算放大器从1953年开始进入市场，实用的集成电路运算放大器在20世纪60年代后期出现在市场上。不过，半个世纪以后，依旧需要一本全面讲述运算放大器技术的著作。它的技术内容要完整，既要预见未来的应用，又能回顾过去的原理和应用。也正是这些原理和应用使得今天的人们依然对运算放大器有实际需求。我们相信，本书就是这样的著作，Walt Jung用如此有趣而简单的方式剖析了复杂的运算放大器，值得我们称赞。

Ray Stata（ADI公司创始人暨董事会主席，美国工程院院士）
Daniel Sheingold（*Analog Dialogue*杂志主编）

# 前　言

本书是一部有关运算放大器的著作，以宽广的视角讲述了运算放大器的应用。本书并不是一本简单介绍各类器件应用指南的书，其涵盖内容更广泛。尽管现存的每个集成电路厂家从20世纪60年代起都积累了大量的运算放大器应用数据，但是，毫无疑问，ADI公司的优势在于其拥有翔实全面的应用资料和悠久的历史。ADI公司投身于早期集成电路的研发，历经了模块形式的固态运算放大器的发展，甚至还参与了更早期的真空管放大器和模拟计算机的研究工作（这是运算放大器的发展起点）。

本书全新阐述运算放大器应用，补充了其他资料中未提及的有关运算放大器起源、演变和发展历史的内容。本书主要讲述运算放大器基本理论、各类放大器的作用（包括运算放大器和其他专用放大器，比如仪表放大器）、运算放大器与其他系统元件（包括ADC、DAC）接口的优化过程、数据处理系统中的信号调理和滤波以及其他信号放大器。本书还对比了无源器件选择、印制电路板设计、电路建模与实验板设计等各类硬件问题。总之，本书深入阐述了运算放大器的各种应用以及大量相关的电路设计内容，是一本不可多得的模拟电路参考手册，值得广大电路设计人员阅读和参考。

本书共分8章，各章主要内容如下。

第1章，共分6节，由James Bryant、Walt Jung和Walt Kester撰写。该章阐述运算放大器的基本理论。第1节介绍运算放大器的理想特性和非理想特性以及基本反馈理论。接着讲述运算放大器的电压和电流反馈模型的拓扑结构，以及输入/输出等内部结构、双极性/场效应晶体管器件在运放中的应用、单/双电源设计、放大器通用指标等内容。最后两节则讲述精密运算放大器与高速运算放大器原理。

第2章，共分3节，由Walt Kester、Walt Jung和James Bryant撰写。该章阐述具有类似于运算放大器特性的各种专用放大器。第1节集中讲述差分输入、单端输出放大器（即仪表放大器）的设计与应用。第2节讲述程控增益放大器，程控增益放大器使用运算放大器或者仪表放大器设计，增益可以动态调整。最后一节介绍隔离放大器，它能使系统各级电路形成有效的电隔离。

第3章，共分5节，由Walt Kester、James Bryant和Paul Hendriks撰写。第1节介绍数据转换器与基于运算放大器接口的转换损失最小化的概念。第2节讲述ADC和DAC的指标，包括线性、单调性、漏码等较为重要的概念。第3节集中讲述ADC的单端和差分输入电路、运算放大器的稳定性与建立时间、电平漂移等内容。本节还讨论了专用差分驱动放大器芯片和基于运算放大器的ADC驱动器。第4节是转换器参考电平输入与参考源优化应用的专题内容。最后两节则讲述如何使用标准运算放大器电路和差分驱动芯片设计DAC的输出缓冲放大器。

第4章，共分5节，由Walt Kester、James Bryant、Walt Jung、Scott Wurcer和Chuck Kitchin撰写。第1节介绍传感器的类型及其处理要求，其余4节讲述各种传感器的信号调理。第2节讲述电桥电路与电桥驱动模型、输出模型、电路阻抗等相关的性能优化设计。第3节

以典型高性能换能器电路为例，讲述应变（strain）、力（force）、压力（pressure）以及流量（flow）等物理量的测量。第4节讲述多种测量场合经常使用的高阻抗传感器，包括光电二极管放大器、电荷放大器和pH值放大器等。第5节讲述各类温度传感器，包括热电偶（thermocouple）、电阻温度检测器（RTD）、热敏电阻（thermistor）以及半导体温度传感器。

第5章，共分8节，由Hank Zumbahlen撰写。该章是关于如何设计现代模拟滤波器的专题论述，分为概述、传递函数、时域响应、标准响应、频率变换、滤波器实现、实践问题与设计实例等内容。该章内容数学性强，提供了许多标准响应数据表以辅助滤波器设计。设计实例一节以有源滤波器实现为例描述了一个在线滤波器设计工具，其中涉及萨伦·基、多路反馈、状态变量、频率相关负电阻（Frequency Dependent Negative Resistance，FDNR）等多种类型的滤波器。

第6章，共分6节，由Walt Jung和Walt Kester撰写。该章阐述音频放大器、缓冲放大器（驱动电容负载）、视频放大器、通信放大器、放大器创新应用、复合放大器等内容。音频放大器、视频放大器、通信放大器三节设计了多种运算放大器电路实例，重点讲述如何提高放大器的性能。放大器创新应用一节讲述运算放大器的多种新颖用法。最后一节复合放大器，讲述如何在输入/输出端增加分立元件，以提高运算放大器电路的性能。

第7章，共分7节，由Walt Kester、James Bryant、Walt Jung、Joe Buxton和Wes Freeman撰写。该章讲述无源器件、PCB设计、电源系统、输入/输出保护、散热设计、EMI/RFI设计、电路仿真、实验电路板、原型板等与运算放大器应用相关的内容。尽管这些电路实践内容在运算放大器产品手册中都很少说明，但是它们和器件的指标一样重要，都严重影响电路的实际性能。

第8章，共分4节，由Walt Jung撰写。该章详细讲述了运算放大器的起源、演变和发展。贝尔电话实验室的Harold Black等人提出的反馈放大器概念是运算放大器诞生的基石。第二次世界大战期间，反馈放大器开始在模拟计算机中应用，之后，真空管运算放大器诞生，并且得到越来越多的应用。第一个固态运算放大器就像是模块中的“黑砖块”插头，随后产生了在陶瓷衬底上浇注半导体形成的混合集成电路。第一款单片集成电路运算放大器诞生于20世纪60年代，并且不断地进行电路结构、工艺方法、封装形式等方面的改进与发展。本章包括几百条文献。

本书最后是索引，分为主索引、ADI产品索引和标准器件索引。

## 致谢

本书这样的长篇作品是多人通力合作的结晶。本书在准备阶段就得到了许多人的帮助，在此对他们表示诚挚的谢意。首先要感谢ADI公司的领导，谢谢他们的鼓励与支持。

其次，衷心感谢ADI公司中心应用部的Walt Kester先生，他免费为本书提供了多年写作积累的有益想法和建议，并且审阅了全部书稿。特别感谢Walt和本书的其他作者。

还要感谢ADI公司现场应用部和中心应用部的工程师们，他们为本书提出了很多有益的批评与意见。Ed Grokulsky、Bruce Hohman、Bob Marwin和Arnold Williams也为本书提供了许多有益的建议。前ADI公司的应用工程师Wes Freeman审阅了大部分书稿，并且反馈了非常有价值的评阅意见。

特别感谢ADI公司的Dan Sheingold为本书提供的无数建议和意见。Dan Sheingold从真空管时代就开始在George A. Philbrick Researches(GAP/R)公司从事运算放大器方面的工作，在该领域工作多年，对此具有深入认识与独到见解。

感谢Carolyn Hobson，他为查阅运算放大器的历史文献付出了辛勤工作。

感谢Judith Douville，他为本书制作了索引，并整理了审稿意见。

Walt Jung和Walt Kester为本书准备了幻灯片，并且协作完成了本书的风格设计。Walt Jung完成了本书排版工作。

## 其他人的贡献

下面分节说明其他人为本书提供的帮助和建议。这里一并表示衷心感谢。

**8.1节**

真空管历史学家Gary Longrie为本节提供了非常有价值的参考文献。他提供的内容包括：早期真空管放大器、N. V. Philips公司B. D. H. Tellegen的反馈试验以及本节书稿的改进意见。

Mike Hummel提供了Alan Blumlein的负反馈放大器专利的参考文献。

Dan Sheingold为本节书稿提供了建设性意见。

Bob Milne为本节书稿提供了许多改进意见。

**8.2节**

真空管历史学家Gary Longrie为本节提供了大量极其实用的差分放大器参考文献。Gary同时审阅了该节书稿，提出了许多改进意见。如果没有他的热情投入，有关真空管的内容就不够完善。

Dan Sheingold提供了参考资料，审阅了该节书稿，提出了许多建设性意见。如果没有他的热情投入，本节内容就不够生动。

Bel Losmandy提供了许多有用的电子文稿，包括他1956年设计的真空管运算放大器的相关资料。Bel Losmandy同时审阅了该节书稿，并提出了许多宝贵意见。

Paul de R. Leclercq和Morgan Jones提供了Blumlein的差分对放大器应用专利的参考文献。

Bob Milne审阅了本节书稿，提出了大量改进意见。

Steve Bench为本节书稿的几点相关内容提出了有益的建议。

**8.3节**

GAP/R的两个同事Dan Sheingold和Bob Pease提供了非常有价值的参考资料。他们提供了早期与George Philbrick在一起时的工作细节，Bob Pease贡献出了从未发布的65页放大器电路图。

Dick Burwen提供了他早期在ADI公司设计电路的详细信息，并且就本节内容的组织提出了有益建议。

Steve Guinta和Charlie Scouten从中心应用部门的档案室查阅了许多早期运算放大器模块的电路图。

Lew Counts协助完成了有关高速模块化场效应管放大器发展背景的内容。

Walt Kester提供了混合集成电路模块HOS-050放大器的相关内容以及HOS-050在Computer Labs公司的开发细节。

**8.4节**

该节内容也收到了许多有用的建议，在此要感谢Derek Bowers、JoAnn Close、Lew Counts、George Erdi、Bruce Hohman、Dave Kress、Bob Marwin、Bob Milne、Reza Moghimi、Steve Parks、Dan Sheingold、Scott Wurcer和Jerry Zis。

**1.1节**

该节改编自Ray Stata于1965年9月在*Electromechanical Design*发表的Operational Amplifiers-Part I一文。

Bob Marwin、Dan Sheingold、Ray Stata、Scott Wayne贡献了有益的建议。

**1.3节**

ADI公司运算放大器设计师Derek Bowers、Jim Butler、JoAnn Close、Scott Wurcer等对许多运算放大器的电路图提出了有益的建议。

**6.1节**

该节的部分内容改编自ADI公司1993年出版、Walt Kester主编的*System Application Guide*一书中由Walt Jung编写的第8章“Audio Preamplifier, Line Drivers, and Line Receivers”，ISBN 0-916550-13-3，第8章的第1~100页。

准备该节书稿过程中，作者收到了Lundahl变压器公司的Per Lundahl和来自挪威的Arne Offenberg提出的有益建议。

**6.5节**

Victor Koren和Moshe Gerstenhaber提供了有益的建议。

**6.6节**

Erno Borbely、Steve Bench和Gary Longrie提供了有益的建议。

**7.1节与7.2节**

这两节的部分内容改编自Doug Grant和Scott Wurcer于1983年首次在*Analog Dialogue*第17-2期发表的Avoiding Passive Component Pitfalls一文。

**7.6节**

Eric Bogatin提供了有益的建议。

上述关于致谢内容摘自ADI公司2002年放大器研讨班教材*Op Amp Applications*。

为了避免出现严重错误，编者们付出大量辛勤劳动，但是疏漏在所难免，欢迎读者批评指正，我们将在下一版中改进。

Walt Jung

# 运算放大器发展史中的重要事件

**1928年**

Harold S. Black申请反馈放大器发明专利。

**1930年**

Harry Nyquist申请再生放大器专利（该专利权于1933年生效）。

**1937年**

编号为2102671的美国专利权授给H. S. Black的“波形转换系统（Wave Translation System）”。

B. D. H. Tellegen发表反馈放大器论文，并将其归功于H. S. Black和K. Posthumus。

Hendrik Bode申请放大器专利，于1938年生效。

**1941年**

Stewart Miller发表关于高稳定增益直流响应技术的文章，提出“阴极补偿（cathode compensation）”方法。

被称为T10的原型枪炮目标指示系统使用反馈放大器进行测试，T10后来演变为M9武器系统，为第二次世界大战的胜利做出很大贡献。

贝尔实验室的Karl D. Swartzel Jr.提出“求和放大器（summing amplifier）”的专利申请，这项设计可能是运算放大器的起源。该专利权直到1946年才生效。

**1946年**

George Philbrick创建George A. Philbrick Research（GAP/R）公司，这对运算放大器发展帮助很大。

**1947年**

Merit奖章授给了贝尔实验室的M9设计人员Lovell、Parkinson和Kuhn。其他贡献者还包括伯德和香农。

运算放大器这一说法在Ragazzini的重要论文Analysis of Problems in Dynamic by Electronic Circuits中被首次引用。该论文还引用了贝尔实验室关于M9枪炮目标指示器的工作原理，尤其引用了M9的运算放大器电路。

贝尔实验室的Bardeen、Brattain和Shockley发现了晶体管效应。

**1948年**

George A. Philbrick发表文章，其中描述了能够实现某些运算放大器功能的单真空管电路。

**1949年**

Edwin A. Goldberg发明斩波稳零型真空管运算放大器。

**1952年**

Granino Korn和Theresa Korn出版了教科书*Electronic Analog Computers*，该书成为关于

### 1974年

NSC公司的Rod Russell和David Culner在发表的论文中描述了一项用来制造FET器件的新型加工技术——离子移植技术。

### 1988年

ADI公司推出了高速36V互补双极性工艺和大量快速集成电路运算放大器。从20世纪80年代和90年代到21世纪的今天，该公司一直在持续不断地推出高性能运算放大器以及为多种不同应用领域设计的运算放大器。

第8章详细叙述了运算放大器历史。

# 目　录

# 第1章 运算放大器基础

*James Bryant，Walt Jung，Walt Kester*

本章主要讨论运算放大器（下文简称运放）的基本概念。首先，我们将介绍涵盖范围最广的两类运放——电压反馈型运放和电流反馈型运放的基本拓扑结构的区别，其内部电路拓朴结构的差别是两种运放最本质的差别。电压反馈型运放的拓朴结构是一种经典结构，早在20世纪四五十年代，基于真空管的运放电路就采用了这种结构，20世纪60年代最初的集成运算放大电路也沿用了它，直到今天，它依然是应用最广泛的运放拓扑。由于高速集成电路运放的发展，电流反馈型集成电路运放则到20世纪80年代中后期才流行起来。本章将用大量篇幅讨论这两种运放的特点。

本章还将详细介绍运放的输入级和输出级结构，重点阐述了这些因素如何潜在地影响了运放的应用性能。在某种意义上，按照性能或应用类型对运放分类可能更为合理，不过这种分类方法无法严格区分所有的运放。

实际上，人们往往是根据应用需求，将运放分为“高速型”与“精密型”，或者“单电源供电型”与“双电源供电型”，这种命名最为直观地反应出各种模拟电路的工作特点。但是，这种分类存在交集，比如，一个“高速运放”可能是“单电源供电型”或者是“双电源供电型”，甚至还可能是“精密型”的；又比如，一个低功耗运放可能是精密型的，但又不一定是单电源供电型的，等等。还有一些分类方法是根据运放的输入级类型来分类的，比如，场效应管输入型［它分为结型场效应晶体管（JFET）和金属氧化半导体型场效应晶体管（MOSFET），而JFET又分为NFET和PFET，MOSFET又分为PMOS和NMOS］或者双极性晶体管输入型（它分为NPN型和PNP型）。根据所使用的输入级和输出级，这样分类又可以进一步细分。

模拟电路的多样性导致运放的分类千差万别，我们不可能也不必要将一个运放归入唯一的类别。然而，还是很有必要掌握一些有关运放结构方面的知识，因为这有助于我们根据应用来选择最合适的运放。正是在应用需求的驱动下，才发展出各种不同结构的运放，因此，我们必须根据应用需求（例如，应用系统采用单电源供电）来选择运放。

本章还将介绍各种运放性能指标，并且还将讨论电压反馈型、电流反馈型以及独立结构型运放的性能指标差异。显然，运放的指标也是在应用的驱动下发展的，并且还将决定着系统性能，因此极为关键。我们通常根据运放的偏置电流、带宽、失真度等指标来挑选最适合应用的运放。

## 1.1 概述

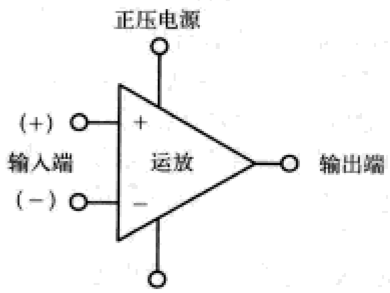
*Walt Jung*

本章的概述部分将介绍运放的基本知识，为运放应用打下基础。本节内容包括：理想运放的特性、标准运放反馈电路、非理想运放、运放的共模动态范围、单电源和双电源供电型运放功能上的各种差别以及器件选型原则等。

介绍运放应用之前，我们需要一些预备知识，这包括理解运放的各种运算电路，以及根据需求来选用单电源供电型运放或双电源供电型运放。在此基础上，我们就可以探讨器件选型以及应用。

首先，运放是一种差分输入、单端输出的放大器，其符号如图1-1所示。这种放大器能借助不同的反馈连接实现各种运算功能[①]，因此被形象地称之为“运算放大器”。该器件借助外部反馈元件就能实现信号放大功能，且这种“运算”由外部反馈元件决定。因此，通常不需要关心运放是采用何种技术实现的，而将精力集中在它的行为本质上。

运放处理两个输入端之间的微弱差模信号，将其变换成以电源公共端为参考地的单端输出信号。理想运放的特性总结如图1-1所示，但是，实际运放的特性与理想运放不同，研究运放的特性将有助于初步理解其如何运行。此外，尽管最初是针对理想情况而讨论的，但是这对于了解“实际系统”的指标仍然很有意义。




理想运放的特性：
- ❑ 差分增益无穷大
- ❑ 共模增益为零
- ❑ 失调电压为零
- ❑ 偏置电流为零

运放的输入端：
- ❑ 输入阻抗高
- ❑ 偏置电流低
- ❑ 仅对差模电压信号有响应
- ❑ 对共模电压信号无响应

运放的输出端：
- ❑ 输出阻抗低

图1-1 理想运放及其特性

图1-1中的理想运放共有5个端口，这也是实际器件的最小端口数目，一些单电源供电型运放的端口数会比这更多（这些增加的端口有一些附加功能，例如用于频率校正），但是不会比这更少。与此不同，有些非理想运放就不需要电源，因此它们的器件符号上只有4个管脚。[②]

### 1.1.1 理想运放的特性

第一，理想运放对差分输入信号的增益为无穷大。实际器件的增益（也称为开环增益）也很高，但我们并不需要知道具体值。在指标方面，增益通过$V_{OUT}/V_{IN}$来度量，这是一种无量纲的数值比，通常以分贝(dB)为单位。分贝与数值增益之间的数学关系是：dB=20log（数值增益），例如：1 000 000（$10^6$V/V）等于120dB。精密运放的增益通常可达100~130dB，而高速运放的

① 运算放大器这个名称最早出现在Ragazinni等人于1947年撰写的论文里（详见参考文献1）。但是，迄今所知，最早使用运放进行模拟信号运算的实验是1940年前后由贝尔实验室的Clarence Lovell领导的小组所完成的（在Ragazinni的论文中提及）。

② 这种器件内部自带电源，只有2个输入端，1个输出端，以及1个输出公共端。

增益仅有60~70dB。

第二，理想运放对共模信号的增益为零。或者说，理想运放抑制共模信号，它的共模抑制比（Common-Mode Rejection，CMR）为无穷大。对于实际运放来说，精密型运放的共模抑制比可达130dB，而高速型运放的约为60~70dB。

第三，理想运放输入端的失调电压为零（$V_{OS}$），偏置电流也为零（$I_B$=0）。对于实际器件来说，有些运放的失调电压不足1μV，有的则高达数毫伏；有些运放的偏置电流仅有数法安，有的则高达数微安。之所以有这么大的差异，是因为不同运放采用的输入级电路结构也不同，本章将在后续内容中详细介绍。

图1-1中简要地总结了上述特性。此外，理想运放还有一个重要特性——输出阻抗低，后面将看到，输出阻抗低可以使电路产生更高的有效增益。

上面就是对信号处理放大器的理想特性的总结。可能有些特征初看起来还有些奇怪，但我们还是再次重申：运放必须在添加外部反馈后才能正常使用。事实上，这种外部反馈电路的连接方法还决定了运放的闭环增益以及频率响应特性。

还需注意的是，实际的运放通常有2个电源端口，一个接正压电源，一个接负压电源，但是它很少（或者说从未）有一个单独的接地端。实际上，运放的输出端是以电源的公共端为参考地的。注意：这个公共端在运放外接反馈网络后会更加清晰地显现出来。

图1-2是一个基本的运放电路。其中，输入信号接运放的同相输入端（+），在运放的输出端与反相输入端（–）之间一般有一个网络将一小部分输出电压反馈至反相输入端，以实现对输入信号的比例放大功能。该网络构成反馈，使得运放工作在闭环方式。这个反馈网络（这里以一般形式表示）可以是电阻型或电抗型、线性或者非线性，或者是它们的任意组合。更进一步的分析表明，该电路的增益特性完全由反馈网络的传递函数的倒数决定。

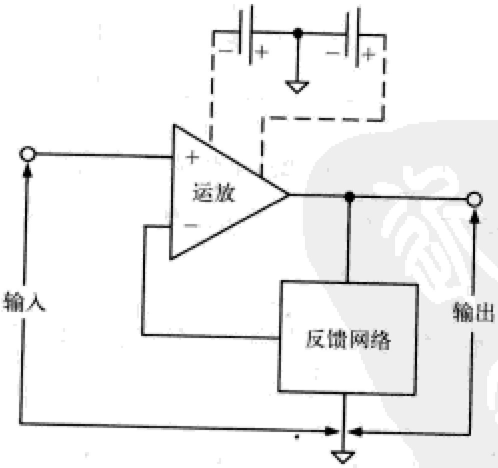



图1-2 带有反馈的一般性运放电路

反馈对于运放的应用具有重要而显著的作用。增加反馈后，图1-2所示电路的闭环净增益特性将主要取决于外部元件（通常是无源器件）的阻值大小，因而受运放不稳定开环特性的影响很小。

6

图1-2中，输入信号是加在运放的同相输入端（+）和公共端（或者称为参考地，用接地符号表示）之间的。需要特别注意的是，这个参考地也是输出端和反馈网络的参考点。根据定义，运放的输出信号应出现在其输出端（反馈网络的入口）与该参考地之间，这正好解答了

“运放的地在哪里”这个常常使新手困扰不已的问题。其实答案很简单，运放是通过输入、反馈网络以及电源的互连关系间接接地的，如图1-2所示。

为了解释输入/输出信号如何以电源为参考地，图1-2中用虚线表示出了双电源的连接关系，其中，正负电源的中点与输入/输出信号的参考地相连。请注意，尽管几乎所有的运放应用电路都未标识电源的连接关系，但是实际电路都必须使用电源。

## 1.1.2　标准运放反馈电路

实际上，运放反馈电路可分为三种基本类型：*同相放大电路*、*反相放大电路*以及*差分放大电路*。其中前两种最为常用。前文已经探讨了理想运放的特性，利用“开环增益无穷大”、“零输入失调电压”、“零输入偏置电流”等概念，我们就能设计出标准的运放反馈电路。为简单起见，这里不涉及上述概念的完整数学表示（将在后续章节介绍），感兴趣的读者可以查阅本节末尾的参考文献。

7

### 1. 同相运算放大电路

同相运算放大电路，又称为*增益可调的电压跟随器*，或者简称为*电压跟随器*。其基本结构如图1-3所示。

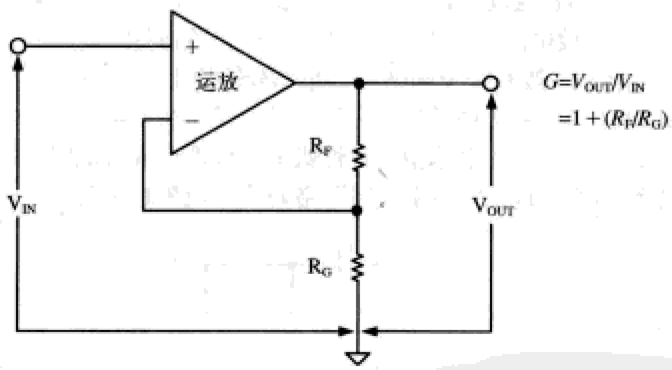



图1-3　同相运算放大电路（电压跟随器）

该电路对输入信号$V_{IN}$施加增益为$G$的放大作用，增益$G$可表示为：

$$G=\frac{V_{OUT}}{V_{IN}} \tag{1-1}$$

反馈网络中的电阻$R_F$和$R_G$决定了该电压跟随器的增益。对于理想运放来说，增益大小为：

$$G=\frac{R_F+R_G}{R_G} \tag{1-2}$$

为方便阅读，图1-3中也列出了该表达式。比较图1-3和图1-2可以看出，这里的$R_F$和$R_G$组成了一个简单的反馈网络，并将输出$V_{OUT}$的部分分量反馈至运放的反相输入端（−）。（*注意，有些书可能使用更一般的符号$Z_F$和$Z_G$来表示反馈元件——这两种表示都正确，要根据不同的实际情况而定。*）

事实上，从$R_F-R_G$网络可以发现很多信息。如果将$R_F$上端至$R_F$和$R_G$的中点的网络传递函数定义为$\beta$（注意，这里的$\beta$代表反馈网络的传递函数，而不是指双极性晶体管的放大倍数），那么$\beta$的数学表达式为：

$$\beta=\frac{R_G}{R_F+R_G} \tag{1-3}$$

因此，由式(1-3)可以看出，反馈网络的确将输出的部分分量传递至运放的反向输入端（–）。利用理想运放输入失调电压为零和开环增益无穷大的特性，可以对上述增益表达式进行简化。由于反馈电压的作用，运放反相输入端（–）的电压与同相输入端（+）的电压相等，因此，我们可以很容易地计算出该电路的理想增益，即为$\beta$的倒数。方程式(1-2)和式(1-3)清楚地证明了这一结论。

8

理想同相运算放大电路的增益等于$1/\beta$，也即：

$$G=\frac{1}{\beta} \tag{1-4}$$

同相运算放大电路是最实用的运算放大电路之一。由于运放同相输入端的输入阻抗很大，因此这是与外部驱动源的理想接口。此外，其反馈增益的可调范围较大，并且仅由$R_F$和$R_G$决定，而与输入电路无关。

$R_F$和$R_G$的奇妙关系是个重要问题。从式(1-2)可以看出，增益仅与电阻$R_F$和$R_G$的比值有关，而与它们的实际大小无关，实际中这就意味着，只要他们提供相同的比值，$R_F$和$R_G$的多种搭配取值都可以获得稳定增益。

如果令$R_F$等于零且$R_G$开路，那么该电路的增益将变为1，此时输出$V_{OUT}$等于输入$V_{IN}$。这种特殊的同相放大电路称为*单位增益电压跟随器*，它通常用于对源信号的缓冲。

注意，这里仅以简单的电阻性反馈网络为例来介绍运算放大电路。如前所述，反馈网络也可以是电抗性的，即$Z_F$，此时它包括电容和电感。但不管怎样，如果假设运放通过反馈网络被偏置（通常都是如此），运放的反馈网络都必须有一个直流通路。

最后，对运放反馈电路的要点加以小结，这里援引参考文献2中的一段很实用的描述。

*求和点可能是模拟电路工程师最常用但又最不在意的一个术语。通常，我们将运放的反相输入端称为求和点，而将同相输入端作为参考点。需要注意的是，求和点的电压是变化的，因为对于线性运放电路来说，其反相输入端（求和点）要求与其同相输入端或者说是参考点（已经考虑了运放的增益误差的影响）的电势绝对相等。简而言之，运放尽量使求和点电压跟踪参考点电压。*

**2. 反相运算放大电路**

反相运算放大电路，简称为*反相器*，其基本结构如图1-4所示，与图1-3相比，反相器可以看作输出电压等于$-V_{IN}$的电压跟随器。在反相运算放大电路中，输入信号通过电阻$R_G$进入反馈网络，而运放的同相输入端（+）则接地。

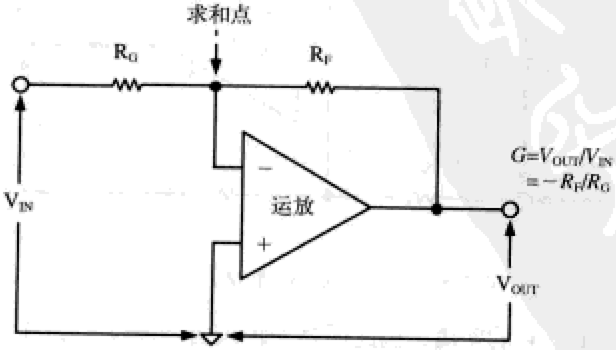



图1-4 反相运算放大电路（反相器）

9

反相器的增益由反馈网络的电阻$R_F$和$R_G$决定。对于理想运放而言，反相器的增益大小为：

$$G=-\frac{R_F}{R_G} \tag{1-5}$$

为了清晰起见，图1-4中也包含了上述公式。和分析电压跟随器电路时一样，只需运用理想运放的特性和简单的算术就能得到式(1-5)。公式中的负号表明输出信号与输入信号的相位相反，这正是反相放大电路与同相放大电路的最主要区别。

反相放大电路也是最常用的运算放大电路之一。与同相放大电路不同的是，反相放大电路的输入阻抗（即$R_G$）相对较小，从而使输入信号源的负载更大；此外，尽管反相放大电路的增益在理论上的取值范围很大（其大小由$R_F$和$R_G$决定），但实际上却很有限（当增益很大时，$R_G$往往很小）。调整$R_F$的大小，可以使电路增益在其动态范围内线性改变，若$R_F$等于零，则增益也等于零。与电压跟随器一样，反相器的增益也只取决于电阻的比值，而与$R_F$和$R_G$的阻值大小无关。

在反相放大电路中，由于运放的开环增益无穷大，输入失调电压和偏置电流都等于零，从而导致其反相输入端（–）的节点电位等于零。输入电流和反馈电流在该节点汇合，因此，该节点正是反相放大电路的*求和点*。由于该节点与输入参考地的电位相等，因此它又被称为*虚地*。

需要注意的是，从技术上讲，所有的运算放大反馈电路（无论是反相器、跟随器还是二者的组合电路）都有求和点，并且求和点总是位于反相输入端和反馈网络的交叉点，如图1-4所示。但是，电压跟随器型电路的求和点并不是虚地，而是跟随同相输入端(+)。

特别地，当$R_F=R_G$时，反相器的增益恰好等于1，此时也称其为*单位增益反相器*。单位增益反相器常用于产生互补信号$V_{OUT}$，此时$V_{OUT}=-V_{IN}$，这要求$R_F$和$R_G$的阻值精确相等，因此可采用高性能的匹配电阻。

反相放大电路的另一种形式被称为*反相加法器*，其结构与图1-4类似，只是多了输入电阻$R_{G2}$和$R_{G3}$（未做图示）。在加法器电路中，每个输入电阻分别对应一路输入信号$V_{IN2}$、$V_{IN3}$等，并且它们的公共端都与求和点相接。这种电路又称为*加法放大器*，它将输入电流线性叠加在$R_F$上[①]，因此其输出$V_{OUT}$与所有输入电流之和的倒数成比例。

**3. 差分运算放大电路**

差分运算放大电路（又称为*差分放大器*，或者*减法器*）的结构如图1-5所示。该电路的增益由成对的输入和反馈网络电阻决定，其中，$R_F-R_G$和$R'_FR'_G$*必须匹配*，否则电路无法正常工作。先分别计算对输入信号$V_1$和$V_2$的增益，再通过线性组合便能计算出整个电路的增益。

10

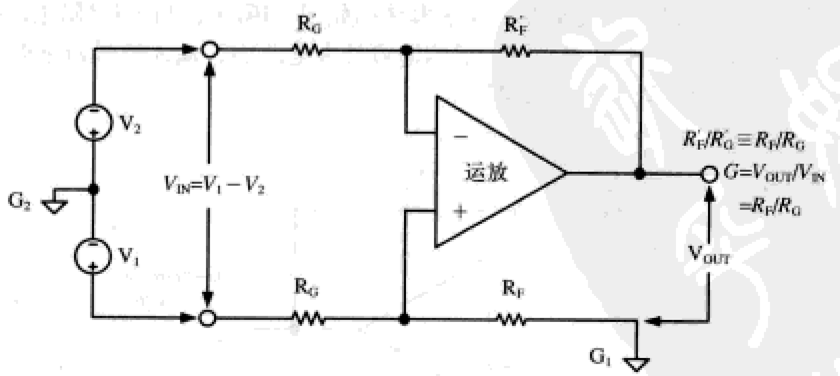



图1-5 差分运算放大电路（减法器）

由于该电路是放大$V_1$和$V_2$的差值，因此网络的输入信号是$V_{IN}=V_1-V_2$，增益表达式为：

① 根据文献3记载，最早的通用型运算放大电路是由Karl Swartzel设计的“加法放大器”。该放大器成为第二次世界大战时盟军的M9火炮指挥计算机与火控系统的基本单元。它还对随后20多年的真空管型运算放大器设计产生重要影响。

$$G = \frac{V_{OUT}}{V_1 - V_2} \tag{1-6}$$

当差分电路采用理想运放且电阻精确匹配时，$V_{IN}$至$V_{OUT}$的增益为：

$$G = \frac{R_F}{R_G} \tag{1-7}$$

差分运算放大电路的基本功能就是抑制$V_1$和$V_2$上都具有的电压，即共模（Common-Mode，CM）电压。例如，它的共模抑制（Common-Mode Rejection，CMR）功能可以抑制地$G_1$和$G_2$之间的噪声电压。由于CMR性能取决于网络电阻比值的匹配程度，因此，实际电路的增益通常取整数值。差分运算放大电路的另一个不足是，其网络电阻是输入信号源$V_1 - V_2$的负载，这可能导致额外的运算误差。

### 1.1.3 非理想运放——有限开环增益带来的静态误差

运放最重要的指标之一就是运放巨大的直流电压增益，即便是最廉价的运放，其直流电压增益的一般值也有100 000（100dB），而高精度的双极型或斩波稳零型（chopper stabilized）运放的直流电压增益可达10 000 000（140dB），甚至更大。对拥有如此巨大增益的运放施加负反馈后，可使放大电路的传递函数仅由反馈元件决定，从而轻松地实现所需的闭环性能。

前面理想运放的特性中讨论过，在负反馈和开环增益值很大的条件下可以假设输入误差电压（也即输入误差电流）无穷小。增益越大，上述假设越可信。

11

然而在实际电路中，运放只有有限的增益，并且存在误差。图1-6所示的运算放大电路可以说明这些误差是如何影响电路性能的。在该电路中，除了运放的开环直流电压增益$A$是有限值，其他特性都是理想的，通常将其增益记为$A_{VOL}$。

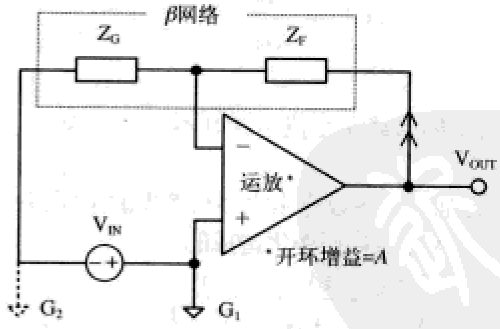



图1-6 用于增益误差分析的非理想运放电路

#### 1. 噪声增益 (NG)

分析运放电路，首先就要区分*噪声增益*（noise gain）和*信号增益*（signal gain）。前面已经讨论了同相运算放大电路和反相运算放大电路的信号增益，并分别推导出计算公式(1-2)和公式(1-4)。然而，从图1-6可以很容易看出，这两种电路的区别在于它们的参考地不同，反相运算放大电路的参考地是$G_1$点，而同相运算放大电路的参考地是$G_2$点（没有$G_1$）。

然而，二者的反馈回路没有区别。对于更一般的情况，可用阻抗$Z_F$和$Z_G$代替前述的反馈电阻（否则就和以前的功能一样了）。这样，同相或反相运算放大电路的反馈衰减系数$\beta$可以统一表示为：

$$\beta = \frac{Z_G}{Z_G + Z_F} \tag{1-8}$$

噪声增益可以定义为：从运放的输出端至其反馈输入端的*净反馈衰减系数的倒数*，记作NG，或者说噪声增益是网络传递函数$\beta$的倒数。通过本章后面的讨论可以发现，噪声增益的大小是与频率相关的。

对于理想同相运算放大电路来说，$\beta$的倒数恰好是其放大增益。因此，在考虑运放的开环增益为有限值之后，其增益表达式将修正为：

$$G_{CL}=\frac{1}{\beta}\times\left[\frac{1}{1+\dfrac{1}{A_{VOL}\beta}}\right] \tag{1-9}$$

12

其中，$G_{CL}$表示电路的闭环增益，$A_{VOL}$是运放在特定负载条件下的开环电压增益。

尤其需要注意的是，与理想运放的增益方程式(1-4)相比，式(1-9)的右边多乘了一项。当$A_{VOL}$趋于无穷大时，方括号内的部分将趋于1，因此，有些教科书上又将这一项称为*误差因子*(error multiplier)[①]。

从逻辑上考虑，接下来应该推导反相放大电路的有限增益误差表达式。然而实际上没有必要，由于同相和反相运算放大电路的反馈项相同（都是噪声增益），因此反相放大电路的有限增益误差表达式也为式(1-9)。其中$\beta$仍代表反馈衰减系数。

在一定条件下，可以对式(1-9)右边的误差放大倍数项进行简化。例如，当$A_{VOL}\beta \gg 1$时，有：

$$\frac{1}{1+\dfrac{1}{A_{VOL}\beta}}\approx 1-\frac{1}{A_{VOL}\beta} \tag{1-10}$$

由于$A_{VOL}$为有限值，因此该公式可以用于估算误差百分比$\varepsilon$：

$$\varepsilon(\%)\approx\frac{100}{A_{VOL}\beta} \tag{1-11}$$

**2. 增益稳定性**

根据上述公式估算出的闭环增益误差值本身并不重要，因为总可以通过调节$Z_F/Z_G$来修正这个误差。

然而，闭环增益的*稳定性*是在大多数应用中必须考虑的重要指标。闭环增益之所以不稳定，是由于开环增益会随温度、负载等变化而变化造成的。

$$\frac{\Delta G_{CL}}{G_{CL}}\approx\frac{\Delta A_{VOL}}{A_{VOL}}\times\frac{1}{A_{VOL}\beta} \tag{1-12}$$

方程式(1-12)表明，开环增益的变化量（$\Delta A_{VOL}$）在衰减$A_{VOL}\beta$倍后才影响闭环增益。闭环增益稳定性的这一重要改进得益于负反馈。

**3. 环路增益**

上式中的乘积项$A_{VOL}\beta$称为*环路增益*，它是反馈理论中的重要概念。几乎每一项因负反馈而引起的闭环特性的改善程度，都与环路增益的大小成比例。

“环路增益”这个名称来源于其测量方法，首先在运放的输出端切断反馈回路，然后串入测量仪器，并测量整个回路的增益。以图1-6为例，可以在运放输出端和反馈回路间（图示箭头的位置）进行测量。采用负反馈后，闭环输出阻抗、线性误差、增益稳定度都近似减小为原

---

① 早期关于有限增益误差的讨论请参阅文献4和5。Terman采用符号表示开环增益，并沿用至今；West采用Harold Black的原始标记来表示开环增益。公式(1-9)的记法与Terman的完全相同（若将$A$换作$\mu$则与West的相同）。

来的$1/A_{VOL}\beta$。

若将式(1-9)重写为：

$$\frac{A_{VOL}}{G_{CL}}=1+A_{VOL}\beta \tag{1-13}$$

则当$A_{VOL}\beta$很大时，可以近似为：

$$\frac{A_{VOL}}{G_{CL}}\approx A_{VOL}\beta \tag{1-14}$$

因此，对于给定的反馈电路而言，其环路增益$A_{VOL}\beta$总可以近似为运放开环增益与电路闭环增益之比（当采用dB单位时，则是二者之差）。

还需强调的是，环路增益是用于预测运放电路闭环性能的关键指标，应该根据闭环增益要求，选取适当的开环增益以获取足够的环路增益。

例如，已知某运放的开环增益$A_{VOL}$=20 000，当闭环增益为10时，环路增益$A_{VOL}\beta\approx$2 000；当闭环增益为1 000时，环路增益仅为20。对于前一种情况，运放增益误差大约为0.05%，而后一种情况的误差可达5%。显然，在相同的闭环增益条件下，环路增益越大，所需的开环增益也应越大，只有这样才能确保精确度。

**4. 环路增益的频率特性**

前面的讨论中都假设运放的开环增益与频率不相关，但事实上并非如此。在讨论带宽和动态误差对开环响应的影响之前，我们首先研究一下环路增益和静态误差的频率特性。

图1-7是典型运算放大器的开环频率特性及闭环增益为100（对应40dB）时的频率特性。伯德图（Bode plot）中，对数坐标轴上减去一定量就相当于实际值除以一定量①。如今，运算放大器的开环增益和环路增益参数通常都以dB为单位，这样便于绘图。

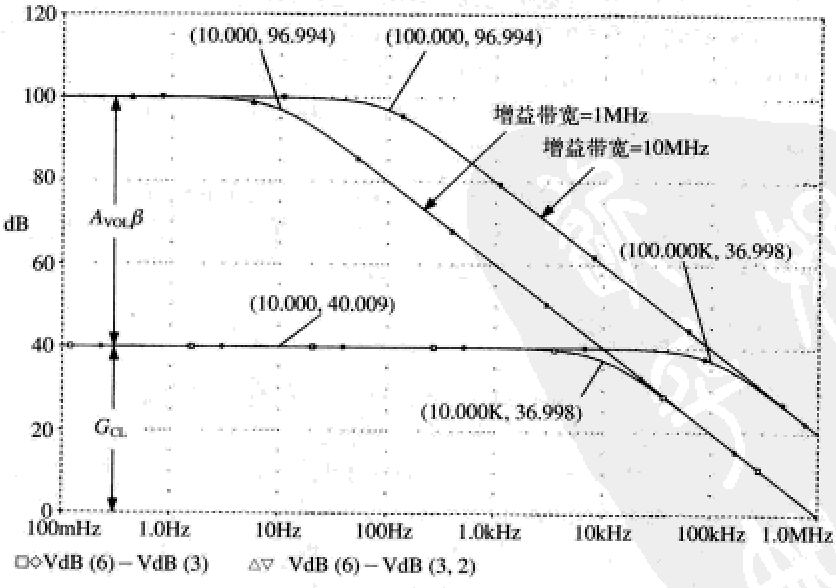



图1-7 运放的闭环增益和具有典型开环响应的环路增益之间的关系

① 运放增益（及相位）与频率的对数关系曲线称为伯德图。以这种绘图方式表示反馈运放特性及其稳定程度的方法最早由贝尔实验室Hendick W. Bode制定（参见参考文献6）。

图1-7是两个假想运放的仿真图。它们的直流/低频增益都是100dB（100kV/V），其中一个的增益带宽为1MHz，另一个的增益带宽为10MHz。从该图中可以得出以下重要结论。

- 这两个运放的开环增益$A_{VOL}$曲线被分别标记为1MHz和10MHz。注意增益为－3dB时对应的转折频率，频率大小分别是10Hz和100Hz。在低于转折频率的频率段，开环增益以6dB/倍频程的速度下降。
- 在任何频率处，其对应的开环增益$A_{VOL}$和频率$f$的乘积是常数（例如100Hz时的开环增益为10 000V/V，二者的乘积为1MHz）。这是所谓的常数值增益—带宽积型运算放大器的基本特性，所有的电压反馈型运放都具有该特性。 [14]
- 当采用dB为单位时，$A_{VOL}\beta$等于开环增益与闭环增益之差。如图1-7所示，在低频段$A_{VOL}\beta$等于60dB。
- $A_{VOL}\beta$随频率的增大而减小，也即在大于开环转折频率的频段，$A_{VOL}$会逐渐减小。以转折频率等于100Hz为例，增益带宽为1MHz的运放$A_{VOL}\beta$值仅为80dB–40dB=40dB。
- $A_{VOL}\beta$还随闭环增益的增大而减小。即增大闭环增益（图中未显示）将导致$A_{VOL}\beta$在低频段减小到不足60dB。
- $G_{CL}$主要取决于反馈元件（$Z_F$和$Z_G$）的阻抗之比，但与$A_{VOL}$无关（除了上述讨论的误差，它与$A_{VOL}\beta$成反比关系）。如图所示，在10Hz处，$1/\beta$等于100（即40dB）。注意当频率增大时，$G_{CL}$保持平坦，但是，当$G_{CL}$曲线与开环增益曲线相交后，开始下降，并且$A_{VOL}\beta$会逐渐减小至0。
- 在闭环和开环增益曲线的交点，环路增益等于0。这意味着，当频率高于该点后电路就将失去负反馈功能，频率继续增大时，闭环增益与开环增益相等。
- 注意，增益带宽为10MHz的运放闭环带宽以10倍增长，可从–3dB频率处得知，即带宽为10MHz的运放的闭环带宽是带宽为1MHz的运放的10倍。

图1-7表明，通常看到的运放的高开环增益图具有一定误导性。由于增大频率将导致开环增益以6dB/倍频程的速度衰减，因此闭环增益稳定性、输出阻抗、线性度以及其他与环路增益相关的参数也都将随之衰减。这就是实际中为确保在100Hz处获得足够高的环路增益，而选用直流增益达100dB且带宽达数兆赫兹的运放的原因之一。 [15]

采用增大开环增益或者开环带宽的方法都能提高高频段的环路增益，图1-7中展示了这两种方法。但要记住，如今运放的增益带宽已经高达数百兆赫兹，这使得即使用运放处理视频和高速通信这样的高频信号时也能够实现有效的负反馈。

## 1.1.4　运放的共模动态范围

与前面介绍理想电路不同，下面将讨论一些与实际电路有关的基础知识。最明显的区别是，理想电路和实际电路允许的输入和输出动态范围不同。器件不同，输入和输出动态范围就不同；即使是同一个器件，工作电压不同，输入和输出动态范围也不同。实际中，往往只能通过器件选型来满足系统动态范围的要求，因此在设计之初就应该考虑这一点。

任何运放的输入和输出电压范围都是有限的。在现代系统设计中，供电电压往往较低，通常是3~5V。而这与以前常见的±15V（总共30V）供电电压相比，简直是运放电路设计的一场灾难。显然，如果采用3~5V的供电设计，就必须在最大动态范围方面仔细考虑，以选择最合适的运放。挑选器件时当然要比较各种指标，但是首先也是最重要的就是选择合适的拓扑。

**1. 输出动态范围**

图1-8表示的是运放的输入输出动态范围与电源“轨”（即电源母线。因为常常画作一对水

平长线，很像路轨，所以将它形象地称之为"轨"）。任何运放都有两个电源端，分别表示为正轨（$+V_S$）和负轨（$-V_S$）。运放的输入和输出共模电压的范围将依据其与两条电源轨的限制程度来定义。

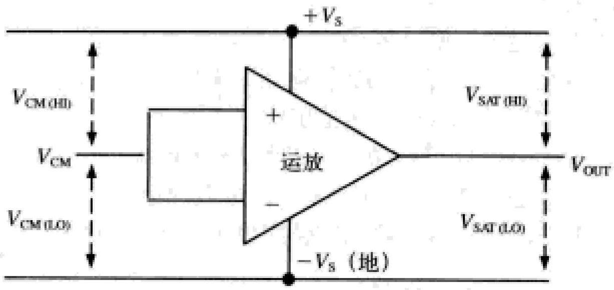



图1-8　运放的输入输出共模动态范围

在输出端，$V_{OUT}$受到两条电源轨的限制，其上限接近$+V_S$，下限接近$-V_S$。随着输出电压的升高，最终将在$+V_S-V_{SAT(HI)}$处达最大值并饱和。例如，当$+V_S$=5V，$+V_{SAT(HI)}$=100mV时，$V_{OUT}$的上限值等于4.9V。同样，随着输出电压的降低，最终将在$-V_S+V_{SAT(LO)}$处达最小值并饱和。例如，当$-V_S$接地（0V）且$V_{SAT(LO)}$=50mV时，$V_{OUT}$的下限值就等于50mV。

显然，给定运放的内部设计会影响其输出共模电压的动态范围。因此，运放设计一定要使$V_{SAT(HI)}$和$V_{SAT(LO)}$都最小，使输出动态电压范围最大。某些类型的运放就是这样设计的，通常是单电源系统。本章后面将详述这一点。

16

**2. 输入动态范围**

在输入端，$V_{IN}$的共模电压范围同样受到两条电源轨的限制，其上限接近$+V_S$，下限接近$-V_S$。随着输入电压的升高，最终将在$+V_S-V_{SAT(HI)}$处达最大值。仍以$+V_S$=5V为例，如果$V_{CM(HI)}$=1V，那么$V_{IN}$的共模电压上限值就等于4V。

图1-9是典型的运放输入共模电压范围图。其中，上面的一条曲线表示上限值$V_{CM(HI)}$随供电电压的变化过程，下面的曲线表示下限值$V_{CM(LO)}$的变化过程。实际运放的输入共模电压必须在这两条曲线之间。

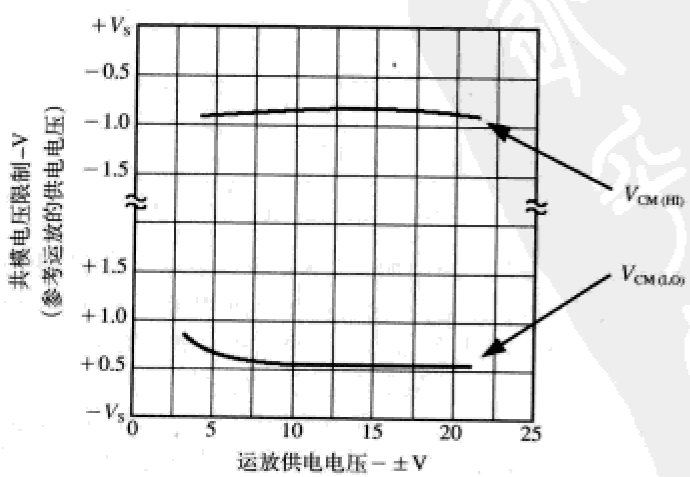



图1-9　一个运放的输入共模电压范围

实际中，运放的输入共模电压范围通常被表示成一个电压范围，而不表示为供电电源 $+V_S$ 和 $-V_S$ 的相对值。例如，典型的±15V双电源运放的输入共模电压范围是±13V。若输入共模电压不断减小，则会到达一个下限值，它通常被表示为 $-V_S+V_{CM(LO)}$。图1-9下部的曲线就表示采用±15V供电时 $V_{CM(LO)}$ 的典型值。

对于采用单电源供电的运放，则 $-V_S$=0V。如果 $V_{CM(LO)}$=100mV，那么运放共模电压的下限是0V＋0.1V，即0.1V。尽管这个例子中的共模电压下限比 $-V_S$ 仅高出100mV，但是实际中常常可以看到很多单电源供电的运放的共模电压范围比这还大，甚至达到电源轨线。

也就是说，$V_{CM(LO)}$ 或 $V_{CM(HI)}$ 可以等于0V。这时对于单电源供电的运放来说，其共模电压范围就达到了两条电源轨线。然而在大多数情况下，单电源运放的数据手册并不提供图1-9所示的共模电压范围图，而只是简单地列表给出在特定供电电压下的共模电压范围。

17

### 1.1.5 双端供电和单端供电的差别

从供电电源角度看，运放又可以分成两类，供电类型将直接决定所选器件在系统中的性能。以前，很多运放都采用双端电源供电设计，最典型的就是采用±15V供电的运放，它最早诞生于20世纪60年代的集成电路型运算放大器，并且流行至今。这种运放允许的输入/输出电压范围为±10V（或稍大一点）。但是，当实际的供电电压较低时，比如±5V或者更低，运放的工作性能将明显下降甚至无法工作。本书将这种类型的器件称为双电源供电运放（Dual-supply op amp），表示它只能在双电源系统（例如±15V）中良好地工作，却可能无法在更低的电压下工作。

图1-10简要对比了单电源运放和双电源运放的相对性能。表中列出了各种通用的性能参数，重点在于对比单电源运放和双电源运放的差异。这些性能差异是为系统设计选择合适运放的关键依据。

| 性能参数 | 双　电　源 | 单　电　源 |
|---|---|---|
| 供电电源限制 | 大于10V时表现出色<br>小于10V时性能受限 | 小于10V时表现出色<br>大于10V时性能受限 |
| 输出电压范围 | 受限制 | 大 |
| 输入电压范围 | 受限制 | 大 |
| 总动态范围 | 大 | 小 |
| 输出电压/电流 | 较大 | 较小 |
| 精度 | 高 | 较低（正在提高） |
| 负载抗扰性 | 好 | 差 |
| 可选型号 | 较多 | 较少（正在增多） |

图1-10　单电源运放和双电源运放的相对性能对比

近年来，随着低功耗设计要求的不断增加，很多系统都采用单电源供电方式，这促使单电源运放日益流行。由于采用单电源供电是大势所趋，因此单电源运放还将继续发展。

图1-10还列出了双电源运放和单电源运放之间的一些关键性问题。比如在供电电源限制（supply voltage limitation）一栏，10V是运放工作电源范围内的一个分界点。

例如，单电源运放将突破其输入输出电压动态范围。因此，图1-10中将最大范围表示为供电电源的百分数。由于单电源运放内部的优化设计，可以实现更大的动态范围，例如，一个5V供电的器件的输出很可能达到4.8V等。

但更有趣的是，这类器件通常（只）限于低供电电压范围，因此运放的输入/输出动态范围的上限值也受到限制。例如，传统的±15V供电的器件的动态范围电压峰峰值可达20V，这是单5V供电运放的动态范围的4倍多。如果考虑总动态范围（total dynamic range）（假设具有相同的输入误差），双电源供电的器件的动态范围是5V器件的4倍多（约等于12dB）。换句话说，当输出的动态范围缩小4倍后，实际器件的输入误差（如噪声、漂移等）也增大了4倍（相对而言）。需要指出的是，上述比较不涉及实际器件的任何指标，而只是基于系统级的观测。本章的后面部分将讨论器件指标。

18

在输出电压/电流一项中，双电源运放的输出绝对值更大，而单电源器件主要用于低工作电压及输出电流较小的场合。

在精度一项中，双电源运放以其更高的精度而长期深受设计师的喜爱；然而，如今这一状况受到诸如斩波稳零型单电源运放的挑战。随着更多新型单电源运放的出现，高精度的单电源运放也会越来越多。

负载抗扰性是单电源运放在应用中常遇到的问题。为了获得最大的输出范围，大多数单电源运放的输出级都采用共射极或共源极结构。与双电源运放中常采用的共射极输出电路相比，这种电路对负载变化更敏感。

由于双电源运放在最近30年来广泛流行，因此它的型号繁多。目前，新型双电源运放正朝着与单电源运放兼容、低电压和小封装的方向迅猛发展。

### 1.1.6 器件选型的准则

选型开始时，就要牢记有很多具有不同优先级的选型准则。图1-11列出了这些选型准则。

| 功能 | 性能 | 组装 | 市场因素 |
|---|---|---|---|
| 单/双/四运放 | 精度 | 类型 | 价格 |
| 单/双电源 | 速度 | 尺寸 | 供货 |
| 工作电压 | 失真，噪声 | 封装 | |
| | 低偏置电流 | | |
| | 功耗 | | |

图1-11 部分运放选型准则

实际上，图1-11中任何一个标题项都能作为首要原则以确定器件选型。早期运放设计中，只有像工作电压范围和封装类型等少数几个项目可供选择，运放的性能是主要选型依据。虽然直到今天乃至今后，运放的性能都将是最主要的选型依据，但是，现代的电路系统的结构越来越简洁、功耗也越来越低，因而像封装尺寸、供电电压范围、集成运放单元的个数等因素也可能成为器件选型的主要因素。比如，如果系统只有3V供电电源，那么就应该首先挑选兼容3V供电的器件，然后再挑选符合性能要求的型号。

19

又比如，有时全部特性可以决定任何其他因素。超低无可争议的输入电流要求不仅会决定运放的类型，还决定其封装（采用玻璃封装的场效应管输入型器件性能更优秀），而其他的因素都将不能望其项背。类似地，高功率输出型运放需要具备数瓦散热能力的封装，这种情况下，就应当首先选择器件的功率和封装，然后再选其他参数。

基于此，本节所讨论的“选型准则”仍是非常基本的。本章的后续部分将介绍器件类型，并补充有关实际选型方面的细节内容。

## 经典时刻——Ray Stata的著作为ADI公司的发展奠定基础

1965年1月，Matt Lorber和Ray Stata在麻省的剑桥创立了模拟器件有限公司（Analog Devices Incorporated, ADI）。该公司最初的产品是运算放大器模块。那时，Ray Stata不只是从事管理工作，除了负责销售和市场外，他还撰写了很多有关运算放大器应用方面的文章。直到今天，这些文章仍然对ADI的客户们很有帮助。

早期有一篇发表在*Electromechanical Design*杂志上的文章，清晰、系统地介绍了运算放大器的理论知识。①

第二篇是发表在新创刊的*Analog Dialogue*杂志上题为*Operational Integrators*的文章，它主要分析各种影响积分器性能的误差（包括电容误差）。②

第三篇有影响力的文章也是发表在*Analog Dialogue*杂志上，题目叫*User's Guide to Applying and Measuring Operational Amplifier Specifications*，③顾名思义，这是一篇帮助用户理解运放指标以及如何测试指标的全面指南。

Ray曾编写201、202、203及210系列斩波稳零型运放的应用手册。④

Ray还曾受到*EEE*杂志的Speaks Out栏目采访，并针对在运放应用中常见的问题，介绍了一些处理技巧。⑤

因此，尽管如今的ADI已成为一个生产各类器件的综合性公司，但是它的基础仍是运算放大器。

20

## 参考文献


1. John R. Ragazzini, Robert H. Randall and Frederick A. Russell, "Analysis of Problems in Dynamics by Electronic Circuits," **Proceedings of the IRE**, Vol. 35, May 1947, pp. 444–452.
2. Walter Borlase, **An Introduction to Operational Amplifiers (Parts 1–3)**, September 1971, Analog Devices Seminar Notes, Analog Devices, Inc.
3. Karl D. Swartzel, Jr. "Summing Amplifier," **US Patent 2,401,779,** filed May 1, 1941, issued June 11, 1946.
4. Frederick E. Terman, "Feedback Amplifier Design," **Electronics**, Vol. 10, No. 1, January 1937, pp. 12–15, 50.
5. Julian M. West, "Wave Amplifying System," **US Patent 2,196,844,** filed April 26, 1939, issued April 9, 1940.
6. Hendrick W. Bode, "Relations Between Attenuation and Phase In Feedback Amplifier Design," **Bell System Technical Journal**, Vol. 19, No. 3, July, 1940. See also: "Amplifier," **US Patent 2,173,178**, filed June 22, 1937, issued July 12, 1938.
7. Ray Stata, "Operational Amplifiers-Parts I and II," **Electromechanical Design**, September, November 1965.
8. Dan Sheingold, Ed., **Applications Manual for Operational Amplifiers for Modeling, Measuring, Manipulating, and Much Else**, George A. Philbrick Researches, Inc., Boston, MA, 1965. See also **Applications Manual for Operational Amplifiers for Modeling, Measuring, Manipulating, and Much Else, 2nd Ed.**, Philbrick/Nexus Research, Dedham, MA, 1966, 1984.
9. Walter G. Jung, **IC Op Amp Cookbook, 3rd Ed.**, Prentice-Hall PTR, 1986, 1997, ISBN: 0-13-889601-1.


① Ray Stata, "Operational Amplifiers - Parts I and II," Electromechanical Design, Sept., Nov., 1965.

② Ray Stata, "Operational Integrators," Analog Dialogue, Vol. 1, No.1, April, 1967. 也可参见 ADI AN357.

③ Ray Stata, "User's Guide to Applying and Measuring Operational Amplifier Specifications," Analog Dialogue, Vol. 1, No.3, September 1967. 也可参见ADI AN356.

④ Ray Stata, Applications Manual for 201, 202, 203, and 210 Chopper Op Amps, ADI, 1967.

⑤ "Ray Stata Speaks Out on 'What's Wrong with Op Amp Specs'," EEE, July 1968.

10. Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, Inc., 1995, ISBN: 0-916550-15-X.

11. Sergio Franco, **Design With Operational Amplifiers and Analog Integrated Circuits, 2nd Ed.** (Sections 1.2 – 1.4), McGraw-Hill, 1998, ISBN: 0-07-021857-9.

21

## 1.2 运放的拓扑

*Walt Kester, Walt Jung, James Bryant*

上一节的分析未考虑运放的内部结构，本节将对两种基本的拓扑——电压反馈型（Voltage FeedBack，VFB）拓扑和电流反馈型（Current FeedBack，CFB）拓扑——展开详细讨论，从而为1.3节研究实际电路的结构打下基础。

尽管没有明确指出，但是前一节的分析以及所得方程都是针对电压反馈型运放的。为了加深印象，这里再次给出基本的电压反馈型运放电路。图1-12为不带反馈网络时的情况；而图1-13则是具有反馈网络时的情况。

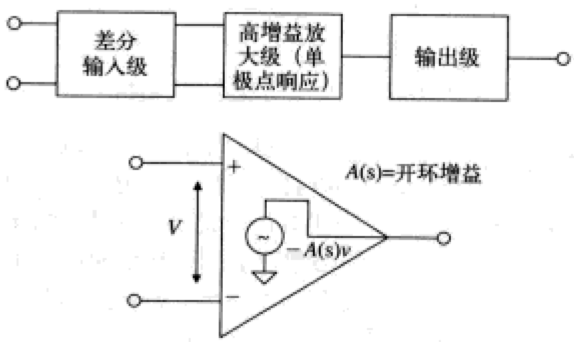
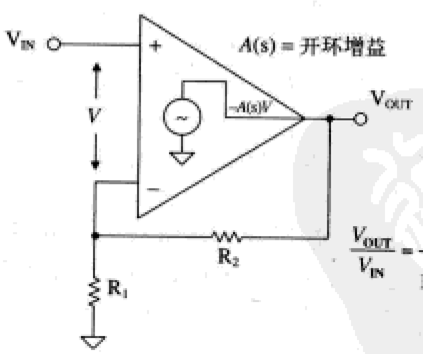



图1-12 电压反馈型（VFB）运放




$$\frac{V_{OUT}}{V_{IN}}=\frac{1+\frac{R_2}{R_1}}{1+\frac{1}{A(s)}\left[1+\frac{R_2}{R_1}\right]}=\frac{1+\frac{R_2}{R_1}}{1+\frac{1}{A(s)\beta}}$$

图1-13 具有反馈网络的电压反馈型（VFB）运放

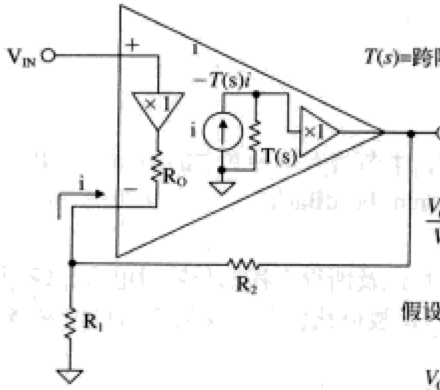
需要注意的是，反馈网络和有限的回路增益$A(s)$会将误差信号放大成一个较小的电压$v$。

22 ~ 23

### 1.2.1 电流反馈型运算放大器基础

图1-14为基本的电流反馈型运算放大器拓扑。在该模型中，同相输入端与反相输入端之间连有单位增益缓冲器，因此，理想情况下，该缓冲器的输出阻抗为零（即$R_O$=0），并且其误差

信号是流入反相端的小电流$i$。该误差电流又被镜像到一个高值阻抗$T(s)$上，由此使$T(s)$两端产生电压$T(s)\cdot i$（$T(s)$通常被称为运放的*开环跨阻增益*）。




$$\frac{V_{OUT}}{V_{IN}}=\frac{1+\frac{R_2}{R_1}}{1+\frac{R_2}{T(s)}\left[1+\frac{R_O}{R_1}+\frac{R_O}{R_2}\right]}$$

假设$R_O \ll R_1$，且$R_1 \leqslant R_2$，则

$$\frac{V_{OUT}}{V_{IN}}=\frac{1+\frac{R_2}{R_1}}{1+\frac{R_2}{T(s)}}$$

图1-14 电流反馈型运放的拓扑

$T(s)$两端的电压经过缓冲后，接运放的输出端。假定$R_O=0$，那么根据反馈网络中的$R_1$、$R_2$以及开环跨阻增益$T(s)$就很容易推导出闭环增益$V_{OUT}/V_{IN}$的表达式；即使$R_O$不等于零，只要它为有限值，也不难推导出闭环增益表达式。图1-14同时说明了这两种情况。

由此需要注意的是，由于上述电流反馈型运放的开环传递函数呈电抗性，所以常被称作“*跨阻放大器*”（transimpedance amplifier）。很多电路中，如电流/电压（$I/V$）变换器，电流反馈型运放常比电压反馈型运放应用得多，因此，在应用中一旦遇到“*跨阻*”这个词，就必须高度重视。另一方面，因为*电流反馈型运放*这个名称不容易被混淆，所以常作为术语表示运放拓扑。

从上述的简化模型可以推断出电流反馈型（CFB）运放的重要特性。

- 与电压反馈型（VFB）运放不同的是，电流反馈型运放*不具备平衡输入*（balanced inputs）。并且，其同相输入端呈高阻态，而反相输入端呈低阻抗，这些恰好和电压反馈型运放相反。
- 电流反馈型运放的开环增益以Ω（跨阻增益）为单位来表示，而不像电压反馈型运放以V/V为单位。
- 对于一个固定值的反馈电阻$R_2$，电流反馈型运放电路的闭环增益可以通过调整$R_1$而改变，且不会明显影响闭环带宽。这一点可以从图1-14中的方程式看出。由于该电路的频率由分母部分完全决定，若$R_2$是常数，则当分子中的$R_1$变化时（这将引起增益的变化），分母不受影响，因而电路的闭环带宽不会变。

24

电流反馈型拓扑主要用于对高速和低扰动有苛刻要求的场合，这是基于在同等条件下三极管电路的电流变化速度比电压快的特性。有关电流反馈型运放交流特性的细节内容将在1.5节讨论。

图1-15是一款早期的电流反馈型运放芯片——AD846（ADI公司1988年出品，见参考文献1）的简化原理图。注意，由于采用互补双极（CB）制造工艺，确保了高$f_t$PNP管和NPN管的精确匹配。

三极管$Q_1$和$Q_2$组成对同相输入端（脚3）的缓冲电路，同时驱动反相输入端（脚2）；$Q_5$、$Q_6$、$Q_7$、$Q_8$分别构成镜像电流源，以驱动高阻抗节点，电容$C_{COMP}$实现对主导极点补偿；$Q_9$、$Q_{10}$、$Q_{11}$以及$Q_{12}$构成输出缓冲级电路。采用高速互补双极集成电路制造技术，是为确保电流反

馈型拓扑能够发挥优良性能。随着现代集成电路制造技术的发展，对运放信号回路的直接匹配已经能够方便地实现。

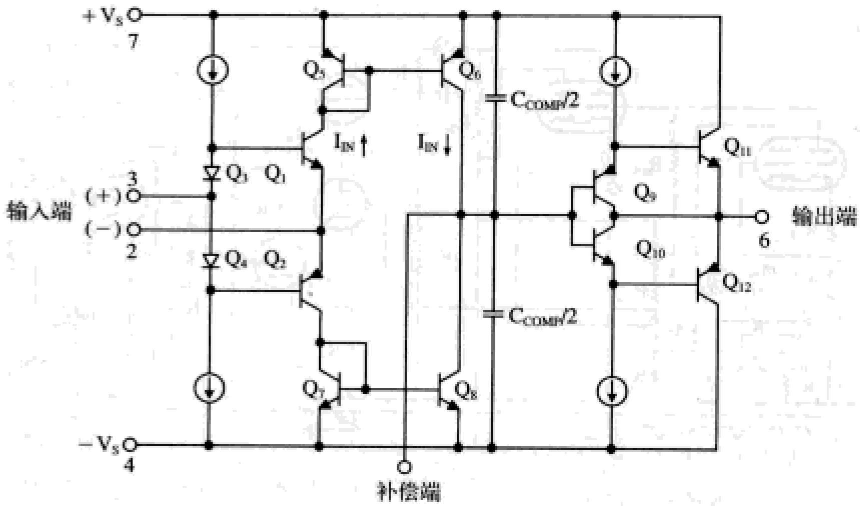



图1-15 电流反馈型运放AD846（1988年）

电流反馈这一基本概念最早出现于真空管反馈电路中，那时的真空管阴极负反馈电路就采用电流反馈，而真空管的阴极就相当于图1-5中运放的低阻抗输入端（即反相输入端）。



## 1.2.2 基于真空管的电流反馈

图1-16取自Frederick E. Terman于1937年发表的关于反馈放大器的文章（见参考文献2）。在这个两级放大电路中，交流耦合反馈电阻$R_2$的一端正是与五级真空管$T_1$的低阻抗输入电极（阴极）相接的。参考文献3中还有很多在早期的真空管电路中使用阴极反馈的类似的例子。

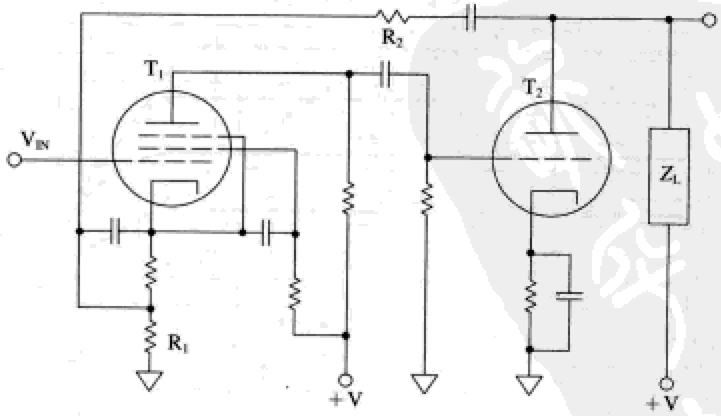



图1-16 Frederick E. Terman于1937年设计的真空管反馈电路采用电流反馈至低阻抗的输入阴极（取自参考文献2）

由于种种原因，很难采用直流耦合实现真空管放大电路，其中一个原因是，缺少合适的电平抬升器。多级放大电路不但需要极高的供电电压，而且还需承受电平抬升器中电阻引起的功耗损失。S. E. 米勒在1941年的一篇文章中提出了一种在真空管放大电路中使用气体放电型真

空管实现电平抬升器的方法（见参考文献4）。图1-17是其中比较值得一看的一部分电路。

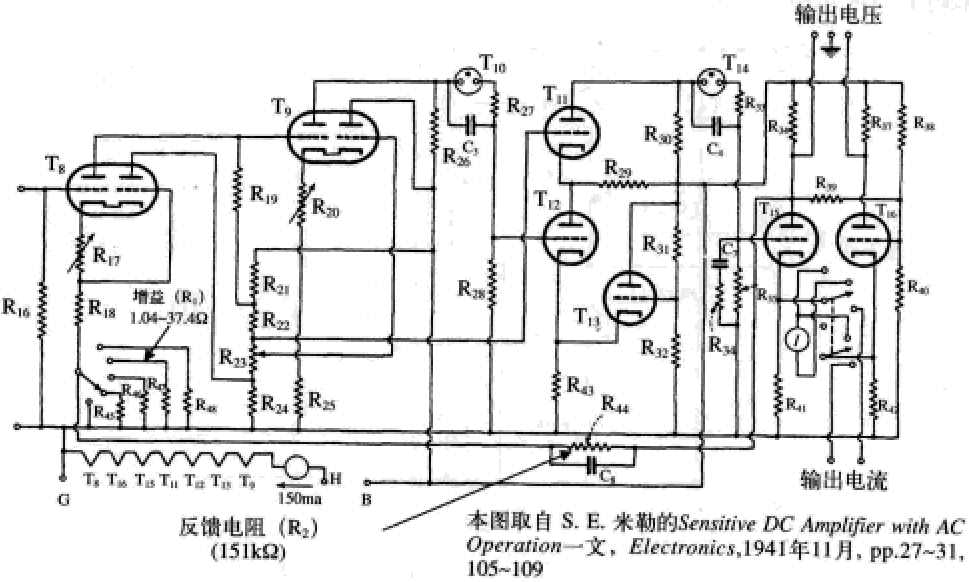
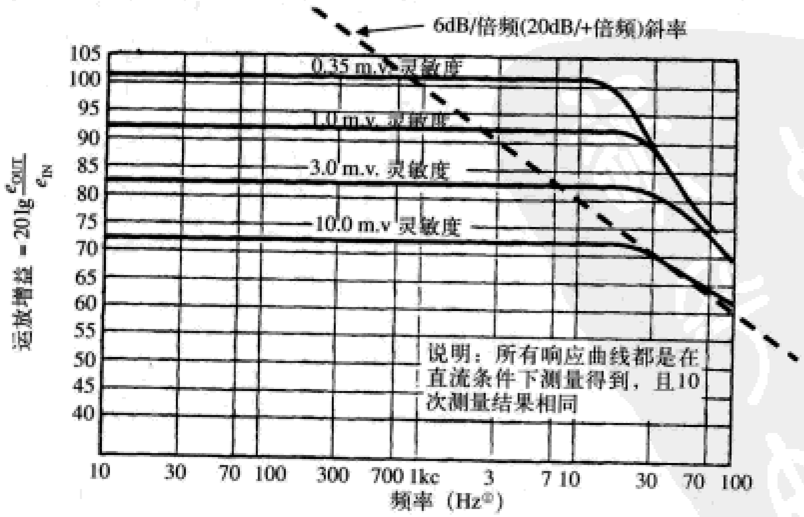



图1-17　1941年设计的基于电流反馈的真空管反馈电路

图1-17复现了米勒设计的电路，并且明确标识了反馈电阻$R_2$和增益调节电阻$R_1$，并且，反馈也显然被引入了低阻抗的阴极输入端。米勒提出该放大电路闭环增益的调节范围为72~102dB，对应的$R_1$调节范围为37.4~1.04Ω。

米勒电路最吸引人之处是电路的频率响应，如图1-18所示。请注意，电路的闭环带宽几乎与增益无关，并且不具备电压反馈运放增益和频率的乘积为常数的特点。




本图取自S. E. 米勒的*Sensitive DC Amplifier with AC Operation*一文，*Electronics*, 1941年11月，pp.27~31，105~109

图1-18　1941年设计的电流反馈电路的增益带宽关系

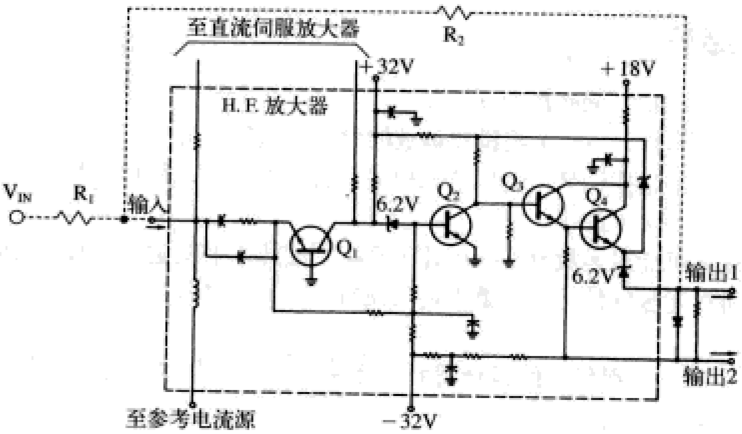
① 原文是cps，指cycle per second，周/秒。这是早期使用的单位，现在使用国际单位Hz，1Hz=1cps。——译者注

增益为72dB时对应的带宽为30kHz，而增益为102dB（增加了30dB）时对应的带宽缩小至15kHz。对于电压反馈型运放，如果增益为72dB时对应的带宽为30kHz，那么当增益为102dB时对应的带宽将缩小为原来的1/40即0.9kHz。

为了清晰地看出带宽，图1-18中还有一条标准的电压反馈型运放的频率响应曲线（斜率为6dB/倍频程，或20dB/十倍频程）作为参考。

26~27

20世纪50年代晚期到60年代中期，真空管电路逐渐被三极管电路取代，而电流反馈型结构在高速运放中越来越流行。图1-19是1965年贝尔实验室设计的一款具有快速建立时间的运放，它是高速A/D转换器的部分电路（见参考文献5）。




本图取自J. O. Edson and H. H. Henning, "Broadband Codecs for an Experimental 224Mb/s PCM Terminal", BSTJ, Vol.44, No.9, 1965年11月, pp.1887~1950

图1-19 贝尔实验室1965年设计的固态电流反馈运放

图1-19是一个混合放大器电路，它包括高速交流放大器（图中虚线框部分）以及一个独立的直流伺服放大回路（未画出）。反馈电阻$R_2$实现到三极管$Q_1$低阻抗端（发射极）的交流耦合。由于缺少高性能的PNP型高频三极管，该电路不得不采用齐纳二极管实现电平转换以及非标准的供电电压，因此看起来有些笨拙。

20世纪80年代，随着混合电路制造技术的发展，电流反馈运放可采用高速、良好匹配的NPN和PNP对管来实现。ADI公司于20世纪80年代中期开发出的混合运放AD9610和AD9611就是其中的典型例子。

20世纪80年代，随着高速互补双极性集成电路制造工艺的发展（见参考文献6），可以采用PNP和NPN三极管实现基于直流耦合的电流反馈型运放，例如ADI公司1988年出品的AD846（如图1-15所示）。高精度的器件匹配及灵巧的电路设计技术使得现代的电流反馈型集成运放表现出极佳的直流和交流特性，并且无需独立的电流转换器、笨拙的电源以及独立的直流伺服回路。

虽然近来在电流反馈型运放方面有很多的专利（见参考文献7、8），但是，最基础的仍然是几十年前提出的那些概念。

28

## 参考文献


1. Wyn Palmer, Barry Hilton, "A 500 V/μs 12-Bit Transimpedance Amplifier," **ISSCC Digest**, February 1987, pp. 176–177, 386.
2. Frederick E. Terman, "Feedback Amplifier Design," **Electronics**, January 1937, pp. 12–15, 50.
3. Edward L. Ginzton, "DC Amplifier Design Techniques," **Electronics**, March 1944, pp. 98–102.

4. Stewart E. Miller, "Sensitive DC Amplifier with AC Operation," **Electronics**, November 1941, pp. 27–31, 105–109.
5. J. O. Edson and H. H. Henning, "Broadband Codecs for an Experimental 224Mb/s PCM Terminal," **Bell System Technical Journal**, Vol. 44, No. 9, November 1965, pp. 1887–1950.
6. "Op Amps Combine Superb DC Precision and Fast Settling," **Analog Dialogue**, Vol. 22, No. 2, pp. 12–15.
7. David A. Nelson, "Settling Time Reduction in Wide-Band Direct-Coupled Transistor Amplifiers," **US Patent 4,502,020**, Filed October 26, 1983, Issued February 26, 1985.
8. Royal A. Gosser, "DC-Coupled Transimpedance Amplifier," **US Patent 4,970,470**, Filed October 10, 1989, Issued November 13, 1990.

29

## 1.3 运放的结构

*Walt Kester, Walt Jung, James Bryant*

本节讲述运放的结构，下一节将讲述运放的指标。这里，很难确定先讲哪一个，从实用性看，应该先讲指标，但是指标又与结构息息相关；若先讲结构，则必须考虑性能，这样才能根据性能要求对结构进行优化设计。

由于大多数读者可能对运放及其指标并不陌生，因此本书假定读者对运放的各种指标都有基本了解，首先讲述运放的结构。如果上述假设有误，请读者首先阅读下一节以掌握关于运放指标的基本概念。

鉴于单电源运放已在现代系统设计得到广泛采用，下面将就与之相关的设计问题展开讨论。

### 1.3.1 单电源运放

过去的几年里，受市场需求的推动，单电源运放已增长成为运放市场上最重要的一类产品。在汽车（Automotive）、机顶盒（Set-top box）、照相机（Camera）/摄像录像机（CAM-corder）、PC以及笔记本电脑等领域都需要芯片供应商提供大量采用单电源供电的线性器件，并且要求这些器件的性能与采用双电源供电的器件的性能一样好。功耗已成为各类系统的关键指标，有时甚至比成本还重要，这就要求系统必须采用低工作电压/工作电流，同时又不损失精度和准确度。因此，IC生产商在运放设计中都面临“以少搏多”的挑战。

在单电源应用中，首先影响运放性能的是信号输入和输出范围的减小，这又导致运放对内部和外部噪声源更加敏感。例如，精密运放的失调电压约为0.1mV，对于一个12位分辨率的系统，若系统量程为10V，则上述失调电压比0.04倍LSB还小。而对于分辨率同样为12位的单电源系统，一个“轨到轨”型精密运放失调电压通常为1mV，这约等于量程为5V时的0.8倍LSB（或者是量程为2.5V时的1.6倍LSB）。

为减小电源的输出电流，运放周围通常采用高阻值的电阻。单运放的偏置电流流过这些大电阻时，会产生比运放本身的失调电压更大的失调误差电压。

采用低电压供电时，单电源器件的增益准确度也会有所下降，因此必须在器件选型中注意。开环增益约为120dB的运放多数采用双电源供电——例如OP07系列，然而，很多用于精密系统的单电源/轨到轨型运放在轻负载时（大于10kΩ的开环增益仅为25 000~30 000。例如OP/113/213/ 413系列运放，它们的开环增益非常大（大于120dB），适用于有特殊需求的场合，又比如AD855x系列的斩波稳零型运放也是这样。

在设计单电源运放电路时，往往要在速度和功耗、噪声与功耗、精度与速度及功耗等方面

30~31

进行折中。即使噪声下限保持不变（这通常是不可能实现的），信噪比也会随着信号幅度的减小而降低。

除了上述限制以外，设计时还需考虑一些原本在双电源运放中不太注意的问题。例如，当信噪比（Signal-to-Nosie Ratio，SNR）下降时，信号的输出电压范围也会随之减小。“参考地”的选择也不像原来那么简单，一个参考地往往供多个器件同时使用。当运放的工作电流下降时，噪声电压会随之增大而带宽又随之减小。对于低功耗的单电源系统来说，获得合适的带宽和足够的精度已成为电路设计的重大挑战。

大多数的电路设计师都自然地把“地”作为参考，很多模拟电路也都以一个地平面为参考，并将输入信号成比例地变换成输出信号。在采用双电源供电的应用系统中，将电源输出点（0V）处作为参考地是很方便的。由于在任何条件下电源的正负电压的绝对值都相等，因此低阻抗的地平面的电位通常为0V。

然而，在单电源型/轨到轨型电路中，对参考地的选择没有标准，电源供电范围内的任何一点都可以作为参考地，因此，通常是根据信号处理方式以及运放的特性来选择，例如，如果运放需要输出0V，那么以负电源线为参考地有利于优化运放的输出动态范围。另一方面，有时也需要改变信号电平以符合其他器件（如ADC）的输入电压要求。

最早的单电源型“零输入零输出”运放采用的是双极工艺，并且优化了NPN管的性能，当时的PNP管为横向或衬底PNP，其带宽比NPN管小很多。目前，新一代单电源/轨到轨运放需要采用全互补工艺，新的放大器在信号通路上不会使用横向或衬底PNP，而是合并NPN及PNP平行的输入端以调节输入信号的摆幅从地（0V）到正电源电压。此外，轨到轨型输出级也采用NPN管和PNP管共射极结构，或者采用N沟道管/P沟道管共源极结构，它们的集电极－发射极饱和电压和漏－源导通电阻决定了信号的输出信号摆幅范围是负载电流的函数。

单电源运放的输入级特性（共模抑制比、输入失调电压及其温度系数、噪声）在低电压、高精度系统中十分关键。轨到轨输入型运放必须能够分辨从地平面到正电源电压之间的所有微小信号。选择共模抑制比在0V至正电源电压之间都不低于60dB的运放是不错的做法。虽然，不要求运放在超出供电电压范围以外也保持足够大的共模抑制能力，但是要求它们在瞬时过压时不会失灵。此外，在高精度应用场合，最好能选用输入失调电压低于1mV并且失调电压漂移小于2μV/℃的运放。既然在没有比输出动态范围和SNR更重要的要求时，输入信号动态范围和SNR同等重要，所以高精度、单电源/轨到轨运放应该在0.1~10Hz的带宽里有小于5μVp-p的折合到输入端（Referred-To-Input）的噪声。

轨到轨型运放的输出级要求在低电压条件下保持宽动态范围。单电源/轨到轨型运放的输出电压摆幅必须达到不低于电源轨100mV的电压（在额定负载下）。输出电压的摆幅与输出级拓朴和负载电流密切相关。

通常，高性能轨到轨型运放的输出电压范围在负载阻抗大于10kΩ条件下基本保持不变，并且$V_{OL}$越小，$V_{OH}$越大，其性能越好。像“零点输出电压”或者“满量程输出电压”等系统参数也分别由运放的$V_{OL}$和$V_{OH}$决定。

32

由于大多数基于单电源供电的数据采集系统需要至少12位到14位采样精度，因此最好选用开环增益在所有负载条件下都大于30 000的运放。采用单电源运放设计时的注意事项如图1-20所示。

## 1.3.2 运放的输入级

深入理解运放的输入和输出级结构对设计合理的接口电路是十分重要的。为简单起见，下

面将分别研究。

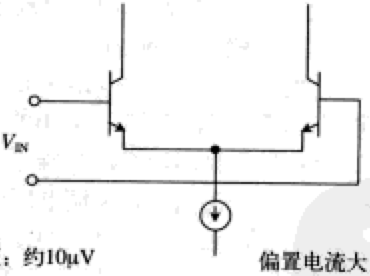
- ❑ 单电源系统优点
  - (1) 低功耗
  - (2) 电池供电的可移动设备
  - (3) 只需一个电压
- ❑ 单电源系统设计缺点
  - (1) 信号摆幅范围减小，导致运放对于因失调电压、偏置电流、有限开环增益、噪声等引起的误差更敏感
  - (2) 通常使用含有噪声的数字电源
  - (3) 为增大信号电压范围必须采用轨到轨型输入/输出设计
  - (4) 比最高精度的双电源运放精度差，但并非所有系统都需要如此高的精度
  - (5) 很多单电源运放不支持轨到轨输入/输出

图1-20　单电源运放设计注意事项

**1. 双极性输入级**

图1-21是最常见也是最基本的双极性输入级电路，它由一对基于双极性晶体管（三极管）的“长尾”构成。这种结构十分简单，具有极低的失调电压、流过两个输入端的电流相等以及受温度影响小等多种优点。此外，利用激光微调技术可以进一步减小双极性运放的初始失调电压并降低温度漂移。这种结构很早就被应用于单运放，如μA709，直到今天，一些高速运放仍采用此结构，如AD829和AD8021。

尽管图中采用NPN型双极性管，但是这些概念也适用于PNP型双极性管。



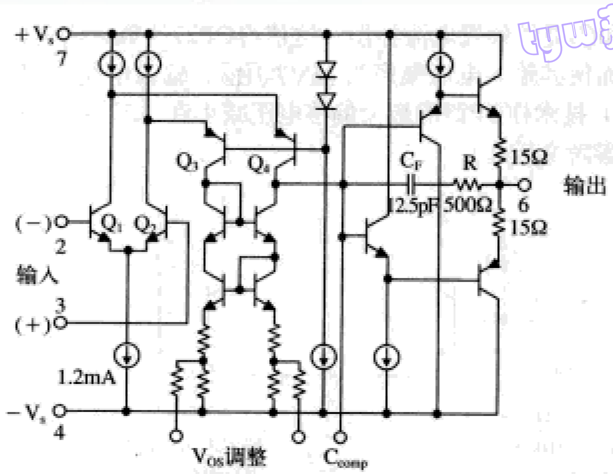

低失调电压：约10μV
低漂移：约0.1μV/°C
温度稳定$I_B$
偏置电流匹配好
低电压噪声：约$1nV/\sqrt{Hz}$

偏置电流大：50nA~10μA
（除了超β值：50pA~5nA，结构更复杂，速度更慢）
中等电流噪声：$1pA/\sqrt{Hz}$
匹配输入源电阻可以减小因偏置电流产生的失调电压误差

图1-21　双极性三极管输入级

图1-22是1990年出品的AD829的内部原理图。它采用了双极性差分输入级，其中$Q_1-Q_2$共同驱动由快速PNP型三极管$Q_3-Q_4$对管（见参考文献1）构成的“折叠式级联型”（folded cascade）放大级。这对PNP三极管又驱动了一个镜像电流源，该镜像电流源实现差分信号至单极性信号的转换。输出级为两级互补型射极跟随器电路。

AD829是一款宽带视频放大器，其开环增益带宽积达750MHz，供电电压范围为±5~±15V。为增加应用的灵活性，AD829还提供一个连接内部校正节点$C_{COMP}$的管脚，它允许用户根据需要自定义频率响应特性，可将闭环增益调至低于20dB。连接输出级和高阻抗节点的RC网络有助于保证运放驱动容性负载时的稳定性。




AD829偏置电流=7μAMAX@+25°C

输入电压噪声=1.7nV/$\sqrt{Hz}$

输入电流噪声=1.5pA/$\sqrt{Hz}$

图1-22 AD829运放的简化原理图

AD829在25°C时的输入偏置电流为7μA，输入电压噪声为1.7nV/$\sqrt{Hz}$，输入电流噪声为1.5pA/$\sqrt{Hz}$。采用激光微调工艺可将输入失调电压减小至最大0.5mV的"A"级。其典型输入失调电压漂移为0.3μV/°C。

33 ~ 34

在如图1-22的运放输入电路中，输入偏置电流就是构成长尾电路的三极管$Q_1-Q_2$的基极电流。由于集电极电流较大，因此基极电流也比较大，特别在高速运放中更是如此。AD829的偏置电流的典型值约为3μA。对于那些无法补偿偏置电流的运放，偏置电流等于$Q_1-Q_2$射极输出电流的一半除以放大倍数$H_{FE}$。

对于一个简单的双极性输入级，减小其偏置电流的方法有两种，其中一种方法称为*偏置电流补偿*，后面将详细介绍。

另一种是采用*超β*（superbeta）三极管$Q_1-Q_2$。超β三极管是利用特殊工艺处理的器件，其基区非常窄，其电流放大倍数通常可达数千甚至上万倍（普通三极管的电流放大倍数只有数百倍）。基于超β输入级的运放具有极低的偏置电流，不足之处是其频率响应受到限制。

由于超β器件的击穿电压很低，因此需要设计特别的保护电路以防止器件因过压而损坏（例如，不能采用图1-22所示的电路）。

采用超β三极管输入级的运放有AD704/AD705/AD706系列和OP97/OP297/OP497系列（依次是单运放、双运放、四运放）。这些器件在25°C下典型的偏置电流为100pA甚至更小。

**2. 带有偏置电流补偿的双极性输入级**

图1-22所示的双极性输入级电路的输入偏置电流实际上是三极管的基极电流，因此比较大。

35

如图1-23所示，带有输入偏置电流补偿的双极性输入级通过一个内部的电流源提供一定的偏置电流，因此从外部流入输入端的唯一电流等于基极电流与内部电流源的输出电流之差，并且很小。

大多数现代精密型运放内部都有偏置电流补偿功能，如我们熟悉的著名的OP27型系列运放（见参考文献2和3）。图1-24是OP27型运放的简化原理图，从中可以看出，多集电极型三极

管$Q_6$为输入三极管$Q_1$和$Q_2$提供偏置电流补偿。这使得OP27的最大输入偏置电流达到“G”级（±80nA@25°C），从而使其输入电压噪声为3nV/$\sqrt{Hz}$，输入电流噪声为0.4pA/$\sqrt{Hz}$“齐纳击穿”（Zener-Zapping）技术使OP27的最大偏移电压减小到“*E*”级标准（50μVMax@25°C）。（有关的微调方法详见参考文献4。）

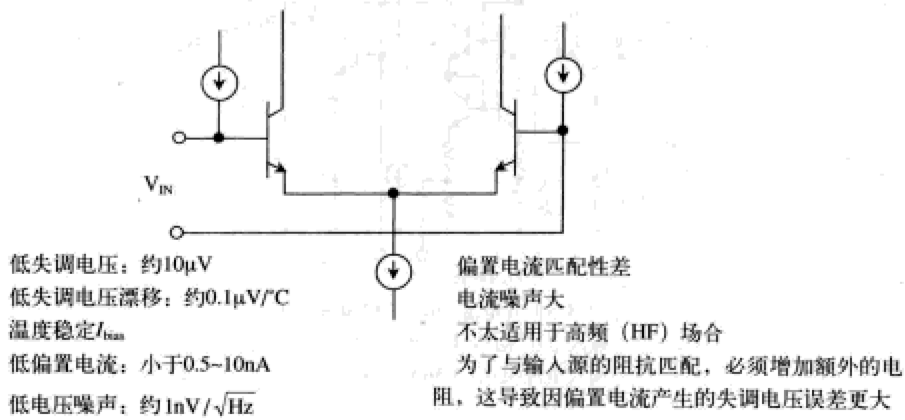



图1-23　带有输入偏置电流补偿的双极性输入级

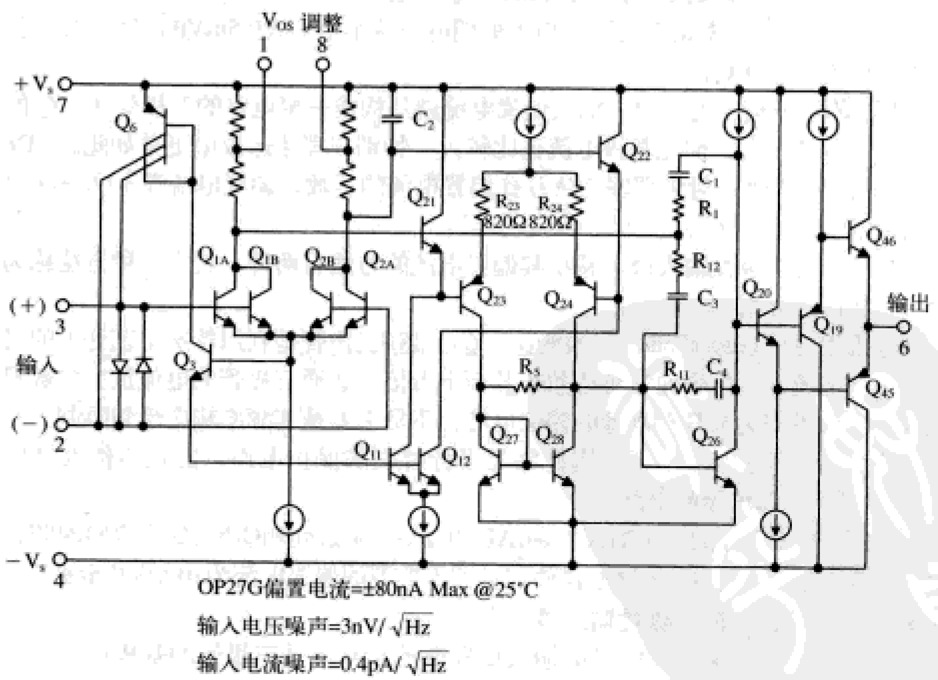





图1-24　具有偏置电流补偿功能的OP27型运放输入级

偏置电流补偿输入级有很多普通双极性输入级才具有的优秀特性，如低电压噪声（low voltage noise）、低失调电压（low offset）以及低漂移（low drift）等。此外，它还具有低偏置电流特性，并且偏置电流的温度稳定性相当好。但是，其电流噪声性能不佳，偏置电流匹配性也较差。

上述两个不希望出现的副作用是由偏置校正电流和内部三极管的基极电流之差（即外部偏置电流）造成的。这两个电流都不可避免地含有噪声，由于它们不相关，因此这两个噪声与总噪声成均方根关系（即使减小直流电流也是如此）。

由于外部偏置电流等于两个几乎相等的电流之差，因此它也没必要定义电流正方向，结果，偏置补偿型运放的偏置电流非但不匹配，它们的方向也恰好相反。在大多数应用中，这些都不重要，但是有些应用中就会造成意想不到的后果［例如，由偏置电流补偿型运放制成的采样保持器（Sample-And-Hold，SHA）的偏移可能会是双极性的］。

通常，运放的数据手册中不会提到偏置电流补偿特性，并且也不提供运放的简化原理图。但是通过查阅偏置电流指标就可以很容易地确定是否采用了偏置电流补偿技术。如果偏置电流标记为“±”值，那么该运放很可能采用了偏置电流补偿技术。

注意，还可以通过查阅失调电流指标（指偏置电流之差）来判断是否采用偏置电流补偿技术。如果运放内部含有偏置电流补偿电路，那么失调电流与偏置电流的量级相当，如果不含有偏置电流补偿，那么偏置电流会比失调电流至少大10倍。该准则与偏置电流的量级无关，总是有效的。

我们都知道，在运放的应用电路中，偏置电流对输出失调电压的影响通常可通过令两个输入端的源电阻相等来抵消。但是，必须注意：该方法仅适用于不带有偏置电流校正的双极性输入型运放，即要求输入电流匹配良好。对于含有内部偏置电流校正电路的运放，在其任何一个输入端增加电阻只会使输出失调电压更糟糕。

**3. 带有偏置电流补偿的超$\beta$双极性输入级**

前面已经提到，OP97/OP297/OP497系列是带有输入偏置电流补偿的超$\beta$型运算放大器，它们的最大输入偏置电流为±150pAMax@25°C。请注意电流值的“±”前缀，它表示这些运放都有内部偏置电流补偿电路。

37

图1-25是运放OP97（或者四分之一个OP497）的简化原理图。其中超$\beta$三极管对$Q_1-Q_2$的输入电压保护电路包括一对“背对背”的二极管以及串联的限流电阻。此外，它还采用偏置和自举（bootstrapping）电路技术实现对$Q_1-Q_2$集电极的过压保护。

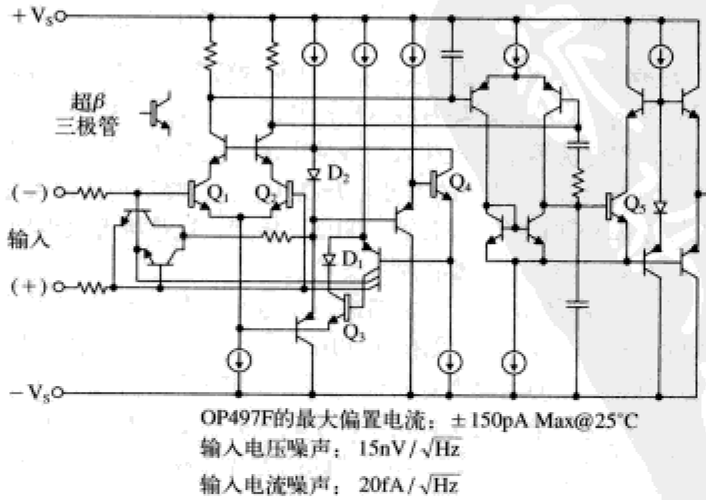



图1-25　OP97、OP297及OP497系列运放的输入级采用了超$\beta$三极管和偏置电流补偿电路

由于采用了上述钳位和保护电路，使得该系列运放的输入共模电压安全地在整个供电电压范围内变化。

**4. 场效应晶体管输入级**

场效应型晶体管（Field-Effect Transistor，FET）比双极型晶体管（Bipolar Junction Transistor, BJT）具有更高的输入阻抗，因此是运放输入级的理想选择。然而，在双极型晶体管集成电路上很难再制造场效应管，即使做成，也会产生很多问题。

FET的输入阻抗高、偏置电流低，并且具有较好的频率特性。（在运放中，FET型器件的跨导$g_m$越小，它能提供的长尾电流就越大，这会提高运放的最大输出电压上升速率。）此外，FET的电流噪声也比BJT小很多。

另一方面，FET长尾电路的输入漂移电压性能不如相应的BJT的好，并且通过修正使得失调电压达到最小的同时不能减小电压漂移。因此还需要特别的技术用于减小漂移，这导致JFET型运放的失调电压和电压漂移指标不如BJT型运放的好。图1-26是修正后的FET输入型运放的简化电路。

38

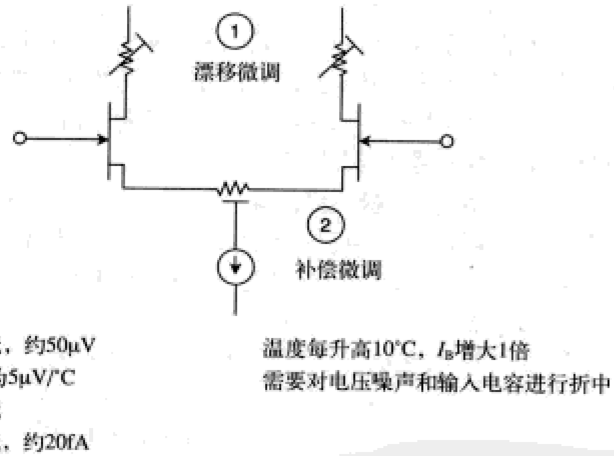



图1-26　带有失调电压和电压漂移校正的结型场效应管(JFET)的输入级电路

JFET型运放的电压噪声可以设计得很低，不过这将导致器件的输入电容非常高，并且电容大小还受输入电压的影响。因此，需要对电压噪声和输入电容进行折中。

场效应管型运放的偏置电流等于门极注入的峰值电流（或者等于门极保护二极管的峰值电流，MOSFET的特性也与此类似）。芯片的温度每升高10°C，该峰值电流就增大1倍，因此场效应管型运放的偏置电流在125°C时是25°C时的1 000倍。显然，这是挑选双极型运放和场效应管型运放时，特别是在高温应用场合时需要特别注意的。

到目前为止，我们对各种场效应管基本都进行了分析，包括结型场效应管（JFET）和MOS型场效应管（MOSFET）。实际中，采用BJT和JFET组合型工艺的运放（即BiFET）可达到比采用MOSFET或者CMOS工艺的运放更好的性能。尽管ADI等公司都生产MOS型或CMOS型输入级的高性能运放，但是这些运放通常都比双极型运放具有更大的失调电压、漂移电压和电压噪声，以及更差的频率特性。但是它们的功耗要比同等性能甚至更高性能的双极型运放的低一些。

由于JFET型器件的关断电压（pinch-off voltage）比BJT型的基极电压要高，JFET型运放比BJT型运放需要更多的余度（headroom），JFET型运放更难在极低的供电电压（1~2V）下工作，

从这个角度看，CMOS型由于比JFET型需要的余度少而具有优势。



**5. 轨到轨型输入级**

如今，我们要求具有输入共模电压的运放包括两个电压轨，即具有轨到轨共模工作能力。毫无疑问，运放的这种特性在应用中是很实用的，工程师应该认识到，除去少数绝对必要的应用外，大多数应用只要求共模电压接近或者包括一个电源电压，这并不需要真正意义上的轨到轨输入；真正的轨到轨型运放不是这样的。

很多单电源供电的应用要求输入共模电压范围能达到电源的一个供电轨电压（通常是地），例如高压侧或低压侧电流传感电路就要求这样。很多运放都能处理0V共模电压，并且它们通常采用图1-27所示的PNP型差分对管（或者N沟道JFET对管）。这类运放的输入共模电压范围通常可以从低于电源负轨（$-V_S$或地）200mV，到低于电源正轨（$+V_S$）1~2V。

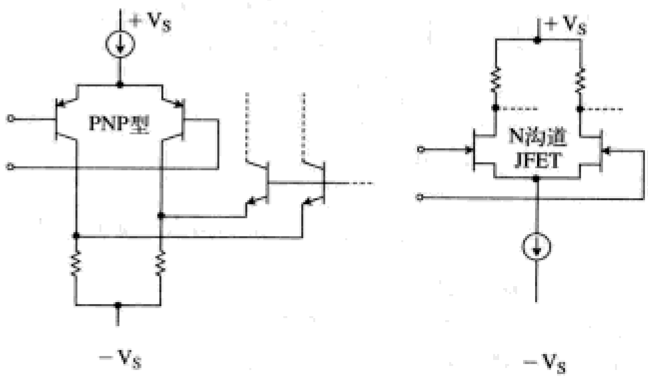



图1-27 PNP型或N沟道JFET型输入级共模输入电压可以达到负轨电压

输入级也可以设计采用NPN型三极管（或P沟道JFET），此时输入共模电压可以达到供电电源的正轨电压，或达到高于负轨电压1~2V，高压侧电流检测的应用中就需要采用这种输入级的运放。OP282/OP482运放的输入级采用了P沟道JFET对管，它们的输入共模电源范围可达电源正轨，因此特别适合用于高压侧检测。

AD823是带宽为16MHz（$G=\pm1$）的双运放，它采用了N沟道JFET输入级（如图1-27所示，右侧）。图1-28是AD823的简化原理图，该器件能够在+3~+36V的单电源下正常工作，这个范围包括了传统的±5V或±15V双端供电电压。该系列中类似的器件（可能功耗更低）还有AD820、AD822和AD824。

AD823的JFET输入级输入共模电压可以是从低于负轨电压200mV到低于正轨电压约1.5V的任何值。由于采用激光微调工艺，AD823在25°C时的最大输入失调电压为0.8mV、最大输入偏置电流为25pA、电压偏移为2μV/°C、输入电压噪声为$16\text{nV}/\sqrt{\text{Hz}}$、电流噪声仅为$1\text{fA}/\sqrt{\text{Hz}}$。

图1-29是一个真正轨到轨型输入级的简化图。注意到它需具有两个长尾对，一个由PNP型三极管$Q_1-Q_2$构成，另一个由NPN型三极管$Q_3-Q_4$构成。采用CMOS对管也可以制成类似的输入级。



应当注意到，图中的两个长尾对具有不同的失调电压和偏置电流，因此当输入的共模电压变化时，运放的输入失调电压和输入偏置电流也随之改变。事实上，当图中的两个电流源在整个输入共模电压范围内都保持有效时，运放的输入失调电压等于两个长尾对的失调电压的平均值。在有些应用中，输入共模电压不变，电流源会交替关断，这种情况下，当输入信号接近电源负电压时，运放的输入失调电压由PNP对管的失调电压决定；当输入信号接近电源正电压时，运放的输入失调电压由NPN对管的偏置电压决定。前面已经提到，真正的轨到轨型输入级也可

以采用CMOS管实现，例如AD8531/AD8532/AD8534系列就是如此。

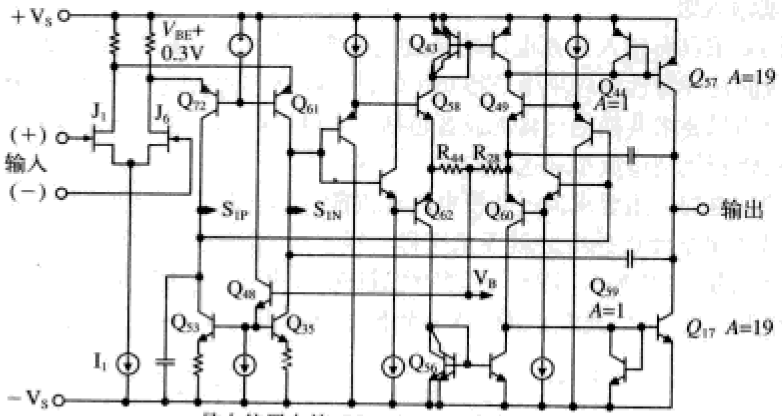



图1-28　基于JFET输入级运放AD823的简化原理图

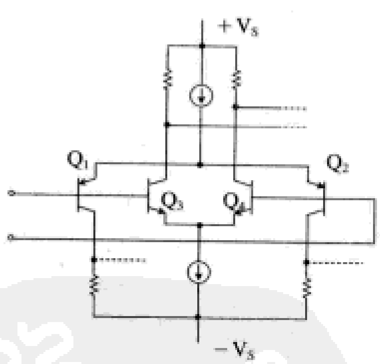



图1-29　基于双极型三极管真正的轨到轨型输入级

轨到轨输入型运放的输入偏置电流是晶体管电流增益的函数，也是输入共模电压的函数。这导致它们比常见的双电源供电运放的共模抑制比（CMR）相对低、输入阻抗随共模输入电压变化。这些特性都应当在选择轨到轨型运放，特别是采用同相放大电路时慎重考虑。输入失调电压、输入偏置电流和共模抑制比性能可能在共模电压范围的某一段非常好，但是在NPN对管和PNP对管相互切换时却差得多。

真正的轨到轨型运放的输入级电路在工作中会根据共模电压范围从一个差分对过渡到另一个差分对。有些器件，如OP191/OP291/OP491系列以及OP279在比正电源电压低1V处都有一个共模电压阈值（而信号并不常发生）。从低于负电源电压200mV至低于正电源电压1V的范围内，NPN对管有效；超出这个范围时，运放的输入失调电压、输入偏置电流、共模抑制比以及输入噪声电压/电流主要由PNP对管的特性决定。但在阈值电压处，运放的输入失调电压变成了NPN对管和PNP对管失调电压的平均值，并且迅速变化。

41

此外，如前所述，运放的偏置电流的大小在大部分输入共模电压范围内由PNP差分对管控制。NPN差分对管控制时，阈值电压将改变极性和幅度。

图1-30所示的OP184/OP284/OP484系列运放，也采用了轨到轨型输入级设计，其中的NPN和PNP对管在整个输入共模电压范围都始终有效。因此该系列运放不存在共模电压阈值，其输入失调电压等于NPN和PNP对管失调电压的平均值。通过激光对晶片的细致调整，使得运放的输入失调电压在整个输入共模电压范围内能平滑变化。

同理，通过对输入三极管及其输入电流的平衡优化设计，OP184系列运放的输入偏置电流也能在整个共模输入电压范围内平滑变化。其中的特殊情况是，当输入电压接近任一电源电压

轨1V以内时，由于寄生PN结存在微弱的前置电流，都将导致失调电压和偏置电流急剧增大。

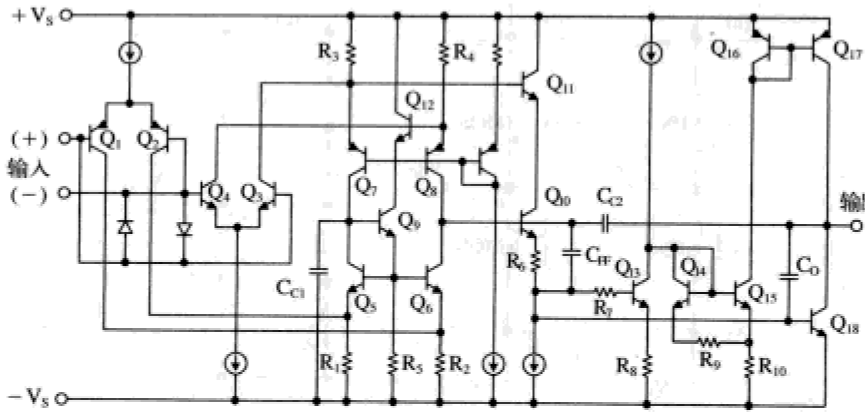



图1-30 OP284运放简化原理图显示出真正的轨到轨型输入级

当两个差分对管在整个输入共模电压大部分范围内都有效时，在输入共模电压等于额定范围的中值处，由于双操作输入级具有更高的跨导，因而其瞬态是双极型运放的2倍，是JFET型运放的$\sqrt{2}$倍。

42

输入级的跨导$g_m$决定了运放的压摆率（slew rate，也称转换速率）和单位增益时的转折频率，因此当输入共模电压使得PNP型或NPN型三极管关断时（当输入信号接近正电源电压时PNP管将关断，当输入信号接近负电源电压时，NPN管将关断），响应时间将略微下降。上述跨导改变处的阈值电压位于任一电源轨电压附近1V处，这与输入偏置电流特性相似。

鉴于真正轨到轨型输入级运放的诸多缺点，要求对采用真正轨到轨型输入级运放的应用进行仔细评估，选择运放以确保其具有合适的输入失调电压、输入偏置电流、共模抑制比和电压/电流噪声等指标。

**6. 要考虑输入过压的情况**

为了达到期望的性能，有时可能无法为运放提供完整的驱动保护。尽管大多数运放都具有一些输入保护，但是仍然需要注意共模和差模电压对运放造成的损害。

例如，最容易发生输入过压的情况是输入信号来自一个外部传感器，本书暂不在此对该题目展开论述，详细的分析请读者参见本书第7章第4节。

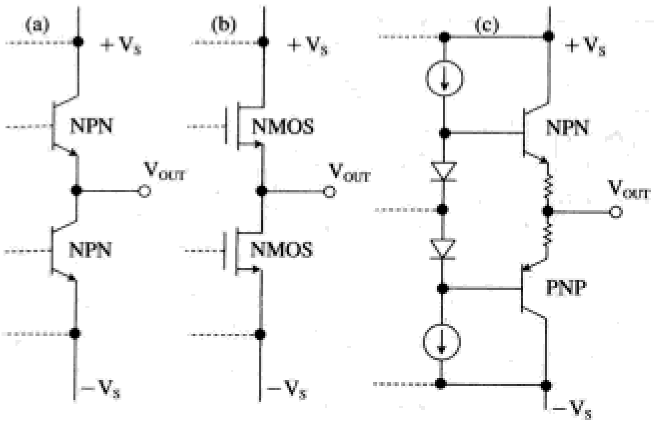
### 1.3.3 输出级

最早的运放的输出级采用了图1-31a所示的带有NPN型电流源或下拉电阻的NPN型射极跟随器电路。自然地，其正电压信号的压摆率比负电压信号的大。

尽管所有现代运放都采用了推挽式输出级，但是仍有许多运放的电压摆动率可能是非对称的（即一个方向比另一个方向的电压摆动率大）。这种不对称会引入交流干扰信号，特别是当使用比PNP管速度更快的NPN管时，问题更为突出；这种不对称还导致运放的输出饱和电压与正负电源电压的接近程度不同。

在很多应用中，只要求输出能达到一个电源轨电压——通常是负轨电压（对单电源系统来说，负轨电压等于地）。与负轨相连的下拉电阻使输出电压可以缓慢地接近负轨电压（假设负载阻抗足够大或与地相连）。采用图1-31b所示的FET型电流源代替电阻可以提高输出电压的摆

动速度，但是会增加复杂度。




43

图1-31 一些传统的运放输出级电路

借助现代的复合型双极性工艺，可以快速制造出匹配良好的高速PNP和NPN三极管。图1-31c给出了这种复合型射极跟随器输出级电路，它具有很多优点，但是最突出的是输出阻抗低；然而，这种结构的输出电压只能达到比电源轨电压低一个$V_{BE}$处。因此，对于采用单5V供电的应用来说，其输出电压范围通常只有1~4V。

如图1-32a和图1-32b所示为互补型共射/共源输出级电路。与图1-31c的射极跟随器型输出电路相比，这种电路使运放输出电压更接近电源轨电压，但是开环输出阻抗也大得多。

然而在实际中，借助高开环增益和反馈仍然可以使运放实现低输出阻抗（特别是在10Hz以下）。对于这种输出级，需要仔细考虑的是在应用中带有负载后的环路增益值，通常，会给出运放负载为10kΩ（或者更大）时的最小环路增益。注意要确保在实际应用中负载不会小于上述参考值，否则增益精度将下降。

还需注意的是，采用上述输出级电路将导致运放比采用射极跟随器型输出级时，对容性负载更敏感。这一点也会在器件的数据手册中提到，数据手册会指出运放允许的最大容性负载，超出该限制后会导致运放输出超调或者不稳定。

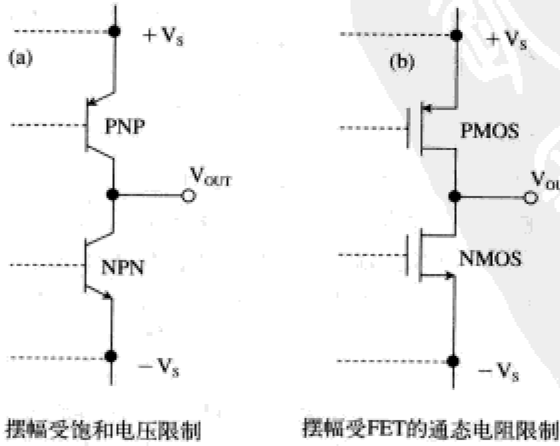



图1-32 “准”轨到轨型输出级的基本结构

图1-32a是基于三极管的互补共射型输出电路，其输出电压无法达到电源轨电压，而只能到达距轨电压$V_{CESAT}$（三极管饱和电压）处。当负载电流较小时（小于100μA），三极管的饱和电压仅为5~10mV，但是随着负载电流的增大，该饱和电压将增大至数百毫伏（例如，50mA处为500mV）。

另一方面，基于CMOS型FET的输出级（如图1-32b所示）在空载条件下可以达到几乎和真正的轨到轨型输出级一样的性能。如果运放的输出级必须输出或吸入较大电流，那么其输出摆幅就会因为FET的通态电阻而减小$I \times R$。通常，精密型运放的通态电阻达到数百欧姆，而大电流输出型CMOS运放的通态电阻不足10Ω。

44

从上述分析容易看出，事实上不存在*真正*的轨到轨型输出级，因此图1-32的标题为“准”轨到轨型输出级电路。

芯片代工厂的CMOS工艺主要优点是成本低。同时，应用CMOS器件也相对容易实现轨到轨输入与输出级，它可以在低电压下工作。

图1-33是CMOS型运放AD8531/AD8532/AD8534（依次为单/双/四运放）的简化原理图。它们使用2.7~6.0V单电源供电，输出电流可达250mA。25°C时最大输入失调电压为25mV，电压噪声为 $45\text{nV}/\sqrt{\text{Hz}}$。

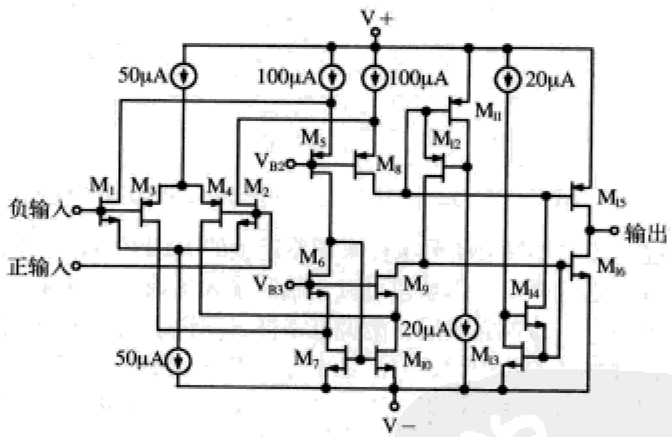



图1-33 AD8531/AD8532/AD8534系列CMOS型轨到轨运放的简化原理图

这种类型的运放结构简单且价格便宜，适用于大多数对精度要求不是特别高的场合。相反，其大电流输出特性往往具有压倒性优势，特别适合于交流耦合放大的应用。

**1. 输出级的浪涌保护**

大多数低速、高精度运放一般都带有输出级保护，以防止输出与地或电源短路，其输出电流通常被限制在10mA多一点。这样做的另一个好处是，可以减小运放芯片自身的发热（也有利于减小因温度变化引起的直流误差）。

如果要求一个运放既具有高精度又能输出大电流，那么建议你最好使用分离的输出级（包含在回路中）以使高精密运放的自身发热最小。可以采用缓冲放大器（例如BUF04）或非精密型运放的一部分来实现。

注意到高速运放没有输出电流限制，因为这会影响它们的电压摆动速度和负载驱动能力。因而大多数高速运放的输出/吸入电流在50~100mA之间。尽管很多高速运放内部都有瞬时短路保护，但是它们的结温度可以达到很高并伴有持续短路。因此，用户应当参阅器件的具体指标。

45

### 2. 失调电压微调工艺

AD860x系列CMOS型运放利用数字技术优势显著减小了CMOS型运放的失调电压。失调电压微调是在器件封装完成后进行的，通过向芯片灌入一串数字编码，可以根据质量等级要求将失调电压修正至不足1mV。采用ADI专利技术"DigiTrim™"，无需测试晶片、无需额外管脚就能完成失调电压微调。AD860x系列运放具有轨到轨输入级和输出级（类似于图1-33所示），利用DigiTrim技术对输入级的NMOS和PMOS的平列管进行微调，可以同时减小两管的失调电压。图1-34给出了AD8602 DigiTrim运放的功能框图。

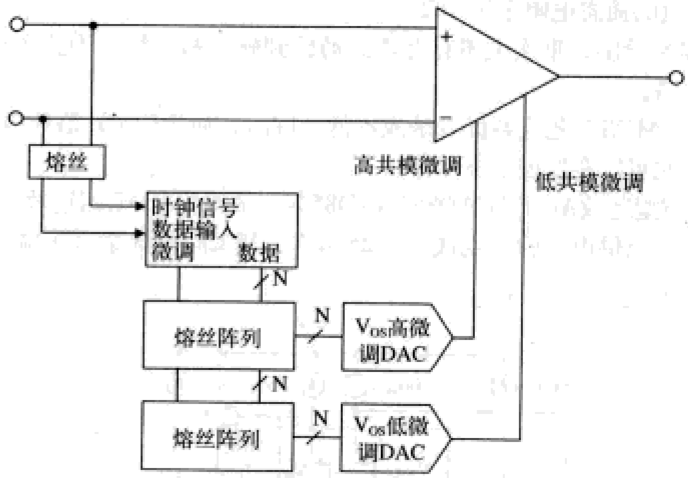



图1-34　AD8602（1/2）CMOS型运放采用了DigiTrim™技术

DigiTrim技术通过对数字加权电流源编程来调整运放的失调电压，修正信息在特定的时序下由运放的既有管脚录入芯片内部。调整值可以先临时录入运放，经过评估测试再进行反复优化，最终再进行永久性烧录。微调完成后，微调电路被自动锁定以防止用户意外的再次微调。

这种通过烧录多晶硅熔丝的物理微调方法是十分可靠的。微调时，无需额外的焊盘或管脚，也不需要任何特别的测试仪器。由于微调处理是在封装完成之后才进行，因而可以消除因组装造成的特性变化；由于是大批量生产，也无需进行晶片级测试。

最早采用这种新技术的器件是ADI公司的轨到轨型CMOS运放AD8601/02/04（依次是单/双/四运放）。由于微调在高低共模环境下，因此该系列运放的失调电压在整个共模输入电压范围内都低于500μV。运放的带宽是8MHz，压摆率为5V/μs，每个运放单元的供电电流为640μA。

这里有必要回顾一下其他流行的修正方法。ADI公司率先在精密型运放、电压参考源、数据转换器以及其他线性集成电路（见参考文献5）中应用了薄膜电阻和激光微调技术，通过微调可使精度达到16位。另外，由于薄膜电阻的温度特性相当稳定，因而即使不微调，也能提高器件的温度稳定性和精度。该技术也存在一些问题，薄膜沉积与定型工艺必须仔细控制，并且激光微调系统也很昂贵；由于在封装内无法进行微调，因此与组装有关的特性变化都很难校正。尽管如此，当需要高精度和高稳定度时，采用晶片级的薄膜微调仍然是很好的连续微调手段。

齐纳击穿技术利用一个电压源使得三极管共基极节点短路（见参考文献4和6）。共基极节点通常采用一个基于雪崩击穿的齐纳二极管产生参考电压。当共基极节点发生雪崩击穿时，会产生很大的电流密度，使得基射极节点迅速升温，进而导致该节点短路，在合适的偏置（电流、电压和时间）条件下，短路电阻会很小。如果在这种基－射极节点间并列地布置很多的排阻，齐纳节点的击穿电压将与排阻值成正比，因而可以通过改变电阻值来调整击穿电压。

芯片封装时，可以通过调整齐纳管的间隙来校正因封装引起的失调电压变化，但在封装时进行微调通常需要额外的管脚。同样地，晶片级微调则需要设计额外的探测点，当芯片尺寸缩小时，可能缺乏放置这种探测点的空间，因此，裸片（die）上用于微调的尺寸是固定的，与工艺尺寸无关。有些双极性三极管需要采用这种微调结构，因此，采用纯MOS型工艺时无法进行齐纳击穿修正。并且每次的击穿都减小一定的电阻值，因此这种微调结构又具有离散性。提高微调分辨率还需要额外的三极管和焊盘或管脚，这又会增大裸片面积并提高封装成本，因此这种技术更适合于晶粒尺寸较大的工艺过程（那时微调部分在整个裸片中所占比例较小）。

1975年出品的精密型单运放OP07率先采用了齐纳击穿微调工艺（见参考文献6）。OP07和其他类似器件要能够在±15V供电电源下工作，这导致它们的器件尺寸都相对较大，因此额外的探测点不会显著增大裸片尺寸。

**连接微调**（link trimming）是一种切除金属或多晶硅连接的技术。连接微调时，大都利用激光或者大电流使基片间的并联电阻“短路”；去除这种连接后，会增大组合型器件的等效电阻。激光切除技术与激光微调薄膜技术类似，都是利用激光器产生的高能热量使得金属层熔断，从而使金属或多晶硅断裂。

大电流连接微调方法会破坏导体间的连接，这与齐纳击穿方法建立导体间的连接恰好相反。

连接微调结构比激光微调电阻结构更为简单，除了在进行激光切割时需要调整激光的工作特性外，它通常不需要特殊的工艺。在大电流微调方法中，由于基片本身是完好的，因此不需要进行晶片级测试。激光切割技术也不需要额外的连接点，而连接微调结构的大小则不受芯片工艺尺寸的影响。对连线的激光切割并不在封装时进行，而是通过在基片上设置额外的探测点实现。此外，大电流微调方法还需要在封装时设置额外的管脚。与齐纳击穿方法一样，连接微调方法也是逐次进行的。提高精度总是需要额外的电路，这也会增加芯片的尺寸和成本。

*EEPROM*微调技术利用一种特殊的、非易失型数字存储器来存储微调信息。所存储的数据位通过控制片上的D/A转换器来调整补偿电流，这些存储器和D/A转换器都会增大器件尺寸。这种技术允许封装级的微调或者在用户系统中的微调，这样组装引起的特性变化可以补偿掉。当批量生产时也无需进行晶片级测试。除了基本的混合信号测试系统外，该微调技术不需要其他的特殊硬件，但是测试软件相对要更为复杂。

47

由于允许多次微调，因此可对系统周期性地重新编程以克服长期偏移影响或适应系统的新要求。EEPROM微调允许的重编程次数有限，并且根据所用工艺不同，允许重新编程的次数也不同；但是，大多数EEPROM都允许足够多次的重写，以应对重新标定的要求。

这种微调方法也需要特殊的工艺。其存储的微调数据在特定条件下会丢失，特别是在工作温度较高时更易丢失。并且它需要至少一个额外的数字连接管脚用于向片内存储器传输数据。

由于需要非常薄的氧化物，因此EEPROM微调技术只能用于MOS型器件。其最大缺点是片上的D/A转换器电路所占面积太大，甚至比运放本身的面积还大。为此，EEPROM微调技术大都用于数据转换器或者其他带用D/A转换器的系统级的产品。

图1-35是ADI公司的运放微调技术特点总结。从中可以看出所有的微调技术在提高线性集成电路的性能方面都有其各自特点。

### 1.3.4 运放的工艺技术

图1-36列出了各种运放的工艺。20世纪60年代的运放大都采用NPN型三极管工艺，那时，由于PNP型三极管的开关速度较慢，因而主要用于电流源或者电平平移电路。

| 工　艺 | 微调级别 | 特殊工艺 | 分辨率 |
|---|---|---|---|
| DigiTrim™ | 晶片级或最终测试时 | 无 | 离散的 |
| 激光微调 | 晶片级 | 薄膜电阻 | 连续的 |
| 齐纳zap微调 | 晶片级 | 无 | 离散的 |
| 连接微调 | 晶片级 | 薄膜或多晶硅电阻 | 离散的 |
| EEPROM微调 | 晶片级或最终测试时 | EEPROM | 离散的 |

图1-35　ADI的运放微调技术总结

- 双极性（基于NPN）：最初的
- 互补双极性：轨到轨、精密型、高速型
- 双极性+JFET（BiFET）：高输入阻抗型、高速型
- 互补双极性+JFET（CBFET）：高输入阻抗型、轨到轨输出型、高速型
- 互补MOFET（CMOS）：低成本型运放（ADI公司DigiTrim技术能使CMOS型运放的失调电压和电压漂移最小）
- 双极性（NPN）+CMOS（BiCMOS）：双极性输入级加线性、低功耗、轨到轨输出
- 互补双极性+CMOS（CBCMOS）：轨到轨输入、轨到轨输出、线性度好、功耗低、成本高

图1-36　运放工艺技术总结

自从能够生产匹配的高速PNP型三极管后，运放电路的设计增加了很多灵活性。20世纪80年代中期，ADI公司发明了第一个基于p-epi互补双极性工艺（Complemetary Bipolar，CB）的运放。其中，PNP管和NPN管的$f_S$指标分别达到700MHz和900MHz，管子的击穿电压达到30V。自从1985年互补双极性工艺诞生以来，ADI公司又发展了用于高速和低击穿场合的互补双极性工艺。例如，目前采用5V互补三极管工艺的有9GHz PNP管和16GHz NPN管。这些互补双极性工艺已用于当今的精密型运放以及宽带运放。[48]

ADI公司在互补双极性工艺中增加JFET管，以提高运放的输入阻抗，适用于像光电二极管或者电子仪器预放大器的场合。这种工艺被简称为*CBFET*。

CMOS型运放通常比微调后的双极性或者BiFET型运放具有更高的失调电压和温度漂移，但ADI公司的DigiTrim技术能够使CMOS型运放在保持低成本的同时实现低失调电压。CMOS运放的电压噪声比较大，但是其输入偏置电流很小。由于采用铸膜工艺，它们的功耗和成本都比较低。

在CMOS工艺中增加双极性或者互补双极性工艺就分别产生了BiMOS和CBCMOS工艺，它们具有更大的灵活型、更好的线性度、更低的功耗以及更低的成本。双极性器件通常用于输入级以获得高增益和较好的线性度，而CMOS器件则用于轨到轨输出级。

总之，没有适用于所有运放的最优工艺，必须根据应用和用户要求去选择合适的工艺和运放设计。[49]

## 参考文献


1. "Video Op Amp," **Analog Dialogue**, Vol. 24, No. 3, p. 19.
2. George Erdi, "Amplifier Techniques for Combining Low Noise, Precision, and High-Speed Performance," **IEEE Journal of Solid-State Circuits**, Vol. SC-16, December, 1981 pp. 653–661.
3. George Erdi, Tom Schwartz, Scott Bernardi, and Walt Jung, "Op Amps Tackle Noise and for Once, Noise Loses," **Electronic Design**, December 12, 1980.
4. George Erdi, "A Precision Trim Technique for Monolithic Analog Circuits," **IEEE Journal of Solid-

**State Circuits**, Vol. SC-10, December, 1975 pp. 412–416.

5. Richard Wagner, "Laser-Trimming on the Wafer," **Analog Dialogue**, Vol. 9, No. 3, pp. 3–5.
6. Donn Soderquist, George Erdi, "The OP07 UltraLow Offset Voltage Op Amp," **Precision Monolithics AN-13**, December, 1975.
7. Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, 1995, ISBN: 0-916550-15-X.
8. Walt Kester, Editor, **High Speed Design Techniques**, Analog Devices, 1996, ISBN: 0-916550-17-6 (available for download at www.analog.com).
9. Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, 1995, ISBN: 0-916550-16-8. (available for download at www.analog.com).

50

## 1.4 运放的规格

*Walt Kester, Walt Jung, James Bryant*

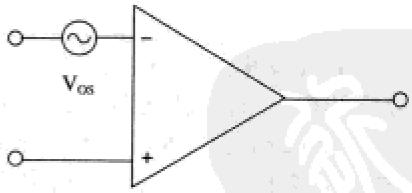
本节讨论基本运放规格。这些规格的重要性取决于其具体应用。例如，失调电压、失调电压漂移和开环增益，对精确传感信号调整电路非常重要，但对带宽、转换速率和失真是关键规格的高速应用来说就没那么重要。

运放的大多数规格是与拓扑无关的。然而，尽管电压反馈型和电流反馈型具有类似的误差项和规格，本节将根据应用分别讨论，并说明其中的重要区别。

### 1.4.1 输入失调电压

理想情况下，当输入运放的两个输入端的电压相同时，输出电压就等于0V。但事实上，必须在两个输入端施加一个小电压才能使输出电压等于0V，我们将这个微小的电压称作输入失调电压，记作$V_{os}$。

如图1-37所示，输入失调电压可以看作一个串联在运放反相输入端的电压源$V_{os}$。对应的输出失调电压（因$V_{os}$而产生）等于输入失调电压乘以电路的直流噪声增益［参见图1-3和式(1-2)］。




❑ 必须用于运放输入的差分电压，以产生零输出
❑ 失调电压范围
- 斩波稳零型运放：<1μV
- 通用精密型运放：50~500μV
- 最好的双极型运放：10~25μV
- 最好的FET型运放：100~1 000μV
- 高速运放：100~2 000μV
- 未微调的CMOS型运放：5 000~50 000μV
- 基于DigiTrim的CMOS型运放：<1 000μV

图1-37 输入失调电压

斩波稳零型运放的失调电压$V_{os}$可以低于1μV（如AD8551系列），最好的精密型双极性运放（采用超$\beta$三极管或者失调稳定校正）的失调电压$V_{os}$低于25μV（如OP177F）。最好的带有微调

FET型运放的失调电压大约为100μV（如AD8610B）。未微调的CMOS型运放的常达5~50mV，然而ADI公司的DigiTrim CMOS型运放则不足1mV（如AD8605）。一般说来，“精密型”运放的 [51] $V_{os}$小于0.5mV，而高速运放的失调电压比这稍大一些。

测量数毫伏的输入失调电压时，测试电路本身引入的噪声电压必须小于运放的失调电压。图1-38是标准的失调电压测量电路。该电路将输入失调电压放大1001倍后，用精确的数字电压表在运放输出端测量。参考输入端误差（RTI）是通过输入失调电压除以噪声增益得到的。电压源的微小内阻对偏置电流的影响可以忽略不计，例如，2nA偏置电流流过10Ω电阻将在输入端产生0.02μV的误差。

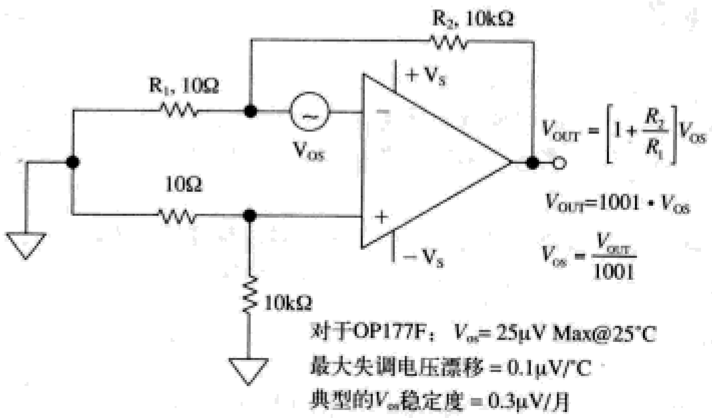



图1-38 失调电压测量电路

由于该测量电路结构非常简单，因此在测量精密运放时，若处置不当就会得到错误的结果，最大的潜在误差由不同金属连接节点处的寄生热电偶引起，这种热电偶引起的电压变化通常为2~40μV/°C。为此，该电路在同相输入端增加了“虚”电阻，用于匹配/平衡反相输入端的热电偶节点。

测量的精确度还与元器件的精度及其在PCB板上的布局有关。必须时刻记住，当元件（如电阻）与相同材质的金属（如PCB板上的铜线）相连时，其管脚两端就会产生大小相等、极性相反的热电电压（thermoelectric voltages）。假设管脚两端的温度精确相等，该热电电位会相互抵消。采用大间距或短连线有助于减小温度梯度，从而提高测量精度。本书第7章将就此展开详细论述。

测试电路时，必须使散热气流足够小以确保所有热电偶都处在相同的温度下。有时，需将电路放入封闭的小容器，以减小外部气流的影响。电路要平放，以便于电路表面的空气在竖直方向对流，而不会穿越器件（当电路板垂直放置时，气流会在不同器件间穿梭）。

测量失调电压随温度的变化是件极富挑战性的工作。将装有运放的PCB板放置在测试用的带有隔温泡沫材料的小盒子或塑料包内，可以防止因热气流导致在寄生热电偶间出现热量梯度。如果需要进行低温测试，推荐采用干氮净化（dry nitrogen purge）技术。另外，也可采用蒸气型加热/制冷器实现运放的本地温度循环，但是这种方法会产生大量的气流，给测试造成 [52] 困难。

一般来说，图1-38所示的测试电路适用于大多数运放。采用低绝对值电阻（比如10Ω）可以使得因电阻引入的偏置电流误差最小。图1-39是另一种测量$V_{OS}$的方法，它适用于非平衡高偏置电流型运放（如电流反馈型运放）。

**1. 失调电压调整（内部方法）**

很多单运放都提供额外管脚用于失调电压调零。使用该功能时，通常在运放的两个管脚上接一个电位器，而电位器的滑动端通过电阻与正电源相接，具体如图1-40所示。需要注意一个常见问题：替换不同型号的运放后，如果滑动端意外地与错误的电源相连，那么运放将会损坏。一个设计良好的运放的失调电压调节范围不超过其最低等级产品的最大$V_{OS}$的2~3倍；然而，运放的失调电压调整管脚处的电压增益通常大于信号输入端的增益。因此，必须尽可能地减小失调电压调整管脚处的噪声，也就是避免使用长导线连接运放和电位器。

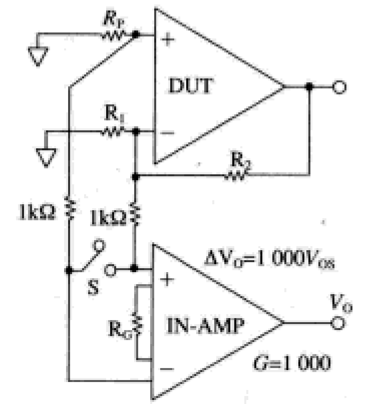
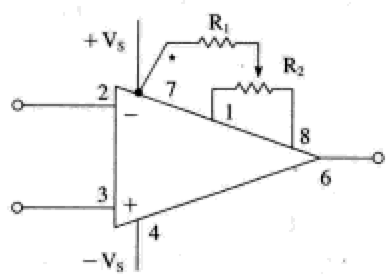



图1-39　另一种测量运放输入失调电压的电路

53

正如上面提到的，运放的失调电压漂移受失调电压调整设置的影响。内部调节端只能用于调整运放自己的失调电压，*而不能纠正系统的失调误差*（那往往需要付出增大温度漂移量的代价）。对于FET输入型运放来说，漂移损失约为4μV/°C。通常，最好通过选择合适的器件/等级来控制失调电压。




- ❑ *电位器可连接$+V_S$也可连接$-V_S$，取决于具体运放
- ❑ R值取决于运放参考数据表
- ❑ 用于零输出输入失调电压，而不是系统失调
- ❑ 从失调管脚到输出可能有高增益，不必担心
- ❑ 失调电压调零会引起失调温度系数上升，大约为FET输入的1mV失调变化4μV/°C

图1-40　失调电压调整管脚

**2. 失调电压调整（外部方法）**

如果运放没有失调电压调整脚（主流的双运放以及所有的四运放都没有），但是又必须调整运放和系统的失调电压，那么就得使用外部调整方法。该方法也适用于那些采用可编程电压（如DAC）调整失调电压的系统。

如图1-41a所示，对于反相运算放大电路，向反相输入端处灌入电流是最简单的失调电压调整方法。该方法的不足是，由于$R_3$与电位器并联，因此运放的噪声增益比较大。减小误差增益的方法是使$\pm V_R$充分大，以便$R_3$的电阻远大于$R_1||R_2$。注意，如果电源电压稳定而噪声不受限制，那么就可以采用$\pm V_R$。

图1-41b展示了如何通过对同相输入端注入失调电压来校正失调电压的方法。如果运放的输入失调电流匹配，$R_P$就等于$R_1||R_2$（以确保附加的失调电压最小），否则，$R_P$就应该小于50Ω。

当$R_P$大于50Ω时，建议在高频段旁路$R_P$。

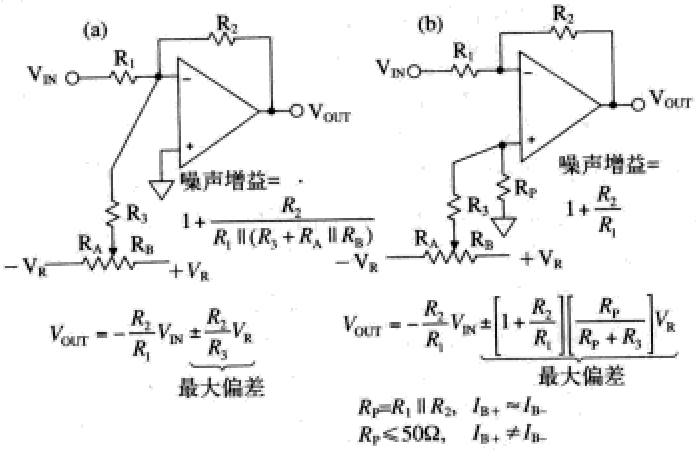



图1-41　反相运算放大电路失调电压外部修正方法

实现同相放大电路时，可以采用图1-42所示的电路在运放的反相输入端注入小的偏置电压。当$R_3$远大于$R_1$时，失调电压较小，该电路工作性能较好；否则，信号增益将受调整失调电压用的电位器的影响。然而，当$R_3$与固定的低阻抗参考电源$\pm V_R$相连时，信号增益将稳定。

54

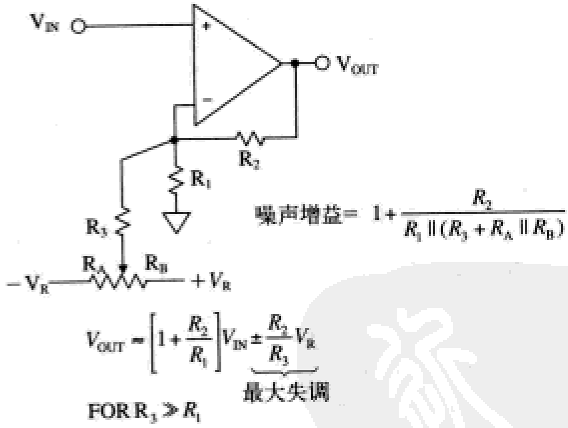



图1-42　同相运算放大电路失调电压外部修正方法

**3. 输入失调电压的漂移和性能老化**

输入失调电压受温度影响而变化，该温度系数记为$TCV_{OS}$，或简称为漂移（drift）。如前所述，失调电压的漂移受运放失调电压调整电路的影响，但是漂移已经非常小，低达0.1μV/°C（如OP177F）。普通精密运放的典型漂移值大约为1μV/°C~10μV/°C。大多数运放都有一个标称值$TCV_{OS}$，而且有些运放还有第二指标——在全温度范围内的最大$V_{OS}$，但是该指标不实用，因为无法保证$TCV_{OS}$为常数或者单调函数。

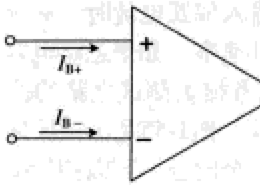
失调电压还随运放的使用时间（即寿命）而变化。该项指标通常以μV/月或者μV/千小时为度量单位，但是这些单位容易被误解。寿命具有随机效应，它与使用时间的平方根成正比。因此一个指标为1μV/千小时的运放，对应的年漂移电压为3μV/年（而不是9μV/年）。

OP177F的长期稳定性近似为0.3μV/月，该指标适用于运放最初30天运行期以后的情况。除去初始运行时间，该器件在最初30天运行时的失调电压变化不超过2μV。

## 1.4.2 输入偏置电流

理想情况下，流入运放输入端的电流为零。实际上，运放的两个输入端都有电流流入，分别记作$I_{B+}$和$I_{B-}$（如图1-43所示）。

AD549的$I_B$仅为60fA（大约相当于每3μs流过1个电子），而某些高速运放的$I_B$则达数十毫安。采用基于BJT或FET的简单长尾输入级的运放，其偏置电流为单向流动；而采用复杂输入级（如带有偏置电流补偿或电流反馈）的运放，其偏置电流是外部输入电流与两个或多个内部电流源电流的差值，因此电流方向可能是双向的。




- ❑ 这是一个多变的参数
- ❑ 根据不同的器件，$I_B$可从60fA（每3μs流过1个电子）变化至数微安
- ❑ 有些运放的$I_B$匹配良好，有些则不是
- ❑ 有些运放的$I_B$随温度变化很小，但是FET型运放的$I_B$随温度每升高10°C就增大1倍
- ❑ 有些运放的$I_B$可以双向流动

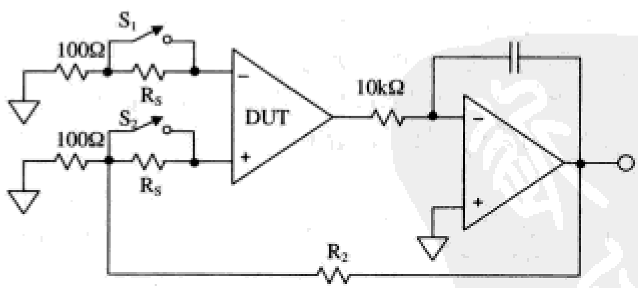
图1-43 运放的输入偏置电流

55

偏置电流会给运放使用者带来麻烦，偏置电流流过外部阻抗时产生电压，会增大系统误差。比如，对于一个接有1MΩ源阻抗的同相单位增益缓冲驱动电路而言，如果$I_B$为10nA，那么将在该阻抗上产生10mV的误差，这是任何系统都无法忽视的。

如果设计者忘记了$I_B$的存在，采用容性耦合，那么电路将根本无法工作。或者，当$I_B$足够小时，运放只能随电容变化而间歇性工作，造成更加混乱的结果。因此在任何运放电路中都决不能忽视$I_B$的影响，这也适用于所有放大电路。

采用图1-44所示的测试电路可以测量运放的输入偏置电流（或者输入失调电压）。为测量$I_B$，可以在输入端串接了一个大电阻$R_S$，以产生明显的失调电压（该电压等于$I_B \times R_S$）。如果之前已经测量并且记录了运放的$V_{OS}$，那么就可以确定由$R_S$引起的$V_{OS}$变化，从而很容易地计算出$I_B$，进而可以得到$I_{B+}$和$I_{B-}$，二者的平均值就是$I_B$，即有 $I_B = (I_{B+} + I_{B-})/2$。




$R_S \gg 100\Omega$ (100kΩ ~ 1GΩ)
$S_1$闭合时测量$I_{B+}$
$S_2$闭合时测量$I_{B-}$
两个都闭合时测量$V_{OS}$
两个都打开时测量$I_{OS}$

$$V_O = \left[1+\frac{R_2}{100}\right]V_{OS} + \left[1+\frac{R_2}{100}\right]I_{B+}R_S - \left[1+\frac{R_2}{100}\right]I_{B-}R_S$$

图1-44 测量运放的输入偏置电流

**输入失调电流**$I_{OS}$可以由$I_{B+}$和$I_{B+}$的差计算得到，公式为$I_{OS}=I_{B+} - I_{B-}$。测试时使用的$R_S$典型值为：BJT型运放采用100kΩ，FET型运放采用1 000MΩ。

还需注意的是，对于大多数电压反馈型（VFB）运放来说，由于两个输入偏置电流匹配，因此$I_{OS}$才有意义；但是对电流反馈型（CFB）运放来说，由于其输入电流完全不匹配，因此$I_{OS}$指标无意义。

测量极低的输入偏置电流时，必须采用集成电路技术。利用被测电流对电容充电，并测量

56

该电容的电压上升速率。如果忽略电容和测试电路的漏电流（当被测电流小于10fA时就无法忽略），那么就可以直接由测试电路的输出电压的变化率计算出被测电流。图1-45是测试原理图，图中的一个开关打开而另一个闭合，可以测量$I_{B+}$或$I_{B-}$。

显然，图中的电容$C$必须采用优质电介质电容，例如聚四氟乙烯（Teflon，俗称特氟隆）或聚丙烯电容。

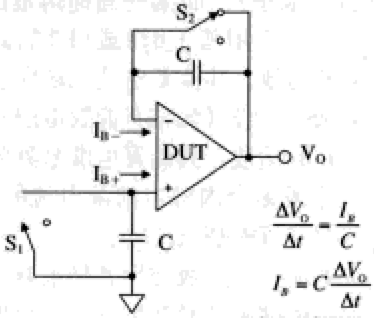



图1-45　测量极低偏置电流

### 1. 消除偏置电流的影响（从运放外部处理）

当运放的偏置电流匹配较好时（基本的双极型运放就是这样，但是内部带有偏置校正的并非如此），偏置校正电阻$R_3$（$R_3=R_1\|R_2$）会使运放同相输入端产生电压降，以平衡$R_1$和$R_2$使反相输入端产生的电压降。这将使附加的失调电压误差达到最小，具体如图1-46所示。

注意，如果$R_3$大于1kΩ，那么需要接旁路电容以防止采样时引入噪声。还需注意的是，这种偏置电流消除法对于偏置电流不匹配的情形不但无效，而且会使情况更糟。

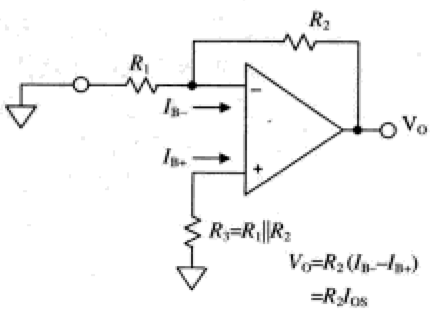



图1-46　消除输入偏置电流在应用中的影响

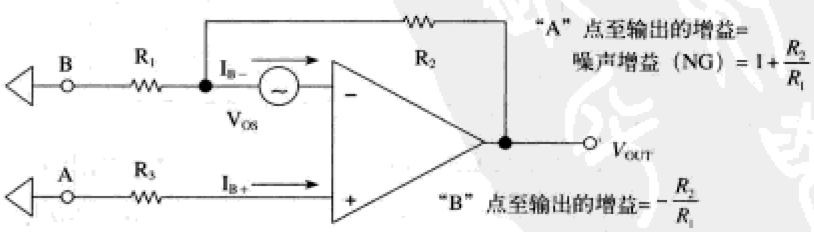
### 2. 根据$I_B$和$V_{OS}$计算总输出偏置误差

图1-47所示的方程可用于计算运放的输入和输出失调电压以及因偏置电流产生的失调电压误差。

RTI值主要用于比较运放输入信号的累积失调误差，RTO值则主要用于比较运放与其驱动的后级之间的网络误差。任何情况下，RTO值都等于RTI值与本

57

级电路噪声增益（$1+R_2/R_1$）的乘积。最后，给出一




$$\text{失调电压（RTO）} = V_{OS}\left[1+\frac{R_2}{R_1}\right]+I_{B+}\cdot R_3\left[1+\frac{R_2}{R_1}\right]-I_{B-}\cdot R_2$$

$$\text{失调电压（RTI）} = V_{OS}+I_{B+}\cdot R_3-I_{B-}\left[\frac{R_1\cdot R_2}{R_1+R_2}\right]$$

偏置电流消除后：

$$\text{失调电压（RTI）} = V_{OS}\quad \text{如果 } I_{B+}=I_{B-}\text{ 且 } R_3=\frac{R_1\cdot R_2}{R_1+R_2}$$

图1-47　运放总体失调电压模型

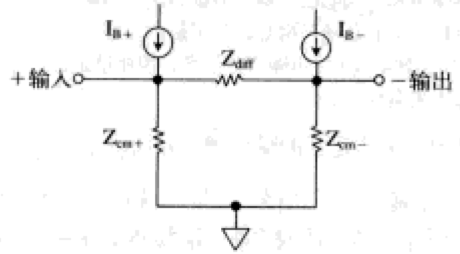
些有关失调误差的基本法则。

- ❑ 输入/反馈电阻取值要小，以减小因偏置电流导致的失调电压。
- ❑ 采用带有偏置校正电阻的电压反馈型运放，而不用带有内部偏置校正电路的运放。对该校正电阻做旁路处理，以减小其吸收的噪声。
- ❑ 如果电压反馈型运放含有内部偏置电流校正，那么就不再使用校正电阻。
- ❑ 如果有必要，采用外部失调电压微调电路，使感应漂移电压最小化。
- ❑ 最好选择精度合适的低失调和低漂移运放，而不是尽可能微调。
- ❑ 对于高性能低漂移电路，要注意热电偶效应，并采用对称和低温差布局。

### 1.4.3 输入阻抗

58

电压反馈型运放通常都有差模和共模输入阻抗指标；电流反馈型运放则有输入端到地的阻抗指标。不同的电压反馈型运放所采用的模型也不同，但通常都可以使用图1-48给出的模型。其中，偏置电流从阻抗无限大的电流源流入运放的输入端。

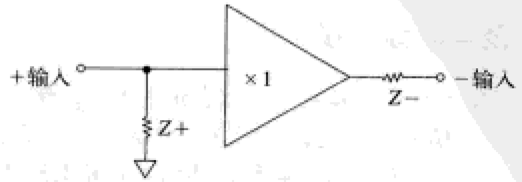



❑ $Z_{cm+}$和$Z_{cm-}$是共模输入阻抗。数据手册上只给出其中的一个，但是二者是近似相等的。$Z_{diff}$是差分输入阻抗
❑ 这些阻抗都呈高阻性（$10^5$~$10^{12}\Omega$），并且并联有静电容
❑ 大多数实际电路中，$Z_{cm-}$都因负反馈而变得很小

图1-48 电压反馈型运放的输入阻抗模型

共模输入阻抗指标（$Z_{cm+}$和$Z_{cm-}$）是指由任何一个输入端到地的阻抗（注意不是两个输入端同时到地的阻抗）。差分输入阻抗（$Z_{diff}$）是指两个输入端之间的阻抗。这些阻抗通常都呈阻性并且很大（$10^5$~$10^{12}\Omega$），而且还混有静电容（shunt capacitance，也称并联电容，通常仅有数皮法，有时也达20~25pF）。在大多数运放电路中，反相输入端的阻抗通常受负反馈影响而变得很小，因此只有$Z_{cm+}$和$Z_{diff}$还起作用。

如图1-49所示，电流反馈型运放的模型更简单。Z+呈高阻态（$10^5$~$10^9\Omega$），并伴有并联电容。而Z−呈电抗性（*L*或者*C*，取决于器件），并且依类型不同而伴有10~100Ω电阻。




❑ $Z_+$呈电阻性（$10^5$~$10^9\Omega$），并伴有并联电容
❑ $Z_-$呈电抗性（*L*或者*C*），伴有10~100Ω电阻

图1-49 电流反馈型运放的输入阻抗模型

59

### 1.4.4　调节运放的噪声增益和信号增益

图1-50中，1个运放和2个电阻组成了一系列电路。注意$R_1$和$R_2$不一定是电阻，它们也可以是复杂的阻抗$Z_1$和$Z_2$。

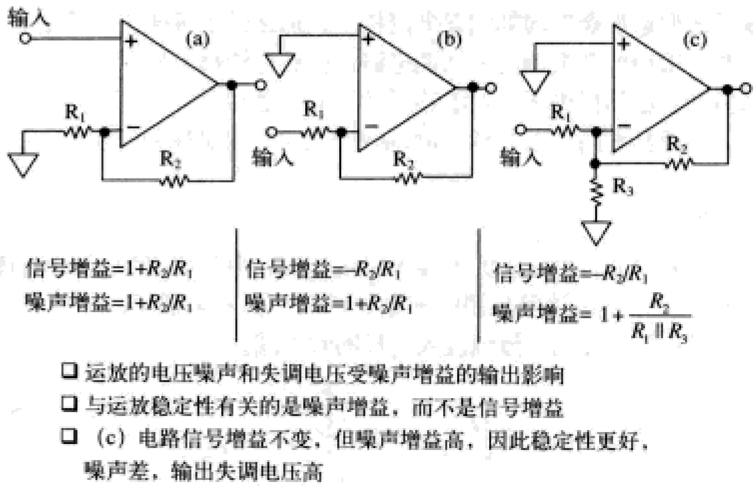



图1-50　调节运放的噪声增益和信号增益

若将$R_1$接地，并在同相输入端施加一个信号，那么就可以在输出端看到将输入信号放大$1+R_2/R_1$倍后的信号，如图1-50a所示。若将同相输入端接地，并在$R_1$处施加一个信号，那么就可以在输出端看到将输入信号放大$-R_2/R_1$倍后的信号，如图1-50b所示。在这两种情况下，运放自身的电压噪声（也就是输入失调电压）都被放大$1+R_2/R_1$倍，这就是本章前面所提到的运放的*噪声增益*。

这里讨论的目的是说明电路噪声增益和信号增益*不必相等*。二者是独立的，用户可以根据需要来调节。

但是必须注意，*噪声增益与运放的稳定性有关*。有时可以在改变噪声增益的同时，不改变信号增益，这样，一个临界稳定（marginally stable）的运放电路就可能变成稳定的。

例如，对于图1-50b中的反相放大电路，如果在反相输入端和地之间增加一个电阻$R_3$，就得到了图1-50c所示的电路。$R_3$是个虚电阻，它使噪声增益增大为$1+R_2/(R_1\|R_3)$。请注意，信号增益并未改变，它仍旧是$-R_2/R_1$。

这里提供了一种使不稳定反相放大电路稳定的方法——其代价是信噪比变低，环路增益变小，对输入失调电压的敏感度变高。尽管如此，有时它仍然是一种有用的技巧。

### 1.4.5　开环电压增益及其非线性度

大多数电压反馈型运放的*开环电压增益*（通常表示为$A_{VOL}$，有时也简化表示为$A_V$）非常大。一般可达100 000至1 000 000，精密型运放的开环电压增益比这个值还大10~100倍。

60

速度快的运放，其开环电压增益（以下简称开环增益）相对较小。但是对于开环增益只有数千的运放，则很难满足高分辨率应用的要求。需要注意的是，开环增益的温度稳定性不高，同型号的不同器件差别可能很大，因此必须要求运放的开环增益足够大。

❑ “理想”闭环增益=$1/\beta$=噪声增益（NG）

❑ 实际闭环增益=$\frac{1}{\beta}\cdot\left|\frac{1}{1+\frac{1}{A_{VOL}\beta}}\right|=\frac{NG}{1+\frac{NG}{A_{VOL}}}$

❑ 闭环增益误差≈$\frac{NG}{A_{VOL}}\times 100\%$ $(NG \ll A_{VOL})$

■例1：假设$A_{VOL}$=2 000 000，$NG$=1 000，增益误差≈0.05%

■例2：假设$A_{VOL}$减小至300 000，增益误差≈0.33%

■闭环增益不确定度=0.33%−0.05%=0.28%

图1-51 开环增益变化引起闭环增益不确定

由于电压反馈型运放的输入和输出都是电压信号，其开环增益是比值，因此没有单位。但是，运放的数据手册通常用V/mV或者V/μV（注意不用V/V）来作为开环增益的单位，目的是可以方便地用较小的数来表示。此外，电压增益还可以用dB单位来表示，关系为dB=20×log$A_{VOL}$。因此1V/μV的开环增益等于120dB。

电流反馈型运放的输入为电流而输出为电压，因此其开环跨阻增益（transimpedance gain）表示为V/A，或者是Ω（kΩ或MΩ）。实际取值通常为数十万欧姆至几十兆欧姆。

根据基本的反馈理论，为确保准确度，精密运放的直流开环增益$A_{VOL}$都很大。这可以从闭环增益方程中看出。具有有限增益误差的闭环增益表达式为：

$$G_{CL}=\frac{1}{\beta}\cdot\left[\frac{1}{1+\frac{1}{A_{VOL}\beta}}\right] \tag{1-15A}$$

由于噪声增益（NG）等于$1/\beta$，因此闭环增益还有另外一种表达式。将NG带入等号右边，就得到：

$$G_{CL}=\frac{NG}{1+\frac{NG}{A_{VOL}}} \tag{1-15B}$$

式(1-15A)和式(1-15B)是等价的。如前所述，噪声增益（NG）可看作是在运放输入端串入一个小电压源后，理想运放的同相放大电路的信号增益。如果式(1-15A)和式(1-15B)中的$A_{VOL}$无穷大，那么闭环增益就等于噪声增益$1/\beta$。

然而，当NG<<$A_{VOL}$且$A_{VOL}$为有限值时，闭环增益误差近似等于：

$$闭环增益误差\approx\frac{NG}{A_{VOL}}\cdot 100 \tag{1-16}$$

注意，将式（1-16）中NG换为$1/\beta$，就等同于前面的式（1-11）。

式(1-16)还表明，增益误差与噪声增益呈正比，因此在相同的闭环增益误差下，$A_{VOL}$有限就等价于NG减小。下面给出一些实例以说明上述增益之间的关系。



如图1-51所示，第一个例子的NG等于1 000（意味着开环增益等于2百万），闭环增益误差等于0.05%。注意，如果在全温度范围内、在各种输出负载和输出电压下，开环增益都保持不变，那么0.05%的增益误差无需测量即可标定，系统误差也等于零。但是，如果开环增益是变化的，那么闭环增益也随之变化。这就引出了增益不确定度的概念。第二个例子中，$A_{VOL}$减小

为300 000，对应的增益误差为0.33%。此时闭环增益的不确定度为0.28%。在大多数应用中，如果选用高性能运放，那么电路的绝对增益误差主要是由增益电阻引起的，但是增益不确定度无法通过标定而消除。

改变输出电压和输出负载是引起运放开环增益变化的最常见的原因。开环增益和信号电平的变化又导致闭环增益传递函数的非线性，这种非线性也无法通过系统标定来消除。由于大多数运放的负载都是固定的，因此$A_{VOL}$受负载的影响并不大。然而，$A_{VOL}$对输出信号电平的灵敏度将随负载电流增大而增大。

每个器件的这种非线性变化还不尽相同，并且数据手册也没有该指标。由于总是可以得到最小$A_{VOL}$指标，因此应选用$A_{VOL}$较大的运放以减小增益非线性误差的影响。产生增益非线性的原因也很多，但是大都与运放的设计有关，一个常见的原因是热反馈（例如，从热的输出级反馈至输入级）。如果温度变化是造成非线性误差的唯一原因，那么降低负载的影响将有所帮助。为证明这一点，需要先在无负载条件下测量非线性度，然后与有负载条件下的测量结果做比较。

图1-52是用于测量直流开环增益非线性度的示波器X-Y显示测试电路。该电路也采用了与测量失调电压时相同的预防措施，其中，运放的信号增益被设为–1；开环增益被定义为输出电压变化量与输入偏置电压变化量之比。然而，当$A_{VOL}$很大时，对应于整个输出电压变化范围的输入偏置电压只能改变数毫伏。因此使用10Ω电阻与$R_G$（1MΩ）分压使得节点电压$V_Y$为：

62

$$V_Y=\left[1+\frac{R_G}{10\Omega}\right]V_{OS}=100\ 001\cdot V_{OS} \tag{1-17}$$

根据期望的$V_{OS}$选择$R_G$的大小，以决定可测电压$V_Y$。

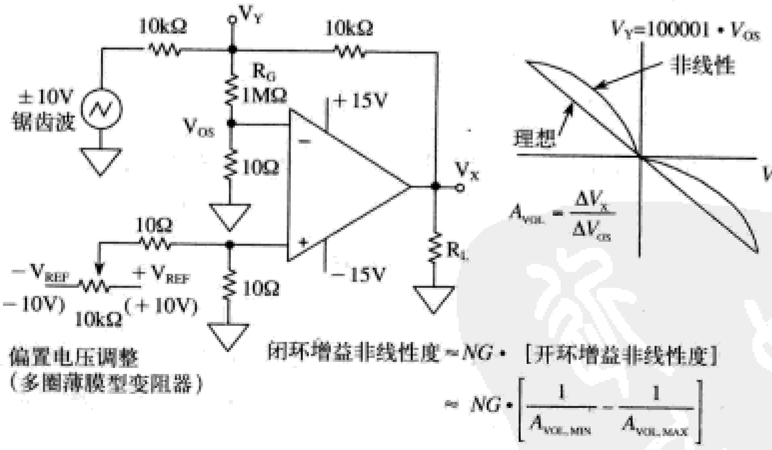



图1-52　测量开环增益非线性度的电路

±10V锯齿波发生器的输出被乘以信号增益–1，确保运放的输出电压$V_X$在+10V~–10V范围内。由于运放有失调电压，因此需要通过电位计将初始的输出偏置电压调整为零。所选电阻需抵消±10mV的输入失调电压。在每个电位计的终端可以采用一个稳定的10V电压参考源（如AD688），以防止输出发生漂移。还需注意的是，锯齿波发生器的频率必须非常低，受开环增益的角频率限制，通常不高于1Hz（如OP177的只有0.1Hz）。

图1-52的右侧图形是$V_Y$与$V_X$的关系图。如果不存在增益非线性，那么该图形的斜率为常数，并且可根据下式计算$A_{VOL}$：

$$A_{VOL}=\frac{\Delta V_X}{\Delta V_{OS}}=\left[1+\frac{R_G}{10\Omega}\right]\left[\frac{\Delta V_X}{\Delta V_Y}\right]=100\,001\cdot\left[\frac{\Delta V_X}{\Delta V_Y}\right] \tag{1-18}$$

如果存在非线性，那么$A_{VOL}$将随输出信号的变化而动态变化。开环增益非线性度可以根据$A_{VOL}$的最大值和最小值近似计算得出。

$$\text{开环增益非线性度} = \frac{1}{A_{VOL,MIN}} - \frac{1}{A_{VOL,MAX}} \tag{1-19}$$

开环增益非线性度乘以噪声增益即得到闭环增益非线性度，$NG$为：

$$\text{闭环增益非线性度} \approx NG \cdot \left[\frac{1}{A_{VOL,MIN}} - \frac{1}{A_{VOL,MAX}}\right] \tag{1-20}$$

理想情况下，$V_{OS}$和$V_X$的关系曲线的斜率也是常数，并且该斜率的倒数就等于开环增益$A_{VOL}$。斜率为零时的水平线对应开环增益无穷大。对于实际的运放，该斜率总是受非线性度、热反馈等因素的影响而在整个输出范围内变化，甚至还可能改变符号。



图1-53所示为OP177精密运放的$V_Y$(和$V_{OS}$)与$V_X$关系图。该图分别在2kΩ和10kΩ负载下测得。根据端点值可以计算出斜率的倒数，其平均$A_{VOL}$大约为8 000 000。在全输出范围内的最大和最小$A_{VOL}$分别约为9 100 000和5 700 000。对应的开环增益非线性度大约为0.07ppm。因此，当噪声增益为100时，对应的闭环增益非线性度约为7ppm。

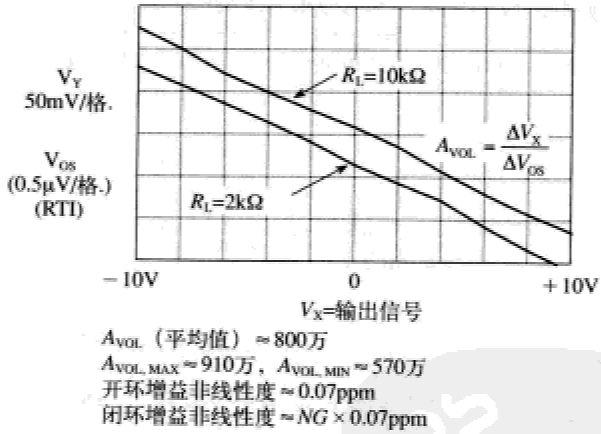



图1-53 OP177的增益非线性度

这些非线性度测量方法主要适用于高精度直流电路。但是它们也适用于宽带情况，如音频。例如采用图1-52中的X-Y显示技术可以方便地表现一个设计糟糕的运放输出级的交叉干扰。

### 1.4.6 运放的频率响应

运放的频率响应有很多可以探讨的话题。有些是与运放的电压或电流两种反馈类型都有关，有些则只与其中一种反馈类型有关。运放的小信号性能通常只与一种反馈类型有关，而大信号性能则与两种反馈类型都有关。

“大信号”的合理定义是指输出信号的电压摆幅/频率被压摆率限制在输出范围内。因此，在研究各种参数的区别之前，应首先考虑哪些大信号参数与两种类型的运放都有关。

**1. 频率响应——压摆率和全功率带宽**

运放的压摆率（Slew Rate，SR）是指输出电压变化的最大速率，单位为V/s（或者更常见的是V/μs）。前面已经提到，运放在正极性信号传输和负极性信号传输时的压摆率不同，但那时假设采用的是性能优异的高速运放，它们的压摆率具有极好的对称性。

对于峰峰值为$2V_p$、频率为$f$的正弦信号源，其输出电压为：

64

$$V(t)=V_p\sin 2\pi ft \tag{1-21}$$

该正弦信号在零电压处具有最大的电压变化率，其大小为：

$$\left.\frac{dV}{dt}\right|_{max}=2\pi fV_p \tag{1-22}$$

为了重现不含扰动的正弦信号，运放必须响应不小于该输出电压变化率的信号。当运放达到其最大输出变化率（或*压摆率*）时，就称为*压摆率受限*（有时也称转换速率受限）。因此可以看出，在不发生压摆率受限的情况下，可以输出的信号的最高频率与信号斜率成正比，与信号幅度呈反比。由此可定义运放的*全功率带宽*（Full Power BandWidth，FPBW）指标，它是指输出信号在不发生压摆率受限时可达到的最高频率。令式(1-22)中的$2V_p$等于运放的最大峰峰摆动值，$dV/dt$等于运放的压摆率，就可以计算出$f$：

$$\text{FPBW}=\text{压摆率}/2\pi V_p \tag{1-23}$$

必须注意：压摆率和全功率带宽都与运放使用的供电电源及驱动的负载有关（特别是负载呈容性时）。

图1-54总结了与压摆率和全功率带宽相关的关键问题。例如，当重构峰值为1V、频率为1MHz的正弦信号时，所用运放的压摆率至少为6.28V/μs。

- 压摆率=运放输出电压能达到的最大变化速度
- 大小：数V/μs至数百V/μs
- 对于正弦信号，$V_{OUT}=V_p\sin 2\pi ft$
  $dV/dt=2\pi f\,V_p\cos 2\pi ft$
  $(dV/dt)_{max}=2\pi fV_p$
- 如果$2V_p$=运放的满幅输出范围，那么
  压摆率$=(dV/dt)_{MAX}=2\pi\cdot\text{FPBW}\cdot V_p$
  FPBW=压摆率/$2\pi V_p$

图1-54 压摆率和全功率带宽

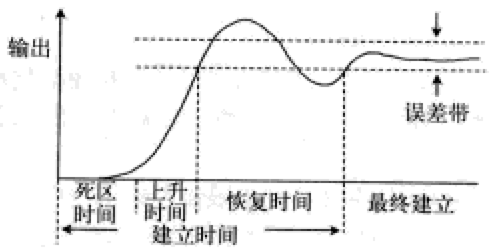
对于实际电路，由于运放在达到限制转换速率点之前扰动会增大，因此设计者应该根据本

65

图超额选择压摆率充分大的运放。

**2. 频率响应——建立时间**

运放的建立时间是指运放对阶跃信号的开始响应直至达到、并保持在规定的误差带之内的时间，具体如图1-55所示。




- 误差带通常定义为阶跃信号的0.1%、0.05%、0.01%等
- 建立时间是非线性的，0.01%的建立时间可能是0.1%的30倍
- 制造商通常选择使运放看起来很好的误差带

图1-55 建立时间

与DAC器件不同，运放自身并没有自然误差带（DAC本身就有1LSB或者±1LSB的误差带）。因此，必须根据阶跃幅度（1V、5V、10V等）选择并定义一个误差带。所选用的误差带与运

放的性能有关，但是由于器件不同，所选值也不同。建立时间又是非线性的，此外还涉及很多时间常数，因此建立时间通常很难相互比较。例如，早期采用电介质隔离工艺的运放，它们至满量程1%的建立时间非常短，但是至0.1%的建立时间几乎是无穷大。类似的，有些超高精度运放至0.025%的建立时间仅为数微秒，而其热效应将导致至0.001%的建立时间需要数十毫秒。

还需注意的是，热效应将导致短期建立时间（通常是纳秒级）与长期建立时间（通常是微秒或毫秒级）之间有显著差别。在很多交流应用中，长期建立时间并不重要，但是如果并非如此，那么它就与短期建立时间不在同一个时间级别上。

快速测量高精度地建立时间是很困难的，必须非常小心才能产生出快速、高精度、低噪声、顶部平坦的脉冲信号。此外，当示波器的输入幅度被设为高精度时，大幅度的阶跃电压还可能超出示波器的前端量程。

图1-56所示是一种测量运放建立时间的实用电路。其中运放工作在反相放大模式下，“误差求和节点”处的信号代表运放输出与输入信号之差乘以常系数$k$，也就是误差信号。

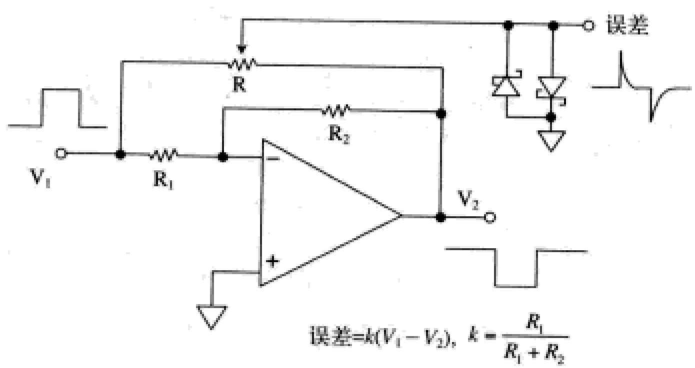



图1-56 采用“误差求和”法测量建立时间

采用了很多微妙的设计来确保该测试电路正常工作。所用电阻要充分小，以减小寄生时间常数，背对背的肖特基二极管钳位电路可防止示波器过载，并保证了高灵敏度。如果$R_1=R_2$，那么$k=0.5$，因此误差输出点对应10V阶跃输入、0.1%建立时间的误差带为5mV。

66

在很多情况下，在误差求和点之后还需要第二级（极高速）运放，以提高信号电压。任何情况下，为确保测量的有效性，必须采用与运放制造商相同的测试设备。

很多现代的数字化示波器对输入过载都不敏感（这必须通过检查示波器的使用说明书来确认），因此可以直接用于测量误差点的波形。需要注意的是，可以直接测量反相或同相放大模式的建立时间。例如，运放AD8039对平坦脉冲输入的建立响应输出如图1-57所示，其对应0.1%误差带的建立时间仅为18ns。

采用这种方法测量建立时间时，需要采用能够产生十分平坦的脉冲信号的脉冲发生器。换句话说，如果被测运放对应0.1%误差带的建立时间为20ns，那么所用的输入脉冲信号对应0.05%误差带的建立时间最好小于5ns。

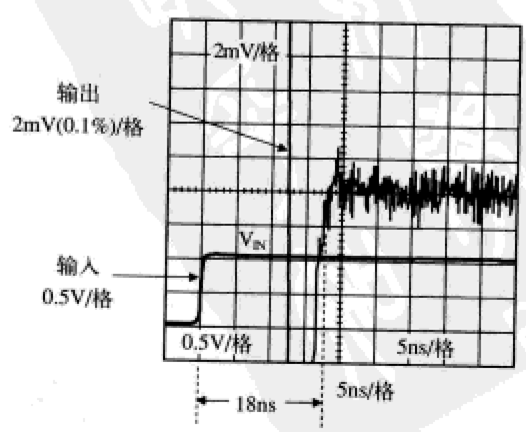



图1-57 AD8039 $G=+2$直接法测量建立时间

67

这种脉冲信号源是非常昂贵的，但是可以利用图1-58所示的简单电路产生一个充分平坦的信号。

如图1-58所示电路中，如果$D_1-D_2-D_3$选用低电容的肖特基二极管，并且所有连线都尽可能短，那么电路的工作性能会更好。可以采用50Ω的短同轴电缆连接脉冲信号源和电路，但是，如果能将信号源的输出与电路直接相连效果会更好。脉冲信号源在“*A*”点输出一个由−1.8V上升至+0.58V正脉冲，脉宽不超过5ns（假设DUT的建立时间为20ns）。上升时间过短时会导致“振铃”，过长又会降低DUT的建立时间，因此，必须优化实际电路以获取最佳性能。脉冲发生器输出“*A*”上升至0V时，$D_1$导通，$D_2/D_3$反向截止，DUT输入端“*B*”信号的“0V”区域在特定定义下（忽略$D_2-D_3$的漏电流和杂散电容）是平坦的。$D_1$及其100Ω电阻能确保在“*A*”点为正时产生大约50Ω的终端电阻。

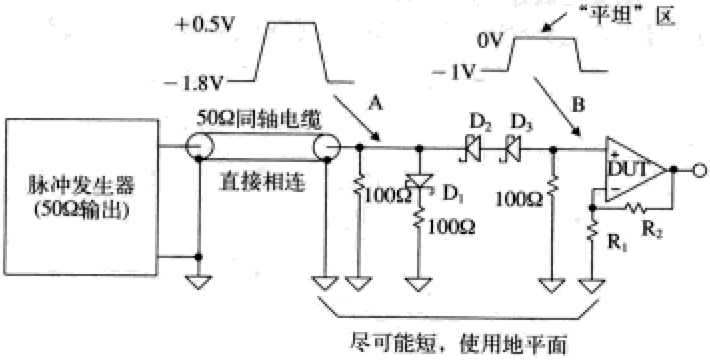



图1-58 一个简单的平坦脉冲发生器

### 3. 频率响应——电压反馈型运放，增益带宽积

图1-59是电压反馈型运放的开环频率响应。有两种情况：图1-59a所示为大多数情况，直流增益在低频处开始以6dB/倍频的速度下降，直至单位增益，这是经典的单极点响应；相反的，图1-59b是放大器的双极点响应——增益先以6dB/倍频下降，然后以12dB/倍频下降。图1-59a所示就是无条件稳定型（unconditionally stable）或全补偿型（fully compensated）放大器在单位噪声增益下频率响应。这种放大器从输出至反相输入的反馈（包括电容反馈）100%稳定。

68

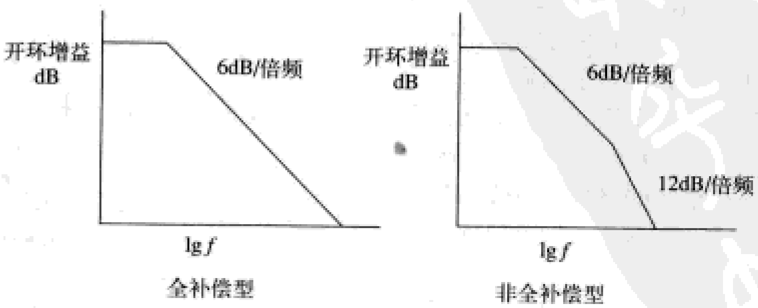



图1-59 电压反馈运放的频率响应

图1-59b是另一种情况。如果运放所用的噪声增益比6dB/倍频至12dB/倍频段的增益小，那么反馈后的相移会很大，可能引起振荡。这种放大器具有“在增益≥*X*时稳定”的特性，其中

X是由6dB/倍频变成12dB/倍频时的频率所对应的增益。这里需要注意的是，上述分析都是以噪声增益为参考的。稳定时的增益可能是2~25，典型的说法是"5倍增益稳定"等。这些非全补偿型运放与全补偿型运放相比，在同等条件下具有更高的增益带宽积。因此尽管它们设计起来稍微复杂些，但是应用广泛;但是，与全补偿型运放不同的是，非全补偿型运放绝不可使用从输出至反相输入的电容反馈。

这两种类型运放的6dB/倍频斜率响应，意味着当频率超出该范围后增益就会以该速度下降。闭环增益与3dB闭环带宽的乘积是常数——这就是增益带宽积（gain bandwidth product，GBW），它是运放的重要指标之一。

例如，如果运放的增益带宽积为X MHz，那么它在单位噪声增益下的闭环带宽就是X MHz，噪声增益为2时的闭环带宽为X/2 MHz，噪声增益为Y时的闭环带宽为X/Y MHz（如图1-60所示）。注意闭环带宽是指噪声增益与开环增益相交时对应的频率。

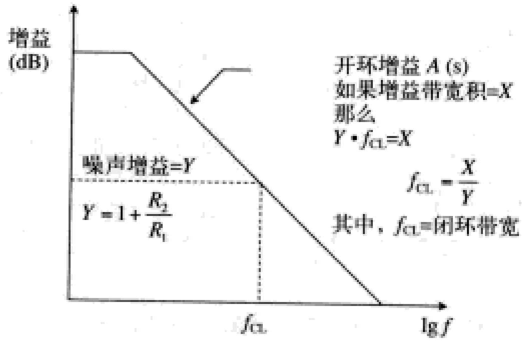



图1-60 电压反馈型运放的增益带宽积

上述例子中，假设反馈元件是阻性的，这并不符合通常的情况，特别是当运放需要采用电容反馈以确保稳定时。

69

图1-61是一种典型的情况，其中在运放反相输入端有一个电容$C_1$。该电容等于运放内部电容与外部电容之和，它将在噪声增益的传递函数中增加一个极点。

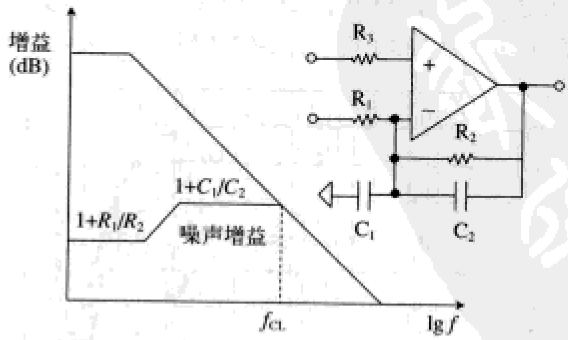



图1-61 带有容性和阻性反馈元件的电压反馈型运放噪声增益的伯德图

噪声增益曲线的斜率和开环增益曲线的交点，决定系统的稳定性。对于无条件稳定型稳定，噪声增益必须在开环增益斜率小于12dB/倍频（对应20dB/十倍频程）时穿越开环增益，才能确保系统稳定。注意图1-61中的闭环带宽$f_{cl}$，它等于噪声增益穿越开环增益时对应的频率。

噪声增益的伯德图对于分析运放的稳定性极为有用。绘制伯德图是件很容易的事情，尽管这已超出了本节的讨论范围，但是读者可以参阅参考文献1以掌握绘制和分析伯德图的方法。

二阶系统的噪声分析将在本节稍后部分讨论。

**4. 频率响应——电流反馈型运放**

电流反馈型运放的情况与电压反馈型运放的有所不同。它们在输出至反相输入之间采用电容反馈时或发生短路时都无法稳定。对于电流反馈型运放，通常有一个对应最大带宽的最优反馈电阻。注意，该电阻的取值随供电电压而改变——必须参照数据手册来选择。如果反馈电阻增大，那么带宽将随之减小，相反地，如果反馈电阻减小，带宽就随之增大，运放可能因此而不稳定。

如图1-62所示，在电流反馈型运放中，对于给定的反馈电阻（$R_2$），其闭环带宽通常不受噪声增益的影响。因此，对于电流反馈型运放，参考增益带宽积指标没有什么意义。在电流反馈型运放的应用中，增益控制是通过先选择合适的反馈电阻$R_2$，然后选择电阻$R_1$来实现的。$R_2$和$R_1$与增益的关系与电压反馈型运放的一样（如图1-14所示）。

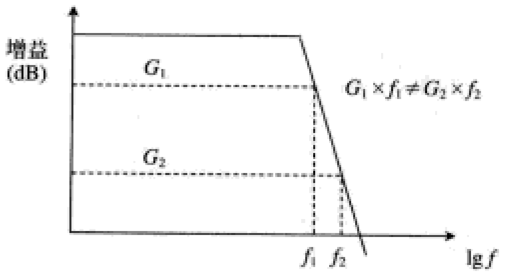



图1-62　电流反馈型运放的频率响应

典型情况下，电流反馈型运放的数据手册会提供能使该器件带宽达最大值的反馈电阻推荐取值表，该取值表极大地简化了设计。

70

**5. 带宽平坦度**

在像专业视频这样的应用中，要求带宽充分平坦并且相角在达到最大标称频率时始终线性变化，因此仅有3dB带宽要求是远远不够的。实际中，通常还需要0.1dB带宽和0.1dB带宽平坦度指标。这意味着，在0.1dB带宽频率范围内，增益纹波不超过0.1dB。

视频缓冲放大器通常有3dB和0.1dB指标。图1-63是AD8075视频缓冲三运放的频率响应。

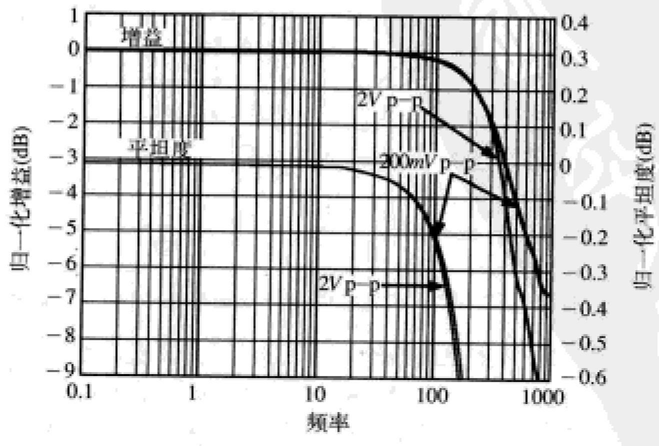



图1-63　AD8075（$G$=2，视频缓冲三运放）的3dB和0.1dB带宽（$R_L$=150Ω）

注意其3dB带宽可达400MHz，这可以通过频率响应图中的"增益"标签看出。左侧的纵坐标显示对应的增益大小（尺度为1dB/格）。



图中右侧纵坐标是"平坦度"标签，尺度也是0.1dB/格，由此可以确定0.1dB带宽，约为65MHz。这里需要注意的是3dB和0.1dB带宽的区别。要求带宽为400MHz的运放提供65MHz的0.1dB平坦度。

还需要注意的是，这些指标是在驱动75Ω终端电缆（对应150Ω阻性负载）的条件下测得的。任何容性负载都会导致频率响应出现尖峰，因此必须避免。

### 1.4.7 运放的噪声

本节只讨论运放自身产生的噪声，不涉及外部引入的噪声。当然，外部噪声也很重要，将在第7章详细探讨。

运放内部主要有三个噪声源：一个是电压噪声，主要出现在两个输入端之间；另外两个是电流噪声源，每个输入端各有一个。图1-64是运放的电压噪声简化模型。这三个噪声源基本上互不相关（即相互独立），只是两个输入端上的电流噪声源稍有些关联性，但是这种关联性很微弱，因此在实际中不予考虑。除了上述三种噪声源外，还需要考虑运放外部的增益设定电阻引入的约翰逊噪声。

所有电阻的约翰逊噪声大小都是 $\sqrt{(4kTBR)}$ ，其中k为波尔兹曼常数（$1.38\times10^{-23}$J/K），$T$是绝对温度，$B$是带宽，$R$是电阻。注意这是电阻的一个本征属性——不存在不含约翰逊噪声的电阻。其简化模型如图1-65所示。

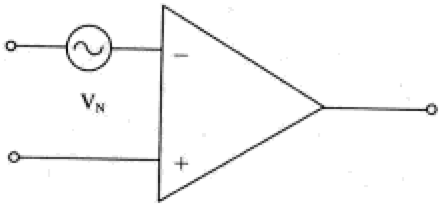



图1-64 输入电压噪声

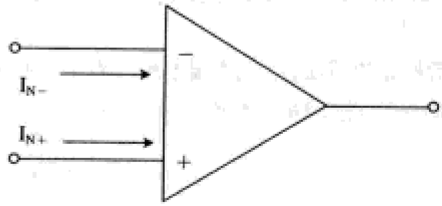



图1-65 电阻的约翰逊噪声

不相关噪声电压的和通常以"平方和根值"形式相加，即噪声电压$V_1$、$V_2$、$V_3$的和等于 $\sqrt{(V_1^2+V_2^2+V_3^2)}$；噪声功率则按普通方式直接相加。因此，如果一个噪声比其他噪声大3倍至5倍，那么它就是起主导作用的，此时其他噪声就可以忽略。这个原则可以简化噪声分析。不同运放的噪声电压可能有 $1\text{nV}/\sqrt{\text{Hz}}$ 至 $20\text{nV}/\sqrt{\text{Hz}}$，甚至更多。双极性运放通常比JFET型运放的噪声更低，当然也有低噪声的JFET运放（如AD743/AD745），代价是输入电路复杂并且输入电容较大。电压噪声指标无法由其他参数计算得出，只能查阅运放的数据手册。

电流噪声因输入电路结构的不同而变化范围较大，它可从 $0.1\text{fA}/\sqrt{\text{Hz}}$（JFET型运放）变化至数 $\text{pA}/\sqrt{\text{Hz}}$（高速双极性运放）。电流噪声既可以在数据手册中查出，也可以像BJT或者JFET那样计算得出。由于所有偏置电流都流入输入节点，因此可以将其简化为偏置电流的肖特基（或散弹）噪声。

散弹噪声（shot noise）的频谱密度近似为$\sqrt{(2I_Bq)}/\sqrt{Hz}$，其中$I_B$是运放的偏置电流，$q$是一个电子的电量（$1.6\times10^{-19}$C）。偏置校正型或电流反馈型运放的频谱密度可以计算得到，其外部偏置电流等于两个内部电流之差。图1-66是电流噪声的简化模型。




- 正常范围：0.1fA$/\sqrt{Hz}$～10pA$/\sqrt{Hz}$
- 对于电压反馈型运放，其反相输入端和同相输入端的电流噪声不相关，但幅度基本相等
- 对于简单的BJT和JFET型输入级，其电流噪声等于偏置电流的散弹噪声，并且可由偏置电流计算得到
- 对于带有偏置电流校正输入级或者电流反馈型运放，其电流噪声无法计算
- 电流反馈型运放两输入端的电流噪声相差很大，甚至转折频率也不都等于$1/f$

图1-66　输入电流噪声

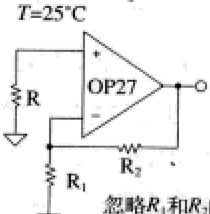
电流噪声只在流过的阻抗上产生影响，并会产生电压噪声。降低运放输入端的阻抗有助于减小电流噪声的影响（这与降低失调电压的方法相同）。

73

应根据输入端的阻抗合理选择低噪声的运放。下面将给出一些选择实例。

例如，OP27的电压噪声很小（仅为3nV$/\sqrt{Hz}$），但是电流噪声却很大（1pA$/\sqrt{Hz}$）。输入阻抗为零时，电压噪声起主导作用，如图1-67左侧一栏所示；输入电阻为3kΩ时（如图1-67的中间一栏所示），流过电阻的电流噪声将产生电压噪声，但是此时起主导作用的是电阻的约翰逊噪声（7nV$/\sqrt{Hz}$）；输入电阻为300kΩ时（如图1-67的右侧一栏所示），电流噪声的影响高达100×300nV$/\sqrt{Hz}$，电压噪声不变，约翰逊噪声增大10倍（其大小与电阻值的平方根成正比），此时电流噪声起主导作用。

例子：OP27
电压噪声=3nV$/\sqrt{Hz}$
电流噪声=1pA$/\sqrt{Hz}$
$T$=25°C




忽略$R_1$和$R_2$的噪声影响

| 影响来自 | $R$的大小 | | |
|---|---|---|---|
| | 0 | 3kΩ | 300kΩ |
| 运放的电压噪声 | **3** | 3 | 3 |
| 流过$R$的电流噪声 | 0 | 3 | **300** |
| $R$的约翰逊噪声 | 0 | **7** | 70 |

RTI噪声（nV$/\sqrt{Hz}$）
加阻部分起主导作用

图1-67　不同输入阻抗条件下不同的噪声源起主导作用

上面的例子表明应根据输入信号源的阻抗来选择合适的低噪声运放。当阻抗较大时，电流噪声起主导作用。

从图1-68可以看出，不同阻抗的输入源应选用不同运放。对于低阻抗电路，显然应该选择像OP27这样的低电压噪声型运放，因为它们价格便宜，且电流噪声相对较大不影响应用；对

于中等阻抗电路，电阻的约翰逊噪声起主导作用，对于高阻抗电路，必须选用电流噪声极低的运放，如AD549或者AD795等。

直至最近，BiFET型运放由于具有相对较高的电压噪声（尽管其电流噪声很低），因而更适用于有低噪声要求的高阻抗电路。AD795、AD743和AD745具有极低的电压噪声和电流噪声。AD795的规格为，电压为10kHz时，电流噪声分别为10nV / $\sqrt{\text{Hz}}$ 和0.6fA / $\sqrt{\text{Hz}}$；而AD743/AD745的指标为，电压为10kHz时，电流噪声分别为2.9nV / $\sqrt{\text{Hz}}$ 和6.9fA / $\sqrt{\text{Hz}}$。利用这些器件可以设计出在较大输入阻抗范围内都保持较低噪声的运算放大电路。

运放的*噪声指数*（noise figure）是指在同等条件下，运放的噪声超出标准无噪声运放的大小。该指标主要用于RF或者电视应用中（它们常有50Ω和70Ω的传输线或终端电阻），但是对电子系统中的运放基本无用。噪声指数与通信系统的关系将在第6章（6.4节）中介绍。电压噪声的频谱密度和电流噪声的频谱密度是很常用的指标。



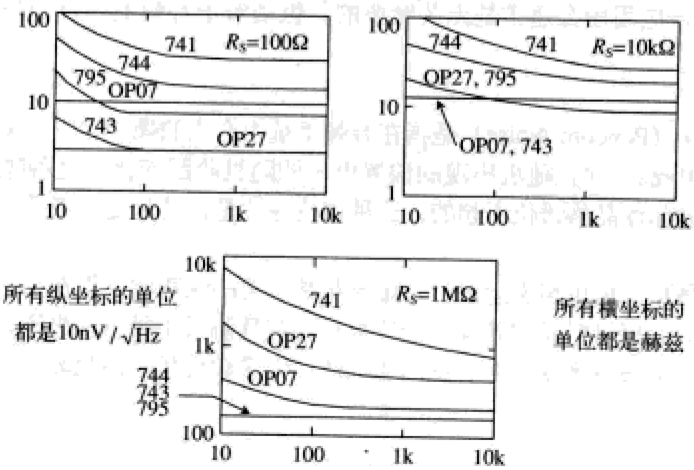
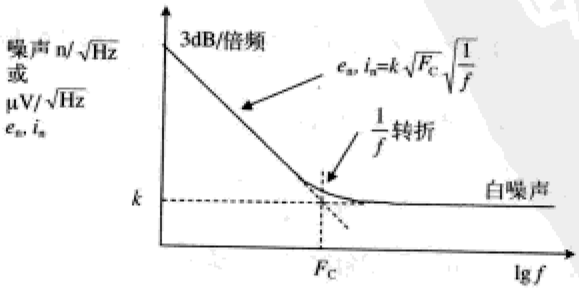



图1-68 不同的输入阻抗应选用不同的运放

目前为止，都假设噪声是*白噪声*（即频谱密度不随频率变化的噪声）。这在运放的绝大部分频率范围内都是正确的，但是在低频段，噪声的频谱密度会以3dB/倍频的速度增大，如图1-69所示，该区域的功率谱密度与频率成反比，因此电压噪声的频谱密度与频率的平方根成正




- ❑ 1/f转折频率是反应运放噪声性能的关键常数（越小越好）
- ❑ 典型值为2Hz至2kHz
- ❑ 电压噪声和电流噪声的1/f转折频率不一定相等

图1-69 运放噪声的频率特性

比。因而，噪声通常是指1/f噪声。但是应该注意，有些教科书使用的是早期的指标闪烁噪声(flicker noise)。

噪声开始增大时对应的频率称为1/f转折频率（$F_c$），该值越小越好。电压噪声和电流噪声的1/f转折频率不一定相等，电流反馈型运放甚至有3个1/f转折频率：电压噪声的1/f转折频率，反相输入端的电流噪声的1/f转折频率，以及同相输入端的电流噪声的1/f转折频率。

75

用于描述电压或电流噪声在1/f范围内的频谱密度公式为：

$$e_n, i_n = k\sqrt{F_c}\sqrt{\frac{1}{f}} \tag{1-24}$$

其中，k等于电流或电压白噪声的大小，$F_c$是1/f转折频率。

最好的低频低噪声运放的转折频率约为1~10Hz，而JFET型器件和通用型运放则为100Hz。然而高速运放尽管具有较高速度，但是1/f转折频率性能却较差，通常为数百赫兹，甚至1~2kHz。这对于宽带应用场合通常是无关紧要的，但是对于音频电路特别是均衡电路应用场合则有重要影响。

### 1. 爆米花噪声

所谓爆米花噪声（Popcorn Noise）是指在音频系统中产生的噪声，听起来像是爆米花。它是一系列间隔约为10ms，并且随机出现的偏置电压的随机阶跃变化。这种噪声是由于电源干扰或者硅芯片表面的晶体晶格错位引起的，这种错位往往是由芯片处理工艺不合格或者原材料品质较差造成的。

20世纪60年代最早出现单声道运放时，爆米花是主要的噪声源。但在今天，由于已掌握引起爆米花噪声的原因，原材料品质较高，干扰很小，并且测试手段也很先进，因而芯片制造商生产的芯片都很容易克服爆米花噪声。正因为如此，大多数现代的运放教材中已不再涉及爆米花噪声。

### 2. RMS噪声

前面已经提到，噪声频谱密度是频率的函数。为了理解RMS噪声，必须将噪声频谱密度曲线与相关的带宽相结合。

在1/f频率范围内，带宽$F_L$和$F_C$处的RMS噪声等于：

$$v_{n,rms}(F_L, F_C) = v_{nw}\sqrt{F_C}\sqrt{\int_{F_L}^{F_C}\frac{1}{f}df} = v_{nw}\sqrt{F_C \ln\left[\frac{F_C}{F_L}\right]} \tag{1-25}$$

其中$v_{nw}$是白噪声区域内的电压噪声的频谱密度，$F_L$是1/f频率范围内相关的最小频率，$F_C$是1/f转折频率。

下一个相关的区域是由$F_L$至$F_C$的“白噪声”区域。

该频段的RMS噪声等于：

$$v_{n,rms}(F_C, F_H) = v_{nw}\sqrt{F_H - F_C} \tag{1-26}$$

结合式(1-25)和式(1-26)又可以得到$F_L$至$F_H$频段的RMS噪声：

$$v_{n,rms}(F_L, F_H) = v_{nw}\sqrt{F_C \ln\left[\frac{F_C}{F_L}\right] + (F_H - F_C)} \tag{1-27}$$

在大多数情况下，低频p-p噪声是指0.1~10Hz频段的噪声，因此可以在运放和测量设备间增加一个0.1~10Hz的带通滤波器。

76

测量时通常将示波器的扫描时间设为1s/格，图1-70是OP213的测量结果。

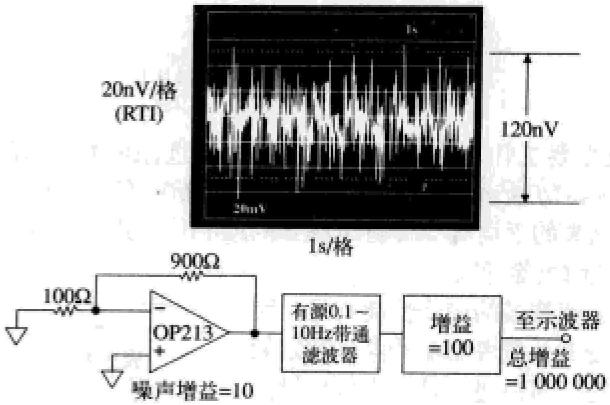
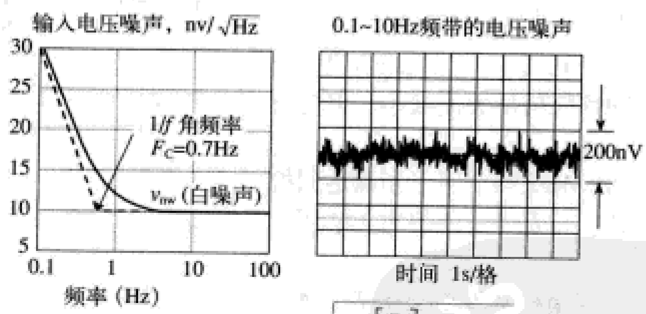



图1-70 OP213的0.1~10Hz频段的峰峰值噪声不到120nV

可以将0.1~10Hz频带内的1/f噪声与电压噪声密度相结合来分析。图1-71左侧是OP177输入电压的噪声频谱密度曲线，右侧是0.1Hz至10Hz的峰峰噪声测量图。令$F_L$=0.1Hz，$F_H$=10Hz，$F_C$=0.7Hz，$v_{nw}$=10nV/$\sqrt{\text{Hz}}$，利用式(1-26)可以计算出0.1~10Hz内总的RMS噪声。计算所得结果为33nV（RMS值），或者是218nV（峰峰值，它等于RMS值乘以6.6——参见后面的论述）。这与利用示波器测得的结果很相符。




$$V_{n,rms}(F_L,F_H)=v_{nw}\sqrt{F_C\ln\left[\frac{F_C}{F_L}\right]+(F_H-F_C)}$$

$F_L$=0.1Hz, $F_H$=10Hz, $v_{nw}$=10nV/$\sqrt{\text{Hz}}$
$F_C$=0.7Hz
$V_{n,rms}$=33nV
$V_{n,pp}$=6.6×33nV=218nV

图1-71 OP177的输入电压噪声

需要注意的是，在高频段，公式中的自然对数项可以忽略，因此RMS噪声的表达式变为：

$$V_{n,rms}(F_H,F_L)\approx V_{nw}\sqrt{F_H-F_L} \tag{1-28}$$

若$F_H \gg F_L$，

$$V_{n,rms}(F_H)\approx V_{nw}\sqrt{F_H} \tag{1-29}$$

然而，有些运放（如OP07和OP27）的电压噪声在高频段会略微增大。因此，在利用上述公式计算时，应先仔细检查运放电压噪声与频率的关系曲线在高频段的平坦性。

在极低频率段，当运放工作在1/f频率范围内时，有$F_C \gg (F_H - F_L)$，并且RMS噪声的计算公式简化为：

$$V_{n,rms}(F_H, F_L) \approx V_{nw}\sqrt{F_C \ln\left[\frac{F_H}{F_L}\right]} \tag{1-30}$$

注意，如果运放需要工作在直流状态，就无法通过滤波减小1/f噪声。令$F_H$=0.1Hz，$F_L$=0.001Hz，也可以得到1/f噪声为18nV（RMS）或者119nV（峰峰值）。

长期测量的大量结果的平均值不影响1/f噪声的RMS值。进一步减小RMS值的方法是采用斩波稳零型运放，它能够去除低频噪声。

实际中，由于实际滤波器的滚降性能有限，因此无法精确测试出不受其他频段影响的某一特定频段内的噪声。幸运的是，可以迅速计算出因单极点低通滤波器引入的测量误差。高于单极点滤波器剪切频率（$f_c$）以上的噪声将转折频率扩展至$1.57f_c$。类似的，双极点滤波器具有一个$1.2f_c$的明显转折频率。误差校正系数对二阶以上的滤波器基本没有影响。校正后的网络带宽称为滤波器的*等效噪声带宽*（equivalent noise bandwidth），如图1-72所示。

78

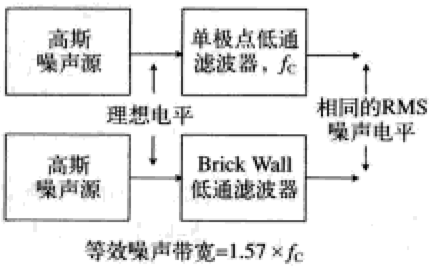



图1-72 等效噪声带宽

有时希望将噪声测量的RMS值转换为峰峰值。为此，有必要了解一些有关自然噪声的统计学理论。对于高斯噪声和给定的RMS噪声，由统计学理论可知超出峰峰值的概率随峰峰值增大而减小，但是决不会减小至0。

因此，对于给定的RMS噪声，可以预测达到给定峰峰值的时间百分比，但是不可能给出无法超出的峰峰值。如图1-73所示。

因此，噪声的峰峰值指标必须限制在某一时间段内。最合适的情况是峰峰值为RMS值的6.6倍，此时超出给定值的时间百分比为0.1%。

| 普通峰峰值 | 可以预测超出给定峰峰值的时间百分比 |
|---|---|
| 2×rms | 32% |
| 3×rms | 13% |
| 4×rms | 4.6% |
| 5×rms | 1.2% |
| 6×rms | 0.27% |
| 6.6×rms* | 0.10% |
| 7×rms | 0.046% |
| 8×rms | 0.006% |

*最常用的转换系数为6.6

图1-73 RMS到峰峰值的转换系数

### 3. 计算总输出噪声

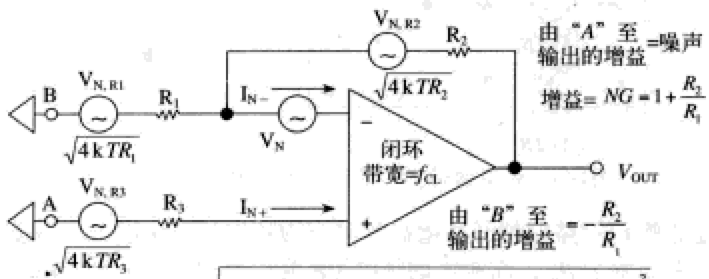
前面已经指出，任何噪声源，如果其产生的噪声不超过总噪声的1/3至1/5，那么就可以忽略，这就要求测量出电路同一点处的所有电压噪声。为了分析运放电路的噪声特性，应估计电路各部分的噪声贡献，并确定哪部分最大。为简化后面的计算，这里采用噪声的频谱密度（而不用实际电压值），以抵消表达式中的带宽（噪声的频谱密度通常表示为$nV/\sqrt{Hz}$，等价于每1Hz带宽内的噪声）。

79

对于图1-74所示放大电路，它由1个运放和3个电阻组成（$R_3$表示节点A处的源电阻），其中共有6个独立的噪声源，包括3个电阻的约翰逊噪声，运放的电压噪声，以及运放两个输入端的电流噪声。每个噪声源都对运放的输出噪声有影响。噪声通常*以输入端为参考*（RTI，Referred To the Input），但是有时也先计算出对RTO的噪声，再将结果除以运放的*噪声增益*（注意不是*信号增益*）就得到了RTI噪声。

图1-75是图1-74中各个噪声源对运放输出影响的详细分析。进一步还需要分析电流噪声对

反相输入端的影响。通常不希望电流$I_{N-}$流入$R_1$——运放的负反馈保证反相输出端的电平不改变，因此电流将被迫全部流入$R_2$，这导致输出产生电压$I_{N-}\cdot R_2$。同样的可以计算$I_{N-}$流过$R_1$和$R_2$的并联所引起电压，这个电压再经运放的噪声增益放大后引起输出噪声，所得结果与前面的一样，只是计算稍复杂一些。




$$\text{RTI噪声}=\sqrt{BW}\times\sqrt{\begin{matrix}V_N^2 + 4kTR_3 + 4kTR_1\left[\frac{R_2}{R_1+R_2}\right]^2\\ +I_{N+}{}^2R_3{}^2+I_{N-}{}^2\left[\frac{R_1\cdot R_2}{R_1+R_2}\right]^2 + 4kTR_2\left[\frac{R_1}{R_1+R_2}\right]^2\end{matrix}}$$

RTO噪声=$NG\times$RTI噪声　　带宽=1.57 $f_{CL}$

图1-74　单极点运放电路的噪声模型

| 噪声源（表示为电压形式） | 乘以下列系数可得输出噪声 |
|---|---|
| $R_3$的约翰逊噪声为$\sqrt{4kTR_3}$ | 噪声增益=$1+R_2/R_1$ |
| $R_3$的同相输入端的电流噪声为$I_{N+}R_3$ | 噪声增益=$1+R_2/R_1$ |
| 输入电压噪声为$V_N$ | 噪声增益=$1+R_2/R_1$ |
| $R_1$的约翰逊噪声为$\sqrt{4kTR_1}$ | $-R_2/R_1$(从$R_1$输入端到输出的增益) |
| $R_2$的约翰逊噪声为$\sqrt{4kTR_2}$ | 1 |
| $R_2$的反相输入端的电流噪声为$I_{N-}R_2$ | 1 |

图1-75　参考输出端（RTO）噪声

80

注意图1-75的表达式中包括了所有3个电阻的约翰逊电压噪声。所有电阻都有大小为$\sqrt{(4kTBR)}$的约翰逊噪声，其中k为波尔兹曼常数（$1.38\times10^{-23}$J/K），$T$是绝对温度，$B$是带宽（单位Hz），$R$是电阻（单位Ω）。容易记忆的一个简单的关系便是1 000Ω电阻在25°C时产生的约翰逊噪声为4nV / $\sqrt{\text{Hz}}$。

目前的分析都假设反馈网络是纯阻性的，并且假设噪声增益随频率变化总是平坦的。上述情况适用于大多数应用，但是如果反馈网络包括容性元件（比如电容），那么噪声增益在整个相关的频带中就不再是常数，需要使用更为复杂的技术来计算总噪声（参见参考文献2以及本书4.4节）。

图1-76是一个二阶系统，其中电容$C_1$代表源阻抗、反相输入端的寄生电容以及运放的输入电容。$C_1$将导致噪声增益出现断点，因此必须增加$C_2$以保证稳定性。

由于有$C_1$和$C_2$，噪声增益成为频率的函数，其峰值对应的频率点更高（假设$C_2$对应二阶系统的阻尼系数）。教科书上称，当$R_1C_1=R_2C_2$时，可获得平坦的噪声增益。

但是在电流－电压转换电路中，$R_1$通常是高阻，该方法就不成立。此时获取最大信号带宽的方法十分复杂，本书的1.6节和1.4节将详细讨论。

当在输入端$A$施加一个直流信号（$B$端接地），对应的增益为$1+R_2/R_1$（低频噪声增益）。在高频段，从$A$点至输出段的增益变为$1+C_1/C_2$（高频噪声增益）。

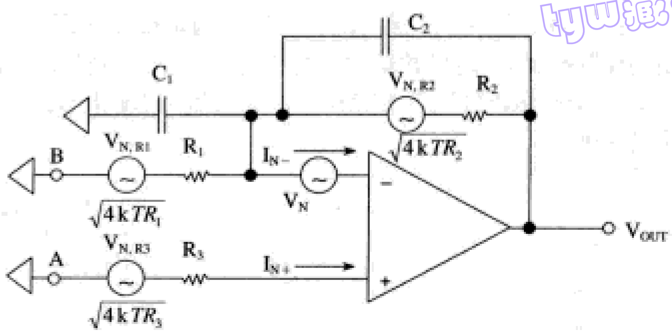



图1-76 带有容性元件的运放噪声模型（二阶系统）

闭环带宽$f_{cl}$是指噪声增益穿越开环增益时对应的频率。当向输入端$B$施加一个直流信号（$A$端接地），对应的增益为$-R_2/R_1$，高频剪切频率由$R_2$和$C_2$决定。$B$点至输出的带宽为$1/2\pi R_2C_2$。

当同相输入端的电流噪声$I_{N+}$流过$R_3$时将在$R_3$上产生噪声电压$I_{N+}R_3$，该噪声电压又经频率相关的运放噪声增益放大后，称为运放的噪声电压$V_N$。$R_3$的约翰逊噪声为$\sqrt{(4kTBR3)}$。$R_1$的约翰逊噪声在$1/2\pi R_2C_2$的带宽内被放大$-R_2/R_1$倍，$R_2$的约翰逊噪声被直接接向输出端。当反相输入端的电流噪声$I_{N-}$流过$R_2$时将导致运放输出端产生大小为$I_{N-}R_2$、带宽为$1/2\pi R_2C_2$噪声电压。

81

考虑上述6种噪声后发现，如果$R_1$、$R_2$和$R_3$都很小，那么电流噪声和约翰逊噪声就可以忽略，此时起主导作用的是运放的电压噪声。如果增大电阻，约翰逊噪声和因电流噪声引起的电压噪声都将增大。

如果噪声电流很小，约翰逊噪声将超过电压噪声而成为主导噪声。然而，约翰逊噪声与电阻的平方根成正比，而电流噪声电压则与电阻成线性关系，这意味着，当电阻持续增大时，噪声电流引起的噪声电压最终将成为主导噪声。

上述分析的噪声源与输入信号接$A$端和$B$端无关（另一个接地或者其他低阻抗电压源）。因此在运放的噪声电压看来，同相放大增益（$1+Z_2/Z_1$）就是“噪声增益”。

计算二阶运放系统的总输出RMS噪声需要将这6个噪声先分别乘以合适的增益，然后在适当的频率点集成起来，具体如图1-77所示。

| 噪声源（表示为电压形式） | 乘以下列系数可得输出噪声 | 集成带宽 |
|---|---|---|
| $R_3$的约翰逊噪声为$\sqrt{(4kTR_3)}$ | 噪声增益是频率的函数 | 闭环带宽 |
| 在$R_3$上产生的同相输入端的电流噪声为$I_{N+}R_3$ | 噪声增益是频率的函数 | 闭环带宽 |
| 输入电压噪声为$V_N$ | 噪声增益是频率的函数 | 闭环带宽 |
| $R_1$的约翰逊噪声为$\sqrt{(4kTR_1)}$ | （从$B$端到输出的增益） | $1/2\pi R_2C_2$ |
| $R_2$的约翰逊噪声为$\sqrt{(4kTR_2)}$ | 1 | $1/2\pi R_2C_2$ |
| 在$R_2$上产生的反相输入端的电流噪声为$I_{N-}R_2$ | 1 | $1/2\pi R_2C_2$ |

图1-77 二阶系统的参考输出噪声

所有输出噪声的平方和根就是总的RMS输出噪声。幸运的是，这种繁重的计算在多数情况下可以通过采用近似假设以及确定主导噪声源的方法来简化。

图1-78再次给出典型二阶系统的噪声增益。只需两步就可以很容易地合成电压噪声，但是请注意，因为尖峰的关系，由输入电压噪声引起的输出电压中的绝大多数部分都由高频分量决定，对应的噪声增益为$1+C_1/C_2$。这就是典型二阶系统的响应。

82

由于反相输入端的电流噪声、$R_1$以及$R_2$引起的噪声，仅在$1/2\pi R_2C_2$带宽内合成。

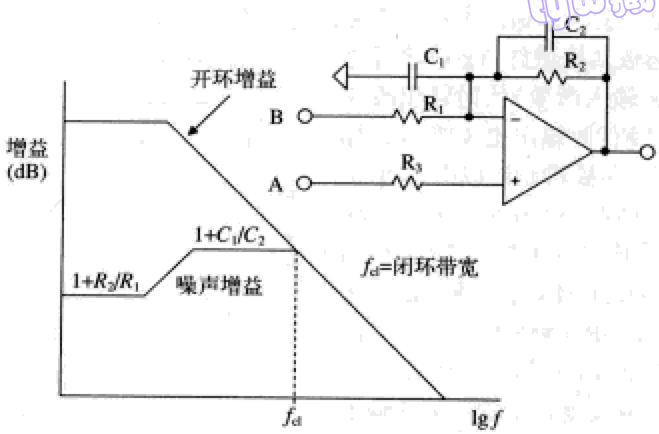



图1-78 典型二阶系统的噪声增益

## 1.4.8 运放的失真

描述运放的动态范围的规格很多，最常见的有谐波失真（harmonic distortion）、总谐波失真（total harmonic distortion，THD），以及总谐波失真加噪声（total harmonic distortion plus noise，THD＋N）。

本书6.4节还将涉及如交调失真（intermodulation distortion，IMD）、交点（intercept points，IP）、无寄生动态范围（spurious free dynamic range，SFDR）、多音功率比（multitone power ration，MTPR）等其他与通信系统有关的指标。本节只讨论谐波失真、THD以及THD＋N。

对于造成谐波失真的失真成分，通常只计算其前5或6项分量的方和根。然而，在很多实际应用中，如果只考虑前2到3项分量也是可以的。THD和THD＋N的定义如图1-79所示。

- ❑ $V_s$=信号幅度（RMS 伏）
- ❑ $V_2$=二次谐波幅度（RMS 伏）
- ❑ $V_n$=$n$次谐波幅度（RMS 伏）
- ❑ $V_{noise}$=可测带宽内的所有噪声的RMS值
- ❑ $\text{THD}+\text{N}=\dfrac{\sqrt{V_2^2+V_3^2+V_4^2+\cdots V_n^2+V_{noise}^2}}{V_s}$
- ❑ $\text{THD}=\dfrac{\sqrt{V_2^2+V_3^2+V_4^2+\cdots V_n^2}}{V_s}$

图1-79 THD和THD＋N的定义

83

需要特别注意的是，THD不包括噪声项，而THD＋N则包括，THD＋N中的噪声必须包括被测带宽内的所有噪声。在音频应用中，带宽通常选为大约100kHz，在窄带应用中，可以通过滤波减小噪声的电平。

另一方面，由于谐波和交调的乘积（其大小在带宽内下降）不能被滤除，因此必须适当限制系统的动态范围。

## 1.4.9 共模抑制比和电源抑制比

如果向运放的两个输入端同时施加同一个信号，那么输入电压的差不变，输出也不改变。

实际上，改变共模电压会引起输出电压的变化。运放的共模抑制比（Common-Mode Rejection Ratio，CMRR）是运放共模增益与差模增益之比。例如，如果差分输入改变*Y*伏时输出改变1V，当共模输入改变*X*伏时输出也改变1V，那么CMRR就等于*X*/*Y*。共模抑制比以dB为单位时，它就表示共模抑制（Common-Mode Rejection，CMR）。典型的低频CMR大小为70~120dB，但在高频段CMR会衰减。很多运放的数据手册都给出CMR与频率的关系图，图1-80就是运放OP177的CMR与频率关系图。

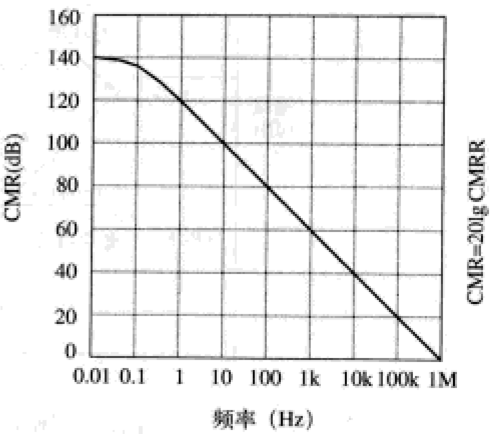
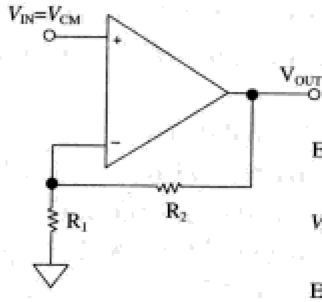



图1-80 OP177的共模抑制（CMR）

CMRR将使同相放大模式下的运放的输出失调电压出现一定误差，如图1-81所示。

请注意，由于反相运算放大电路中，两输入端都接地（或接虚地），因而不存在CMRR误差，也不存在共模动态电压。




$$\text{ERROR(RTI)}=\frac{V_{CM}}{\text{CMRR}}=\frac{V_{IN}}{\text{CMRR}}$$

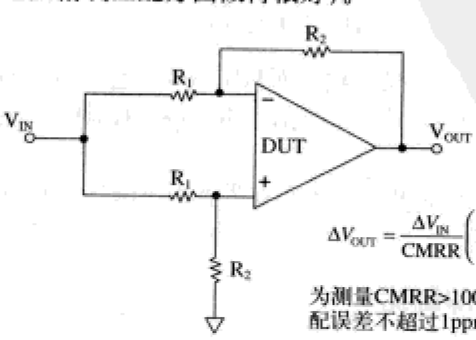
$$V_{OUT}=\left[1+\frac{R_2}{R_1}\right]\left[V_{IN}+\frac{V_{IN}}{\text{CMRR}}\right]$$

$$\text{ERROR(RTO)}=\left[1+\frac{R_2}{R_1}\right]\left[\frac{V_{IN}}{\text{CMRR}}\right]$$

图1-81 计算因共模抑制比（CMRR）引起的失调误差



测量共模抑制比的方法很多。图1-82所示的方法采用4个精密电阻将运放配置为差分放大器，当向该差分放大器的两输入端施加信号时，通过测量放大器的输出就可以计算出运放的共模抑制比（如果运放的CMRR无穷大，那么该电路就没有输出）。该电路的天生缺陷是所有电阻必须精确匹配，如果电阻对存在0.1%的不匹配，那么无论所用的运放性能有多么好，测得的CMR最多只有66dB。大多数运放的低频CMR只有80~120dB，显然该电路只能近似地测量CMRR（尽管其在确保电阻精确匹配方面做得很好）。




$$\Delta V_{OUT}=\frac{\Delta V_{IN}}{\text{CMRR}}\left(1+\frac{R_2}{R_1}\right)$$

为测量CMRR>100dB，电阻的匹配误差不超过1ppm（0.0001%）

图1-82 测量共模抑制比（CMRR）的简单电路

图1-83是稍微复杂一点的测量电路，它不需要精确匹配的电阻。该电路中，通过开关电源来改变共模电压。（这在测试时很容易实现，并且采用不同供电电压的相同电路还可用于测量电源抑制比。）

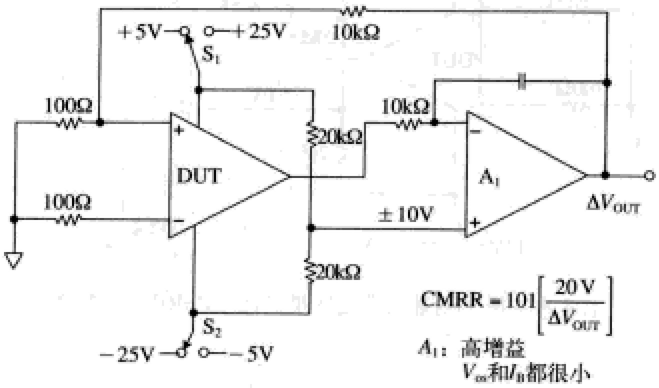



图1-83 不需要精确匹配电阻的CMRR测量电路

85

图中所采用的运放DUT是±15V供电的运放，允许的共模电压范围是±10V。通过改变电压还可以实现其他电源电压或共模电压范围。积分放大器$A_1$必须具有较高增益和较小的$V_{os}$和$I_B$，例如可采用OP97系列运放。

如果改变运放的供电电压，其输出电压本不应该发生变化，但是实际上它的确会有变化。**电源抑制比**（Power Supply Rejection Ratio，PSRR）的定义与CMRR类似。如果供电电压改变$X$伏时引起的输出电压变化量与差分输入改变$Y$伏引起的输出变化相等，那么运放的PSRR等于$X/Y$。PSRR的定义中假设电源正负电压同时向相反反向改变同样的大小——否则将引起共模变化，令分析更为复杂。PSRR不同，对电源正负电压的抑制效果也不同。

图1-84是OP177的典型PSR。

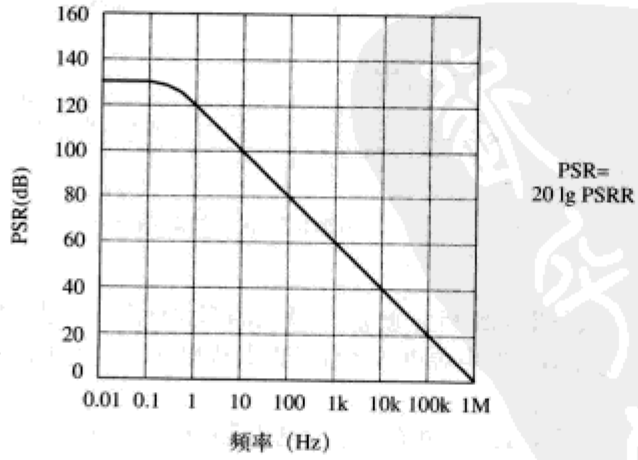
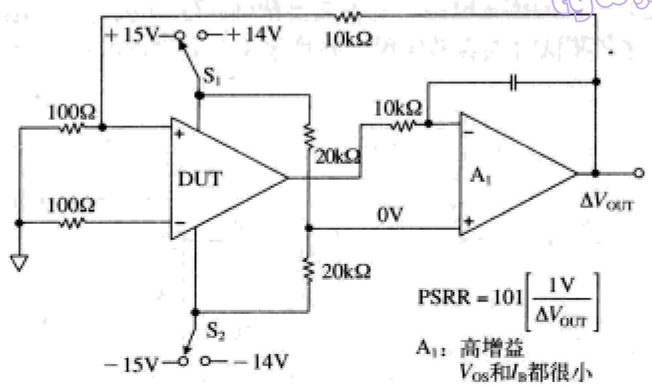



图1-84 OP177的电源抑制（PSR）

图1-85是将测量CMRR的电路改造后用于测量PSRR。

其中，电源电压对称地改变值为1V，当然也可以选择其他合适的值。




86

图1-85 用于测量电源电压抑制比（PSRR）的电路

**1. 电源和退耦**

由于运放的PSRR与频率有关，因此运放的供电电源必须退耦良好。在低频段，有些器件要求在每个电源引脚10cm范围内（印制板连线距离）接10~50μF电容。

在高频段，IC的每个电源引脚都应通过低电感的0.1μF电容退耦，并且电容的引脚及连线要尽可能短，这些电容必须为流向运放负载的高频电流提供回路。典型的退耦电路如图1-86所示。进一步有关旁路和退耦的内容请参阅本书第7章。

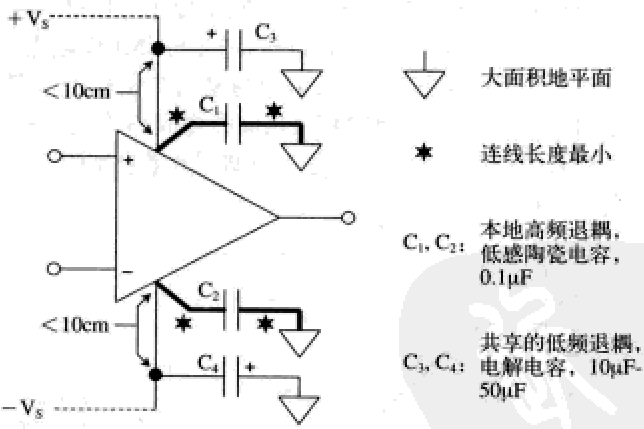



图1-86 运放中合适的低频和高频退耦技术

**2. 电源和功耗**

运放没有地端口，其供电电源指标通常以±X伏的形式给出，但是事实上允许的供电电压可能是2X伏。重要的是在对应的电源电压条件下的共模电压和输出电压范围，这些信息通常以表格或图形方式给出。

数据手册中通常会建议运放应工作在一定的电压范围内（例如+3~±16.5V），然后会给出在特定工作电压下的参数以便用户预测。如果最小供电电压很大，那么通常是因为器件采用了特殊的结构，而具有一定的阈值电压功能（如齐纳二极管）。

数据手册还会给出电流消耗值。任何流入一个电源引脚的电流都会从另一个电源引脚或者运放的其他输出引脚流出。输出是开路时，其功耗可以简单地由电源输出电压和输出电流计算出来；有电流流入负载时，最容易计算出总功耗（记住，如果负载是以中间轨为地的，那么负

载电流就从电源流向地，而不是在两个电源轨之间流动），然后减去负载上的功耗后就得到了运放的功耗。数据手册上通常会给出运放的热电阻及最大结温等详细信息，由此可以知道对应的功耗限制。有关运放功耗、散热等内容请参阅本书7.5节。

87

## 参考文献


1. James L. Melsa and Donald G. Schultz, **Linear Control Systems**, McGraw-Hill, 1969, pp. 196–220, ISBN: 0-07-041481-5.
2. Lewis Smith and Dan Sheingold, "Noise and Operational Amplifier Circuits," **Analog Dialogue**, Vol. 3, No.1, pp. 1, 5–16. See also: **Analog Dialogue 25th Anniversary Issue**, pp. 19–31, 1991.
3. Thomas M. Frederiksen, **Intuitive Operational Amplifiers**, McGraw-Hill, 1988., ISBN: 0-07-021966-4.
4. Walter G. Jung, **IC Op Amp Cookbook, 3rd Ed.**, Prentice-Hall PTR, 1986, 1997, ISBN: 0-13-889601-1.
5. J. K. Roberge, **Operational Amplifiers-Theory and Practice**, John Wiley, 1975, ISBN: 0-471-72585-4.
6. D. Stout, M. Kaufman, **Handbook of Operational Amplifier Circuit Design**, New York, McGraw-Hill, 1976, ISBN: 0-07-061797-X.
7. J. Dostal, **Operational Amplifiers**, Elsevier Scientific Publishing, New York, 1981, ISBN: 0-444-99760-1.
8. Paul R. Gray and Robert G. Meyer, **Analysis and Design of Analog Integrated Circuits, 3rd Edition**, John Wiley, 1993, ISBN: 0-471-57495-3.
9. Sergio Franco, **Design With Operational Amplifiers and Analog Integrated Circuits, 2nd Ed.**, McGraw-Hill, 1998, ISBN: 0-07-021857-9.
10. Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, Inc., 1995, ISBN: 0-916550-15-X.
11. Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, 1995, ISBN: 0-916550-16-8, (available for download at www.analog.com).
12. Walt Kester, Editor, **High Speed Design Techniques**, Analog Devices, 1996, ISBN: 0-916550-17-6, (available for download at www.analog.com).


88

## 1.5 精密运放

*Walt Kester, Walt Jung*

本节主要讨论用于精密信号调理的运放及其相关内容。尽管运放OP177被视为精密运放的“金牌标准”，但是近来又有新型运放，如轨到轨型输出的OP777、OP727和OP747，而像OP1177、OP2177和OP4177则在具备较好性能的同时还与OP117封装兼容。

精密运放的开环增益通常大于100万，并具有同等级别的共模抑制比和电源电压抑制比。像OP177这样的双电源运放，其失调电压不超过25μV，失调漂移则小于0.1μV/°C。而单电源精密双极性运放的性能达不到这样，为此，它们不得不设计用于低功耗、低电源的场合。另一方面，现代的斩波稳零型运放具有无法用噪声区分的失调电压和失调电压漂移，这些器件可以在单电源下工作并具备轨到轨输入和输出能力。当然它们也有自己的一系列问题，将在本节后面部分探讨。

需要注意的是，在挑选精密运放时不应该只考虑直流开环增益、失调电压、电源电压抑制（PSR）和共模抑制（CMR）这些指标。还应该注意运放的交流性能，特别是在低频段的性能。开环增益、PSR和CMR的转折频率都比较低，因此，应该注意当工作频率超出上述转折频率后误差会随之增大。例如，一个直流增益为1 000万、单位增益转折频率为1MHz的运放，可能只有0.1Hz的转折频率。因此，必须仔细考察对应实际信号频率处的开环增益。单极点单位增益穿越频率$f_u$、信号频率$f_{sig}$以及开环增益$A_{VOL(f_{sig})}$（对应信号频率处的开环增益）之间的关系为：

$$A_{VOL(f_{sig})}=\frac{f_u}{f_{sig}} \tag{1-31}$$

在上面的例子中，100kHz处的开环增益为10，而10Hz处的为1 000 000。注意，增益带宽积为常数这一概念仅对电压反馈型运放有效，不适用于电流反馈型运放，因此很少在精密放大器分析中使用。

开环增益在特定频率处的损失会引起失真，在音频段更是如此。直线频率或者谐波中的CMR和PSR损失会引起误差。

面对种类繁多、工艺各异（双极型、互补双极型、BiFET型、CMOS型、BiCMOS型等）以及结构不同（传统运放、仪表用放大器、斩波稳零型放大器、隔离放大器等）的各种运放，为特定的信号调理应用选择正确的运放是件很有挑战性的事情。

此外，在单电源电压精密运放中也有很多选择，但由于单电源运放的信号摆幅小、输入和输出电压范围有限，因此增加了设计的复杂性。对于输入信号来说，失调电压和噪声已成为更为重要的指标。

89

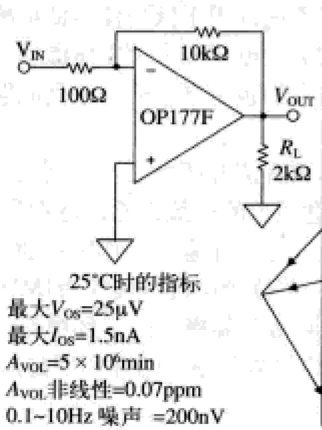
选型指南和参数搜索引擎（可以登录www.analog.com获取）可以在一定程度上简化选型工作。图1-87列出了精密运放的部分基本特性。

- 输入失调电压 <100μV
- 输入失调电压漂移 <1μV/°C
- 输入偏置电流 <2nA
- 输入失调电流 <2nA
- 直流开环增益 >1 000 000
- 单位增益带宽积，$f_u$ 500kHz~5MHz
- 必须检查信号频率处的开环增益
- $1/f$（0.1~10Hz）噪声 <1μ$V_{p-p}$
- 宽带噪声 <10nV/$\sqrt{Hz}$
- CMR，PSR >100dB
- 缺点
  - 单电源工作
  - 供电电流小

图1-87 精密运放的特性

## 1.5.1 精密运放的直流误差预算分析

为了建立高精密运放的各种误差大小的概念，图1-88给出了OP177F 的简化室温分析。该




+25°C时的最大误差
满量程：$V_{IN}$=100mV，$V_{OUT}$=10V

| | | |
|---|---|---|
| $V_{OS}$ | 25μV ÷ 100mV | 250ppm |
| $I_{OS}$ | 100Ω×1.5nA÷100mV | 1.5ppm |
| $A_{VOL}$ | (100/5×10⁶)×100mV | 20ppm |
| $A_{VOL}$非线性 | 100×0.07ppm | 7ppm |
| 0.1~10Hz噪声 | 200nV÷100mV | 2ppm |
| 总的未调节误差 | ≈12位准 | 280.5 ppm |
| 分辨率误差 | ≈17位准 | 9ppm |

图1-88 精密运放（OP177）的直流误差预算分析

运放工作在反相放大模式，信号增益为100。图中还给出了数据手册中的关键指标。假设输入信号的满量程为100mV，那么对应的输出信号为10V。各种误差源也被归一化至满量程之内，并以ppm形式表示。注意：ppm误差=部分误差×$10^6$=误差的百分比×$10^4$。

90

注意，因$V_{OS}$和$I_{OS}$造成的失调误差以及因$A_{VOL}$有限造成的增益误差都可以通过系统校正的方法消除。但是，因开环增益非线性造成的误差无法通过校正来消除，并且它还造成相对精度误差，或者称为*分辨率误差*（resolution error）。

造成分辨率误差的第二个重要原因是1/f误差。该误差总会出现，并被引入测量的不确定性。电路在室温下总的相对精度为9ppm，大约相当于17位分辨率。

将各种单电源运放与"金牌标准"精密运放OP177进行比较也是很有用的。图1-89给出了部分比较信息。

注意，图1-89的运放列表不包括斩波稳零型运放，它们将在后面单独讨论。

**按照供电电流逐渐增大的顺序排列**

| 型　号 | 最大$V_{OS}$ | $V_{OS}$ TC | 最小$A_{VOL}$ | 噪声(1kHz) | 输入 | 输出 | 最大$I_{SY}$/AMP |
|---|---|---|---|---|---|---|---|
| OP293 | 250μV | 2μV/°C | 200k | 5nV$\sqrt{Hz}$ | 0, 4V | 5mV, 4V | 20μA |
| OP196/296/496 | 300μV | 2μV/°C | 150k | 26nV/$\sqrt{Hz}$ | R/R | "R/R" | 60μA |
| OP777 | 100μV | 1.3μV/°C | 300k | 15nV/$\sqrt{Hz}$ | 0, 4V | "R/R" | 270μA |
| OP191/291/491 | 700μV | 5μV/°C | 25k | 35nV/$\sqrt{Hz}$ | R/R | "R/R" | 350μA |
| *AD820/822/824 | 1000μV | 20μV/°C | 500k | 16nV/$\sqrt{Hz}$ | 0, 4V | "R/R" | 800μA |
| **AD8601/2/4 | 600μV | 2μV/°C | 20k | 33nV/$\sqrt{Hz}$ | R/R | "R/R" | 1000μA |
| OP184/284/484 | 150μV | 2μV/°C | 50k | 3.9nV/$\sqrt{Hz}$ | R/R | "R/R" | 1350μA |
| OP113/213/413 | 175μV | 4μV/°C | 2M | 4.7nV/$\sqrt{Hz}$ | 0, 4V | 5mV, 4V | 3000μA |
| OP177F(±15V) | 25μV | 0.1μV/°C | 5M | 10nV/$\sqrt{Hz}$ | N/A | N/A | 2000μA |

*JEFT INPUT
**CMOS
注意：未标记的指标都是在25°C、$V_S$=5V条件下测得

图1-89　精密单电源运放的性能参数

91

## 1.5.2　斩波稳零型运放

如果要求极低的失调电压和漂移性能，那么斩波稳零型运放可能是唯一的选择。最好的双极型运放，其失调电源为25μV、漂移为0.1μV/°C。当失调电源小于5μV时，只能通过斩波方式保证足够低的失调电压漂移（尽管会付出一些代价）。

图1-90是基本的斩波稳零型运放电路。当开关位于"Z"位置时（自动归零），电容$C_2$和$C_3$分别向放大器的输入和输出电压源充电。当开关位于"S"位置时（采样），$V_{IN}$通过由$R_1$、$R_2$、$C_3$、运放、$C_3$以及$R_3$组成从网络连至$V_{OUT}$段。斩波频率通常为数百赫兹至数千赫兹，需要注意的是，这是一个典型的采样系统，为避免错误和混叠，输入信号的频率必须低于斩波频率的一半。$R_1$和$C_1$组成抗混叠滤波器（antialiasing filter）。这里假设在电路可以达到稳态，并且在每个开关周期内只有少数几个充电过程。输出电容$C_4$和复杂$R_L$必须保证在自动归零周期$V_{OUT}$只有微小下降。

图1-90所示的基本斩波放大器，由于其输入滤波要求防止出现混叠，因而只能处理极低频率的信号。与此相比，图1-91所示的*斩波稳零型*（chopper-stabilized）结构才是斩波放大器最常用的实现电路。该电路中$A_1$是主放大器，$A_2$是归零放大器。在采样方式下（开关位于"S"

92

处），归零放大器$A_2$监视$A_1$的输入失调电压并且通过在$A_1$的“零”引脚上施加合适的校正电压使其自身的输出电压等于零。但是，请注意$A_2$也有输入失调电压，因此它必须在清除$A_1$的失调电压之前先校正自身的误差。这通过自动归零模式（开关位于“Z”位置）实现，此时$A_2$与$A_1$有短时间不相连，将$A_2$的输入端短路，与其输出端耦合至自己的“空”引脚。在自动归零模式下，$A_1$所需的校正电压临时由$C_1$提供；类似的，$C_2$则在采样模式下保持$A_2$所需的校正电压。在现代的斩波稳零型运放芯片中，储能电容$C_1$和$C_2$都集成在芯片上。

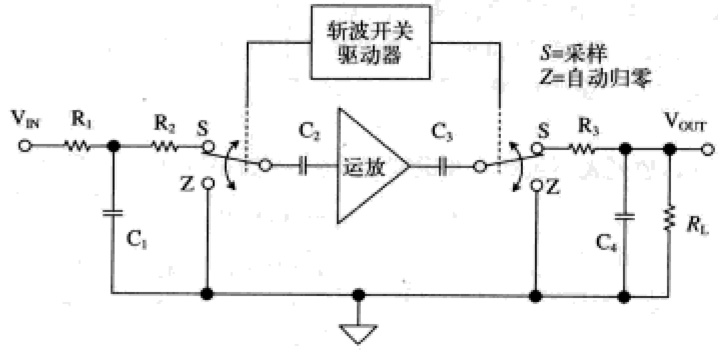



图1-90　经典的斩波放大器

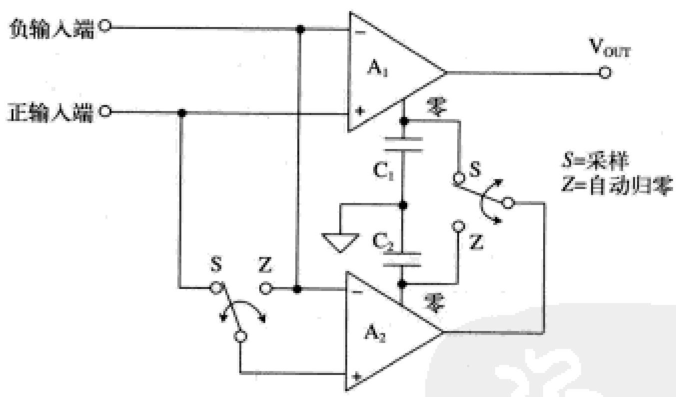



图1-91　现代的斩波稳零型运放

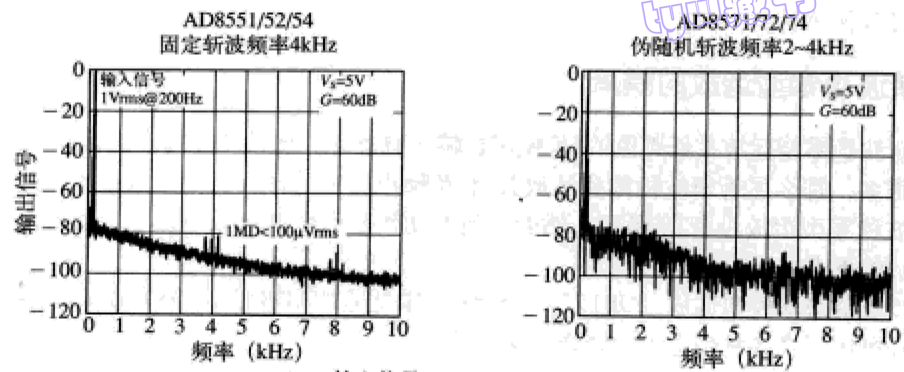
注意在这种结构中，输入信号总是通过$A_1$与输出相连。$A_1$的带宽决定整个信号的带宽，并且输入信号的频率无需像传统斩波放大器那样限制在斩波频率的一半以内。然而，开关动作会在斩波频率处产生微小的影响，它会与输入信号的频率混合从而产生互调失真。

AD8571/AD8572/AD8574系列单电源斩波稳零型运放采用了“扩展频谱”专利技术，可以消除上述互调影响。

这些器件采用2~4kHz的伪随机斩波频率。图1-92比较了传统斩波稳零型运放（左侧的AD8551/AD8552/AD8554）在斩波频率为4kHz条件下与采用伪随机斩波频率的AD8571/AD8572/AD8574（右侧）的互调失真。

93

采用固定斩波频率和伪随机斩波频率的斩波稳零型运放的电压噪声比较如图1-93所示。注意当采用固定斩波频率时，噪声频谱中在4kHz的奇次谐波处有明显的尖峰。而采用伪随机斩波频率时，尽管平均噪声电平略有增加，但是频谱总体变得更为一致。




输入信号=1mV RMS, 200Hz
输出信号=1V RMS, 200Hz
增益=60dB

图1-92 采用固定斩波频率和伪随机斩波频率的互调失真

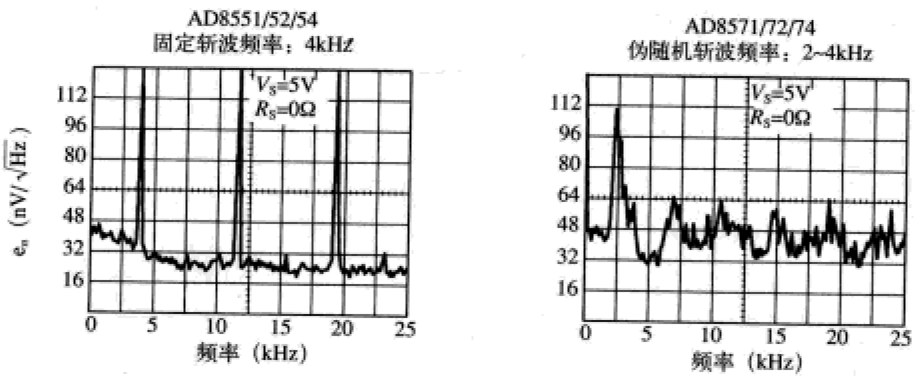



图1-93 采用固定斩波频率和伪随机斩波频率时电压噪声的频谱密度比较

AD8571/AD8572/AD8574系列斩波稳零型运放具有轨到轨输入和输出能力，采用单电源供电，失调电压小，失调电压温漂也很小。如前所述，伪随机斩波频率可以将输入信号的失真降至最低。芯片内部集成有储能电容，无需外接电容。它们的关键指标如图1-94所示。

- 单电源供电：2.7~5V
- 典型输入失调电压1μV
- 典型输入失调漂移0.005μV/°C
- CMR和PSR：130dB
- 运放的供电电流：750μA
- 过载恢复时间：50μs
- 输入电压噪声：50nV / $\sqrt{Hz}$
- 伪随机斩波频率
- 增益带宽积：1.5MHz
- 单运放（AD8571）、双运放（AD8572）、四运放（AD8574）

图1-94 AD8571/AD8572/AD8574系列斩波稳零型轨到轨输入/输出运放

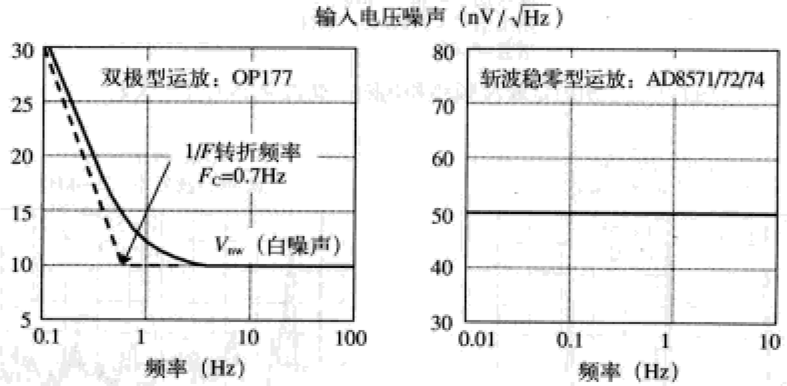
在使用所有类型的斩波稳零型运放时都必须特别注意的是，为了充分发挥这种器件固有的失调电压和漂移特性，其外部电路必须避免出现热耦合现象。本书4.5节将集中讨论热电耦，

94 7.1节将涉及无源器件。

### 1.5.3 斩波稳零型运放的噪声

考虑斩波稳零型运放在低频段的1/f 噪声影响很有意思。如果斩波频率比输入噪声的1/f 转折频率大很多，那么尽管斩波稳零型运放会对1/f 噪声反复采样，但是其输出始终为零。理论上讲，斩波稳零型运放没有1/f 噪声；然而，斩波动作会产生宽带噪声，它造成的危害比精密双极型运放的更大。

图1-95是精密双极型运放（OP177）与斩波稳零型运放AD8671/AD8572/AD8574的噪声比较。图中还列出了在各种带宽下的峰峰值噪声。




| 噪声带宽 | 双极型运放（OP177） | 斩波稳零型运放（AD8571/72/74） |
|---|---|---|
| 0.1~10Hz | 0.238μVp-p | 1.3μVp-p |
| 0.01~1Hz | 0.135μVp-p | 0.41μVp-p |
| 0.001~0.1Hz | 0.120μVp-p | 0.130μVp-p |
| 0.0001~0.01Hz | 0.118μVp-p | 0.042μV p-p |

图1-95　双极型运放与斩波稳零型运放的噪声比较

从图中数据可以看出：随着频率的降低，斩波稳零型运放的噪声连续下降，而双极型运放的噪声则达到由1/f转折频率以及白噪声决定的极限值。在极低频率下（<0.01Hz），斩波稳零型运放的性能将超出双极型运放。

为了利用斩波稳零型运放没有1/f 噪声的优势，还需要引入滤波电路——否则斩波稳零型运放的总噪声总是会比好的双极型运放的大。因此选择斩波稳零型运放的主要是因为它们具有极低的失调电压和失调电压漂移，而不是它们没有1/f 噪声。95

## 参考文献

1. Walt Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, 1992, ISBN: 0-916550-10-9.
2. Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, 1999, ISBN: 0-916550-20-6.
3. Data Sheet for **AD8551/AD8552/AD8554 Zero-Drift, Single-Supply, Rail-to-Rail Input/Output Operational Amplifiers**, at www.analog.com.
4. Data Sheet for **AD8571/AD8572/AD8574 Zero-Drift, Single-Supply, Rail-to-Rail Input/Output Operational Amplifiers**, at www.analog.com.
5. Data Sheet for **OP777/OP727/OP747 Precision Micropower Single-Supply Operational Amplifiers**, at www.analog.com.
6. Data Sheet for **OP1177/OP2177/OP4177 Precision Low Noise, Low Input Bias Current Operational Amplifiers**, at www.analog.com. 96

# 1.6 高速运放

*Walt Kester*

## 1.6.1 概述

像视频或通信这样的高速模拟信号处理应用中，都要求运放带宽大、建立时间短、失真小、直流特性好，并且可以在低电压下工作。这些器件被广泛应用于增益放大器、电缆驱动、ADC预放大、电流－电压转换器等场合。在更低功耗条件下获取更高的带宽已成为今天移动和电池供电通信系统的主要要求。过去几年，高速线性电路方面的迅猛发展不仅推动了集成电路工艺的发展，而且还促进了电路拓扑方面的创新。

图1-96通过运放带宽与供电电流的相互关系反应出高速电路工艺方面的发展（对于双运放、三运放、四运放，图中的电流是指一个放大器单元所需的电流）。ADI公司利用BiFET工艺生产的AD712运放（带宽3MHz，供电电流3mA）已达到了1MHz/mA。

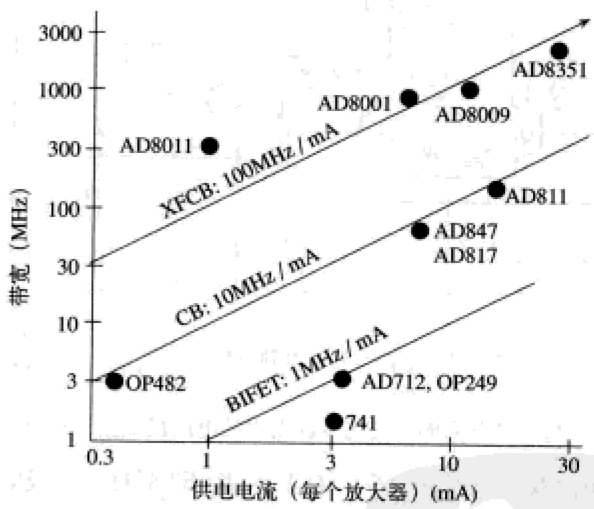



图1-96 基于ADI公司工艺的运放的带宽与供电电流的关系

互补双极性工艺（Complementary Bipolar，CB）是ADI公司于1985发明的。目前已达到10MHz/mA水平。基于CB工艺的PNP管的$f_S$指标可达700MHz，而NPN管更高达900MHz。

ADI公司于1992年又发明了新一代互补双极性工艺，称为XFCB（eXtra Fast Complementary Bipolar，超快互补双极性）。它采用了高速电介质隔离工艺，可制造出3GHz的PNP、5GHz的NPN对管，再结合新型的电路拓扑，可以使运放达到更高的性价比和极低的静态电流。采用这种工艺后，指标可达100MHz/mA。AD8011运放由于采用了两级电流反馈结构，在供电电流为1mA时，其带宽可达300MHz。



ADI公司还面向低电压产品陆续推出了更快的互补双极性工艺，如XFCB 1.5（可制造5GHz的PNP管，9GHz的NPN管）和XFCB 2（可制造9GHz的PNP管，16GHz的NPN管）。AD8351是一款低失真RF差分放大器（如图1-96所示），它采用了XFCB 1.5工艺，在2GHz处增益达12dB。可以预见的是更新一代的互补双极性工艺会具有更快的$f_S$指标。

为了能够对特定应用智能化地选择正确的高速运放，需要了解各种运放拓扑以及它们的优缺点。使用最为广泛的两类拓扑分别是电压反馈型拓扑（VFB）和电流反馈型拓扑（CFB）。

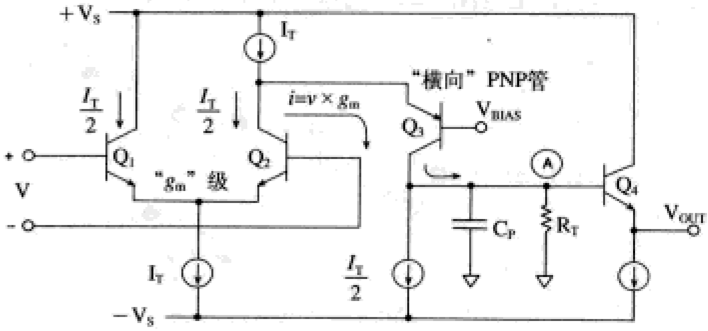
虽然前面的章节已经简要介绍过这些拓扑，但是下面将针对这两类拓扑与频率相关的方面展开深入讨论。

### 1.6.2 电压反馈型运放

电压反馈型（VFB）运放与电流反馈型（CFB）运放的区别在于二者的拓扑不同。电压反馈型运放在低频应用中最为流行，而电流反馈型运放在高频应用中具有显著优势。这里首先介绍更为传统的电压反馈型运放，然后再介绍电流反馈型运放。

早期的集成电路电压反馈型运放是由“全NPN”工艺制成的。这种工艺对NPN管做了优化（那时的“横向”PNP管性能较差）。当然，早期也有采用低性能PNP管的电压反馈型运放，如709、LM101以及741（参见第8章）。

横向（Lateral）PNP管通常只用于电流源、电平变换器或非关键性的函数等场合。图1-97是采用这种工艺制造的典型电压反馈型运放的简化原理图。




$g_m = I_C \times \frac{q}{kT}$　　　高频处的 $v_{OUT} = \frac{i}{j\omega C_P} = v \times \frac{g_m}{j\omega C_P}$

98

图1-97 基于“全NPN”工艺设计而成的电压反馈型（VFB）运放

其中，输入级采用由双极型对管（$Q_1$、$Q_2$）或者FET型对管组成的差分对（有时也称为“长尾对”）。输入级的跨导将小信号的差分输入电压$v$转换为电流$i$，其传递函数的单位为电导（1/Ω）。小信号发射极电容$r_e$近似等于小信号$g_m$的倒数。单个双极型晶体管的小信号$g_m$可以由下面的方程计算出来：

$$g_m = \frac{1}{r_e} = \frac{q}{kT}(I_C) = \frac{q}{kT}\left(\frac{I_T}{2}\right) \tag{1-32}$$

或

$$g_m \approx \left(\frac{1}{26\text{mV}}\right)\left(\frac{I_T}{2}\right) \tag{1-33}$$

其中$I_T$是差分对的长尾电流，$I_C$是集电极的静态偏置电流（$I_T$=$I_T$/2），$q$是电子的电量，k是波尔兹曼常数，$T$是绝对温度。在25°C时，$V_T$=k$T$/q=26mV（$V_T$被称为热电压）。

为简单起见，运放的单位增益带宽积$f_u$等于$g_m/2\pi C_P$，其中电容$C_P$决定主导极点的频率。因此，长尾电流$I_T$与绝对温度成正比的。该电流能跟踪$r_e$受温度影响的变化，从而使$g_m$与温度独立。可以简单地令$C_P$为常数，且不受温度影响。

$Q_2$集电极$g_m$的输出将驱动PNP管（$Q_3$）的发射极。特别注意：$Q_3$并不用于放大信号，而只是实现电平移动，即$Q_2$集电极上信号电流的变化同样会出现在$Q_3$的集电极上。$Q_3$集电极的电流

通过高阻抗在节点A处产生电压，而运放的主导极点则由$C_P$决定。$Q_s$构成射极跟随器以提供低输出阻抗。

高阻抗节点A处的有效负载是电阻$R_T$与主导极点电容$C_P$的并联。小信号输出电压$v_{out}$等于小信号电流$i$乘以$R_T$与$C_P$的并联阻抗。

图1-98给出了单级放大器的简化模型及相应的伯德图。为方便起见，伯德图采用对数－对数坐标。

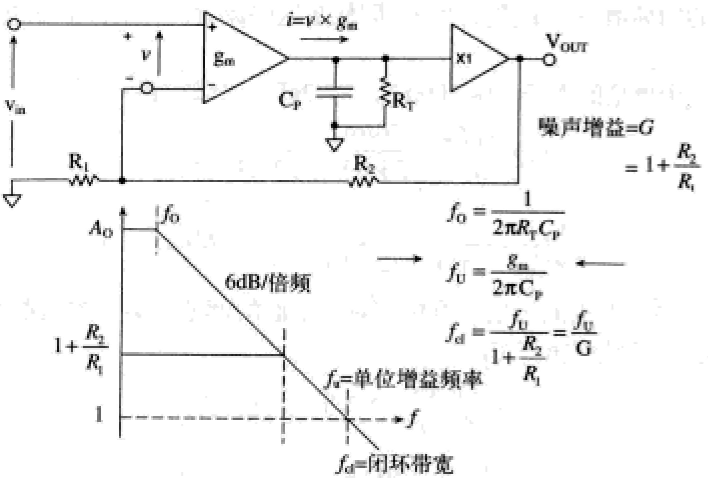



图1-98 一个电压反馈型运放的模型和伯德图

99

低频断点$f_o$等于：

$$f_o = \frac{1}{2\pi R_T C_P} \tag{1-34}$$

注意高频响应仅由$g_m$和$C_P$决定：

$$v_{out} = v \cdot \frac{g_m}{j\omega C_P} \tag{1-35}$$

单位增益带宽频率$f_u$位于$|v_{out}|=|v|$处。令$\omega=2\pi f_u$并且$|v_{out}|=|v|$，则可以从式(1-35)解出$f_u$，

$$f_u = \frac{g_m}{2\pi C_P} \tag{1-36}$$

利用反馈理论可以推导出电路的信号输入电压$v_{in}$与输出电压$v_{out}$的闭环关系：

$$\frac{v_{out}}{v_{in}} = \frac{1+\dfrac{R_2}{R_1}}{1+\dfrac{j\omega C_P}{g_m}\left(1+\dfrac{R_2}{R_1}\right)} \tag{1-37}$$

在运放的3dB闭环带宽对应的频率$f_{cl}$处，有如下的一组公式成立：

$$\frac{2\pi f_{cl} C_P}{g_m}\left(1+\frac{R_2}{R_1}\right) = 1 \tag{1-38}$$

因此：

$$f_{cl} = \frac{g_m}{2\pi C_P}\left(\frac{1}{1+\dfrac{R_2}{R_1}}\right) \tag{1-39}$$

或

$$f_{cl} = \frac{f_u}{1+\frac{R_2}{R_1}} \tag{1-40}$$

由此可以得到电压反馈型运放的基本性质：*闭环带宽乘以闭环增益是常数*，即电压反馈型运放在全频率范围内具有相同的增益带宽积。

如前所述，有些电压反馈型运放（称为*非全补偿型运放*）在单位增益下不稳定，但是可以在最小（更高）的闭环增益下工作。然而，即使是这些运放，其增益带宽积在整个稳定域内也是常数。

下面，考虑一个典型的例子：$I_T$=100μA，$C_P$=2pF，可以得到：

100

$$g_m = \frac{I_T/2}{V_T} = \frac{50\mu A}{26mV} = \frac{1}{520\Omega} \tag{1-41}$$

$$f_u = \frac{g_m}{2\pi C_P} = \frac{1}{2\pi(520)(2\times10^{-12})} = 153MHz \tag{1-42}$$

下面，就必须考虑电路的大信号响应。对于上面的例子，运放的压摆率（SR）等于总的可用充电流$I_T$/2除以主导极点电容$C_P$。

$$I = C\frac{dv}{dt}, \frac{dv}{dt} = SR, SR = \frac{I}{C} \tag{1-43}$$

$$SR = \frac{I_T/2}{C_P} = \frac{50\mu A}{2pF} = 25V/\mu s \tag{1-44}$$

运放的全功率带宽（FPBW）可根据下面的公式计算：

$$FPBW = \frac{SR}{2\pi A} = \frac{25V/\mu s}{2\pi\cdot 1V} = 4MHz \tag{1-45}$$

其中$A$是输出信号的峰值幅度。如果假设输出一个峰峰值为2V的正弦波（当然是在高速应用下），那么尽管小信号增益带宽积高达153MHz，可是FPBW仅为4MHz。对于一个峰峰值为2V的正弦波输出信号，可能在比实际FPBW频率更低的频率处就发生失真。为提高压摆率，必须将FPBW增大近40倍达到153MHz。唯一的方法是将输入差分对管的长尾电流$I_T$增大相同倍数。这意味着为了使FPBW达到160MHz，需要4mA偏置电流。这里还假设$C_P$为固定值2pF，并且不能设计得更小。最终的设计结果如图1-99所示。

- 假设 $I_T$=100μA, $C_P$=2pF

$$g_m = \frac{I_C}{V_T} = \frac{50\mu A}{26mV} = \frac{1}{520\Omega}$$

$$f_u = \frac{g_m}{2\pi Cp} = 153MHz$$

- 压摆率=SR=（输出峰峰值为2V）

$$FPBW = \frac{SR}{2\pi A} = 4MHz$$

- 为了使FPBW=160MHz，必须将$I_T$增大至4mA
- 通过增加发射极负反馈电阻可以减小$g_m$

图1-99 计算电压反馈型运放的带宽和压摆率

实际中，运放的FPBW应为最大输出频率的5~10倍，以获取足够好的失真性能（5~20MHz

时典型值为55dBc~80dBc，但是实际系统需要带宽往往更大）。



还需注意的是，增大长尾电流的同时将等比例增大$g_m$，进而又增大$f_u$。为防止因$f_u$过大而出现不稳定，应通过在$Q_1$和$Q_2$的发射极中分别增加一个串联电阻，以减小$g_m$。（该技术称为*发射极负反馈*，同时可以线性化$g_m$的传递函数，从而降低失真）。

101

以上的分析表明，经典的双极性电压反馈型运放的效率很低，如果不增大静态电流是无法达到高压摆率的（假设$C_P$为固定值，大小为2pF或3pF）。

当然，这并不意味着运用电压反馈型拓扑设计出的高速运放是有缺陷的，只是采用先进的电路设计技术可以在更低的静态电流下达到同样的性能。这对于基于电池供电的移动设备有重要意义，因为每毫瓦都很宝贵。

### 1.6.3 基于互补双极型工艺设计电压反馈型运放

随着互补双极型工艺的出现，可以制造出高品质的PNP型三极管和NPN型三极管，从而使采用图1-100所示结构的电压反馈型运放流行开来。

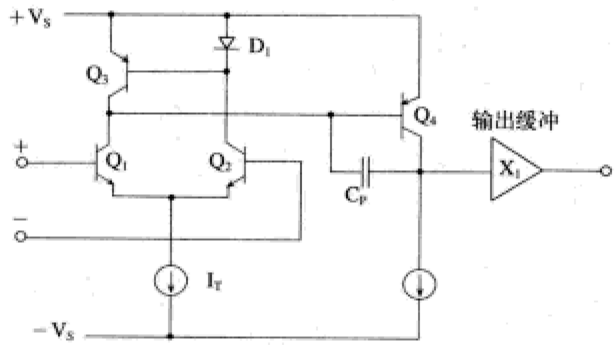



图1-100 采用两级增益放大的电压反馈型运放

由$Q_1$和$Q_2$组成的输入差分对管是由$Q_3$和$D_1$组成的镜像电流源的负载。这里为简单起见，将$D_1$用一个二极管符号表示，实际上它是用二极管连接PNP三极管（与$Q_3$匹配）的基极和集电极的结构。这种简化还会在后续章节中反复使用。共射极三极管$Q_4$是第二级电压放大级。

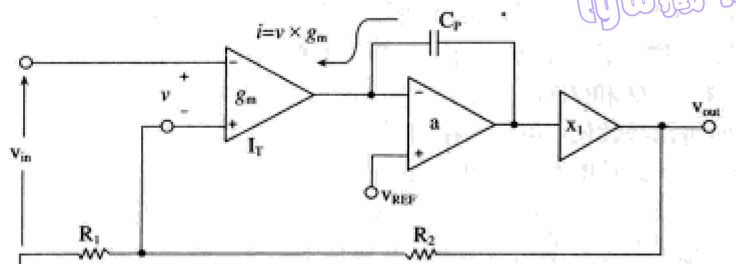
由于PNP管是采用互补双极型工艺制造，因此它们的品质高，并且与NPN管匹配良好，特别适合用作电压放大。图1-100放大器的主导极点由$C_P$和增益级$Q_4$共同决定，反馈电容$C_P$通常称作*米勒积分器*。单位输出缓冲器通常采用互补的射极跟随器。

图1-101是两级电压反馈运放的模型。注意，单位增益带宽频率$f_u$仍然由输入级的$g_m$和主导极点电容$C_p$决定。第二增益级将增大运放的直流开环增益，但是最大压摆率仍受到输入级长尾电流的限制：$SR=I_T/C_P$。

这种两级放大拓扑在电压反馈型集成运放放大器的生产中被广泛应用。它让人们想起了在早期的高速、快速建立FET运放中也有类似的双FET输入级结构（参见本书第8章）。

102

图1-102是另一种流行的电压反馈型运放结构，它被称为“叠式级联”（folded cascode）结构。工业级的视频运放（AD847）就采用的是这种结构。该电路采用了基于CB工艺的快速PNP管。$Q_1$和$Q_2$集电极上的差分电流被注入PNP级联三极管对（对应“*叠式级联*”结构）。$Q_3$和$Q_4$的集电极是由$D_1$和$Q_5$组成镜像电流源的负载，并在$Q_4$-$Q_5$节点处产生电压增益。这种单级结构利用高阻抗节点处的结电容校正（$C_{STRAY}$）。有些设计还将该节点引出到外部引脚上，以便在需要的时候可以在运放外部增加校正电容。




$$f_u=\frac{g_m}{2\pi C_P}\qquad f_{cl}=\frac{f_u}{1+\dfrac{R_2}{R_1}}$$

$$SR=\frac{I_T}{C_P}$$

图1-101　两级电压反馈型运放的模型

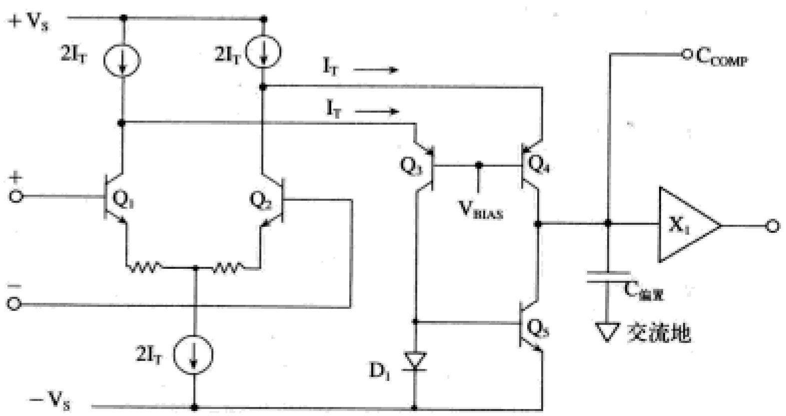



图1-102　AD847系列叠式级联型运放的简化电路

当$Q_1$和$Q_2$上没有发射极负反馈电阻、也没有外部校正电容时，该电路仅在大闭环增益下才能稳定。尽管如此，增加适当的发射极负反馈后，该系列运放也能实现单位增益校正。

在CB工艺中使用JFET管不但可以降低输入偏置电流，还能改善压摆率。图1-103所示为

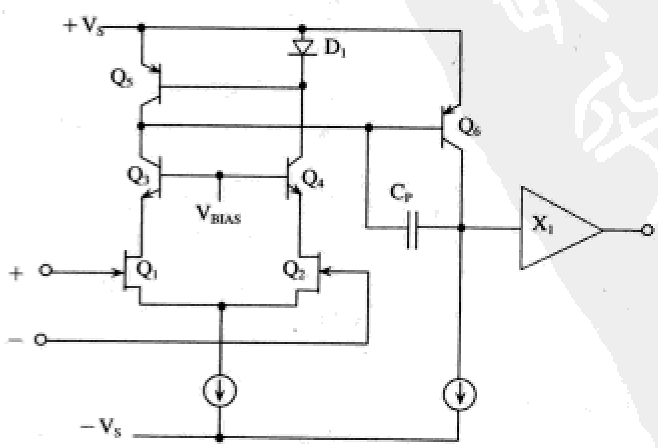



图1-103　AD845 BiFET型16MHz运放的简化电路

AD845 16MHz运放的简化电路图。JFET管比双极型晶体管在每毫安长尾电流下，具有更低的$g_m$。FET管的低$g_m$特性可以在不增大$C_p$的同时使输入长尾电流（对应压摆率）进一步增大，并保持运放稳定。

尽管JFET具有一些看起来较差的性能，但是它的确适用于非常需要快速和高压摆率输入级的场合。对于典型的JFET，$g_m$值约等于$I_S$/1V（$I_S$是源电流），不像双极型晶体管只有$I_C$/26mV，即FET的$g_m$大约比BJT的小40倍。因此，当采用JFET作为输入级时，在相同$g_m$下，它允许更高的长尾电流（更高的压摆率）。

## 1.6.4 具有“点播电流”及低功耗和高压摆率特性的新型电压反馈型运放结构

到目前为止，运放设计师仍不得不在输入级静态电流和压摆率以及失真性能之间折中。ADI的一种专利电路具有“点播电流”（current-on-demand）性能，它能在保持静态电流很小的情况下，为主导极点电容$C_p$充放电。增加的电流与输入信号的快速压摆率成正比，并将增大静态电流。

图1-104是这种核心电路的简化电路图。如图所示，这是一个“四核”（$g_m$级）电路，它由发射极相连的$Q_1$、$Q_2$、$Q_3$和$Q_4$共同组成。对反相输入端施加一个正阶跃电压时，将在$Q_1$上产生等比例的电流，并通过$Q_5$镜像到$C_{P1}$。流过$Q_1$的电流将流入$Q_4$和$C_{P2}$。

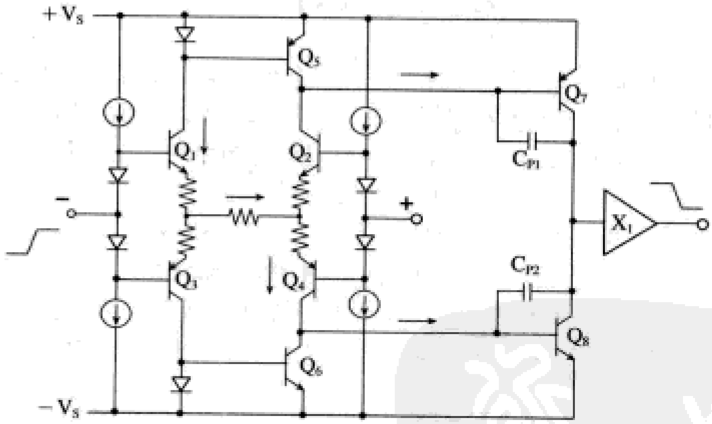



图1-104 “四核”电压反馈型$g_m$级电路具有电流需求功能

由于受动态范围的限制，$Q_2$和$Q_3$相对地关闭。注意$C_{P1}$和$C_{P2}$上的充放电电流不受四核偏置电流的限制。然而，在实际中通常还需要小的限流电阻组成“H”型电阻网络。$Q_7$和$Q_8$组成第二增益级（驱动$Q_5$和$Q_6$集电极上的差），再经过单位增益互补射极跟随器（$X_1$）后输出。

104

该四核电路已获得专利（见参考文献1），图1-104中还标示了静态电流。很多采用这种专有配置的新型电压反馈型运放已经上市，并且具有无法超越的高频率、低失真性能。图1-105给出了在特定静态电流下的带宽、压摆率。

AD9631、AD8074和AD8047的增益为+1，而AD9632、AD8075和AD8048的增益为+2。

AD8041是轨到轨输出、零电压输入型单电源运放，它的第二级也采用相同的四核结构。输入级采用PNP差分对管时，输入的共模信号可比负电源电压还低200mV。AD8042和AD8044分别是AD8041的双运放和四运放版本。

根据供电电流逐渐减小的顺序排列

| 信号 | $I_{SY}$/AMP | 带宽 | 压摆率 | 失真 |
|---|---|---|---|---|
| AD9631/32(1) | 17mA | 320MHz | 1300V/μs | –72dBc@20MHz |
| AD8074/75(3) | 8mA | 600MHz | 1600V/μs | –62dBc@20MHz |
| AD8047/48(1) | 5.8mA | 250MHz | 750V/μs | –66dBc@5MHz |
| AD8041(1) | 5.2mA | 160MHz | 160V/μs | –69dBc@10MHz |
| AD8042(2) | 5.2mA | 160MHz | 200V/μs | –64dBc@10MHz |
| AD8044(3) | 2.8mA | 150MHz | 150V/μs | –75dBc@5MHz |
| AD8039(2) | 1.5mA | 300MHz | 425V/μs | –65dBc@5MHz |
| AD8031(1) | 0.75mA | 80MHz | 30V/μs | –62dBc@1MHz |
| AD8032(2) | 0.75mA | 80MHz | 30V/μs | –72dBc@1MHz |

105

注：括号内的数字表示单/双/三/四运放

图1-105 高速电压反馈型运放

## 1.6.5 电流反馈型运放

下面将着重介绍在高速运放中最为流行的拓扑结构——电流反馈型拓扑。如前所述，这种电路在很多年以前就已经产生，但是，直到出现现代高速互补双极型工艺后，才真正发挥出该电路的优势。

很早以前我们就知道，在双极型电路中，同等条件下电流比电压的开关速度更快。这形成了非饱和型发射极耦合逻辑（ECL）及其器件（如电流输出型DAC）的理论基础。减小电流开关节点处的阻抗有利于减小杂散电容的影响（这是高速电路中最大的损害之一）。电流镜像是一种快速改变电流的好方法，其开关延时非常低。

电流反馈型拓扑是电流控制理论的具体应用。图1-106是简化后的电路反馈型运放。其通信输入端阻抗很高，并利用$Q_1$和$Q_2$组成的互补型射极跟随器将输入信号直接缓冲至反相输入端。由于射极电阻很小（理想时为0），因此反相输入端的阻抗很低（典型值为10~100Ω）。这就是电流反馈型运放与电压反馈型运放的基本区别，这一特性也使电流反馈型运放具有很多特有的优势。

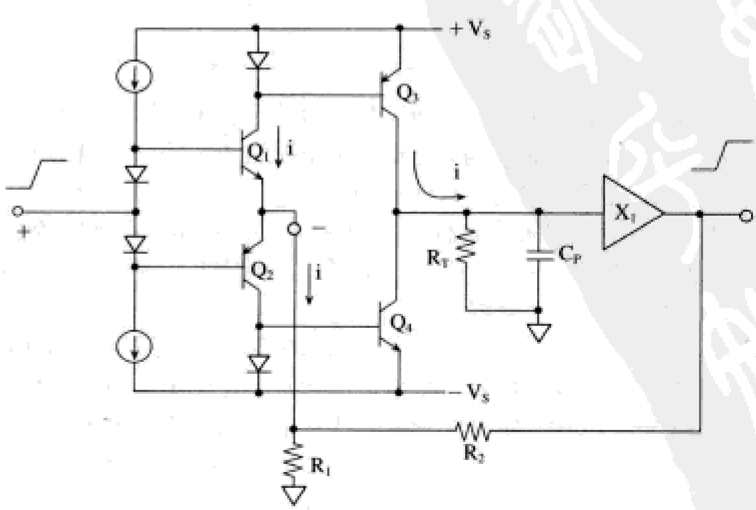



图1-106 简化的电流反馈型运放

$Q_1$和$Q_2$的集电极输出驱动镜像电流源，后者将反相输入端的电流镜像至$R_T$和$C_P$处的高阻抗节点，此节点被互补单位增益射极跟随器缓冲。输出到反相输入端的反馈将迫使反相输入电流为零，这就是所谓的*电流反馈*。理想情况下，反相输入端阻抗为零，并且没有小信号电压，只有小信号电流。

下面，考虑在电流反馈型运放的同相输入端施加一个正阶跃电压。$Q_1$将立即产生等比例的电流使外部反馈电阻产生一个误差电流，该电流又被$Q_3$镜像至高阻抗节点。高阻抗节点处产生的电压等于电流乘以等效阻抗。由于该传递函数是阻抗而不是传统电压反馈型运放中的无单位电压比，因此又将电流反馈型运放称为*跨阻型运放*。

106

还需注意的是，流入高阻抗节点的误差电流不受输入级长尾电流的限制。换句话说，与电压反馈型运放不同，*理想的电流反馈型运放没有压摆率限制*。镜像电流从电源处提供*点播电流*，负反馈能改变输出电压，以确保反相输入误差电流等于零。

图1-107所示为电流反馈型运放的模型及其对应的伯德图。伯德图采用对数－对数坐标，并且其开环增益表示为互阻$T(s)$，单位为欧姆。

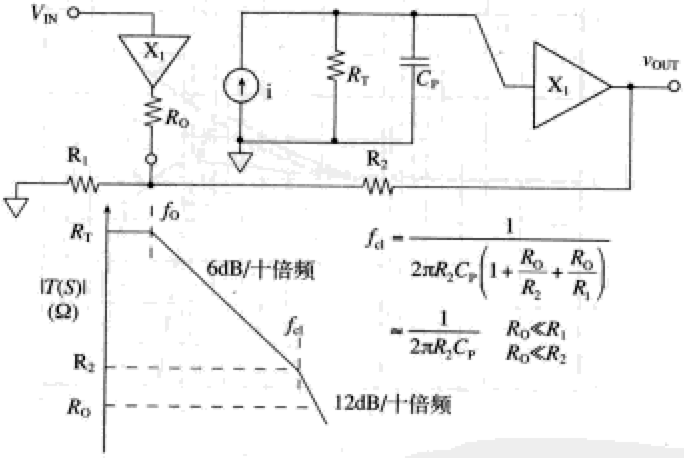



图1-107 电流反馈型运放的模型及其伯德图

$R_O$表示输入缓冲器的有限输出阻抗。$i$是输入误差电流。根据负反馈理论，可以得出运放的传递函数为：

$$\frac{V_{out}}{V_{in}}=\frac{1+\dfrac{R_2}{R_1}}{1+j\omega C_PR_2\left(1+\dfrac{R_O}{R_2}+\dfrac{R_O}{R_1}\right)} \tag{1-46}$$

在运放的3dB闭环带宽对应的频率$f_{cl}$处，有如下公式成立：

$$2\pi f_{cl}C_PR_2\left(1+\frac{R_O}{R_2}+\frac{R_O}{R_1}\right)=1 \tag{1-47}$$

$$f_{cl}=\frac{1}{2\pi C_PR_2\left(1+\dfrac{R_O}{R_2}+\dfrac{R_O}{R_1}\right)} \tag{1-48}$$

在$R_O\ll R_2$与$R_1$的条件下，方程可简化为：

107

$$f_{cl}=\frac{1}{2\pi C_P R_2} \tag{1-49}$$

从上述公式容易看出，电流反馈型运放的闭环带宽由内部主导极点电容$C_P$和外部反馈电阻$R_2$决定，与增益设置电阻$R_1$无关。这使得电流反馈型运放能在不改变带宽的条件下任意调整增益，因此理想情况下它们适用于宽带可编程增益放大器。

由于闭环带宽与外部反馈电阻$R_2$成反比，因此电流反馈型运放通常采用经过特别优化的电阻$R_2$。增大$R_2$将减小带宽，减小$R_2$有可能使高频寄生极点导致振荡和不稳定。

图1-108是电流反馈型运放AD8011在各种闭环增益下的频率响应（增益分别等于+1，+2，+10）。注意，即便在增益等于+10时，其闭环带宽仍然大于100MHz。增益等于+1时出现的尖峰是宽带电流反馈型运放在同相放大模式下的典型情况，主要是由反相输入端的杂散电容引起的。为减小尖峰可以增大闭环电阻，但是这将牺牲带宽。

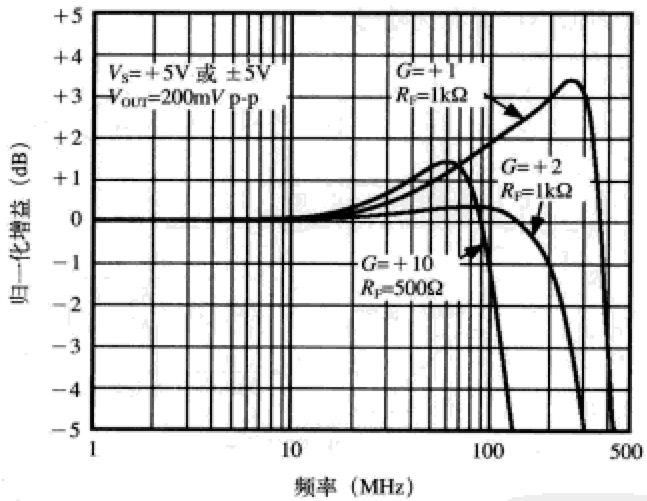



图1-108　AD8011的频率响应（G=+1, +2, +10）

电流反馈型运放AD8011（1995年出品）具有最新的特性，其关键指标如图1-109所示：

- 供电电流1mA（+5V或±5V）
- 带宽300MHz（G=+1）
- 压摆率2 000V/μs
- 0.1%建立时间29ns
- 视频指标（G=+2）
  - 差分增益误差0.02%
  - 差分相位误差0.06°
  - 0.1dB带宽25MHz
- 失真
  - −70dBC@5MHz
  - −62dBC@20MHz
- 采用±5V或+5V供电

108

图1-109　AD8011的关键指标

传统的电流反馈型运放采用镜像电流源后通常只有一级增益放大。AD8011（还有该系列的其他型号）与传统的电流反馈型运放不同，它有两级增益放大，具体如图1-110所示。

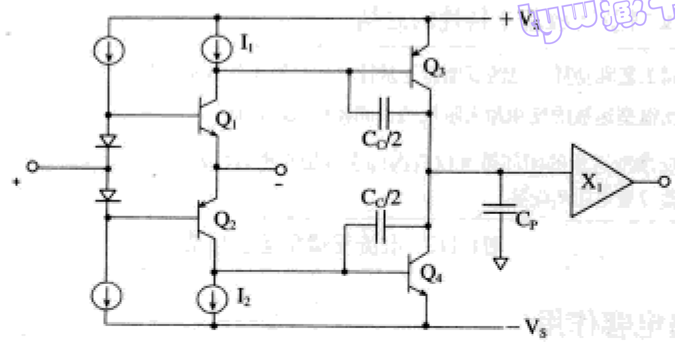



图1-110 两级电流反馈型运放的简化图

直到AD8011出现以前，全互补的两级增益放大电流反馈型运放还因为功耗过大而无法实现。AD8011采用了专利技术（见参考文献2），其第二增益放大级有一对互补的放大器（$Q_3$和$Q_4$）组成。注意它们不是与镜像电流源相接，而是共射极增益放大器。电流源$I_1$、$I_2$及其偏置电流电路的设计是两级电流反馈型电路成功的关键。该电流源既能保证静态电流小，又能在输出出现快速摆动时为宽电流提供点播电流。

两级放大器的另一个优点是带宽更大（在相同功耗下），这意味信号失真度更低并且能够驱动更重的负载。

至此，我们已经掌握了电流反馈型运动几个关键特性。最重要的是由于采用互补双极型集成电路工艺，电流反馈型运放比电压反馈型运放在相同的静态电流下达到了更高的FPBW（因此失真更小）。这使得电流反馈型运放没有压摆率限制，正因为如此，其满功率带宽和小信号带宽几乎相等。

第二个重要特性是，电流反馈型运放反相输入端阻抗极低。这一优点使它的反相放大电流与电压反馈型运放的相比，对反相输入电容的敏感度更小，因此常用于I/V转换器中。

第三个重要特性是，电流反馈型运放的闭环带宽仅由内部电容$C_P$和外部反馈电阻$R_2$决定，而与增益设置电阻$R_1$无关。

109

图1-111是一组电流反馈型运放的性能比较。这些运放以供电电流递减的顺序排列。

以供电电流递减顺序排列

| 型　　号 | $I_{SY}$/运放 | 带　　宽 | 压　摆　率 | 失　真　度 |
|---|---|---|---|---|
| AD8009 (1) | 14mA | 1000MHz | 5500V/μs | –80dBc@5MHz |
| AD8023 (3) | 10mA | 250MHz | 1200V/μs | ΔG=0.06%, Δϕ=0.02° |
| AD8001 (1) | 5.0mA | 600MHz | 1200V/μs | –65dBc@5MHz |
| AD8002 (2) | 5.0mA | 600MHz | 1200V/μs | –65dBc@5MHz |
| AD8004 (4) | 3.5mA | 250MHz | 3000V/μs | –78dBc@5MHz |
| AD8013(3) | 4.0mA | 140MHz | 1000V/μs | ΔG=0.02%, Δϕ=0.06° |
| AD8072 (2) | 3.5mA | 100MHz | 500V/μs | ΔG=0.05%, Δϕ=0.1° |
| AD8073 (3) | 3.5mA | 100MHz | 500V/μs | ΔG=0.05%, Δϕ=0.1° |
| AD8012(2) | 1.7mA | 350MHz | 2250V/μs | –66dBc@5MHz |
| AD8014(1) | 1.2mA | 400MHz | 4000V/μs | –70dBc@5MHz |
| AD8011 (1) | 1.0mA | 300MHz | 5500V/μs | –70dBc@5MHz |
| AD8005(1) | 0.4mA | 270MHz | 1500/μs | –53dBc@5MHz |

注：括号内的数字表示单/双/三/四运放

图1-111 一组电流反馈型运放的性能比较

图1-112是电流反馈型运放基本特性的总结。

- ❑ 在相同工艺和功耗下电流反馈型运放比电压反馈型运放的FPBW更高、失真更小
- ❑ 电流反馈型运放的反相输入阻抗低，同相输入阻抗高
- ❑ 电流反馈型运放的闭环带宽仅有内部主导极点电容$C_P$和外部反馈电阻$R_2$决定，而与增益设置电阻$R_1$无关

图1-112　电流反馈型运放总结

## 1.6.6　运放反馈电容作用

电压反馈型运放的反馈回路中经常使用电容，以获得像图1-113a所示的单极点低通滤波器一样陡峭的频率响应。绘制对应噪声增益的伯德图以分析稳定性和相角裕度。系统的稳定性由噪声增益和开环增益的斜率决定。

对于无条件稳定的情况，噪声增益曲线必须以小于12dB/倍频的斜率穿越开环增益曲线。此时，穿越处的曲线斜率为6dB/倍频，因此系统稳定。对于图1-113a所示的情况，频率响应中的第二极点出现在比$f_u$高很多的地方。

110

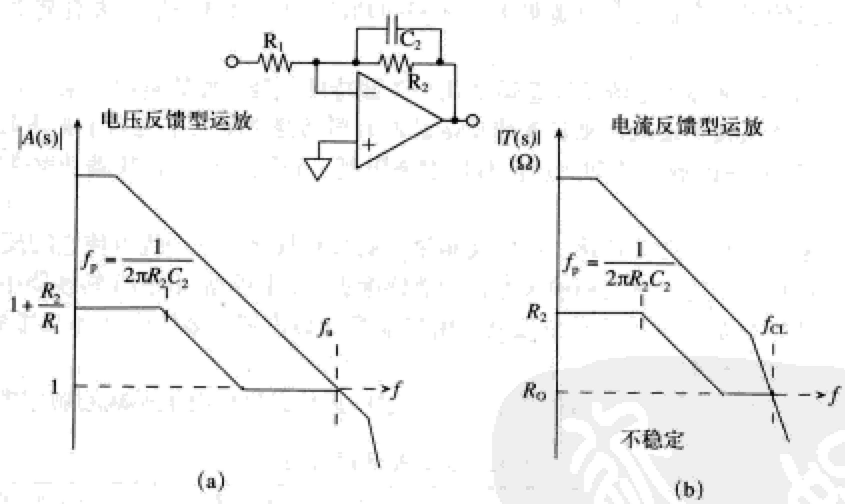



图1-113　带有反馈电容的VFB型和CFB型运放的噪声增益稳定性分析

对于图1-113b所示的电流反馈型运放，分析方法相同，只要绘制开环互阻增益$T(s)$的伯德图即可。

然而，电流反馈型运放的*噪声增益*（用于稳定性分析）概念必须重新定义成与反相输入端相连的*电流噪声源*形式，具体如图1-114所示。噪声电流被阻抗映射到输出端，这个阻抗就是电流反馈型运放的“电流噪声增益”。

111

$$\text{“电流噪声增益”} = R_O + Z_2\left(1+\frac{R_O}{Z_1}\right) \tag{1-50}$$

现在回到图1-113b来看看电流反馈型运放的*电流噪声增益*曲线。在低频段，电流反馈型运放的噪声增益近似等于$R_2$（假设$R_O$远小于$Z_1$和$Z_2$）。第一个极点由$R_2$和$C_2$决定。随着频率的增大，$C_2$变为短路，于是反相输入端的所有电流都流入$R_O$（如图1-114所示）。

电流反馈型运放通常在特定的反馈电阻$R_2$下性能被优化为最优。互阻增益$T(s)$额外的极点

出现在频率超出闭环带宽$f_{c1}$（由$R_2$决定）的地方。由于在电流反馈型运放的电流噪声增益与开环$T(s)$相交处，$T(s)$的下降斜率为12dB/倍频段，因此系统不稳定并可能发生振荡。

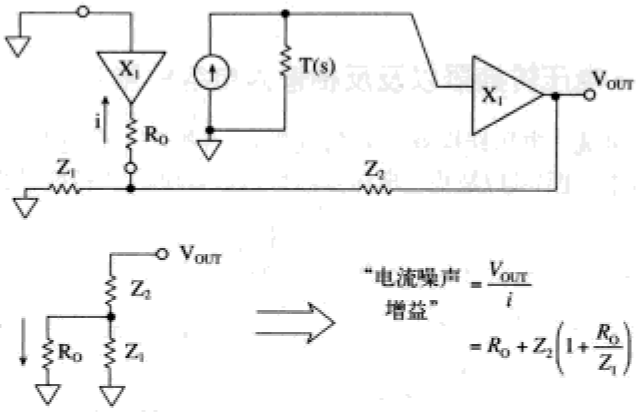



图1-114 用于稳定性分析的电流反馈型运放的电流“噪声增益”的定义

因此，电流反馈型运放不适合用于需要电容反馈的场合，比如基本的有源积分器或低通滤波器中。

然而，它们有时也可以用于特殊的有源滤波器电路中，比如图1-115所示的萨伦·基滤波器，其反馈网络中不需要电容。

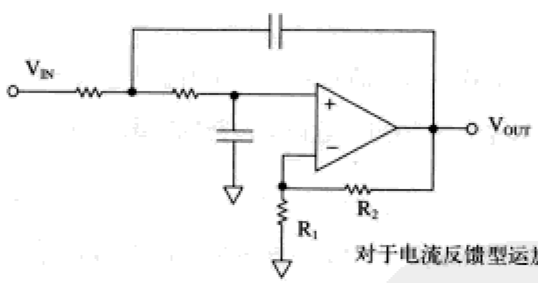



图1-115 萨伦·基滤波电流

另一方面，电压反馈型运放则可以用于各种有源滤波电流。图1-116是采用AD8048实现的多级反馈20MHz低通滤波器实例。

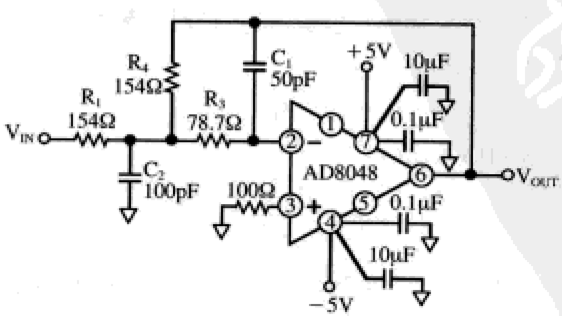



图1-116 采用AD8048实现的多级反馈20MHz低通滤波器

通常，为避免因运放相移引起问题，有源滤波放大器的带宽应该不小于滤波器带宽的10倍。

（AD8048在该电路中的带宽超过200MHz。）

有关滤波器的详细设计请参阅AD8048的数据手册。有关有源滤波器的设计问题详见本书 112 第5章。

### 1.6.7 高速电流－电压转换器以及反相输入电容的影响

高速运放常构成电流－电压转换器（*I/V*转换器），并被用于高速光电二极管预放大器和电流输出型DAC缓冲器中。图1-117是基于电压反馈型运放实现的*I/V*转换器的典型电路。

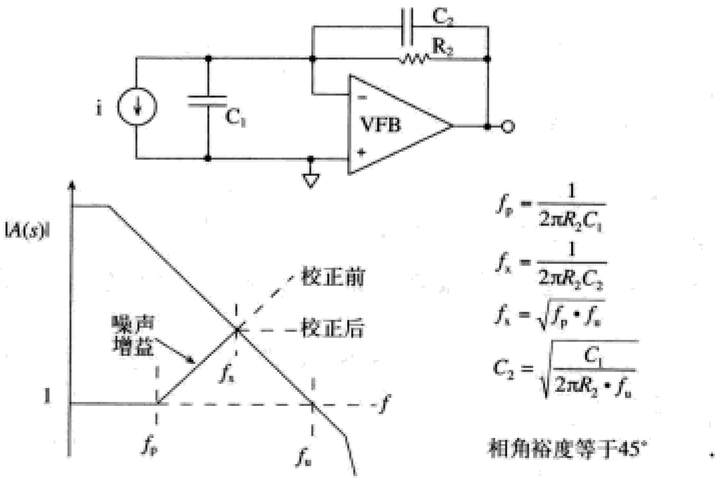



图1-117 基于VFB运放实现的电流－电压转换器中输入电容校正

从伯德图可以看出，输入电容$C_1$在噪声增益传递函数的频率$f_P$处产生一个极点：

$$f_P = \frac{1}{2\pi R_2 C_1} \tag{1-51}$$

如果不校正，那么在交叉频率$f_x$处的相移会导致系统不稳定和振荡。通过增益反馈电容$C_2$从而在$f_x$处引入一个零点，使系统稳定并具有45°相角裕度。

零点位置为：

$$f_X = \frac{1}{2\pi R_2 C_2} \tag{1-52}$$

尽管增加$C_2$后将略微降低极点频率，但是当$C_2 \ll C_1$时这种影响就可以忽略。$f_X$等于$f_P$和运放单位增益带宽频率$f_u$的几何平均值：

$$f_X = \sqrt{f_P \cdot f_u} \tag{1-53}$$

结合式(1-52)和式(1-53)可以求出$C_2$：

113

$$C_2 = \sqrt{\frac{C_1}{2\pi R_2 \cdot f_u}} \tag{1-54}$$

$C_2$能使系统的相角裕度达45°。如果再将$C_2$增大1倍，系统的相角裕度可达65°（见参考文献3）。

实际中，$C_2$的最优值必须通过实验来确定，仔细调整$C_2$以优化系统输出脉冲响应。

电流反馈型运放的分析也很类似，如图1-118所示。但是这时候，由于反相输入端阻抗$R_O$

很小，因此会降低对输入电容的灵敏度。事实上，理想电流反馈型运放对任何大小的输入电容都不敏感。

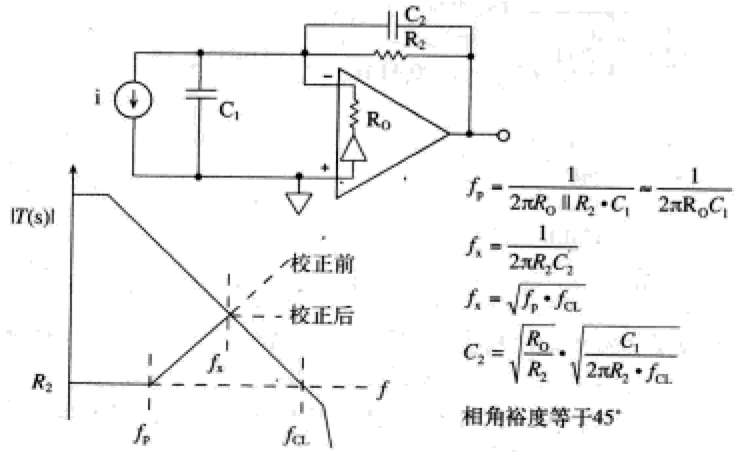



图1-118 基于电流反馈型运放实现的电流－电压转换器

$C_1$引入的极点位于频率$f_P$处：

$$f_P = \frac{1}{2\pi(R_O \| R_2)C_1} \approx \frac{1}{2\pi R_O C_1} \tag{1-55}$$

该极点频率比电压反馈型时的频率高得多，因此，如果它比运放闭环带宽还大，那么就可以完全忽略。

下面通过$C_2$在频率$f_x$处引入校正零点：

$$f_x = \frac{1}{2\pi R_2 C_2} \tag{1-56}$$

和电压反馈型运放时一样，$f_x$等于$f_P$和$f_u$的几何平均值：

$$f_x = \sqrt{f_P \cdot f_u} \tag{1-57}$$

结合式(1-56)和式(1-57)可以求出$C_2$：

$$C_2 = \sqrt{\frac{R_O}{R_2}} \cdot \sqrt{\frac{C_1}{2\pi R_2 \cdot f_{cl}}} \tag{1-58}$$

比较式(1-58)和式(1-54)可以发现，采用电流反馈型运放比电压反馈型运放具有一个突出的优点。如果电压反馈型运放的单位增益带宽积等于电流反馈型运放的闭环带宽（当$R_2$取最优值时），那么电流反馈型运放使用的校正电容$C_2$可以减小$\sqrt{(R_2 / R_O)}$倍。

114

图1-119是一种实际电路。其中，DAC的满量程输出电流为4mA，运放反相输入端的网络电容为20pF，反馈电阻为500Ω，当采用电压反馈型运放时，$C_1$引入的极点位于16MHz，当校正电容等于5.6pF时相角裕度等于45°，信号带宽为57MHz。

采用电流反馈型运放时，由于运放输入阻抗低（$R_O$=50Ω），$C_1$引入的极点位于160MHz，相同相角裕度下所需的校正电容仅为1.8pF，对应的信号带宽为176MHz。实际中，当极点频率与闭环带宽很接近时，就没有校正效果了。

需要注意的是，电流反馈型运放仅在反相放大模式下对反相输入端电容不敏感。当它工作在同相放大模式时，即使反相端只有数pF的支撑电容，也会造成巨大的增益尖峰和部分不稳定。

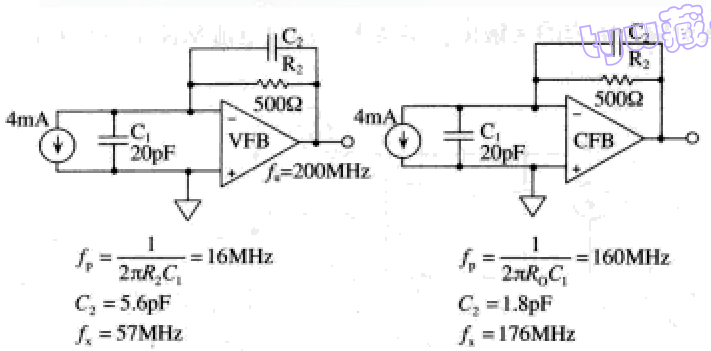



图1-119　电流反馈型运放用作I/V转换器时对输入电容相对不敏感

电流反馈型运放反相输入端阻抗低的另一个好处是，它可以用于I/V转换器以缓冲高速电流输出型DAC的输出。如果在电压反馈型运放反相输入端施加一个阶跃电流（或者是DAC的开关抖动），那么在信号传播至运放输出端并通过负反馈返回前，将产生巨大的瞬态电压。因此，常常采用背对背的肖特基二极管来限制这种电压摆动，如图1-120所示。由于这种二极管的电容会加入运放总的输入电容，因此要求二极管结电容低、尺寸小。 115

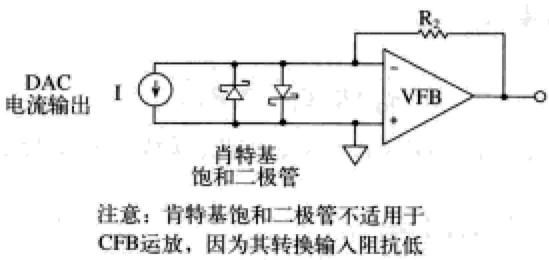



图1-120　电流反馈型运放反相输入端阻抗低有助于减小高速DAC的瞬态效应

另一方面，由于电流反馈型运放可以在反馈回路闭合前就具有低阻抗（$R_O$）和快速电流切换能力，因此无需外部二极管也可以限制电压偏移。这极大地提高了I/V转换器的建立时间。

## 1.6.8　电压反馈型运放与电流反馈型运放的噪声比较

在高速运放的大多数应用中，通常我们只关心总输出RMS噪声。由于具有高带宽，引起输出RMS噪声的主要原因是白噪声，而1/f噪声则可以忽略。

典型高速运放的带宽都大于150MHz，并且采用双极型电压反馈输入级，其输入电压噪声约为2~20nV / $\sqrt{\text{Hz}}$。

对于电压反馈型运放，其反相和同相输入电流噪声基本相等且不相关。宽带电压反馈型运放的典型值为0.5~5pA / $\sqrt{\text{Hz}}$。当双极型输入级加入偏置电流校正器后，由于两个电流噪声不相关，它会混入双极型输入级自身的电流噪声中，因此输入电流噪声会随之增大。然而，高速运放中很少采用偏置电流校正。

在相同带宽下，电流反馈型运放的输入电压噪声比电压反馈型运放的更低。这是因为电流反馈型运放的输入级通常工作于大电流下，因此减小射极电阻就会减小电压噪声。电流反馈型运放电压噪声的典型值为1~5nV / $\sqrt{\text{Hz}}$。

由于具有更大的偏置电流，因此电流反馈型运放的输入电流噪声比电压反馈型的大。由于采用特殊的输入级结构，电流反馈型运放反相和同相输入端的电流噪声通常不相等。在大多数

情况下，反相输入电流噪声更大。电流反馈型运放的典型输入电流噪声为5~40pA / $\sqrt{Hz}$ 。当$R_1$较小增益较大时电流噪声会更大。

运放的闭环增益和反馈、前馈电阻是决定运放输出噪声的主要因素。当闭环增益很大时，运放的电压噪声是输出噪声的主要来源，电流反馈型运放更是如此。

高速运算放大电路中的前馈/反馈电阻可能小于100Ω或者大于1kΩ，因此在不知道电阻值和闭环增益的情况下，很难确定电阻引起的输入噪声有多大。

计算噪声的最好方法是编写一段简单的程序，该程序能自动计算所有噪声源产生的噪声。前文讨论的方程可用于此处（见图1-14）。在大多数运放应用中，对100Ω或更少的源阻抗来说，源阻抗噪声经常可以忽略。

图1-121总结了高速运放的噪声特性。

- ❑ 电压反馈型运放
  - ■电压噪声：2~20 nV/Hz
  - ■电流噪声：0.5~50 pA/Hz
- ❑ 电流反馈型运放
  - ■电压噪声：1~5 nV/Hz
  - ■电流噪声：5~40 pA/Hz
- ❑ 当源电阻小于100Ω时，它引起的噪声可以忽略
- ❑ 在高增益时，电压噪声起主导作用
- ❑ 反射噪声源会混入输出噪声（RSS）
- ❑ 极大的高频尖峰时会造成错误

图1-121 高速运放的噪声特性总结

116

## 1.6.9 高速运放的直流特性

高速运放在带宽和建立时间方面都有优化，但在精密直流特性方面却没有。尽管如此，高速运放的直流特性也可以很好。

由于高速双极性输入型运放的输入级匹配较好，因此很少对其输入失调电压进行微调。失调电压典型值为1~3mV，失调电压温漂为5~15μV/℃。

电压反馈型运放（+）（−）输入端的输入偏置电流近似相等（不含输入偏置电流校正电路），其大小约为1~5μA。通过选择合适的源电阻$R_3$（它等于$R_1$和$R_2$的并联）可以使因偏置电流引起的失调电压为零。

前面已经提到过，带有偏置电流校正的电压反馈型运放由于在输入端有额外的电流源，因此无法采用本方法。此时，两输入端的输入偏置电流不一定相等，甚至可能是反极性的。

电流反馈型运放由于（+）和（−）输入端的结构完全不同，因而两个输入偏置电流通常不相等、也不相关。因此，外部偏置电流消除方法也是无效的。电流反馈型运放的偏置电流大约为5~15μA，反相输入端的通常更大。

图1-22总结了高速运放的失调电压特性。

- ❑ 高速双极型运放的输入失调电压
  - ■电压反馈型和电流反馈型的大小范围是1~3mV
  - ■失调电压漂移为5~15μV/℃
- ❑ 高速双极型运放的输入偏置电流
  - ■电压反馈型为1~5μA
  - ■电流反馈型为5~15μA
- ❑ 在下列情况无法进行偏置电流消除处理
  - ■含有偏置电流校正的运放
  - ■电流反馈型运放

图1-122 高速运放的失调电压特性总结

117

## 参考文献


1. Roy Gosser, "Wide-Band Transconductance Generator," **US Patent 5,150,074**, filed May 3, 1991, issued September 22, 1992.
2. Roy Gosser, DC-Coupled Transimpedance Amplifier, **US Patent 4,970,470**, filed October 10, 1989, issued November 13, 1990.

3. James L. Melsa and Donald G. Schultz, **Linear Control Systems**, McGraw-Hill, 1969, pp. 196–220, ISBN: 0-07-041481-5.

4. Thomas M. Frederiksen, **Intuitive Operational Amplifiers**, McGraw-Hill, 1988., ISBN: 0-07-021966-4.

5. Sergio Franco, **Design With Operational Amplifiers and Analog Integrated Circuits, 2nd Ed.**, McGraw-Hill, 1998, ISBN: 0-07-021857-9.

6. Walt Kester, Editor, **High Speed Design Techniques**, Analog Devices, 1996, ISBN: 0-916550-17-6, (available for download at www.analog.com).

118 7. Data sheet for **AD8011 300 MHz, 1 mA Current Feedback Amplifier**, www.analog.com.

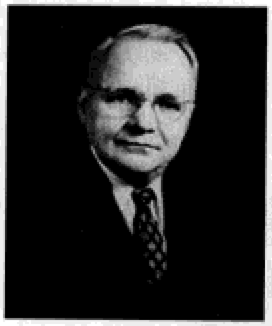
# 第2章　特殊放大器

*Walt Kester, Walt Jung, James Bryant*

本章介绍几种流行的特殊放大器，它们是一些基于运放技术的放大器，但是在应用中又被当作特殊运放来使用。特殊放大器包括各种配置的仪表放大器（instrumentation amplifier）、可编程增益放大器（Programmable Gain Amplifier，PGA）、隔离放大器（isolation amplifier）以及差分放大器（difference amplifier）。

还有一些其他类型的特殊放大器，如音频/视频放大器、电缆驱动器、高速可变增益放大器（VGA）以及各种通信用的放大器。这些将在第6章有关信号放大的内容中介绍。





Harry Nyquist　物理学家，在热噪声和反馈放大器稳定性方面做出了重大贡献。1927年发表了著名的“奈奎斯特采样定理”

## 2.1 仪表放大器

*Walt Kester*，*Walt Jung*

最流行的特殊放大器大概就是仪表放大器（instrumentation amplifier，简写为in amp）。这种放大器主要用于工业和测量中，能在噪声环境以及含有大共模信号的条件下保持极高的直流准确度和增益精度。

### 2.1.1 运算放大器与仪表放大器的区别

仪表放大器与运放有很多重要的不同点。如前所述，运放是一种通用型放大器件，用户通过外部反馈元件*R*、*C*和（有时）*L*可以搭建出各式电路，并以此决定运放电路最终的功能。

与此相比，仪表放大器是一种功能相对单一的器件，允许用户调整的增益范围也很有限。仪表放大器实际上是由多个运放组合而成的放大电路，但是很多时候，它们比普通运放更适合于特殊应用。人们常常对仪表放大器的功能认识模糊，将它也称为运放，但是反过来就不对了。必须明确的是，不能把仪表放大器简单地看作一种特殊的运放，二者在功能上有很大区别。

一种区分这两种器件的好方法是，配置后的运放几乎可以做任何事，反馈灵活性高，而仪表放大器却不能，它们的增益只能在特定的范围内配置。运放的增益配置需要多个外部元件，而仪表运放通常只需一个外接电阻或者其工作增益的可选管脚抽头即可设置。

### 2.1.2 仪表放大器的定义

123

仪表放大器是一种精密的闭环增益放大电路。如图2-1所示，它包括一对差分输入口和一个以公共端为参考的单端输出口。两个输入端的阻抗相等并且很大，通常大于$10^9\Omega$。此外，与运放不同的是，仪表放大器的增益由内部反馈电阻网络和一个（通常）增益设置电阻$R_G$决定。并且，其内部电阻网络和$R_G$都与信号输入端隔离。有些仪表放大器还可以通过管脚来选择内部$R_G$，从而实现增益配置（当然，它也与信号输入隔离）。仪表放大器增益的典型范围是1～1 000。

仪表放大器的输出电压以一个称为电压参考源$V_{REF}$的管脚为参考。在很多应用中，该管脚都与电路的地相接，但有时也将它与附近的电压源相接，只要电压源位于规定范围内。这个特性常用于单电源供电系统，其输出电压以电源中点电压为参考（比如+5V供电时以+2.5V为参考）。

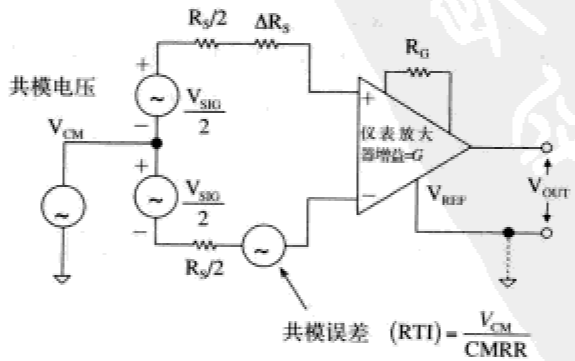



图2-1 通用仪表放大器

为确保有效性，仪表放大器必须能够放大毫伏级信号，同时能抑制输入端的共模（CM）信号，这就要求仪表放大器具有很高的共模抑制比（CMR）。典型的CMR为70～100dB，并且

在高增益时CMR更大。

特别需要注意的是，在大多数应用中仅考虑放大器对直流输入信号的CMR指标是远远不够的。在工业应用中，最主要外部干扰是50Hz/60Hz交流电噪声（还包括谐波噪声）。在差分测量中，这种干扰会被同时引入放大器的两个输入端，成为一种共模输入信号。因此，考虑放大器对交流信号的CMR指标也至关重要。当两输入端的阻抗不平衡时，有些运放的CMR就会下降。ADI公司的产品都给出仪表放大器在源阻抗为1kΩ、频率为50Hz/60Hz时的CMR指标。

### 2.1.3 差分放大器（减法器）

一个简单的减法器或差分放大器由4个电阻和1个运放构成，如图2-2所示。请注意，这并不是真正的仪表放大器（根据前面的定义），但是它常用于需要实现差分至单端输出转换的场合。由于该电路非常流行，因此本节将对其深入分析，使读者理解该电路的局限，为后面讨论真正的仪表放大器结构奠定基础。

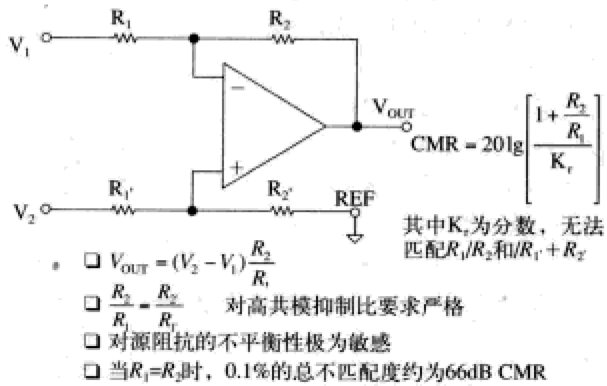



图2-2 基于运放的减法器或差分放大器

124

该电路存在很多基本问题。首先，由$V_1$和$V_2$看进来的输入阻抗不相等。$V_1$端的输入阻抗等于$R_1$，而$V_2$端的是$R_{1'}+R_{2'}$。由于即便是极小的源阻抗不平衡都会造成放大器可用的CMR下降，因此这会对放大器的CMR性能带来不利影响。这个问题可以通过在每个输入端分别串联精确匹配的开环缓冲器（如采用精密型双运放）来解决。但是这会使电路更复杂，并引入额外的偏置电压漂移和非线性。

该电路的第二个问题是，CMR主要由匹配电阻的阻值比决定，而与运放无关。电阻比$R_1/R_2$和$R_{1'}/R_{2'}$必须精确匹配才能抑制共模噪声（至少要达到普通运放CMR≥100dB的水平）。而相对来说，绝对电阻值并不重要。

从一批电阻中挑选4个精度为1%的电阻就可以使阻值比匹配度达到0.1%，进而使CMR达到66dB（假设$R_1=R_2$）。但是，如果其中一个电阻与其他电阻的阻值相差1%，那么CMR将下降至46dB。显然，在该电路中采用普通的分立电阻（不经过手工匹配的）很难获得好性能。因此最好选用标准现货供应的精密金属膜（RNC/RNR）电阻，它的公差仅为0.1%（见参考文献1）。

一般地，该电路在最坏情况下的CMR（见参考文献2与3）为：

$$CMR(dB) = 20\lg\left[\frac{1+R_2/R_1}{4K_r}\right] \qquad (2\text{-}1)$$

其中，$K_r$是单个电阻的公差（百分比形式）。该方程表明，当采用4个不经筛选的，同等标称阻

值、公差为1%的电阻时，电路的CMR不超过34dB。

当采用单电阻网络时，就得到图中的公式，也即：

$$CMR(dB)=20\lg\left[\frac{1+R_2/R_1}{K_r}\right] \tag{2-2}$$

由式（2-2）可知，当电阻比的匹配公差为0.1%时，电路的最差直流CMR仅为66dB（假设$R_1=R_2$）。注意，这两种情况都需要提高CMR（例如要求CMR>100dB）。为获得高CMR，这种电路需要采用4个单衬底电阻，并且要求它们的绝对阻值和温度特性都非常一致。像Caddock和Vishay这样的公司可以提供基于厚/薄基片工艺的电路，其匹配度可达0.01%甚至更高。

制造简单的差分放大器并不仅仅像制造带有独立电阻网络的精密运放那样会增加成本和PCB限制，通常最好采用单片结构。AMP03是一款精密差分放大器，内容片上激光微调精密薄膜电阻网络，具体如图2-3所示。AMP03F典型CMR值为100dB，小信号带宽为3MHz。

125

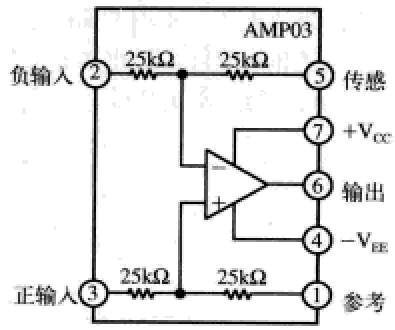



图2-3 AMP03精密型差分放大器

有一些与AMP03在功能上相关的芯片，如SSM2141和SSM2143差分放大器。这两款“姊妹”型号的器件是专用于音频接收的（如图2-4所示）。它们具有低失真和高（预微调的）CMR的特点。SSM2141和SSM2143的净增益分别为1和0.5，主要设计用于接收平衡的600Ω音频信号源（具体参见本书第6章“音频放大器”一节的相关内容）。

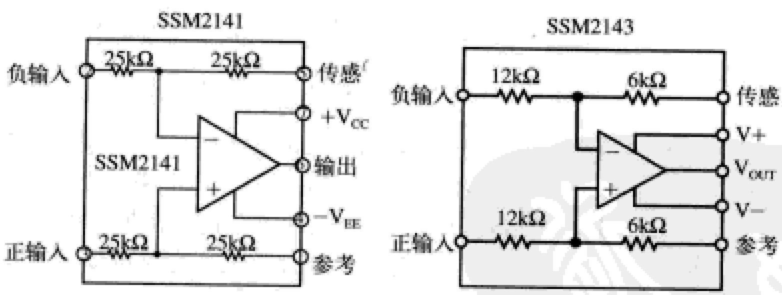



图2-4 SSM2141和SSM2143差分放大器（音频接收器）

差分放大器AD629还优化了最大共模输入电压指标。图2-5是一个典型的电流传感器电路。AD629是一款单位增益的差分–单端放大器。它的小信号带宽为500kHz，并能在±15V供电条件下承受±270V的共模输入电压。

通过$R_1$–$R_2$分压网络使放大器同相输入端（3脚）衰减20倍，就可以获得极宽的共模电压范围。在反相输入端，选择电阻$R_5$使得$R_5\|R_3$等于$R_2$。该电路的噪声增益等于$20[1+R_4/(R_3\|R_5)]$，以此为差分输入电压提供单位增益。通过对薄膜电阻$R_1$~$R_5$的激光晶元微调，可使AD629B的最小CMR在500Hz时为86dB。在实际应用中，有一个重要经验就是，放大器两输入端的源阻抗应平衡。为此选择虚电阻$R_{COMP}$等于并联传感电阻$R_{SHUNT}$。

126

BBC的David Birt根据源端负载分析出简单传输线接收器（line receiver）的拓扑，并且给出了修正的平衡电路，如图2-6所示。其中，$U_1$采用与图2-2相同的4电阻网络，而单位增益反相器$U_2$提供反馈以驱动$R_{2'}$。这样做的结果是：正负输入管脚上的输入电流幅值相等，而电路增

益减半。

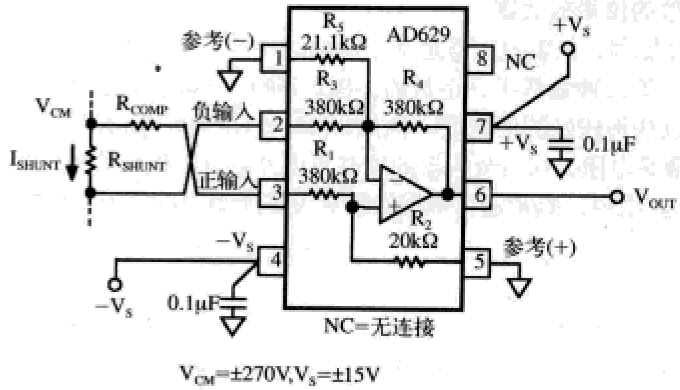
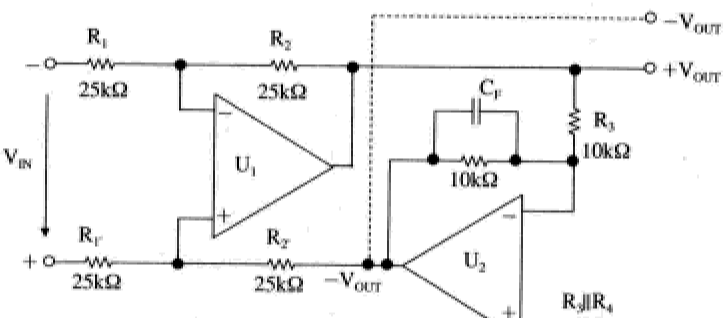



图2-5 基于差分放大器AD629实现的高共模电流传感器




$$\frac{R_2}{R_1}=\frac{R_{2'}}{R_{1'}},\ R_3=R_4,\ G=\frac{V_{OUT}}{V_{IN}}=\frac{R_2}{2R_1}$$

图2-6 采用推挽反馈的平衡差分放大器

与图2-2相比，图2-6采用相同的电阻比，$V_{IN}$至$V_{OUT}$的增益为1/2（或−6dB）。但是该新电路可在$U_2$点产生互补输出$-V_{OUT}$。

该电路的共模范围与图2-2的电路相同，但是其CMR却在相同电阻下增大1倍（从单端输出处测量）。反相电阻比$R_3/R_4$只会影响输出的平衡度，而不影响CMR。与图2-2一样，由于采用精密电阻，该路的增益变化不大。

该电路的两个反馈回路，将确保输入端$U_1$处的差分信号为零。$U_1$的共模电压范围是$[1+(R_2/R_{1'})]\times V_{CM(U1)}$，差分输入电阻是$R_1+R_{1'}$。

从图2-6可以看出，该电路可分为一个简单的传输线接收器（左侧），以及一个反相器（右侧）两部分。因此对于类似图2-2的传输线接收器，只要增加一个反相器$U_2$，就可以改造为全平衡拓扑。这样不仅可以平衡输入电流，还能提供平衡的输出信号。

例如，传输线接收器SSM2141和运放OP275就是一对采用上述方法实现的理想组合（见参考文献5，有关这种电路的进一步分析见本书第6章“音频放大器”一节）。 127

### 2.1.4 仪表放大器的配置

前面讲述的基本仪表放大器电路都非常实用（特别在高频场合），但是其性能还无法满足大多数精密放大应用的要求。在很多情况下，由于真正的仪表放大器采用平衡和高输入阻抗设

计，并具有高共模抑制，因此更适合。

**1. 基于双运放的仪表放大器**

在最开始已经提到，仪表放大器是基于运放实现的，它有两种基本配置极为流行。第一种是基于双运放的，第二种是基于三运放的。图2-7所示为基于双运放的仪表放大器。通常采用双集成运放器件以获得较好的匹配度，例如OP297或OP284。所有的电阻都是片上集成的采用激光微调技术的薄膜电阻。仪表放大器的增益可由外部电阻$R_G$来设置。当没有$R_G$时，增益等于$1+R_2/R_1$。在实际应用中，$R_2/R_1$通常根据仪表放大器所需的最小增益来选择。

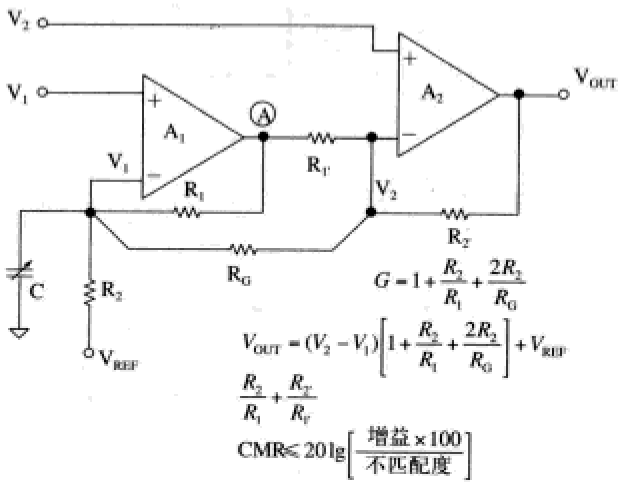



图2-7 基于双运放的仪表放大器

双运放仪表放大器的输入阻抗极高，因此它允许信号源的阻抗很大或者不平衡。其直流共模抑制比受电阻比$R_1/R_2$和$R_{1'}/R_{2'}$的匹配度限制。如果这四个电阻不匹配，那么直流共模抑制比为：

$$CMR\leqslant 20\lg\left[\frac{增益\times 100}{不匹配度}\right] \tag{2-3}$$

注意，该电路的CMR与仪表放大器的工作增益成正比，因此采用高增益可以有效地补偿CMR。

集成仪表放大器能同时满足增益设置电阻的阻值比匹配特性和温度跟踪特性。尽管硅基片上的薄膜电阻的初始误差高达±20%，但是采用激光微调工艺后可以使电阻之间的比值误差减小至0.01%（100ppm）。同时，薄膜电阻的温度系数的跟踪误差也将随之下降，通常不足3ppm/°C（0.0003%/°C）。

128

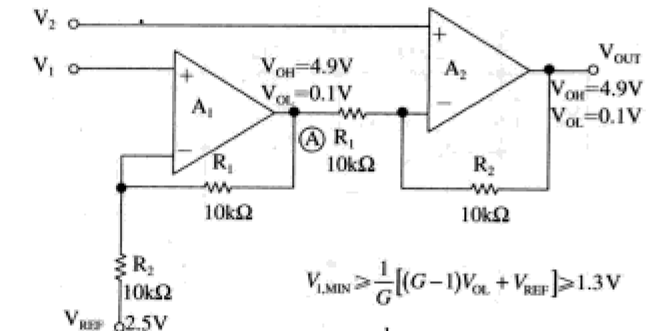
采用双电源供电时，$V_{REF}$通常直接与地相接。而在单电源应用中，$V_{REF}$通常与一个低输入阻抗的电压源相接，其电压等于电源电压的一半。从$V_{REF}$至节点$A$的增益为$R_1/R_2$，而节点$A$至输出的增益为$R_{2'}/R_{1'}$。因此$V_{REF}$至输出的增益等于单位1（假设电阻精确匹配）。需要注意的是，从$V_{REF}$看的源阻抗必须足够低，否则CMR会减小。

由于从$V_1$至$V_{OUT}$的信号通路会产生附加相移，因此上述电路的交流共模抑制比通常比较低。此外，由于双运放工作在不同的闭环增益下，因此它们的闭环带宽也不同。图2-7中的修正电容$C$可以改善交流CMR。

图2-8是一个不含反馈电阻的低增益（$G$=2）双运放仪表放大器电路。其输入共模和差模信

号必须受到限制，以防止$A_1$或$A_2$饱和。在该例子中，运放在接近电源轨不足0.1V时仍能保持较好线性度，且输出上、下限分别记为$V_{OH}$和$V_{OL}$。这些饱和电压限制适用于单电源供电的轨到轨输出型运放（例如AD822）。






$$V_{REF}=\frac{V_{OH}+V_{OL}}{2}=2.5\,\mathrm{V}$$

$$V_{1,MIN}\geqslant\frac{1}{G}[(G-1)V_{OL}+V_{REF}]\geqslant1.3\,\mathrm{V}$$

$$V_{1,MAX}\leqslant\frac{1}{G}[(G-1)V_{OH}+V_{REF}]\leqslant3.7\,\mathrm{V}$$

$$|V_2-V_1|_{MAX}\leqslant\frac{V_{OH}-V_{OL}}{G}\leqslant2.4\,\mathrm{V}$$

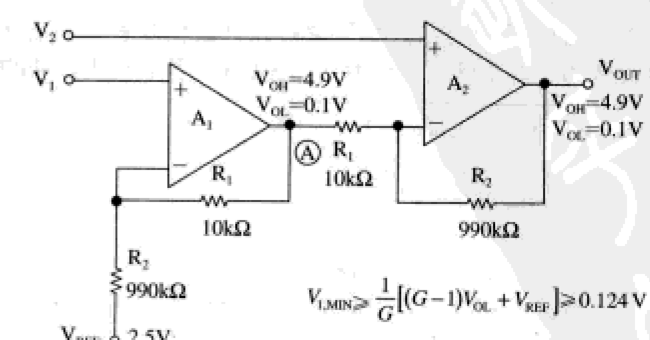
图2-8 采用单电源供电的双运放型仪表放大器（$V_S$=+5V，$G$=2）

根据图2-8中的方程式，$V_1$处的电压只能位于1.3~2.4V，否则$A_1$将出现饱和。注意$V_{REF}$与$V_{OH}$和$V_{OL}$的平均值（2.5V）相接。这使得双极性差分输入信号和$V_{OUT}$都以2.5V为参考。图2-9是基于高增益（$G$=100）单电源双运放的仪表放大器。根据同样的公式可得，$V_1$处的电压可在0.124~4.876V的范围内变化。这里的$V_{REF}$也是2.5V，以实现双极性输入和输出信号。

上述分析表明，普通的双运放型仪表放大器电路在单电源供电下从根本上受到限制。这种限制可以看作是在给定增益下，输入共模电压范围受到的限制，也可以看作是在给定输入共模电压范围下，可用增益的限制。

无论如何，采用图2-7至图2-9的这些基本电路，即使配以最好的运放（即双电源轨的输出饱和电压都是零），也无法同时获得足够的增益和共模电源范围。

总之，在不考虑增益时，这些普通的双运放型仪表放大器都无法在单电源供电条件下使输入共模电压等于0。解除这一限制的唯一途径是对这些仪表放大电路进行改造。




$$V_{REF}=\frac{V_{OH}+V_{OL}}{2}=2.5\,\mathrm{V}$$

$$V_{1,MIN}\geqslant\frac{1}{G}[(G-1)V_{OL}+V_{REF}]\geqslant0.124\,\mathrm{V}$$

$$V_{1,MAX}\leqslant\frac{1}{G}[(G-1)V_{OH}+V_{REF}]\leqslant4.876\,\mathrm{V}$$

$$|V_2-V_1|_{MAX}\leqslant\frac{V_{OH}-V_{OL}}{G}\leqslant0.048\,\mathrm{V}$$

图2-9 采用单电源供电的双运放型仪表放大器（$V_S$=+5V，$G$=100）

### 2. AD627——单电源双运放型仪表放大器

上述关于共模电压的限制可以通过修改基本双运放型仪表放大器来克服。图2-10是AD637的内部结构图，它采用了一些改进设计。

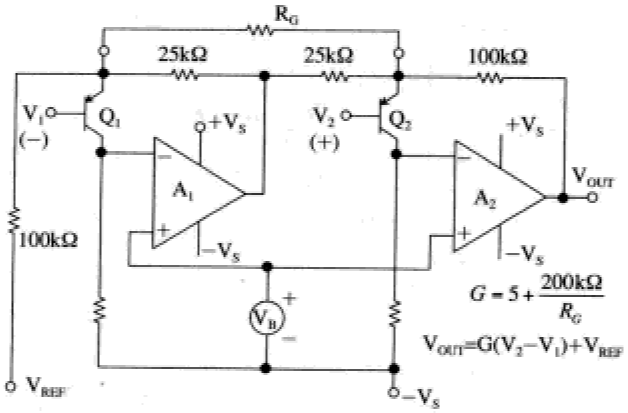



图2-10　AD627的内部结构

在该电路中，PNP管$Q_1$和运放$A_1$组成共射输入级，$Q_2$和$A_2$组成共射放大级。PNP管不仅提供放大作用，还具有电平平移功能，它可将输入信号电压抬高0.5V，这使得放大器共模输入电压可低于负电源轨0.1V。而最大正输入电压仅比正电源轨低1V。

130

AD627具有轨到轨输出能力和极宽的工作电压范围（+2.7～±18V）。不接外部增益电阻时，该仪表放大器的增益为最小值5，通过外部增益电阻可使最大增益达1000。AD627B的共模抑制比在信号源频率为60Hz、阻抗为1kΩ、供电电压为3V且增益$G$=5时可达85dB。

尽管AD627是一款双运放型仪表放大器，但是它完全不受图2-7所示电路频域响应的共模限制。AD627采用了一种专利电路，它在更高频率处的CMR曲线比普通双运放型仪表放大器的更平坦。

AD627的数据手册详细描述了该器件的可用输入/输出电压范围与增益及供电电压的函数关系（见参考文献7）。此外，ADI公司的网站上还提供计算这类仪表放大器（包括AD627）的相关参数的交互式设计工具。

图2-11是对AD627主要特性的总结。尽管它被设计成低功耗、单电源供电型器件，但是AD627仍可以工作在传统的高电压供电系统中（如±15V）并表现出极佳的性能。

- ❑ 供电电压范围宽：+2.7～±18V
- ❑ 输入电压范围：$-V_S$−0.1V～$+V_S$−1V
- ❑ 供电电流：85μA
- ❑ 增益范围：5~1 000
- ❑ 最大输入失调电压（AD627B）：75μV
- ❑ 最大失调电压温漂（AD627B）：10ppm/°C
- ❑ 增益非线性：10ppm
- ❑ 60Hz，1kΩ非平衡输入源（$G$=5）时的CMR等于85dB
- ❑ 0.1～10Hz（$G$=5）时的输入电压噪声等于3μ$V_{P-P}$

131

图2-11　AD627仪表放大器的主要特性

### 3. 三运放型仪表放大器

第二种流行的仪表放大器是基于三运放的，其基本结构如图2-12所示。该电路就是所谓的三运放型仪表放大器。

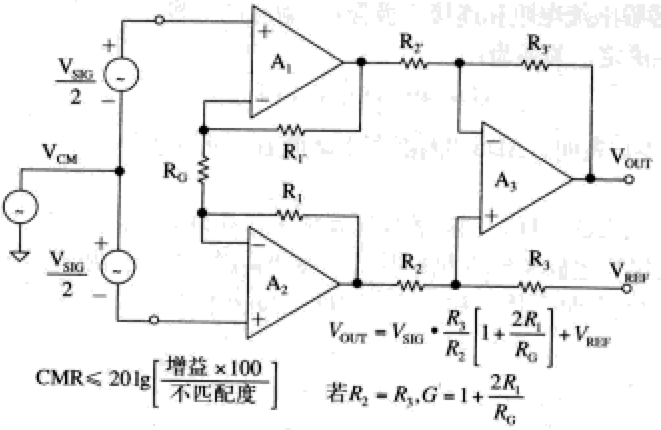



图2-12　三运放型仪表放大器

电阻$R_G$用于设置该放大器的总增益，它可以是内置的，也可以是外置的，甚至是可编程的（通过软件或者管脚短接实现）。在这种电路中，CMR取决于$R_3/R_2$和$R_{3'}/R_{2'}$的匹配度。进一步理解，共模信号的放大倍数始终为1，而与增益无关。（由于运放的两输入端之间没有明显的电位差，因此$R_G$上不会出现共模电压，它上面也没有共模电流流过）。

由于$A_1$−$A_2$的差模−共模增益比很高，结果导致该仪表放大器的CMR在理论上与增益成正比。大共模信号（必须在$A_1$−$A_2$的允许范围之内）可以以任何增益处理。最后，由于该电路对称，输入放大器的共模误差被输出级的减法器消除掉。这个特性正是这种三运放型仪表放大器流行的主要原因——它具有极佳的性能。

经典的三运放型仪表放大器电路已广泛用于单片集成仪表放大器芯片中（见参考文献8和9）。除了其内部的三个运放具有极佳的匹配性，薄膜激光微调电阻还提供了极佳的阻值比匹配度和增益精确度，并且它比采用单个精密运放及电阻网络的成本更低。例如AD620（见参考文献10）就是一个性能出色的单片仪表放大器，图2-13是它的简化原理图。

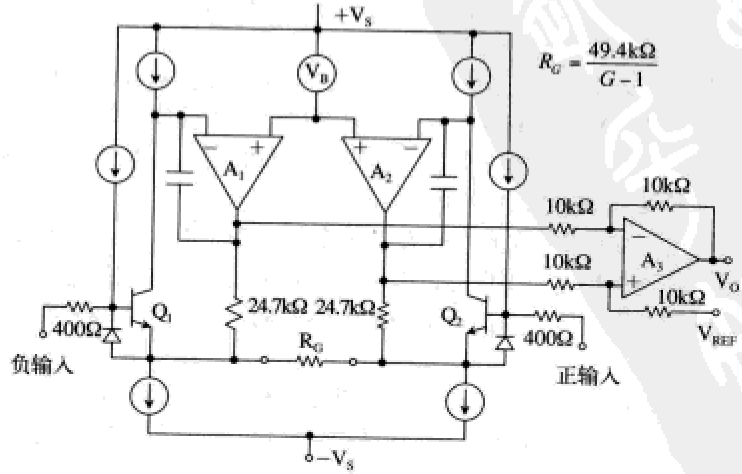



图2-13　仪表放大器AD620的简化电路图

AD620是一款极为流行的仪表放大器，其工作电压范围是±2.3~±18V。由于采用了超$\beta$三极管$Q_1$–$Q_2$，该放大器的输入电压噪声在1kHz处仅为$9\text{nV}/\sqrt{\text{Hz}}$，最大输入偏置电流仅有1nA。

内部的400Ω薄膜限流电阻和连接三极管基–射极的二极管共同组成过压保护电路。运放的增益由外部电阻$R_G$决定，关系为：

$$G=(49.4\text{k}\Omega/R_G)+1 \tag{2-4}$$

式(2-4)和图2-13表明，AD620内部电阻微调后，就可使用1%或0.1%的标准电阻将增益设置到恰当的值。

132

与双运放仪表放大器一样，三运放型仪表放大器在单电源供电下工作时也需要知道内部节点电压。图2-14是仪表运放在单5V供电时的一般结构图。每个运放的最大和最小可用输出电压分别记为$V_{OH}$（高电平的最大值）和$V_{OL}$（低电平的最小值）。

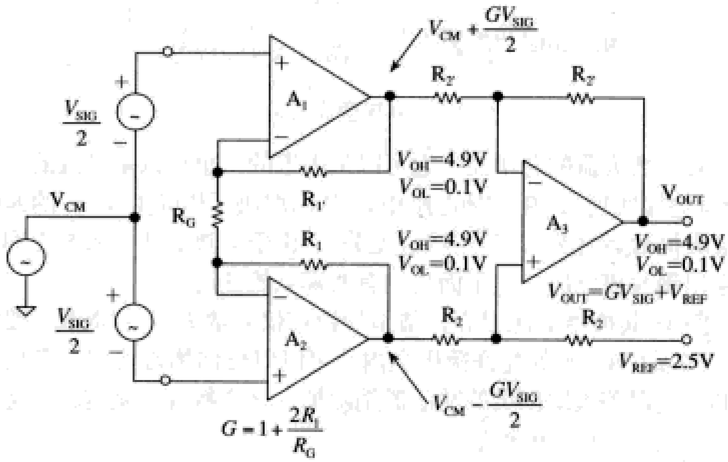



图2-14 采用单5V供电的三运放型仪表放大器

注意，共模电压从输入至$A_1$和$A_2$输出的增益是单位1。*共模电压与输出端的信号电压之和必须在放大器输出电压范围之内*。显然，该电路无法处理输入共模电压等于0V或5V的情况，因为这会造成$A_1$和$A_2$饱和。和双运放型仪表放大器一样，输出参考电压应等于$V_{OH}$和$V_{OL}$的平均值，以便于处理双极性差分输入信号。

尽管高性能的单电源供电型仪表放大器种类繁多，例如前面提到的AD627，但是最高性能的器件（如前面提到的AD620）也只与传统的双电源供电运放性能相当。在某些应用中，只能采用像AD620这种允许双电源供电的器件，才能在单电源供电系统中保持高精度。

133

**4. 精密单电源复合型仪表放大器**

目前流行的传感器（如应变计）的输出信号本身就位于供电电压（或参考电压）的中点附近。这一优点为同时实现高精度和单电源供电提供了有利条件，并且使得仪表放大器的输入自然地偏置到中点电压。正由于这一原因，即使放大器的输入端不等于地或者负电源电压，也能实现较高精度。

在上述条件下。一个以供电电源中点电压为参考的双电源仪表放大器AD620和一个轨到轨型运放实现的输出放大电路具有极高的直流精度。图2-15就是这种高性能电路的原理图，它采用单5V电源供电。

该电路的采用AD620这种低成本的精密仪表放大器作为输入级，并接一个JFET输入、轨到

轨输出型双运放AD822（包括$A_1$和$A_2$）作为输出级。输出级的增益固定为3，而总增益由$R_G$决定。

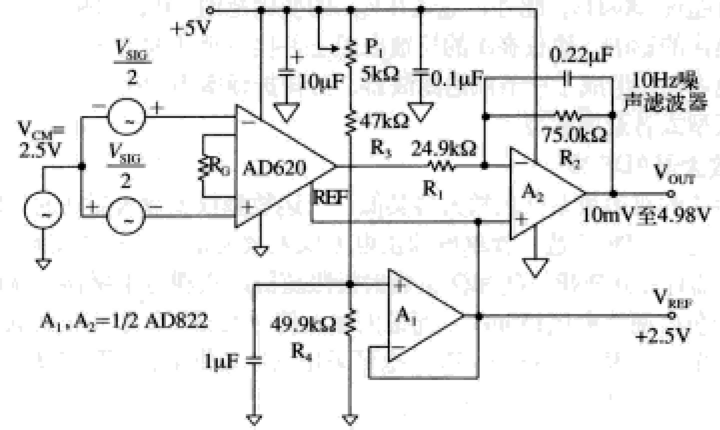



图2-15 具有轨到轨输出能力的精密单电源复合型仪表放大器

在该电路中，$R_3$和$R_4$组成分压器以将供电电源分为一半（2.5V），并可通过微调电位计$P_1$微调。该电压经电压跟随器$A_1$缓冲和阻抗变换后，与AD620的参考电源管脚相接，以提供输出参考电压$V_{REF}$。注意，尽管整个电路是在单电源（单极性）下工作，但是这一特性使放大器具备双极性输出能力，其中$V_{OUT}$以2.5V为参考（并非地）。

AD822的另一部分被设计成增益为3的反相器，从而使AD620输出范围只需达到±0.83V就能最终实现±2.5V的输出范围。而±0.83V完全在AD620的正常输出范围之内，从而保证放大器具有较好的线性度。

134

该复合型仪表放大器的增益表达式等于AD620电路的增益与反相放大器的增益之积：

$$\text{增益}=\left(\frac{49.4\text{k}\Omega}{R_G}+1\right)\left(\frac{R_2}{R_1}\right) \tag{2-5}$$

例如，当$R_G$=21.5kΩ（最接近标准值）时，电路的总增益为10。图2-16中的表格总结了$R_G$取不同值、增益由10变化至1 000时的性能变化情况。

| 电路增益 | $R_G(\Omega)$ | $V_{OS}$, RTI (μV) | TC $V_{OS}$, RTI(μV/°C) | 非线性(ppm)* | 带宽(kHz)** |
|---|---|---|---|---|---|
| 10 | 21.5k | 1000 | 1000 | <50 | 600 |
| 30 | 5.49k | 430 | 430 | <50 | 600 |
| 100 | 1.53k | 215 | 215 | <50 | 300 |
| 300 | 499 | 150 | 150 | <50 | 120 |
| 1000 | 149 | 150 | 150 | <50 | 30 |

* 非线性是在全输出范围(0.1V<$V_{OUT}$<4.90V)内测得

** 不含10Hz噪声滤波器

图2-16 采用单5V供电的AD620/AD822复合型仪表放大器的的性能总结

在该应用中，为了确保电路的线性度，AD620两输入端允许的输入电压必须位于2～3.5V。例如，当电路的总增益等于10时，共模输入电压范围是2.25～3.25V，此时能够将满幅为±0.25V的差分输入信号放大至输出的±2.5V。

其中的反相电路用于缓冲输出，以便根据$A_2$反馈求和点处的流入总电流调整系统的输出失调电压。该失调电流还可由外部DAC或者参考电压源接电阻来提供。

AD822组成的轨到轨输出级具有极为干净的传输特性（未画出），并且当增益大于300时其小信号带宽可超过100kHz。此外，它还在$V_{OUT}$的变化范围（0.1～4.9V）内保持极佳的线性度。

为减小噪声的影响，建议在$A_2$的反馈电阻上并接一个滤波电容以限制电路的带宽至感兴趣的频段。该电容与$R_2$组成了一节低通滤波器。其转折频率为10Hz，但是很难调整。该电容应选用高品质薄膜型或者聚丙烯型。

135

**5. 仪表放大器AD623**

和前面讨论的双运放型仪表放大器类似，三运放型仪表放大器在共模输入电压范围较大时也需要特别注意。AD623是一款单电源供电型仪表放大器（见参考文献11），其内部结构如图2-17所示。该器件采用PNP管$Q_1$和$Q_2$组成射极跟随器以实现电平平移，从而使得最小输入信号电压可以低于负电源轨电压150mV，而最大输入信号电压不低于正电源轨电压1.5V。AD623可采用单电源供电，范围是+3～+12V，也可采用双电源供电，范围是±2.5～±6V。

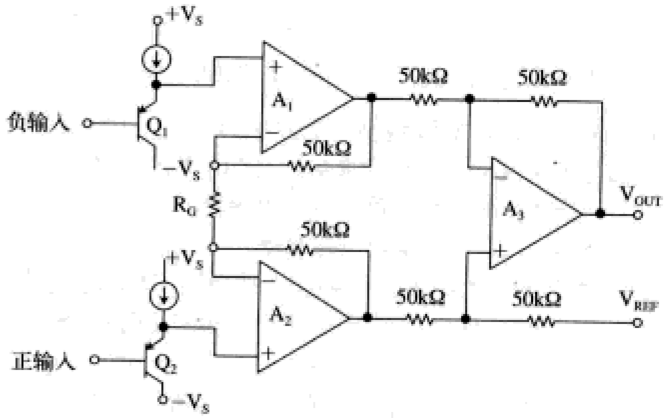



图2-17 采用单电源供电的仪表放大器AD623的内部结构

AD623的数据手册（见参考文献11）包括其允许的输入/输出电压范围与增益和供电电压关系的性能参数及详细讨论。此外，ADI公司的网站上还提供交互式设计工具以便于计算各类仪表放大器的相关参数。

图2-18为AD623的主要参数。

- 供电电压范围宽：+3~±6V
- 输入电压范围：$-V_S-0.15V \sim +V_S-1.5V$
- 最大供电电流：575μA
- 增益范围：1~1 000
- 最大输入失调电压（AD623B）：100μV
- 最大失调电压温漂（AD623B）：1μV/°C
- 增益非线性：50ppm
- 60Hz，1kΩ非平衡输入源（$G\geqslant100$）时的CMR等于105dB
- 0.1Hz至10Hz（$G$=1）时的输入电压噪声等于3μVp-p

136

图2-18 仪表放大器AD623的主要参数

## 2.1.5 仪表放大器的直流误差源

仪表放大器的直流噪声指标与普通运放略有不同，下面将就此展开讨论，以便读者全面掌握各种误差源。

仪表放大器的增益通常仅由一个电阻来设定。如果该电阻是外置的，那么其大小可根据公式计算得到，或者通过数据手册查表得到。

借助绝对值激光晶片微调技术，用户可以通过单个电阻精确地控制增益。电阻的绝对精度和温度系数都将直接影响放大器的增益精度和温漂性能。由于外部电阻通常无法与内部薄膜电阻的温度系数精确匹配，因此，为了获得0.1%甚至更高的精度，应选用低温度系数的金属膜电阻。

通常，仪表放大器的标称增益范围是1~1 000或者1~10 000，其实它们还可以在更高的增益下工作，但是制造商不保证在更高增益下的性能指标。实际中，由于增益设置电阻越来越小，电阻的金属绕线引入的误差会愈发严重。此外，在高增益条件下，输入失调电压相对于输出会变得非常稳定。例如，当增益为10 000时，0.5mV的失调电压将产生5V输出。在高增益条件下，最好的方法是把仪表放大器作为预放大器，然后再采用后放大器做放大处理。

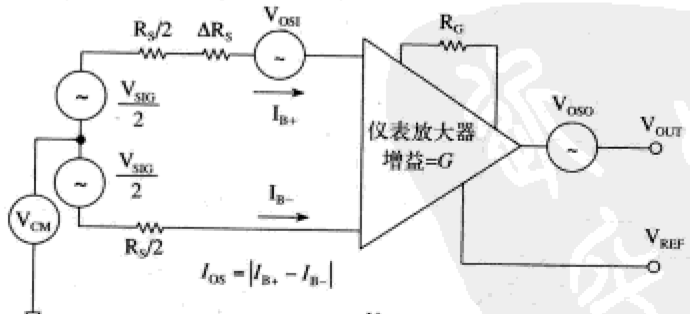
对于采用**管脚配置增益**的仪表放大器（如AD621），其增益设定电阻是内置的，并且匹配良好，因此其性能往往比采用外部增益配置的仪表放大器AD620的性能更好。

**增益误差**是指增益方程中的最大偏差。单片仪表放大器（如AD624C）经过工厂微调处理后具有极低的增益误差，它在$G=1$时的最大误差为0.02%，而在$G=500$时仅为0.25%。注意，上述增益误差随增益的增加而增大。尽管外接的增益网络允许用户任意配置增益，但是外部电阻的温度系数和不同电阻的温差都将使总的增益误差增大。如果数据最终需要数字化并送往数字信号处理器，那么可以通过测量一个已知的参考电压、再乘以一个常数来校正结果。

**非线性**的定义是，放大器输出-输入曲线图上偏离直线的最大值。该直线代表放大电路实际传递函数的输出。高性能仪表放大器的增益非线性通常不足0.01%（100ppm），并且在推荐的增益范围内与增益基本保持不变。

137

仪表放大器的总**输入失调电压**包括2部分（如图2-19所示）。一部分是**输入失调电压**$V_{OSI}$，它是指输入失调经过增益$G$放大后反应在仪表放大器输出端的电压值。另一部分是**输出失调电压**$V_{OSO}$，它与增益的大小无关。




$$\text{失调电压（以输入为参考，RTI）}=\frac{V_{OSO}}{G}+V_{OSI}+I_B\Delta R_S+I_{OS}(R_S+\Delta R_S)$$

$$\text{失调电压（以输出为参考，RTO）}=V_{OSO}+G\left[V_{OSI}+I_B\Delta R_S+I_{OS}(R_S+\Delta R_S)\right]$$

图2-19 仪表放大器失调电压模型

当增益较小时，输出失调电压起主导作用。输出失调电压漂移通常都归一化为$G=1$时的漂移（其中，输入的影响很小），而输入失调电压漂移则是指高增益时的漂移（其中，输出的影响可以忽略）。

总输出失调误差（以输入为参考）等于$V_{OSI}+V_{OSO}/G$。仪表放大器的数据手册通常会分别

给出$V_{OSI}$和$V_{OSO}$指标，或者给出在不同增益下，以输入为参考的总输入失调电压。

**输入偏置电流**也会使仪表放大器产生失调误差（如图2-19所示）。如果信号源电阻$R_S$的不平衡值为$\Delta R_S$（通常存在于桥式电路），那么会因为偏置电流产生大小为$I_B\Delta R_S$的额外的输入失调电压误差（假设$I_{B+}\approx I_{B-}=I_B$）。该误差将会被放大$G$倍后反应到输出信号中。

输入失调电流$I_{OS}$也会在源电阻$R_S+\Delta R_S$上产生输入失调电压误差$I_{OS}$（$R_S+\Delta R_S$），它也会被放大$G$倍后反应到输出信号中。

仪表放大器的**共模误差**是增益和频率的函数。ADI公司给出的仪表放大器CMR指标都是在源阻抗为1kΩ、频率为60Hz的条件下测得的。RTI共模误差是将共模电压$V_{CM}$除以共模抑制比CMRR得到的。

图2-20是AD620在1kΩ源阻抗（不平衡）条件下CMR与频率的关系。

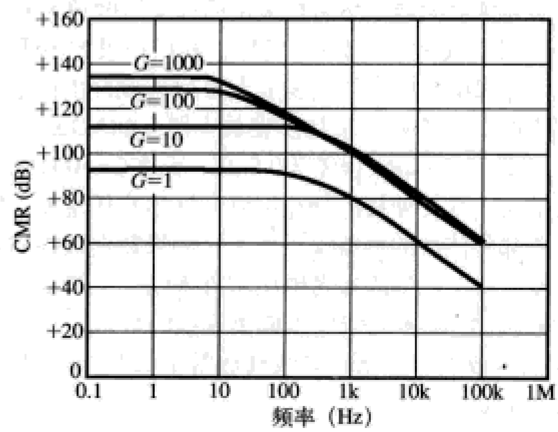



图2-20 仪表放大器AD620在1kΩ不平衡源阻抗下共模抑制比（CMR）与频率的关系

**电源抑制比**（PSR）也是增益和频率的函数。对于仪表放大器来说，通常习惯分别给出它们与正、负供电电压的关系，如图2-21和图2-22所示。以输入为参考的电源抑制比误差可由电源电压变化量除以电源抑制比PSRR得到。

138

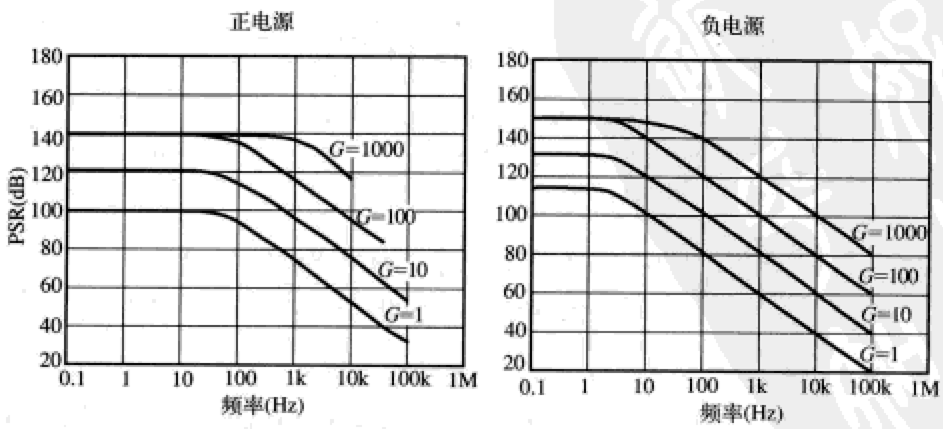



图2-21 AD620的电源抑制比（PSR）与频率的关系

由于仪表放大器在高频段的PSR相对较差，因此需要在器件的电源引脚处接退耦电容。选用低电感的陶瓷电容（0.01～0.1μF）最合适。此外，在PCB板上还应放置几个低ESR的电解电

容以实现低频退耦。

注意上述退耦方法适用于所有线性器件，包括运算放大器和数据转换器。有关电源退耦的详细内容参见本书第7章。

139

至此，已经介绍了所有的直流误差源，图2-22是所有影响直流误差的因素导致的最差情况。

还应注意的是，直流误差也可以以仪表放大器的输出为参考（RTO），只需将RTI误差乘以放大器增益即可得到。

| 误差源 | RTI值 |
|---|---|
| 增益精度（ppm） | 增益精度×FS输入 |
| 增益非线性（ppm） | 增益非线性×FS输入 |
| 输入失调电压，$V_{OSI}$ | $V_{OSI}$ |
| 输出失调电压，$V_{OSO}$ | $V_{OSO} \div G$ |
| 输入偏置电流$I_B$，流入$\Delta R_S$ | $I_B \Delta R_S$ |
| 输入失调电流$I_{OS}$，流入$\Delta R_S$ | $I_{OS}$ $(R_S + \Delta R_S)$ |
| 共模输入电源，$V_{CM}$ | $V_{CM} \div \text{CMRR}$ |
| 电源电压变化，$\Delta V_S$ | $\Delta V_S \div \text{PSRR}$ |

图2-22 仪表放大器以输入为参考（RTI）的直流误差

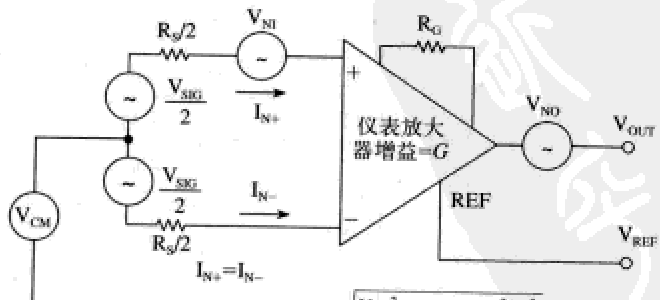
### 2.1.6 仪表放大器的噪声源

由于仪表放大器主要用于放大小幅度精密信号，因此了解与其相关的各种噪声源是十分重要的。图2-23是仪表放大器的噪声模型。

仪表放大器的输入噪声电压源有2个。第1个是和普通运放相同的输入串联噪声$V_{NI}$。该噪声会被放大$G$倍后传递至输出。第2个是输出串联噪声$V_{NO}$。而输出噪声表示为$V_{OUT}$，将它除以增益$G$就得到以输入为参考的噪声。

输入噪声电流$I_{N+}$和$I_{N-}$也会引入噪声。尽管$I_{N+}$和$I_{N-}$二者通常相等（$I_{N+} \approx I_{N-} = I_N$），但是二者不相关。因此，它们产生的总噪声应以方和根形式（RSS）计算。$I_{N+}$和$I_N$分别等于流过$R_S$电流的一半，它们都会在$R_S$上产生噪声电压$I_N R_S/2$，这个电压会被放大$G$倍后传递至输出端。

140




$$\text{噪声（RTI）} = \sqrt{BW} \cdot \sqrt{\frac{V_{NO}^2}{G^2} + V_{NI}^2 + \frac{I_N^2 R_S^2}{2}}$$

$$\text{噪声（RTO）} = \sqrt{BW} \cdot \sqrt{V_{NO}^2 + G^2\left(V_{NI}^2 + \frac{I_N^2 R_S^2}{2}\right)}$$

BW=1.57×仪表放大器带宽（G=5时）

图2-23 仪表放大器的噪声模型

总输出噪声计算公式为：

$$\text{噪声 (RTO)} = \sqrt{BW}\sqrt{V_{NO}^2 + G^2\left(V_{NI}^2 + \frac{I_{N+}^2 R_S^2}{4} + \frac{I_{N-}^2 R_S^2}{4}\right)} \tag{2-6}$$

如果$I_{N+} = I_{N-} = I_N$，$\text{噪声 (RTO)} = \sqrt{BW}\sqrt{V_{NO}^2 + G^2\left(V_{NI}^2 + \frac{I_N^2 R_S^2}{2}\right)}$　(2-7)

RTI总噪声等于上述结果输出放大器增益$G$，即：

$$\text{噪声 (RTI)} = \sqrt{BW}\sqrt{\frac{V_{NO}^2}{G^2} + \left(V_{NI}^2 + \frac{I_N^2 R_S^2}{2}\right)} \tag{2-8}$$

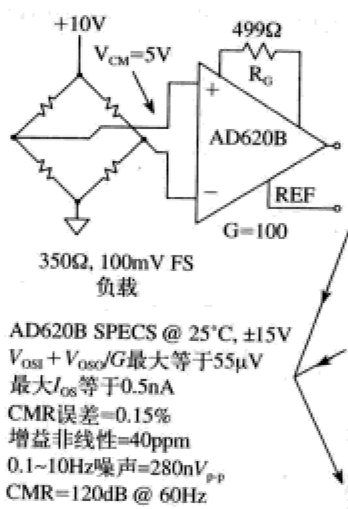
仪表放大器的数据手册通常会给出RTI总电压噪声与增益的函数关系。噪声谱密度由输入$V_{NI}$和输出$V_{NO}$两部分共同决定。输入电流噪声谱密度会单独给出。

与普通运放一样，仪表放大器总的RTI噪声必须根据应用电路的闭环带宽来计算RMS值。带宽应根据放大器的频率响应与增益的关系来选择。

设计带宽时，必须仔细计算，特别是有些仪表放大器不像电压反馈型运放那样，增益带宽积是常数。以AD620系列仪表放大器为例，其增益带宽积更像是一个电流反馈型运放。此时，[141] 预测已知增益条件下的带宽的最可靠方法是，根据数据手册上的曲线来预测。

### 2.1.7　仪表放大器桥式放大电路的误差预测分析

了解仪表放大器在典型应用下的误差源是十分重要的。在图2-24所示电路中，负载阻抗为350Ω，当输入信号源为10V时，满幅输出为100mV。AD620在增益电阻等于499Ω时的增益等于100。表中还列出了各误差源共同导致的总未校正误差为2145ppm。尽管如此，必须注意，增益、失调和CMR误差都可以通过系统标定来消除。其余的误差（增益非线性误差和0.1Hz至10Hz噪声）都无法通过标定来消除，这限制了系统的分辨率只能达到42.8ppm（大约相当于14位精度）。




最大误差贡献＋25°C
满幅度：$V_{IN}$=100mV, $V_{OUT}$=10V

| | | |
|---|---|---|
| $V_{OS}$ | 55μV ÷ 100mV | 550ppm |
| $I_{OS}$ | 350Ω × 0.5nA ÷ 100mV | 1.8ppm |
| 增益误差 | 0.15% | 1500ppm |
| 增益非线性 | 40ppm | 40ppm |
| CMR误差 | 120dB<br>1ppm × 5V÷100mV | 50ppm |
| 0.1~10Hz 1/f 噪声 | 280nV÷100mV | 2.8ppm |
| 总非校正误差 | ≈9位准 | 2145ppm |
| 分辨率误差 | ≈14位准 | 42.8ppm |

图2-24　AD620B桥式放大器的直流误差预测

上述例子表明，必须特别注意那些限制性能的误差源，如增益非线性和低频噪声。

## 2.1.8 仪表放大器性能一览表

图2-25是一组主要用于双电源供电系统的精密仪表放大器的性能对比。需要注意的是，AD620还可以采用单5V供电（如图2-15所示），但是其输入或输出都不是轨到轨的。

| | 增益准确度 | 增益非线性 | 最大$V_{OS}$ | $V_{OS}$温漂 | 最小CMR | 0.1～10Hz噪声 |
|---|---|---|---|---|---|---|
| AD524C | 0.5%/P | 100ppm | 50μV | 0.5μV/°C | 120dB | 0.3μV |
| AD620B | 0.5%/R | 40ppm | 50μV | 0.6μV/°C | 120dB | 0.28μV |
| AD621B[1] | 0.05%/P | 10ppm | 50μV | 1.6μV/°C | 100dB | 0.28μV |
| AD622 | 0.5%/R | 40ppm | 125μV | 1μV/°C | 103dB | 0.3μV |
| AD624C[2] | 0.25%/R | 50ppm | 25μV | 0.25μV/°C | 130dB | 0.2μV |
| AD625C | 0.02%/R | 50ppm | 25μV | 0.25μV/°C | 125dB | 0.2μV |
| AMP01A | 0.6%/R | 50ppm | 50μV | 0.3μV/°C | 125dB | 0.12μV |
| AMP02E | 0.5%/R | 60ppm | 100μV | 2μV/°C | 115dB | 0.4μV |

*/P = 管脚可编程　　1. $G$=100
*/R = 电阻可编程　　2. $G$=500

图2-25　精密仪表放大器（$V_S$=±15V、$G$=1 000时）的部分参数

从表中一眼就可以看出影响系统性能最严重的关键误差源。以图2-25为例，注意到采用图2-24所示桥式电路的AD620B（$G$=100）的增益非线性误差是AD621的4倍。表格还可以将可标定的误差与只能通过改进器件性能的误差区分出来。例如，AD620B和AD622相比，后者的$V_{OS}$指标更高。但是由于$V_{OS}$可以标定，因此AD622在实际应用中的这一误差并不大。对于AD620和AD622的增益非线性指标也一样，因此自动标定系统中它们的表现大不一样。这时可能需要选用增益非线性更小的的AD621B。

142

图2-26是采用单电源供电的仪表放大器的性能。这里给出的参数都是在单5V供电条件下测得。这些器件都可以在双电源下工作，可以在它们的数据手册中查到相应的参数。此外，AD623和AD627还可以在单3V下工作。

| | 增益准确度 | 增益非线性 | 最大$V_{OS}$ | $V_{OS}$温漂 | 最小CMR | 0.1～10Hz噪声 | 供电电流 |
|---|---|---|---|---|---|---|---|
| AD623B | 0.5%/R | 50ppm | 100μV | 1μV/°C | 105dB | 1.5μV | 575μA |
| AD627B | 0.35%/R | 10ppm | 75μV | 1μV/°C | 85dB | 1.5μV | 85μA |
| AMP04E | 0.4%/R | 250ppm | 150μV | 3μV/°C | 90dB | 0.7μV | 290μA |
| AD626B[1] | 0.6%/P | 200ppm | 2.5mV | 6μV/°C | 80dB | 2μV | 700μA |

*/P = 管脚可编程　　1. 差分放大器，$G$=100
*/R = 电阻可编程

图2-26　单电源仪表放大器（$V_S$=5V、$G$=1 000时）的部分参数

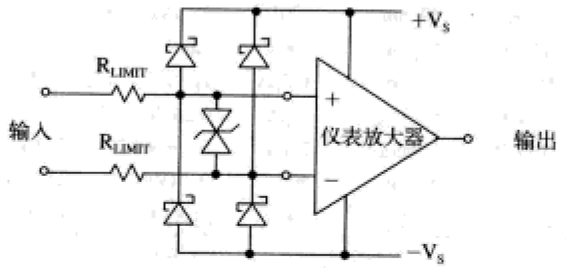
注意，AD626并不是真正的仪表放大器，而是带有薄膜输入衰减器的差分放大器，该衰减器可使共模输入电压超出电源电压。该器件主要用于高压和低压侧电流传感器电路。它也可以在单3V下工作。

## 2.1.9 仪表放大器的过压保护

作为数据采集系统的接口放大器，仪表放大器通常需要承受输入过压，即输入电压超过所

选增益范围的最大量程。必须留意制造商给出的"极限"输入电压指标。和运放一样，很多仪
143 表放大器的极限输入电压指标都等于$\pm V_S$。

有时，由外部电阻（起限流作用）串联二极管（起钳位作用）组成的电路可用于防止过载（如图2-27所示）。有些仪表放大器还具有由串联电阻组成的片上过载保护电路。例如，AD620系列就具有这样的薄膜电阻和绝缘衬底，它允许输入电压超过电源电压。其他器件则采用串联保护FET管，例如AMP02和AD524，它们的输入端在正常工作条件下呈低阻抗，而在过压保护时呈高阻抗。但是，在任何情况下，它们的过压保护能力都是有限的（如图2-27所示）。




- 注意数据手册中的最大极限参数
- 与电源轨相接的肖特基二极管钳位电路可以将输入电压限制在$\pm V_S \pm 0.3$V，TVS管则限制差分电压
- 外部电阻（或内部薄膜电阻）能够限制输入电流，但是会增大噪声
- 有些仪表放大器具有串联保护输入FET，以防止低压噪声和高压过压（超过±60V，视器件而定）

图2-27 仪表放大器的输入过压保护

有些情况下，需要在输入管脚处增加额外的瞬态电压抑制器（Transient Voltage Suppressor，TVS）以限制最大差分输入电压。这一点特别适用于三运放型仪表放大器在高增益、低阻值$R_G$时的情况。

有关输入过压和EMI/RFI保护方面的详细讨论参见本书第7章。

## 2.1.10 仪表放大器应用

本小节讨论仪表放大器在应用中的注意事项，并举例说明如何设计实用有效的电路。

**1. 仪表桥式放大器**

仪表放大器是一种处理精密信号的元件。最流行的应用电路之一就是桥式放大器，如图2-28所示。仪表放大器是该电路的理想放大器，这是因为桥输出是基本平衡的，而仪表放大器能够在高阻抗负载下保持真正的平衡。桥中使用的标称电阻值范围是100Ω至数千欧姆，而大多数精密负载的典型值等于350Ω。

典型桥式电路的满量程输出电压范围从大约10mV至数百毫伏。典型的仪表放大器增益则为数百至数千，因此它们很适合于将这种微弱信号放大至模数转换器（ADC）的输入电压范
144 围（通常为1～10V）。

此外，仪表放大器在电源频率处具有高共模抑制比，因而即使桥电路远离仪表放大器，也能够有效地抑制共模噪声。

注意，有关桥式电路更细致的讨论请参阅本书第4章。

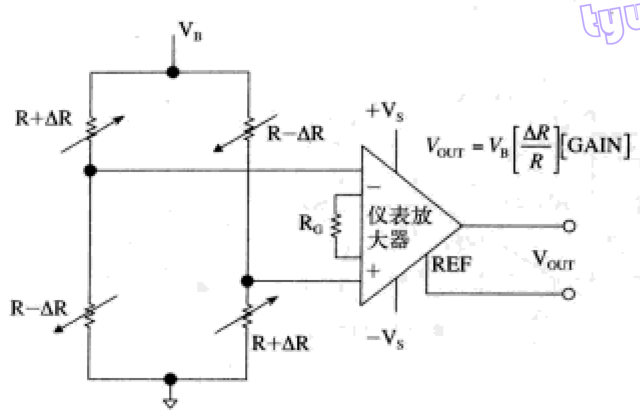



图2-28 基于仪表放大器的通用桥式放大电路

### 2. 仪表放大器A/D芯片的接口

将双极性信号与单电源供电的ADC芯片相接是件很有挑战性的工作。双极性信号必须经过放大和平移处理后以符合ADC的电压输入范围。图2-29展示了基于AD623实现的桥式电路与10位ADC芯片AD7776（转换速度2.5μs）的接口电路。

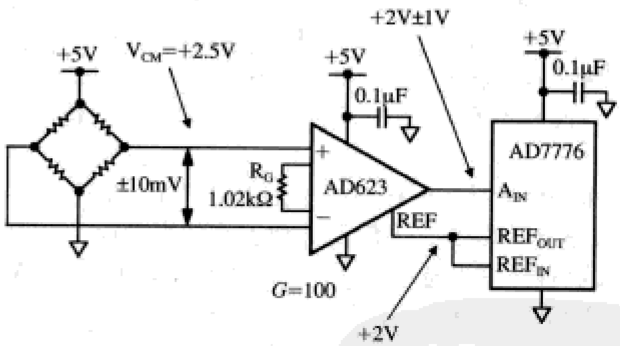



图2-29 单电源供电的数据采集系统

该桥电路采用5V供电，其满量程输出为±10mV，因此共模电压等于2.5V。AD623将去除该共模电压，并将桥电路的输出放大100倍（$R_G$=1.02kΩ）。

仪表放大器的输出摆幅为±1V。通过将AD623的REF脚与AD7776的2V $REF_{OUT}$相连，可以平移上述输出信号。这使得AD623的共模输出电压等于2V，从而使得ADC的输入信号范围是+2V±1V，这完全符合AD7776的输入电压范围。



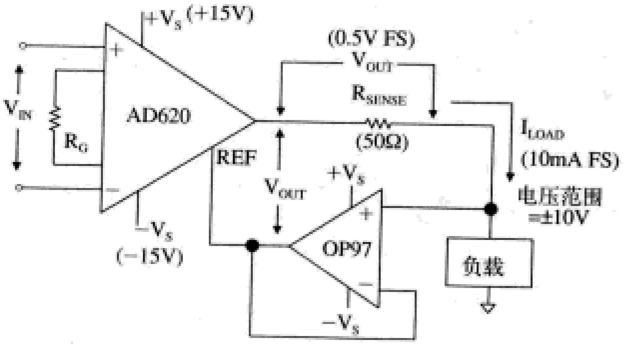
### 3. 仪表放大器驱动电流源

图2-30是基于仪表放大器实现的精密压控电流源。输入电压$V_{IN}$放大G倍后在AD620的输出脚与REF脚之间产生输出信号$V_{OUT}$。$V_{OUT}$又在电阻$R_{SENSE}$上产生大小为$V_{OUT}/R_{SENSE}$的电流。OP97作为单位增益缓冲器将负载与AD620 REF脚的20kΩ阻抗隔离。

该电路的输入信号可以相对于负载地悬空（只要存在一条仪表放大器偏置电流通路）。仪表放大器的高CMR特性可使负载电流达到很高的精度，且不受共模电压的影响。

该电路在不同增益$G$下都可以正常工作。最简单的形式就是$G$=1并且$R_G$开路。此时$V_{OUT}$=$V_{IN}$，而$I_{LOAD}$和$V_{IN}$成正比。但是仪表放大器的增益系数可以任意设置，以便将输入电压转

换成需要的电流值。




$$I_{LOAD}=\frac{V_{OUT}}{R_{SENSE}}=\frac{GV_{IN}}{R_{SENSE}}$$

图2-30　基于仪表放大器的精密压控电流源

当采用±15V供电时，AD620的输出电压范围为±10V，最大输出电流可达±15mA。典型工作条件是，满量程负载电流为10mA，满量程$V_{OUT}$=0.5V，$R_{SENSE}$=50Ω。

当$R_{SENSE}$较小时，即便去掉OP97，由于AD620 REF脚的负载效应造成的误差也可以接受。此时，负载与$R_{SENSE}$下部的节点将与放大器的REF直接相连。

上述电路还有很多其他的变化。当电流超过50mA时，应在AD620输出端和$R_{SENSE}$的上部之间增加一个单位增益与低失调缓冲器。这将去除AD620所有流向负载的电流，从而有利于其工作在最佳线性态。

该电路在处理小电流信号时也很有用。当采用OP97时，即使电流低达1μA也能正常工作，其性能仅受运放偏置电流的限制。当需要处理更小的电流时，则可采用JFET型运放（如AD8610），这使电流减小到1nA也能被处理。注意AD8610必须在±13V以内才能工作，但是这通常不是必需的（因为AD620仍可以在±2.5V供电下正常工作）。

146

上述电流源的输出电流是双向的，这一点可能不是很明显。这使得这种电流源不像豪兰型电流源那样需要很多电阻并且不存在因电阻不匹配和温度影响性能的问题。相反，图2-30所示的电流源特别干净有效，并且无需匹配电阻，在全电流范围内都很精确。

**4. 基于仪表放大器的远程驱动器**

驱动远程负载时往往很难在负载终端处保持高精度。当必须保持高精度时，只需采用一个带有独立SENSE/FORCE管脚的仪表放大器即可满足要求，现在市面上已经有这样的集成芯片。图2-31就是基于经典的仪表放大器AMP01的远程驱动器电路，其中放大器的SENSE/FORCE管脚用于远程传感检查。但受8脚封装的限制（如AD620等），目前大多数仪表放大器往往去除了SENSE/FORCE管脚。

该电路采用4根电缆组成2对双绞线。其中一对与负载的高压侧相连，而另一对则与低压侧相连。而在远程端，负载连接在两对双绞线的终点。

尽管所有的负载电流都流过FORCE脚（AMP01的9脚）和输出地相连，从而会在传输线上产生压降。但是，由于每对双绞线中都有一根线能回传远程传感信号，并且这部分电流极小，因此上述压降不会产生误差。图中的反并二极管部分是可选的，它只是在传感信号线开路时提供“电压保护”功能（为防止开路，通常采用100Ω电阻）。

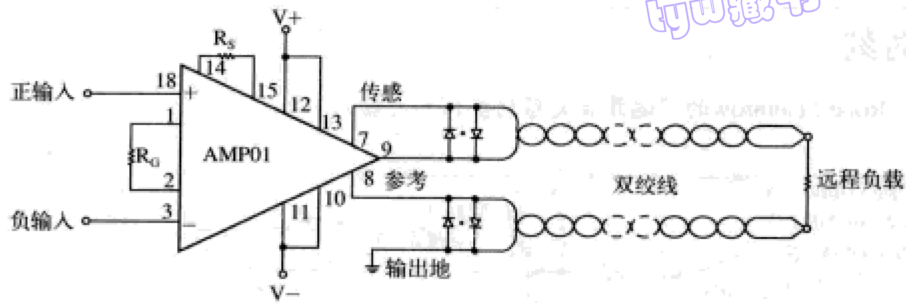



图2-31 精密仪表放大器通过FORCE/SENSE引脚实现远程驱动

AMP01之所以能用作远程驱动器，不仅因为它具有SENSE/FORCE管脚，而且它在电缆上带有容性负载时仍能提供稳定的50mA输出电流。相反，像AMP03这种精密差分放大器则因输出电流小而无法胜任此功能。

有关仪表放大器的其他内容，请参阅参考文献12至15。

147

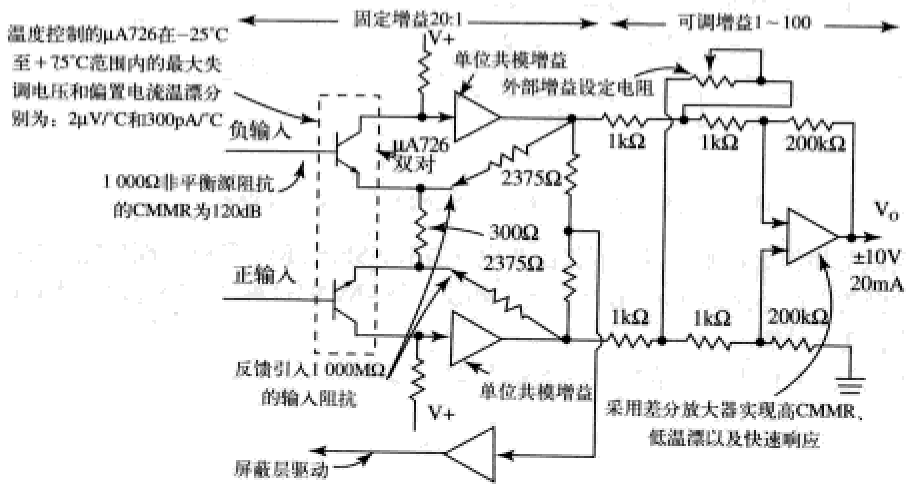
## 参考文献


1. MIL-PRF-55182G, "Resistors, Fixed, Film, Nonestablished Reliability, Established Reliability, And Space Level, General Specification For," June 9, 1997.
2. Robert Demrow, "Narrowing the Margin of Error," **Electronics**, April 15, 1968, pp. 108–117.
3. Robert Demrow, "Evolution from Operational Amplifier to Data Amplifier," **Analog Devices Application Note**, September, 1968.
4. David Birt, "Electronically Balanced Analogue-Line Interfaces," **Proceedings of Institute of Acoustics Conference**, Windermere, U.K., Nov. 1990.
5. Walt Jung, "Op Amps in Line-Driver and Receiver Circuits, Part 1," **Analog Dialogue**, Vol. 26 No. 2, 1992.
6. W. Jung, A. Garcia, "Op Amps in Line-Driver and Receiver Circuits, Part 2," **Analog Dialogue**, Vol. 27, No. 1, 1993.
7. Data sheet for **AD627 Micropower, Single and Dual Supply Rail-to-Rail Instrumentation Amplifier**, www.analog.com.
8. S. Wurcer, L. Counts, "A Programmable Instrumentation Amplifier for 12-Bit Resolution Systems," **IEEE Journal of Solid-State Circuits**, Vol. SC-17 #6, Dec. 1982, pp. 1102–1111.
9. L. Counts, S. Wurcer, "Instrumentation Amplifier Nears Input Noise Floor," **Electronic Design**, June 10, 1982, p. 177.
10. Data sheet for **AD620 Low Cost, Low Power Instrumentation Amplifier**, www.analog.com.
11. Data sheet for **AD623 Single Supply, Rail-to-Rail, Low Cost Instrumentation Amplifier**, www.analog.com.
12. Charles Kitchen and Lew Counts, **A Designer's Guide to Instrumentation Amplifiers**, Analog Devices, 2000.
13. Sections 2, 3, 4, of Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, Inc., 1999, ISBN: 0-916550-20-6.
14. Walter Borlase, "Application/Analysis of the AD520 Monolithic Data Amplifier," **Analog Devices Application Note**, 1972.
15. Jeff Riskin, **A User's Guide to IC Instrumentation Amplifiers**, **Analog Devices AN244**, January, 1978.


148

## 经典时刻

——Robert Demrow的"运算放大器到数据放大器的革命"




宽带差分直流放大器MODEL 601

宽带差分直流放大器 Model601体现了本文的很多理论要点。其输入电路采用一对基于μA726温度补偿电路，具有高压和大电流稳定性。利用反馈使得共模输入阻抗达1 000MΩ、差模输入阻抗达10MΩ。后级电路采用低值电阻以保持μA726的宽带特性，并具有最佳的阻值稳定性，因此电路具有最佳的长期CMRR指标。采用单电阻调节闭环增益，调节范围是20至2 000。第一级电路的增益被固定为20:1，以减小第二级电路的增益不均等误差；$CMRR_A = A/(A_2 - A_1)$，20倍

Robert Demrow是ADI公司早期的应用工程师之一，他发表了很多文章和应用笔记。这些文章对基本理论做出了清晰的解释，几乎成了运放应用设计的"圣经"，很多观点至今仍有重要价值。

Demrow在1968年发表的一篇题为*Evolution from Operational Amplifier to Data Amplifier*的应用笔记中，提出了在噪声环境下提取模拟信号的相关运放理论。这篇文章还解释了ADI公司的MODEL 601数据放大器（上图）。而那时所谓的数据放大器正是如今我们所说的仪表放大器。从上面的图中可以看出以下重要的理论：（1）为确保高CMR，两个输入端都必须具有高阻抗（2）采用精密的双极性三极管差分对以获取低失调和低温漂（μA726）①，（3）采用平衡的三级放大结构。

可以看到2004年出品的一些仪表放大器也采用了上述同样的理论——如AD620系列。回溯到1968年，Robert Demrow提出了大量设计理论，这些理论为日后固态半导体的发展以及如今单片集成仪表放大器的发展指明了方向。

149

## 2.2　程控增益放大器

*Walt Kester，James Bryant*

大多数宽动态范围数据采集系统（Data Acquisition System，DAS）都需要调整输入信号的

① James N. Giles著，"The μA726 Temperature-Stabilized Transistor Pair"，第8章，Fairchild Semiconductor Linear Integrated Circuits Handbook，Fairchild Semiconductor（仙童半导体），1967年。

电平，以适应模数转换器（Analog-to-Digital-Converter，ADC）的要求。ADC的典型输入电压范围是2～10V。为了达到转换器的额定精度，最大输入信号应尽可能接近ADC的满量程。

然而，换能器的输出电压范围往往很大。通常采用高增益来放大传感器的小信号，但是得到的大幅度输出信号很容易造成运放或ADC饱和。因此，就需要一种增益可精确调整的器件。程控增益放大器的应用非常广泛，图2-32仅列出了其中的一部分。

- ❑ 仪表
- ❑ 光电转换电路
- ❑ 超声波预放大器
- ❑ 声纳
- ❑ 宽动态传感器
- ❑ 驱动ADC（有些ADC片上集成程控增益放大器）
- ❑ 自动增益调整（Automatic Gain Control，AGC）电路

图2-32　程控增益放大器（PGA）的应用

所谓*程控增益放大器*（Programmable Gain Amplifier，PGA），是指一类可以通过直流电压或者数字输入端（这种方式更常见）来调整增益的放大器。典型PGA的可选*增益可能是10的倍数*，如10、100、1 000等；也可能是2的倍数，如1、2、4、8等，应根据具体应用的需要来选择。

需要注意的是，在上述列举的应用中，不同信号的处理要求也不同。有些需要带宽宽，有些要求噪声低。输入信号可以是单端的，也可以是差分的，这涉及刚刚讨论过的仪表放大器。

PGA的输出往往驱动特定输入范围的ADC，或者是其他的小型子系统，如AGC或增益调整环路。后续电路必须满足一些特定的要求。

151

如图2-33所示，PGA通常位于传感器与ADC之间。另外还可以根据具体应用的需要在PGA之前或之后增加信号调理电路。例如，一个光电转换电路需要在它与PGA之间加入一个电流-电压转换器。而在大多数的其他系统中，最好是PGA在前，信号调理电路在后。这样信号调理电路处理的是大信号，可减小信号调理电路引入的误差。

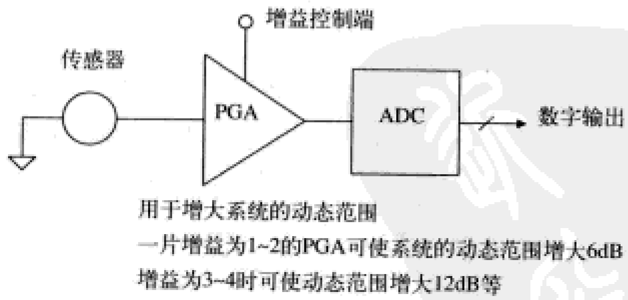



图2-33　数据采集系统中的PGA

为了理解可变增益的好处，假设一个PGA有两种可配置增益：1倍和2倍。系统的动态范围会因此增大6dB，当增益增大至4时，动态范围可以提高12dB。如果ADC的LSB对应10mV输入电压，那么ADC就无法分辨比这更小的信号，但是当PGA的增益增大至2时，ADC就可以分辨5mV的信号。

因此，中央处理器可以根据PGA的增益值及ADC的数字输出将分辨率增加1位，这等价于增大了ADC的分辨率。事实上，很多ADC现在都有片上的PGA以增大动态范围（如AD77XX系列，后面将会介绍）。

## 2.2.1　PGA的设计问题

实际中，PGA并非理想器件，因此必须了解其误差源和对应的处理方法。图2-34列出了很多PGA的设计问题。

PGA的一个基本设计问题是程控增益的准确性。机电型继电器具有最小的导通电阻（$R_{ON}$），但是由于其速度慢、体积大且价格高，不适合用于增益切换。CMOS开关体积小，但是它们的导通电阻$R_{ON}$受电压和温度影响会变化，还有杂散电容，这些都会影响PGA的交流特性。

- ❑ 如何切换增益
- ❑ 导通电阻效应
- ❑ 增益准确度
- ❑ 增益线性度
- ❑ 带宽、频率、增益三者的关系
- ❑ 直流失调电压
- ❑ 增益和失调温漂
- ❑ 切换增益后的建立时间

152

图2-34　PGA的设计问题

为了解释RON对PGA性能的影响，请看图2-35，这是一个较差的PGA设计。该反相运算放大电路有4个不同的增益设置电阻，分别通过开关与地相接，其导通电阻$R_{ON}$约为100～500Ω。即便$R_{ON}$仅有25Ω，增益为16的误差也有2.4%，比8位分辨率还差。此外，$R_{ON}$还受温度和反复开关的影响而改变。

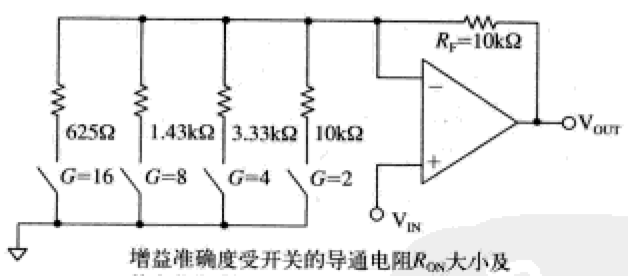



图2-35　一个差的PGA设计

为了"修复"上述设计，必须增大电阻，但是噪声和失调也随之增大。因此为确保该电路具有高准确度增益，唯一的方法是改用继电器（其导通电阻$R_{ON}$近似为0）。这样数毫欧姆的$R_{ON}$与625Ω的增益电阻相比引起的误差就非常小。

若采用对$R_{ON}$不敏感电路效果会更好，如图2-36，开关串联在运放的反相输入端。由于运放的输入阻抗极大，因而$R_{ON}$可以忽略，此时增益将完全由外部电阻决定。注意当运放的偏置电流较大时，$R_{ON}$会引起较小的失调电压误差（这可以通过在$V_{IN}$增加校正电阻来解决）。

153

## 2.2.2　PGA的应用

本节结合上面讲述的概念介绍几种PGA应用电路。

### 1. 软件可编程PGA—AD526

AD526放大器采用了刚刚介绍的PGA电路，并将它们集成到单个芯片上，图2-37是其原理图（见参考文献1和2）。AD526有5个二进制增益配置档，范围是1～16，其内部JFET开关与放大器的反相输入端相连。增益电阻采用了激光微调工艺，从而使最大增益误差仅有0.02%，线性度达0.001%。此外，FORCE/SENSE脚与负载相连使可以保证最高的精度（应当先与单位增益缓冲器相接，以适应低阻抗负载）。

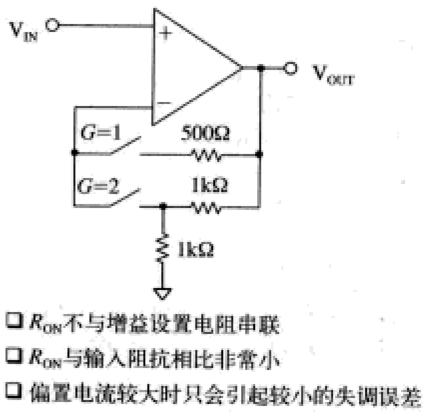



图2-36 使$R_{ON}$影响最小化的交替PGA结构图

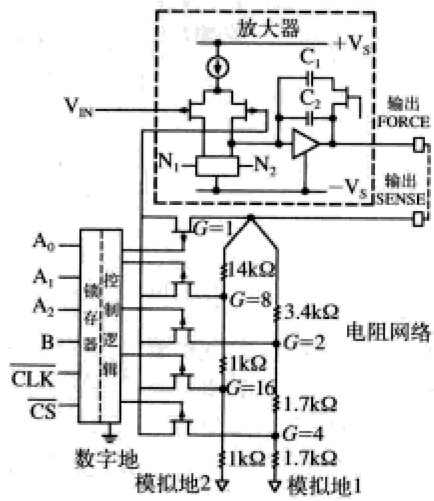



图2-37 软件可编程PGA AD526的简化原理图

从功能上讲，AD526是一款可编程的精密同相放大器，其输出可以是输入$V_{IN}$的1至16倍，典型工作电压为±15V，输出范围±10V（像一个传统的运放）。

图2-38总结了AD526的一些主要特性。

154

### 2. 低噪声PGA

同样的理念也可用于设计低噪声PGA。图2-39所示电路只包括1个基本运放、4个开关和几个精密电阻。其中，低噪声AD797代替了JFET输入型运放AD526，但是该电路几乎可以使用任何电压反馈型运放。所选用的开关ADG412的导通电阻$R_{ON}$仅为35Ω。

图中所选的电阻可使增益为1、10、100或1 000，但是如果需要其他增益，只要改变这些电阻即可。理想情况下，应选用初始增益准确且温漂小的激光微调型单片电阻网络。20pF的反馈电容能保证电路的稳定性，并在切换增益时保持输出。通常，关断前一个开关的控制信号会比打开下一个开关的控制信号提前数纳秒。这时，放大器处于开环状态，只能靠上述电容保持输出电压。如果没有这个电容，那么输出会摆动。由于两个开关打开的时间都很短，因此20pF电容就足够了。而对于慢速开关，应选用更大电容。

- ❑ 软件可编程二进制增益，范围1～16
- ❑ 低偏置电流JFET输入级
- ❑ 最大增益误差：0.02%（相当于12位性能）
- ❑ 最大增益非线性：0.001%
- ❑ 增益切换建立时间：5.6μs（G=16）
- ❑ 小信号带宽：4MHz（G=1），0.35MHz（G=16）
- ❑ TTL兼容控制输入锁存器

图2-38 AD526 PGA的主要特性

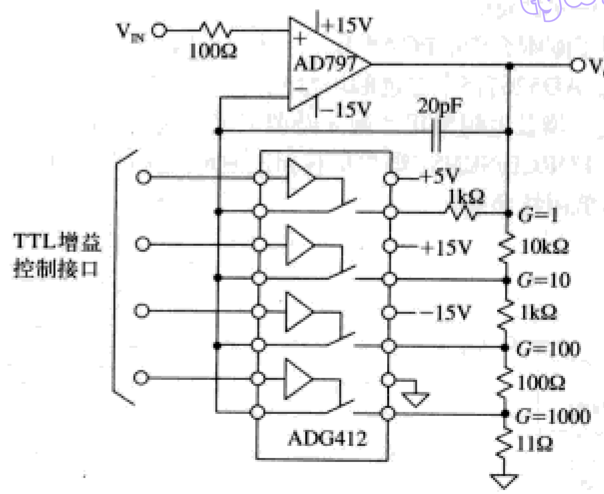



图2-39 基于AD797和ADG412实现的极低噪声PGA

PGA的输入电压噪声频谱密度在增益等于1000时为$1.65\text{nV}/\sqrt{\text{Hz}}$，这仅比AD797单端工作 [155] 时的噪声略高一点。增加的噪声包括ADG412的噪声，以及AD797流过$R_{ON}$产生的噪声。

PGA的准确度决定了全系统的准确度。AD797的偏置电流为0.9μA，当流过35Ω的$R_{ON}$时，它将产生31.5μV的失调电压误差，再加上AD797自身的失调电压，总的$V_{OS}$则变为71.5μV（最大值）。失调电压的温漂受偏置电流和$R_{ON}$的影响，计算表明，总的温度系数将由0.6μV/°C增大至1.6μV/°C。注意，即便这些误差都很小（可能对最终结果没有太大影响），但是仍然需要特别注意它们。

实际中，电路的准确度和增益温度系数主要由外部电阻决定。像共模电压范围和偏置电流这类输入特性则由AD797决定。图2-40为性能总结。

- ❑ $R_{ON}$会增加额外的输入失调和温漂
  - ■ $\Delta V_{OS} = I_b R_{ON} = (0.9\mu A)(35\Omega) = 31.5\mu V(\max)$
  - ■ 总的 $V_{OS} = 40\mu V + 31.5\mu V = 71.5\mu V(\max)$
- ❑ $R_{ON}$引起的温漂为
  - ■ +85°C时，$\Delta V_{OS} = (2\mu A)(45\Omega) = 90\mu V(\max)$
- ❑ 总的温度系数
  - ■ $\Delta V_{OS}/\Delta T = 0.6\mu V/°C + 1.0\mu V/°C = 1.6\mu V/°C(\max)$
  - ■ 注意：有0.6μV/°C是AD797B引起的
- ❑ RTI噪声：$1.65\text{nV}/\sqrt{\text{Hz}}$ @1kHz, $G=1000$
- ❑ 增益等于10时的切换时间小于1μs

图2-40 AD797/ADG412 PGA的性能总结

### 3. 基于DAC的可编程PGA

第三种PGA电路在运放的反馈回路中使用DAC，并通过数字控制调整增益，具体如图2-41所示。DAC的控制字根据其参考电压$V_{REF}$决定其输出电压的衰减系数，其功能类似于电位计。减小反馈信号就相当于增大闭环增益。

这种同相PGA采用电压输出型乘法逼近型DAC。注意，乘法逼近型DAC是一种参考电压范围很宽的DAC，其参考电压可以是0V。对于大多数PGA应用来说，参考输入必须能接受双极性信号。AD7846是一款满足上述要求的16位DAC，在该应用中，它工作在标准二象限乘法 [156] 模式。

OP113是一款低温漂、低噪声型放大器，但是该运放的选择有很大灵活性，只要能满足应用要求即可。输入电压范围取决于AD7864的输出摆幅，上限是比正电源低3V，下限是比负电源高4V。此外，在反馈回路中还使用1个1000pF电容用于确保电路稳定。

该电路的增益通过改变DAC的数字输入来调整，其对应关系如图2-41中的公式。其中，

$D_{0\text{-}15}$代表数字码的十进制值。例如，如果所有位都为“1”，那么对应的增益为65 536/65 535=1.000 015。如果低8位为“1”，其他位为“0”，那么对应的增益为65 536/255=257。该电路的带宽在$G$=1时约为4MHz。然而，带宽会随增益的减小而减小，当增益等于256时，对应的带宽为600Hz。如果根据增益带宽积是常数的原理，增益等于256对应的带宽应为15.6kHz，但是，DAC的内部电容会使带宽减小到仅有600Hz。

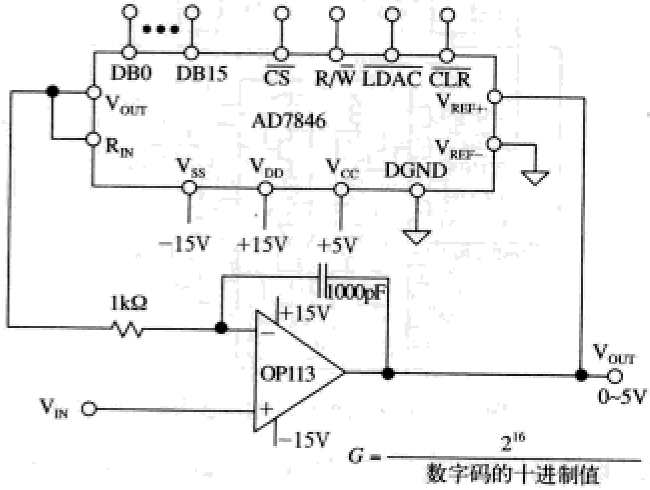



图2-41 在运放反馈回路采用DAC实现的二进制增益型PGA

图2-42是这款二进制增益PGA的性能参数。

该电路的增益准确度取决于DAC的分辨率和所设定的增益。当增益为1，即所有位都为“1”时，准确度由DAC的微分非线性（DNL）指标决定，通常最大为±1LSB。也就是说，此时的增益准确度相当于16位系统的1LSB，即0.003%。

然而，随着增益的增大，对应的数字位也变小。当增益等于256时，只有8位为“1”。此时的增益准确度仍然等于DNL的±1LSB，但是它是相对于低8位而言的。也就是说，增益准确度减小为8位系统的1LSB，即0.4%。如果增益超过256，那么增益准确度还会进一步减小。设计者必须选择合适的准确度级别。在实际电路中，通常限制增益在256以内。

- 增益准确度
  - 0.003%($G$=+1)
  - 0.1%($G$=+256)
- 非线性度：0.001% ($G$=1)
- 失调电压：100μV
- 噪声：50nV/$\sqrt{\text{Hz}}$
- 带宽
  - 4MHz($G$=+1)
  - 600Hz($G$=+256)

图2-42 二进制增益PGA的性能

**4. 差分输入型PGA**

到目前为止，所谈到的PGA都是处理单端信号，但是有些应用中还要求PGA处理差分输入信号。AD625是一款采用类似仪表放大器AD620的拓扑，并具有精度达12位的外部增益开关的差分输入型PGA（参见参考文献3）。它通过切换外部开关来调整增益，但是由于AD625采用了特殊的设计，其开关的导通电阻并不严重影响增益精度。



图2-43所示电路采用ADG409 CMOS型开关用于连接外部增益配置电阻网络。在该例中，电阻网络可使增益等于1、4、16和64。AD625的其他主要性能包括：非线性度0.001%，带宽宽，输入噪声极低。

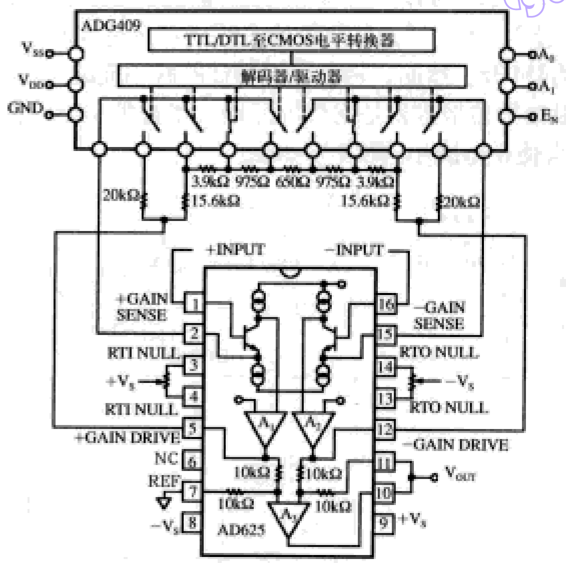



图2-43　软件可编程的增益放大器

AD625采用了独特设计使得其切换开关的导通电阻造成的电路误差极小。图2-44是AD625的简化原理图。图中的电压值对应于+IN端电压为+1mV，−IN端电压为0V时的情况。$R_G$=635Ω、$R_F$=20kΩ，对应的增益为64。

158

由于$Q_1$和$Q_2$的$C$极和$E$极都接有50mA电流源，并且它们分别为$A_1$和$A_2$提供负反馈回路，因此没有电流从增益传感（Gain Sense）管脚流入三极管的射极。这意味着也没有电流流过增益配置开关，因而$R_{ON}$不会影响增益值和失调电压。在实际电路中，由于存在镜像不匹配问题，流过开关的电流不可能精确为0，但是由此造成的误差低于12位分辨率。

输入端至$A_1$−$A_2$输出端的差分增益为$2R_F/R_G+1$。单位增益差分放大器和匹配电阻可以去除共模电压并驱动输出。

基于单运放实现的同相PGA电路可以在单电源供电下工作，但是当需要处理差分信号时，就应该采用像AD623、AD627或者AMP04这类单电源仪表放大器。图2-45是采用AMP04和外部CMOS开关实现的基于单电源供电的仪表PGA。

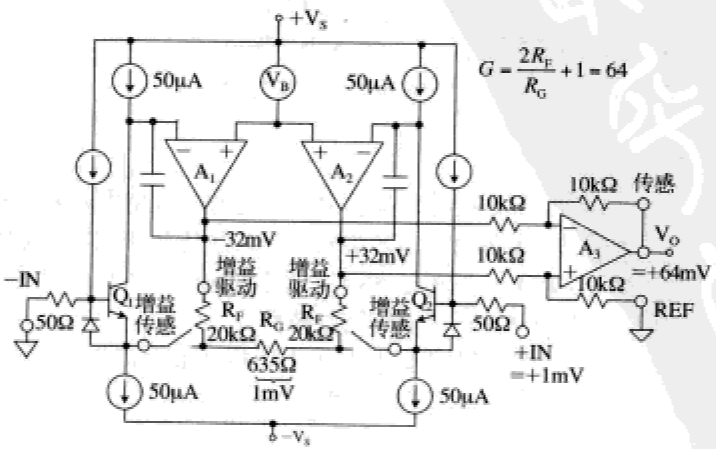



图2-44　AD625的外部开关和增益配置电阻（$R_G$=635Ω，+IN=1mV，−IN=0V）

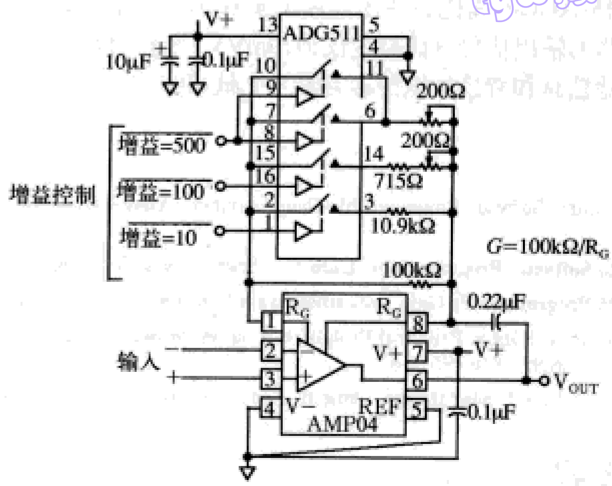



图2-45 基于AMP04仪表放大器和ADG511开关实现的单电源型仪表PGA

该电路可选的增益有1、10、100及500，它们由ADG511控制。ADG511采用单电源供电，其导通电阻$R_{ON}$为45Ω。该电路的缺点是，电路增益受开关的导通电阻$R_{ON}$影响，因此需要在高增益时进行微调以提高准确度。当增益等于500时，采用了两个并联的开关，这样，开关导通电阻引起的误差在不调整时为10%。

**5. 集成PGA的ADC**

有些ADC芯片（如AD77xx仪器测量系列）集成有PGA及其他调理电路。由于无需增加外部PGA及其逻辑控制电路，因而电路设计更简单。此外，所有因PGA引起的误差也都包括在ADC的指标里，这又简化了误差计算。

通过ADC的通用串行接口可以控制PGA的增益，并且增益配置已经与转换结合起来，这省去了以前计算输入电压的麻烦。

159

ADC与PGA组合电路具有强大功能，它能以最简单的电路实现高精度系统。例如，图2-46

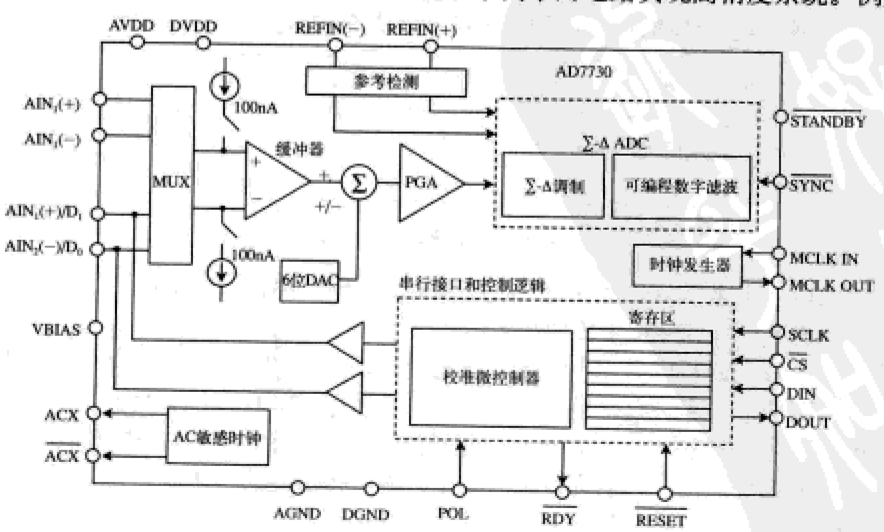



图2-46 AD7730片上集成PGA的Σ-Δ型测量ADC

是AD7730 ∑-Δ型测量ADC的简化原理图，该ADC在不加外部信号调理电路的情况下，能够直接量化低压桥式电路的输出信号（满刻度仅为10mV），噪声自由码分辨率高于16位。

有关PGA的其他信息和背景知识请参阅参考文献4和5。

## 参考文献


1. John Krehbiel, "Monolithic Software Programmable-Gain Amplifier," **Analog Dialogue**, Vol. 21, No. 2, 1987, pp. 12–13.
2. Data sheet for **AD526 Software Programmable Gain Amplifier**, www.analog.com.
3. Data sheet for **AD625 Programmable Gain Instrumentation Amplifier**, www.analog.com.
4. Chapters 2, 3, 8, Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, 1999, ISBN: 0-916550-20-6.
5. Chapter 2, Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, 1995, ISBN: 0-916550-15-X.


160

## 2.3 隔离放大器

*Walt Kester，James Bryant*

### 2.3.1 模拟隔离技术

很多应用都希望（或者必须要求）传感器与被测系统没有直接的（电流的）电气连接。这是为了避免来自系统某部分的电压或电流损害系统的其他部分，或者造成麻烦的地回路。此时称系统被“隔离”，而不用电气连接实现信号联通的部件就称为*隔离势垒*（isolation barrier）。

隔离势垒能够实现对被隔离的某一侧电路或者两侧电路的双向保护。最常见的应用是，当传感器可能会意外接触高压时，就必须将传感器与后续电路隔离。还有一些情况，传感器为了防止偶然的高压损害自身的电路，也必须被隔离。例如，为防止易燃气体因传感器引起的电火花而燃烧而必须隔离；又比如为了防止病人被电击，在ECG（心电图）、EEG（脑电图）或EMG（肌电图）等医疗设备也包含隔离电路。ECG的情况很有意思，它需要*双向*保护。一要防止病人被意外电击，但如果病人心跳停止，ECG设备又必须隔离用于起搏的高压（超过7.5kV）。图2-47是隔离放大器的应用小结（包括数字方面和模拟方面）。

- ❑ 传感器会接触相对于其他电路更高的电压（或者在故障时可能接触高压）
- ❑ 传感器本身不携带危险电压，但在其他电路故障时则可能带电（例如，病人监控和用于危险气体监控的安全设备）
- ❑ 切断地回路

图2-47 隔离放大器应用

对于接口电路，隔离器会通过电场、磁场或是电磁辐射耦合很多*无用*信息。基于相同的原理，又可以在隔离系统设计中用于传输*有用*信息。

最常见的隔离放大器可以采用*变压器*，它通过磁场来传递信息；可以采用高耐压小电容，它利用电场来传递信息；还可以采用*光隔离器*，它包括一个LED和一个光敏单元，利用光实现隔离，这实际上是利用电磁辐射实现隔离。不同的隔离器性能也各异。有些具有极好的线性度，可用于传输高精度的模拟信号；而有些则需要在传输前将模拟信号转换为数字量以保证足够精度（这正是*V/F*变换器的重要应用之一）。

161

变压器能够传输精度达12位至16位、带宽达数十万赫兹的模拟信号，其最高耐压电压等级

通常不超过10kV。电容耦合型隔离放大器的精度稍低，通常不超过12位，且带宽和耐压等级也低，但是它们很便宜。光隔离器速度快且价格低，可用于高耐压场合（通常可达4～7kV），但是它的模拟线性度不佳，因此通常不适合直接传输精密模拟信号。

线性度和隔离电压并不是选择隔离系统时需要考虑的唯一因素，功耗也很重要。除非隔离侧采用电池供电，由于输入和输出电路都需要供电，因此必须设计相应的隔离电源。采用变压器隔离的系统容易采用变压器（可以是信号变压器或者是另一个专用变压器）提供隔离电源。但是这个方法并不适合电容隔离型和光隔离型电路，它们几乎总是包含一个隔离电源。由于变压器隔离型隔离放大器本身已经包含了隔离电源，因而最受欢迎。

隔离放大器的输入电路与输出电路及其电源都相互隔离。此外，输入端与其他部分电路只有一个小电容相接。因此，没有直流电流流过并且交流耦合也很小。隔离放大器主要用于需要安全、精确地测量含有极高共模电压（达数千伏）的低频电压或电流（最高频率大约100kHz），它具有很高的共模抑制能力。隔离放大器还常用于噪声环境下传输线信号的高阻抗发送，以及确保普通测量中出现的直流或电源尖峰都小于允许的安全电压。隔离放大理论还广泛应用于各种医疗设备、普通或核发电厂、自动测试设备以及工艺过程控制系统中。

**1. AD210三端隔离器**

基本的双端型隔离器，其输出和电源通常不隔离。图2-48是典型的*三端*（三端指输入、输出、电源）*隔离器*（three-port isolator）AD210（见参考文献1和2）的电路结构。其中，输入电路、输出电路和电源相互都是隔离的。

162

这种隔离器需要从管脚PWR和PWR COM输入一路直流电源。其内部振荡器（50kHz）将直流电变为交流电，再通过变压器实现与输入电源的耦合和屏蔽，最后又变为输入级和输出级需要的直流电。

输入级信号经交流载波信号调制后，由变压器耦合传入输出级，再通过相位解调器解调、滤波和缓冲放大后输出。AD210允许用户通过与输入级运放相连的外部电阻设置增益，范围是1～100。它的带宽为20kHz，隔离电压有效值为2500V（连续）、峰峰值为±3500V（连续）。

AD210是一款三端隔离放大器，因此其电源电路与输入及输出级电路都隔离，但即使将电源与其中一侧相连也不会影响功能。它利用变压器实现了3500V隔离及12位精度。

图2-49是AD210的主要参数。

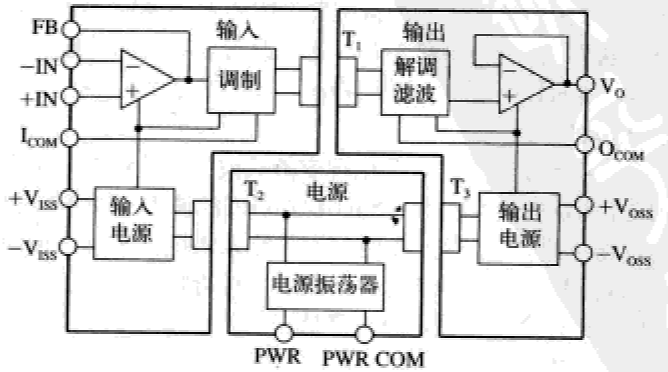



图2-48 三端隔离放大器AD210

- 变压器耦合
- 高共模电源隔离
  - 连续2500V（有效值）
  - 连续±3500V（峰峰值）
- 带宽宽：20kHz（满功率）
- 最大线性误差：0.012%
- 输入放大器增益：1～100
- 隔离输入和输出电源：±15V，±5mA

163

图2-49 隔离放大器AD210的主要参数

**2. 隔离放大器在电机控制中的应用**

图2-50是隔离放大器AD210的典型应用电路图，它和仪表放大器AD620一起被设计成电机控制中的电流传感器。AD210的输入信号已被隔离，因而可以直接与110V或230V电源线相接。AD620由输入侧的隔离±15V电源供电，它将检测小额电流检测电阻上的压降。AD210的输入级运放被接成射极跟随器，以减小可能引入的误差。该隔离系统能去除有效值达110V或230V的共模电压。

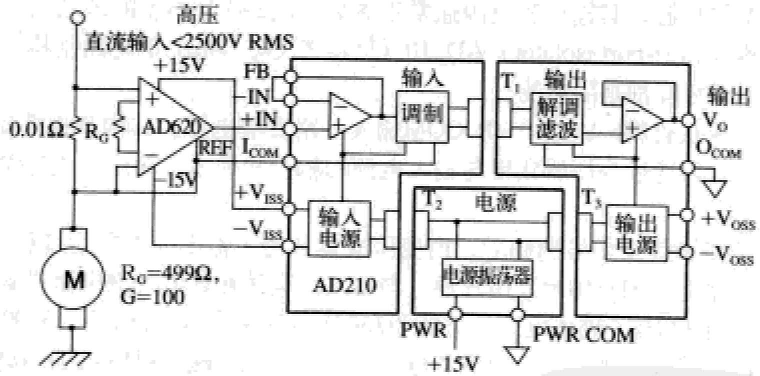



图2-50 电机控制中的电流检测

该系统中，AD620作为预放大器将标定系统的控制参考点，并产生和输出与驱动电流成比例的电压信号，其放大倍数由传感电阻和增益配置电阻$R_G$共同决定。由于AD210的$V_{OS}$为15mV，而AD620的仅为30μV（温漂也小），因此AD620还能改善全系统的精度。注意，如果允许更高的直流失调电压和漂移，也可以不用AD620而将AD210的增益设为100。

**3. 可选的降噪后滤波器**

对于这种载波传输型隔离系统，有时会出现交流载波信号的谐波分量会叠加到输出信号中的现象。此时，就需要在输出级后增加一个低阻抗的RC滤波器（假设后面的电路的阻抗输入很高，即滤波器几乎没有负载）。注意大多数ADC的输入阻抗都满足这种假设，其输入可看作一个小电容。一个150Ω电阻和1nF电容就可以组成一个转折频率为1kHz的低通滤波器。还需要注意的是，应选用薄膜（如聚丙烯）型电容以降低误差。

**4. 双端隔离器——AD215**

AD215是一款高速双端口隔离放大器，主要用于隔离和放大宽带模拟信号（参见参考文献3）。AD215的创新电路和变压器设计使其在具有较高直流性能的同时具有宽带动态特性。图2-51是AD215的组成框图。

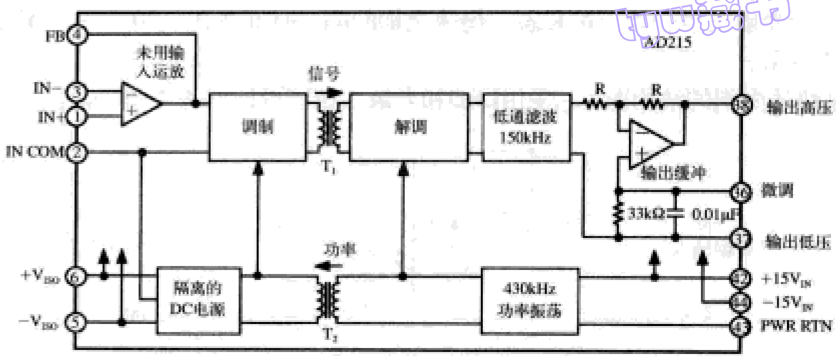



图2-51 AD215 120kHz低失真双端隔离放大器

AD215具备输入和输出级的全电气隔离能力，并提供用户可用的双极性隔离电源。设计中，只需向输出端提供±15V供电即可，而无需用户再增加任何隔离型DC/DC转换器。

164

AD215的设计强调了最大的灵活性和简便性，广泛适用于需要在极高共模电压（CMV）条件下测量快速的模拟信号的应用。

AD215的输入/输出范围是±10V，典型增益为1V/V至10V/V，缓冲输出级具有失调校正功能，并提供用户可用的±15V隔离电源，最大输出电流为±10mA。AD215的主要指标如图2-52所示。

- 隔离电压：1500V（有效值）
- 满功率带宽：120kHz
- 压摆率：6V/μs
- 谐波失真：−80dB@1kHz
- 最大线性误差：0.005%
- 增益范围：1～10
- 隔离输入电源：±15V@±10mA

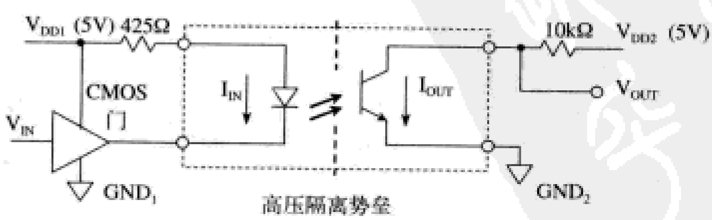
图2-52 隔离放大器AD215的主要指标

165

## 2.3.2 数字隔离技术

模拟隔离放大器在需要高压隔离的应用中（如医疗检测设备）得到广泛应用。数字隔离技术也具有相同的电气隔离能力，是无噪声地传输数字信号的一种可靠方法。

光耦（又称光隔离器）是最常见的隔离器件，并具有各种型号及封装。图2-53是典型光耦的结构，它包括一个LED和一个光敏三极管。利用大约10mA电流就可以驱动LED发射管放光，光敏三极管将接收该光信号。光耦的输入/输出隔离电压通常可达5000V（有效值）至7000V（有效值）。尽管光耦很适合传输数字信号，但是它的非线性严重，因此很难应用于传输模拟信

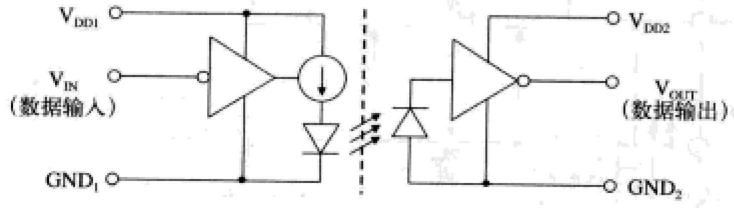



- 采用光信号通过高压隔离势垒传递信号
- LED是发射器，光敏三极管是接收器
- 高压隔离：5000～7000V（有效值）
- 非线性度——最好用于传输数字或频率信号
- 慢速器件的上升和下降时间达10μs～20μs
- 例子：西门子的ILQ-1四光耦（www.siemens.com）

图2-53 基于LED/光敏三极管型光耦的数字隔离器

号。此外，由于光敏三极管处于饱和态，慢速光耦的响应时间达10～20μs，这也限制了光耦在高速系统中的应用。

166　图2-54是快速光耦的结构图，它采用LED和光敏二极管设计。LED的驱动电流大约为10mA。




- 供电电压5V
- 隔离电压2500V（有效值）
- 逻辑信号的最高频率：12.5MHz
- 最大数据传输速率：12.5Mbit/s
- 最大传输延时：40ns
- 典型上升/下降时间：9ns
- 例子：Agilent的HCPL-7720
- （www.semiconductor.agilent.com）

图2-54　基于LED/光敏二极管型光耦的数字隔离器

该器件的光输出能力强，接收光敏二极管能产生足够的电流使输出的跨导放大器输出高电平。各种光耦的速度差异很大，最快的传播时延典型值为20ns、最大值为40ns，它们可以处理速度高达12.5Mbit/s的反向不归零码（No Return Zero，NRZ）数据。对应的方波频率达12.5MHz，允许的最小有效脉宽为40ns。

**高速逻辑隔离器——AD260/AD261**

AD260/AD261系列数字隔离器是基于变压器耦合隔离原理的器件（参见参考文献4）。它们可为高速DSP、微控制器或微处理器提供5个隔离通道。AD260还有一个输出功率达1.5W的变压器，可与外部电路组成DC/DC隔离电源，隔离电压达3.5kV（有效值）。

AD260的每路通道可处理20MHz信号，传播时延仅有14ns，因此适用于高速数据传输。输出波形的对称性保持在与输入信号时差±1ns以内，因此AD260可用于传输精确的隔离PWM（脉冲宽度调制）信号。

图2-55是AD260/AD261的简化原理图。输入的数据首先通过施密特触发电路，再经过锁存

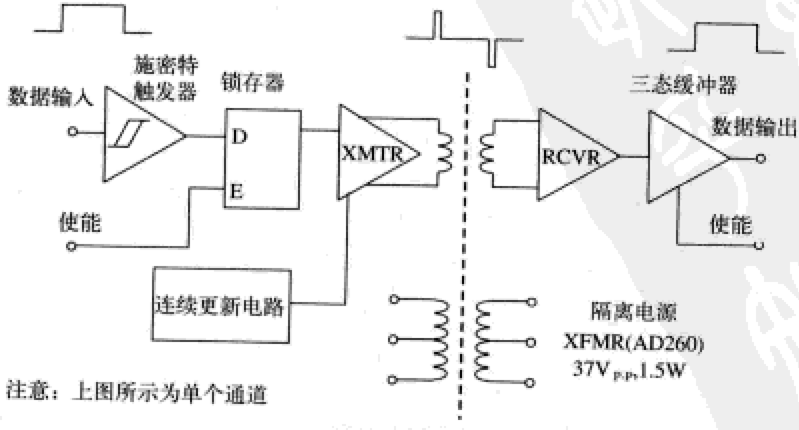



图2-55　AD260/AD261 数字隔离器

器，一个特殊的发射电路将对信号的边沿做微分处理，变换为便于驱动变压器初级线圈的“高/低”脉冲信号。而隔离变压器的次级则用接收的脉冲信号驱动接收器，然后再转换为原始的逻辑波形。一个内部电路每隔5μs轮询所有的输入端，一但有逻辑信号，便立刻传输。该器件从故障态或上电阶段的恢复时间为5～10μs。

AD260内部的功率变压器在推挽驱动方式（5V）下输出功率超过1W，其工作频率为150～250kHz。采用不同的变压器的抽头、整流器或稳压器可产生±5V、15V、24V或30V甚至更高的电压。

167

采用低压降功率管组成5V推挽驱动时，变压器的输出电压可达37V（峰峰值）。图2-56是AD260/AD261系列的主要指标。

- 隔离测试电压达3500V（有效值）（AD260B/AD261B）
- 5个隔离数字通道，可传输6路输入/输出信号
- 逻辑信号的最高频率：20MHz
- 最大数据传输速率：40Mbit/s
- 隔离功率变压器：37$V_{p-p}$，1.5W（AD260）
- 波形边沿传输对称性：±1ns
- 传输时延：14ns
- 上升/下降时间：<5ns

图2-56 数字隔离器AD260/AD261的主要指标

上述低成本的数字隔离器可解决图2-57所示的数据采集系统中的大多数隔离问题。在本例中，首先将输入信号数字化，然后采用数字隔离消除模拟隔离放大器存在的问题。数字隔离器具有足够的带宽，因而可与并联输出型ADC直接相接。但是，更实用的方法是采用串行输出型ADC，这将减少器件并降低成本。可以采用3线（包括数据线、串行时钟线、帧时钟线）接口的串行器件。

另一种方案是采用电压/频率转换器（Voltage-to-Frequency Converter，VFC）作为发射器，而用频率/电压转换器（Frequency-to-Voltage Converter，FVC）作为接收器。此时，只需要1个数字隔离器。

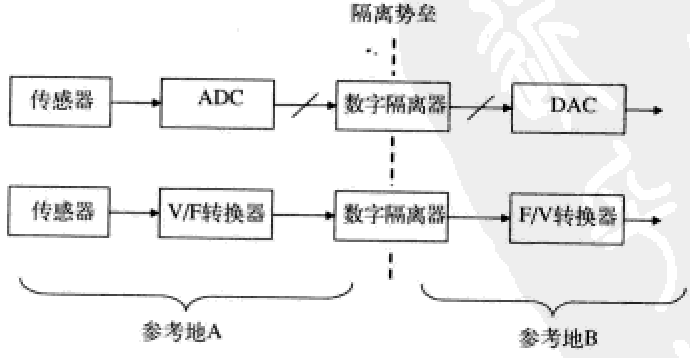



图2-57 数据采集系统中实用的数字隔离方案

168

## 参考文献


1. James Conant, "Precision Wideband Three-Port Isolation Amplifier," **Analog Dialogue**, Vol. 20, No. 2, 1986, p. 14.
2. Data sheet for **AD210 Precision, Wide Bandwidth 3-Port Isolation Amplifier**, www.analog.com.
3. Data sheet for **AD215 120 kHz Bandwidth, Low Distortion, Isolation Amplifier**, www.analog.com.
4. Data sheets for **AD260 and AD261 High Speed Logic Isolators**, www.analog.com.
5. Chapters 2, 3, 8, Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, 1999, ISBN: 0-916550-20-6.
6. Chapter 2, Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, 1995, ISBN: 0-916550-15-X.
7. Chapter 10, Walt Kester, Editor, **Mixed-Signal and DSP Design Techniques**, Analog Devices, 2000, ISBN: 0-916550-23-0.


169

# 第3章 运算放大器在数据转换系统中的应用

*Walt Kester，James Bryant，Paul Hendriks*



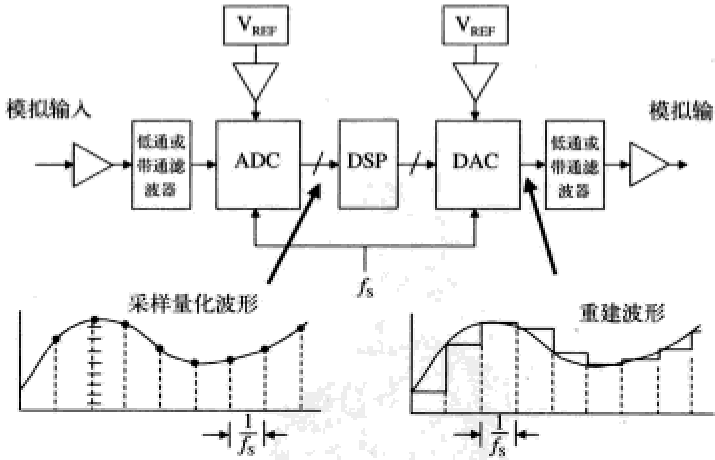
Hendrik Bode 应用数学家。1940年引入了半对数坐标系，使频率特性的绘制工作更适用于工程设计

## 3.1 概述

*Walt Kester*

本章讨论数据转换及基于运放的信号调理电路的设计问题。数据转换是个很宽泛的题目，本章只向读者介绍有助于选择合适运放的必备知识，而更多有关数据转换的内容请参见参考文献1～5。

图3-1展示了一个含有运放的通用数据采集系统和一些运放的可能应用。模拟输入信号经过缓冲和滤波后，被送入模数转换器（Analog-to-Digital Converter，ADC）。其中缓冲器是可选的，这取决于ADC的输入级电路的结构。例如，有些ADC（比如开关电容）受其内部转换结构影响会在输入端产生瞬态电流，这部分电流必须与信号源隔离。一个合适的缓冲放大器能提供低阻抗驱动并吸收上述瞬态电流。此外，在很多情况下，需要通过运放调整合适的增益和偏置，以使输入信号与ADC的输入范围匹配。




173

图3-1 放大器在典型数据采集系统中的应用

采集系统里的另一个关键器件是抗混叠滤波器，它能滤除那些位于奈奎斯特频率（也就是$f_S/2$）以外的信号。通常该滤波器是低通的，但是有些欠采样系统则使用带通的。如果需要运放缓冲器，那么它们应根据需要放在滤波器之前或之后。事实上，这些滤波器本身就是有源的，因此它们也具有缓冲功能。有关有源滤波的详细内容请参见本书第5章。

输入信号经缓冲和滤波之后，就可以送入ADC了。ADC的输入量程通常取决于其参考电压$V_{REF}$。有些ADC片上集成了参考电压源，而有些则需要外置参考电压源。如果需要外置参考电压源，参考源的输出通常需要运放缓冲。ADC的参考输入信号与内部的开关电容网络相连，会在该节点产生瞬态电流（与转换器的模拟输入端情况类似），因此有些参考电压源需要缓冲器将这种瞬态电流与参考输出信号隔离。另一些参考电压源则集成有内部缓冲器，此时就无需外部缓冲器了。

- ❑ 增益设置
- ❑ 电平移动
- ❑ 实现信号源与ADC瞬态电流的缓冲
- ❑ 缓冲电压参考源的输出
- ❑ 缓冲DAC的输出
- ❑ 用于ADC之前的有源抗混叠滤波器
- ❑ 用于DAC之后的有源抗镜像滤波器

图3-2 运放在数据转换器中的应用

ADC的输出将被送往处理器（如图中所示的DSP）进行处理。DSP经过专门优化后，能快

速处理像数字滤波和快速傅里叶变换（Fast Fourier Transform，FFT）等算法的重复运算。DSP的输出又送往数模转换器（Digital-to-Analog Converter，DAC），后者再将数字信号转换回模拟信号。

DAC的模拟输出必须经过滤波才能滤除因采样引入的镜像频率处的信号，并且能够进一步缓冲以提供合适的信号幅度和偏置。输出滤波器通常位于DAC和缓冲放大器之间，但是在有些应用中也可以放在缓冲放大器之后。如果采用有源滤波器来调理DAC的输出，那么它将同时具备滤波器和缓冲放大器的功能。

## 数据转换器的发展趋势

为了更好地理解数据转换器对运放的要求，我们有必要研究一些数据转换器的基本发展趋势（见图3-3）。转换器的性能是最重要的，它将决定整个系统的性能。在低频检测应用中（测量带宽为10Hz或者更低的信号）最常用的是精度达24位的∑-Δ型ADC，这种ADC通常具有针对特定增益和偏置的自动校正或工厂校正功能。而在高频信号处理中，ADC必须具备足够的动态范围（低失真、低噪声）、较高的采样频率以及出色的交流特性。

除了上述重要性能之外，像低功耗、单电源供电、低成本以及小型表面贴封装等特性也推动着数据转换器市场的发展。这些要求导致信号摆幅更低、对噪声的敏感度更大，因此给实际应用造成很多新困难。除此之外，很多数据转换器还采用低成本的CMOS工艺，这使得片上放大器的设计更加困难，甚至无法集成在单片上。 174

如前所述，CMOS型ADC的模拟输入端通常直接与开关电容采样保持放大器（SHA）相接，由于SHA会产生瞬态电流，因此必须采用缓冲器将它与信号源隔离。然而，基于Bi-CMOS或双极型工艺的数据转换器大都含有内部缓冲器，但是它们的成本和功耗都比CMOS型的高。

至此，已经清楚地认识到，在数据转换应用中，必须针对具体的转换器来选择合适的运放。尽管很难总结出通用的方法，但还是有些重要的指导原则。

- ❑ 采样速率更高、精度更高、交流性能更好
- ❑ 单电源供电（例如：5V、3V）
- ❑ 功耗更低
- ❑ 输入/输出信号摆幅更小
- ❑ 充分利用低成本的CMOS工艺
- ❑ 封装更小
- ❑ 表面组装工艺

图3-3 数据转换器的发展趋势

对于数据转换器的缓冲器来说，最重要的要求是：它不能降低转换器的直流或交流性能。认真研究运放的数据手册有助于选型工作，可以将数据转换器和运放的数据手册并排摆放，并且逐一比较它们的主要指标。尽管该方法有助于选择合适的运放，但是，为了精确比较，最好采用运放工作在转换器允许条件下的指标参数。像增益、增益配置电阻的大小、源阻抗、输出负载、输入和输出信号的幅度、输入和输出共模电压、电源供电电压等指标，都会影响运放的性能。

然而，即便是一份内容详实的数据手册，也很难精确提供在数据转换器应用条件下所需的性能参数。而根据数据手册上的参数推断实际条件下的性能，很可能得到错误的结果。此外，运放还会受到来自数据转换器的瞬态电流的冲击，这些影响也很难在运放的数据手册中找到答案。

转换器的数据手册常会提供推荐的运放及其应用电路的一些参数，这是很好的参考资料。但是，当推出新型运放后，这些资料就过时了。 175

AD公司和其他很多运放制造商都提供网络在线的参数搜索引擎，它对器件选型很有帮助（见参考文献1）。例如，第一次搜索的条件可能是最小供电电源（比如3V），接下来的搜索条件可能是带宽，而再后面的搜索又可能是其他相关指标，这样就可以逐步缩小运放的选型范围。

图3-4是对该选型过程的总结。

- ❑ 运放不应降低ADC/DAC的性能
- ❑ 交流性能往往最为重要
  - ■ 噪声
  - ■ 带宽
  - ■ 失真
- ❑ 由于实际的ADC/DAC应用电路需要考虑的方面很多，因此根据运放的数据手册来选择运放难度很大
  - ■ 供电电压
  - ■ 信号范围（差分信号和共模信号）
  - ■ 负载（静态的和动态的）
  - ■ 增益
- ❑ 参数搜索引擎可能有用
- ❑ ADC/DAC的数据手册通常会推荐运放（但是可能不包括最新产品）

图3-4 运放选型的基本准则

虽然该方法对最终的选择不一定合适，但它能缩小选型范围，通过研究有限几个运放的数据手册，就可以做出最终的选择。

通过上述的讨论可以明显看出，为了设计合理的接口电路，必须深入理解运放和数据转换器。参考文献2～6是与数据转换器相关的背景知识。

下一节将着重研究数据转换器的信号指标，但是不涉及它们具体的工作过程。本章的后续部分还将介绍很多运放和转换器的应用电路。 176

## 参考文献


1. ADI Web site, at www.analog.com.
2. Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, 1995, ISBN: 0-916550-16-8.
3. Walt Kester, Editor, **High Speed Design Techniques**, Analog Devices, 1996, ISBN: 0-916550-17-6.
4. Chapters 3, 8, Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, 1999, ISBN: 0-916550-20-6.
5. Chapters 2, 3, 4, Walt Kester, Editor, **Mixed-Signal and DSP Design Techniques**, Analog Devices, 2000, ISBN: 0-916550-23-0.
6. Chapters 4, 5, Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, 1995, ISBN: 0-916550-15-X. 177


## 3.2 ADC/DAC的指标

*Walt Kester*

### 3.2.1 ADC和DAC的静态传递函数及直流误差

对于DAC和ADC，最需要记住的一点是，其输入和输出哪个是数字量。这涉及信号量化问题。$N$位二进制数可以表示$2^N$种状态，因此$N$位DAC（其参考电压固定）具有$2^N$种模拟输出状态，而$N$位ADC则具有$2^N$种数字输出状态。其中，模拟信号可以是电压，也可以是电流。

数据转换器的精度有多种表示方式，包括最低有效位（LSB）的大小、满量程每百万个数(ppm FS)、毫伏（mV）等。不同器件（特别是不同厂商的器件）的指标往往也不同，因此转换器使用者必须掌握不同指标间的转换方法，以便正确比较不同器件。图3-5是不同分辨率下最低有效位的大小比较。

| 分辨率 | $2^N$ | 电　压 | ppm FS | %FS | dB FS |
|---|---|---|---|---|---|
| 2bit | 4 | 2.5V | 250 000 | 25 | −12 |
| 4bit | 16 | 625mV | 62 500 | 6.25 | −24 |
| 6bit | 64 | 156mV | 15 625 | 1.56 | −36 |
| 8bit | 256 | 39.1mV | 3 906 | 0.39 | −48 |
| 10bit | 1 024 | 9.77mV(10mV) | 977 | 0.098 | −60 |
| 12bit | 4 096 | 2.44mV | 244 | 0.024 | −72 |
| 14bit | 16 384 | 610μV | 61 | 0.0061 | −84 |
| 16bit | 65 536 | 153μV | 15 | 0.0015 | −96 |
| 18bit | 262 144 | 38μV | 4 | 0.0004 | −108 |
| 20bit | 1 048 576 | 9.54μV(10μV) | 1 | 0.0001 | −120 |
| 22bit | 4 194 304 | 2.38μV | 0.24 | 0.000024 | −132 |
| 24bit | 16 777 216 | 596nV* | 0.06 | 0.000006 | −144 |

*600nV是25℃时2.2kΩ电阻在10kHz带宽条件下的约翰逊噪声

注意：10bit和10V FS对应的LSB为10mV、1000ppm或者0.1%

其他值都是2的指数倍

图3-5　量化：最低有效位（LSB）的大小

如上所述（从上表很容易看出），对于给定分辨率的转换器，其LSB的大小有多种表示方式。图3-5所示是10V满量程时的情况，其他的满量程也可以由此推算出。

在讨论运放在数据转换电路中的应用前，必须要了解数据转换器的期望性能和重要指标。下一节将涉及数据转换器的误差和部分指标的定义。

179

数据转换器的第一种应用是用于测量和控制，此时转换器的辅助校正通常并不重要，并且转换速率也比较慢。在这类应用中，转换器的直流指标尤为重要，而时间和交流指标则不重要。但如今很多（或者说大多数）用于采样和重构系统的转换器，其交流指标至关重要（直流指标则不那么重要）。

图3-6是3bit单极性理想和非理想DAC的传输特性。其输入和输出都被量化，每幅图都包括8个点，并将它们连成线。必须注意的是，实际的传输特性并非线，而是一系列离散的点。

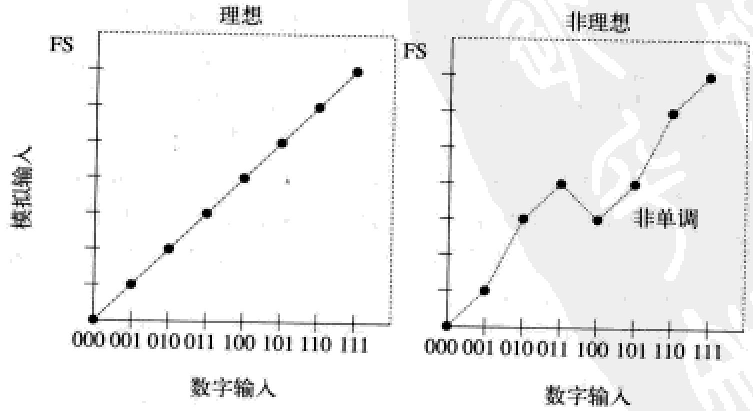
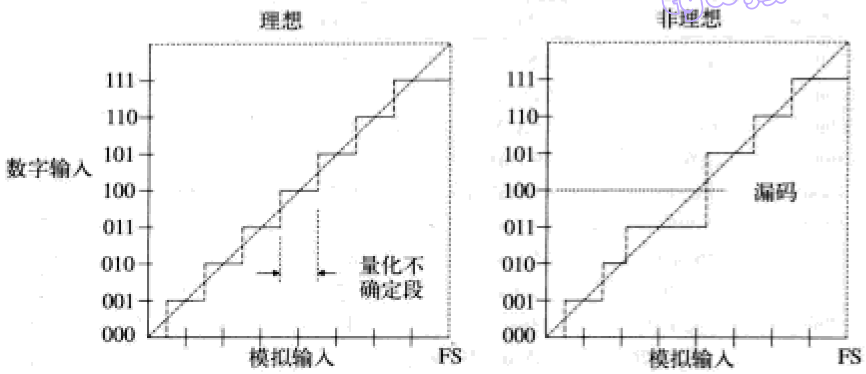



图3-6　DAC的传递函数

类似地，图3-7是3bit单极性理想和非理想ADC的传输特性。注意，ADC的输入是模拟信号因而并未量化，而其输出则被量化。




180

图3-7　ADC的传递函数

ADC的传输特性由8个水平台阶（已考虑ADC的偏置、增益及非线性度，并且考虑了直线通过这些台阶的中点）组成。

理想ADC在比0大1/2LSB处发生变化，此后在比每个LSB大1/2LSB处也发生变化，直至比满量程低3/2LSB处都发生变化。由于ADC的输入端可能是任何模拟值，但是数字输出为量化值，因此数字输出量与实际模拟输入量之间可能相差1/2LSB，这就是所谓的量化误差或量化不确定度，具体如图3-7所示。在交流（采样）应用中，量化误差将增大量化噪声，下面将做简要论述。

转换器的*积分线性*误差与运放线性误差类似，它定义为转换器的实际传输特性与直线的最大偏差。通常表示为满量程的百分比形式（也可能表示成LSB形式）。选择直线的方法有两种：*终点*（end point）法和*最佳直线*（best straight line）法。

采用终点法的系统中，测量的是实际传输特性与通过原点和满量程点的直线（增益校正后）的偏差。对于检测与控制系统所采用的数据转换器，最有效的方法是积分线性测量（这是因为，误差代价取决于理想传输特性的偏差，而不是某些刻意的“最佳符合”），这也是ADI公司普遍采用的方法。

最佳直线法在交流应用中具有更好的失真预测，并且在数据手册上显示的“线性误差”更小。最佳直线法是先采用标准曲线拟合技术绘制器件的传输特性曲线，再测量与此拟合曲线的最大偏差。通常，该方法测得的线性误差只有终点法测得结果的50%。该方法可以写成优秀的数据手册，但是它对于误差预测分析意义不大。对于交流应用，它表示的失真指标甚至比直流线性度还要好，因此，很少用最佳直线法定义转换器的线性度。

描述转换器非线性度的唯一指标是*差分非线性*（Differential NonLinearity，DNL），它与转换器的编码变化的线性度有关。理想情况下，数码每变化1LSB，对应模拟信号也变化了1LSB。对于DAC来说，数码每变化1LSB就能使模拟输出产生精确的1LSB变化，而对于ADC，模拟信号每变化1LSB也将使数码变化1LSB。

当数码变化1LSB时，若对应的模拟信号的变化大于或小于1LSB，则称之为DNL误差。转换器的DNL误差通常定义为各种变化下的最大DNL值。

如果DAC的DNL小于−1LSB（如图3-6所示），那么称该DAC是*非单调的*，即它的传输特性包括一个或多个局部的最大值或最小值。当DNL大于+1LSB时，尽管不会导致非单调，但也不希望如此。对于大多数DAC应用（特别是闭环控制系统，非单调可能使负反馈变为正反馈），要求DAC是单调的至关重要。DAC的单调性通常在数据手册中明确表示，但如果能保证DNL

不大于1LSB（即|DNL|≤1LSB），那么设备必须是单调的，尽管不能保证的确如此。

ADC也可能是非单调的，但是更常见问题是*漏码*（如图3-7所示）。ADC的漏码（非单调性）和DAC的非单调性一样也要克服。当然，这也是由于DNL>1LSB造成的。

### 3.2.2 数据转换器中的量化噪声

理想$N$位ADC的误差（直流的或交流的）仅与采样和量化过程有关。理想ADC的最大误差出现在直流输入为 ±1/2LSB 时。任何输入到$N$位ADC的交流信号都将产生量化噪声，其有效值（在整个奈奎斯特带宽之内测量）近似等于最小有效位（LSB）权重$q$的$1/\sqrt{12}$。假如信号幅度至少等于几个LSB，那么ADC的输出总会变化。线性斜坡输入的量化误差近似为锯齿波，其峰峰幅度等于$q$，有效值等于$q/\sqrt{12}$（如图3-8所示）。 181

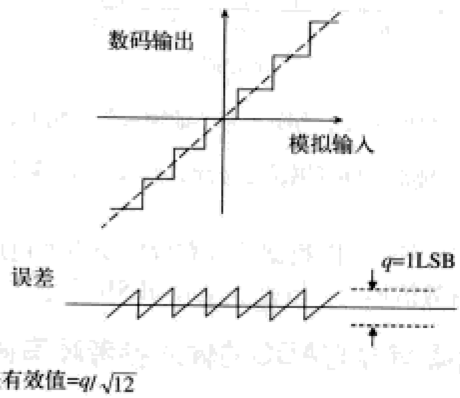



图3-8 理想$N$位ADC的量化误差

从图中可以看出，满量程正弦波的有效值与量化噪声有效值之比为：

$$SNR=6.02N+1.76dB \tag{3-1}$$

其中，$N$是理想ADC的位数。*注意——该方程仅适用于整个奈奎斯特带宽（直流至$f_S/2$）内的噪声*。如果信号带宽BW小于$f_S/2$，那么信号带宽内的SNR将因信号带宽内的噪声减小而增加。

此时的表达式修正为：

$$SNR=6.02N+1.76dB+10\lg\left(\frac{f_S}{2\cdot BW}\right) \tag{3-2}$$

上式对应的条件称为*过采样*（oversampling），其中采样频率是信号带宽频率的2倍，修正项称为*处理增益*（Processing Gain）。注意对于给定的信号带宽，采样频率每增大1倍，信噪比SNR增大3dB。 182

### 3.2.3 ADC的输入参考噪声

ADC的内部电路受温度和kT/C效应影响将产生一定的宽带噪声。即使是直流输入信号也带有这种噪声，并将导致大多数宽带（或高分辨率）ADC的输出码分布在标称直流输入值附近。具体如图3-9所示。

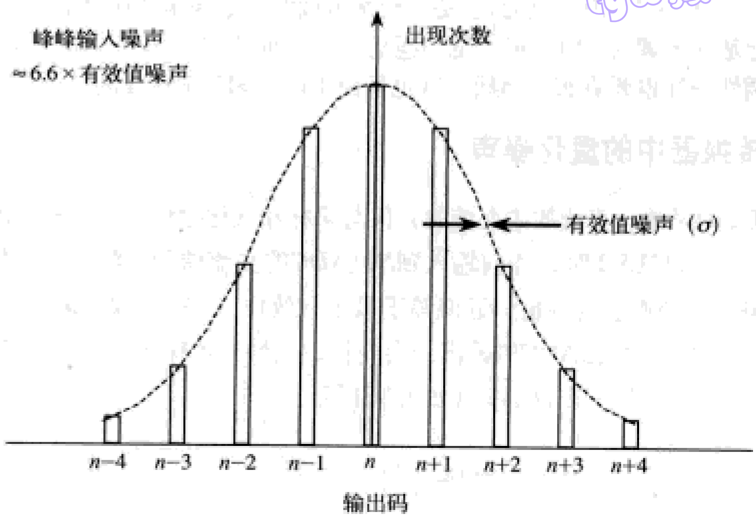



图3-9　ADC输入参考噪声对“地输入”影响的直方图

为了测量输入参考噪声，要将ADC的输入接地，收集大量输出样本，并绘制直方图（有时称为地输入直方图）。

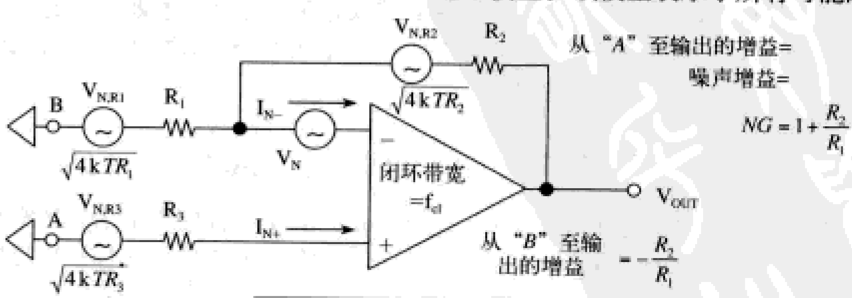
由于该噪声近似为高斯噪声，可以根据输入有效值噪声方便地计算出直方图的标准方差（σ）。尽管它也可以表示为有效值形式，但通常表示为LSB形式。

183

### 3.2.4　计算运放的输出噪声并与ADC的输入参考噪声做比较

在利用16至24位Σ-Δ型ADC处理低频信号（如小于20Hz）的精密测量应用中，通常不希望在ADC输入前使用运放驱动，因为这可能引入运放自身的噪声。如果必须使用运放，那么运放的输出1/f噪声应该与ADC的输入参考噪声的大小相当。1/f噪声通常表示为0.1～10Hz带宽内在运放输入端测得的噪声峰峰值（见本书第1章）。像OP117和AD707（输入电压噪声为350nV$_{p-p}$）或AD797（输入电压噪声为50nV$_{p-p}$）等运放就适合在这样的高精度测量中应用。

图3-10是计算运放的输入参考或输出参考噪声的通用模型。该模型表示了所有可能的噪声



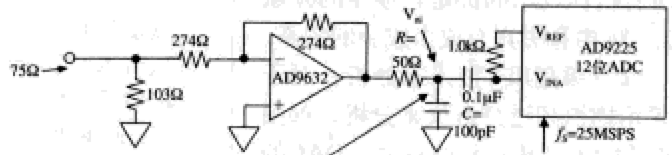

❑ RTI噪声 $= \sqrt{BW} \cdot \sqrt{V_N^2 + 4kTR_3 + 4kTR_1\left[\dfrac{R_2}{R_1+R_2}\right]^2 + I_{N+}{}^2R_3^2 + I_{N-}{}^2\left[\dfrac{R_1 \cdot R_2}{R_1+R_2}\right]^2 + 4kTR_2\left[\dfrac{R_1}{R_1+R_2}\right]^2}$

❑ RTO噪声=NG•RTI噪声　　❑ BW=1.57$f_{cl}$

图3-10　采用一阶阻性反馈电路的运放噪声模型

源。采用该模型测得的结果相当精确，其闭环频率响应的增益峰值小于1dB。对于更高频率的应用，由于白噪声起主导作用，$1/f$噪声可以忽略。

图3-11是计算噪声的实例。该电路中，宽带、低失真放大器（AD9632）驱动了12位、25MHz/s ADC（AD9225）。运放AD9632的输入电压噪声的频谱密度为$4.3\text{nV}/\sqrt{\text{Hz}}$。由于运放的增益较低、外部电阻较小，输入噪声就是运放的主要噪声源。AD9632的输出噪声可以用输入噪声频谱密度乘以增益2得到。为了计算有效噪声，可将噪声频谱密度乘以运放和ADC输入端之间的单极点低通滤波器的50MHz等效噪声带宽。




$$\text{噪声带宽}=1.57\cdot\frac{1}{2\pi RC}=50\text{MHz}$$

| 运放AD9632的指标 | ADC AD9225的指标 |
|---|---|
| 输入电压噪声=$4.3\text{nV}/\sqrt{\text{Hz}}$ | 等效输入噪声=166μV rms |
| 闭环带宽=250MHz | 小信号输入带宽=105MHz |

AD9632输出噪声的频谱密度=$2\cdot 4.3\text{nV}/\sqrt{\text{Hz}}=8.6\text{nV}/\sqrt{\text{Hz}}$

$V_{ni}=8.6\text{nV}/\sqrt{\text{Hz}}\cdot\sqrt{50\text{MHz}}=61\mu\text{V rms}$

图3-11 计算运放AD9632和12位、25MHz/s ADC系统的噪声

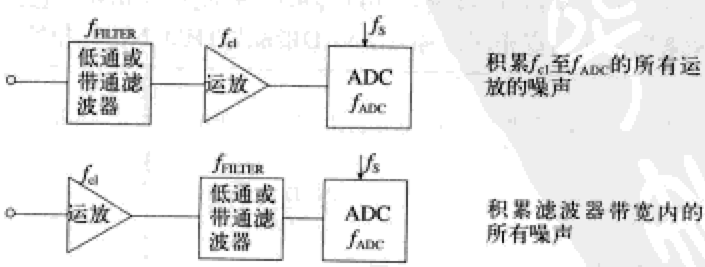
注意AD9632的闭环带宽为250MHz，而AD9225的输入带宽为105MHz。当没有滤波器时，AD9632的输出噪声将传递到ADC的105MHz整个输入带宽内。

然而，ADC的采样频率仅有25MHz/s，根据奈奎斯特原理，高于12.5MHz的信号都将被忽略（这与欠采样应用不同，那时输入信号的频率将高于奈奎斯特频率$f_S/2$）。这个简单的滤波电路还能有效地减小噪声。

184

计算所得的低通滤波器的输出噪声约等于61μV（有效值），这比AD9225输入噪声（166μV，有效值）的一半还要小。若没有滤波器，运放的输出噪声则达110μV（在ADC的全部等效输入噪声带宽内测得的）。

根据上述分析得到的基本原理如图3-12所示。在大多数高速系统中，都需要使用无源的抗混叠滤波器（无论是用于基带采样的低通滤波器或是用于欠采样的带通滤波器），它应放在运放和ADC之间以减小运放引入的噪声。




通常，$f_{FILTER}<\frac{f_S}{2}<<f_{ADC}<f_{cl}$

图3-12 恰当放置抗混叠滤波器可以减小运放的噪声

185

## 3.2.5 量化和测量转换器的动态性能

用于描述ADC交流性能的指标很多。早期（30多年前）的ADC技术很少涉及交流指标方面，并且测量设备和技术也不完善。在过去的30年中，制造商和用户研究了大量有关测量转换器动态系统的方法，图3-13中的这些指标至今仍然很流行。

实际上，上面的所有指标表示的都是转换器的频域性能，并且所有指标都与噪声和失真有或多或少的关系。

对于ADC的输出，通常采用FFT技术来分析；对于DAC的输出，则通常采用模拟频谱分析仪来分析，如图3-14所示。其中，ADC的输入是模拟正弦信号，DAC的输入是直接数字合成（Direct Digital Synthesis，DDS）系统产生的数字正弦信号。

- ❑ 信纳比（SINAD，或S/N+D）
- ❑ 有效位数（ENOB）
- ❑ 信噪比（SNR）
- ❑ 模拟带宽（满功率，小信号）
- ❑ 谐波失真
- ❑ 最大谐波
- ❑ 总谐波失真（THD）
- ❑ 总谐波失真加噪声（THD+D）
- ❑ 无杂散动态范围（SFDR）
- ❑ 双频交调失真
- ❑ 多频交调失真

图3-13 量化ADC的动态性能

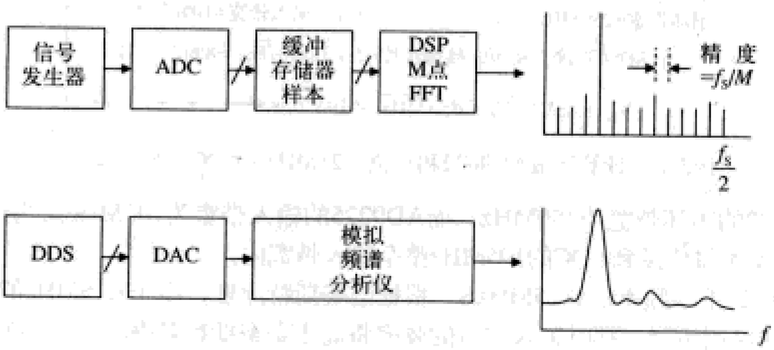





图3-14 测量ADC/DAC的动态性能

## 3.2.6 信纳比与信噪比及有效位数

由于各家ADC制造商对精密一词的定义不同，因此需要特别注意SINAD和SNR指标（如图3-15所示）。信纳比（SINAD或S/N+D）是指信号幅度的有效值与频谱内包括谐波在内的其他成分（但不包括直流量）的方和根（RSS）的均值之比。SINAD是描述ADC的频率特性的有效指标，它包括所有可能的噪声（包括热噪声）和失真的成分。SINAD通常描绘各种输入幅度下的曲线。如果测量噪声的带宽相同，那么SINAD指标与THD+N指标相等。

- ❑ SINAD（信纳比）
  - ■ 信号幅度的有效值与频谱内的其他成分（包括谐波，但不包括直流量）的方和根（RSS）的平均值之比
- ❑ ENOB（有效位数）

$$\text{ENOB}=\frac{\text{SINAD}-1.76\ \text{dB}}{6.02}$$

- ❑ SNR（信噪比，或无谐波信噪比）
  - ■ 信号幅度的有效值与频谱内的其他成分（但不包括五次以内谐波及直流量）的方和根（RSS）的平均值之比

图3-15 SINAD、ENOB及SNR

SINAD图表明ADC的交流特性因高频失真而减小，它通常描绘奈奎斯特频率以上的性能，

因此可用于评估欠采样系统的性能。

通常可以根据N位ADC的SNR理论关系（SNR=6.02N+1.76dB）将SINAD转换为有效位数（effective-number-of-bits，ENOB）。用SINAD代替SNR就可以计算出N：

$$ENOB = \frac{SINAD - 1.76dB}{6.02} \tag{3-3}$$

除了计算时不包括谐波之外，信噪比（SNR，或者无谐波信噪比）的计算方法与SINAD基本相同。实际上，只需要去除5次以内的谐波主要分量。SNR曲线则在高频段逐渐降低，但是由于它不包括谐波分量，因此并不像SINAD下降得那么快。

很多电流型ADC的数据手册往往将SINAD和SNR混淆，因此设计工程师必须仔细区分上述指标。

187

图3-16是AD9220（12位、10MHz/s ADC）的SINAD/ENOB曲线图。

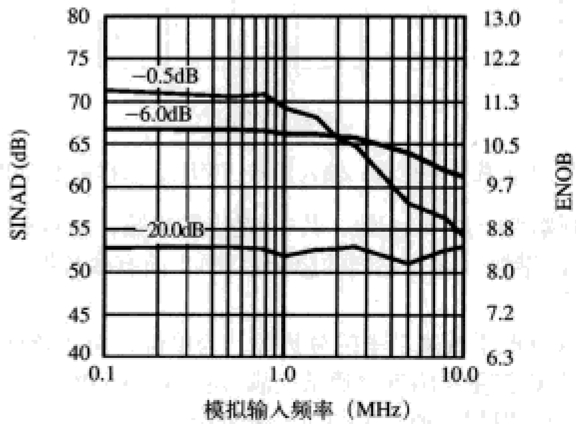



图3-16　AD9220（12位、10MHz/s ADC）在各种输入信号下的SINAD和ENOB

## 3.2.7　模拟带宽

ADC的模拟带宽是指基本扫描频谱输出下降3dB处对应的频率。它包括小信号带宽（SSBW）或满量程信号带宽（FPBW），因此不同制造商标识的指标也大不相同。

和运放一样，转换器的模拟带宽指标并不意味着ADC因带宽较大而具有较好的失真性能。事实上，大多数ADC的SINAD（或ENOB）指标将在输入频率接近实际的3dB带宽频率时明显下降。图3-17是ADC在FPBW为1MHz时的ENOB和满幅度频率响应，但ENOB在100kHz以上显著增大。

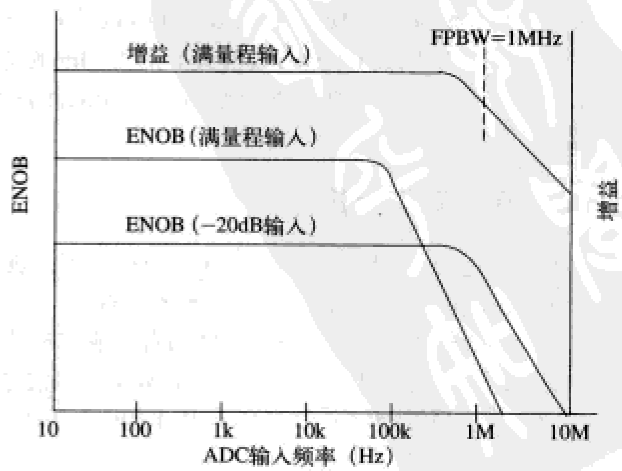



图3-17　ADC增益（带宽）和ENOB与频率的关系表明ENOB指标的重要性

188

### 3.2.8 谐波失真、最大谐波、总谐波失真及总谐波失真加噪声

有很多方法可以测量ADC的失真。FFT分析方法主要用于测量各种谐波信号的幅度。根据频谱可以将输入信号的谐波和其他失真区分开来。图3-18是以20MHz/s速率采样一个7MHz输入信号及其前9项谐波的结果。

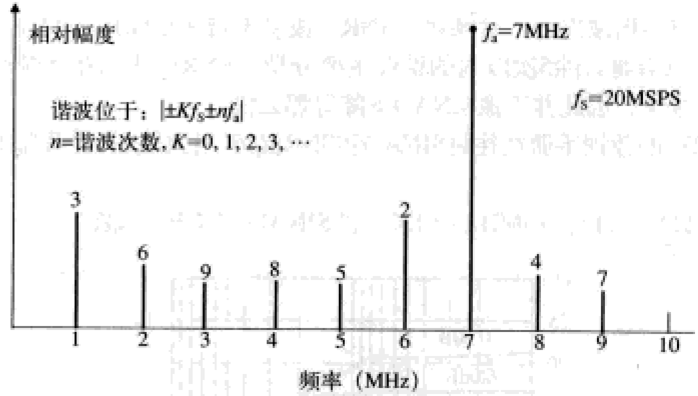



图3-18 谐波成分的位置：输入信号=7MHz，采样速率=20MHz/s

$f_a$的混叠谐波位于频率点$|\pm Kf_s \pm nf_a|$处，其中$n$是谐波次数，而$K$=0, 1, 2, 3, …。数据手册中通常只会给出二次和三次谐波（因为它们的影响最大），而有些数据手册则可能会给出*最差谐波*指标。

*谐波失真*通常以dBc（低于载波功率的分贝数）为单位，而在音频应用中则可能以百分比形式表示。谐波失真通常以满量程附近（通常比满量程小于0.5dB至1dB，以避免被限幅）的输入信号来表示，但是它也可以用其他电平的信号来表示。对于远小于满量程的信号，因转换器DNL（而不是直接谐波）造成的其他失真成分会限制性能。

*总谐波失真*（Total Harmonic Distortion，THD）是基频信号的有效值与谐波成分（通常只包括前5项主要谐波）的方和根的平均值之比。ADC的THD指标也可用满量程信号来表示，当然它也可以用其他电平的信号表示。

*总谐波失真加噪声*（Total Harmonic Distortion plus Noise，THD+N）是基频信号的有效值与谐波分量加噪声成分（不包括直流量）的方和根的均值之比。计算该指标时必须明确噪声测量带宽。对于FFT，带宽是指直流至$f_S/2$。（如果测量的带宽是直流至$f_S/2$，那么THD+N等于SINAD。）

### 3.2.9 无杂散动态范围

对于用于通信的ADC来说，最重要的指标可能就是无杂散动态范围（SFDR）。ADC的SFDR指标就好比混频器和LNA的三阶截断指标。

189

ADC的SFDR指标定义为信号幅度的有效值与*峰值杂散频谱成分*（在整个奈奎斯特频段测得，直流至$f_S/2$）的有效值之比。SFDR通常绘制成信号幅度的函数，也可能表示成对应的信号幅度（dBc）或ADC满量程（dBFS），具体如图3-19所示。

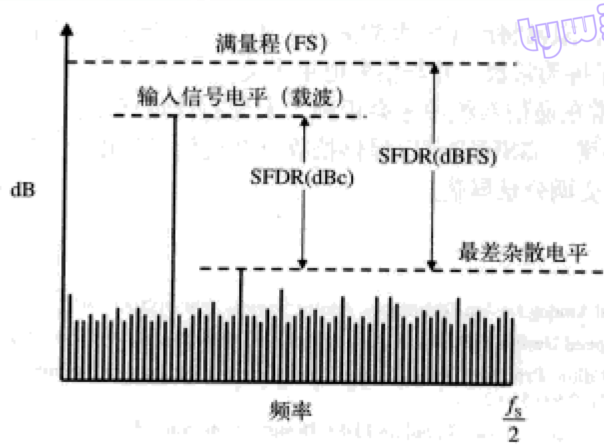



图3-19 无杂散动态范围（SFDR）

对于接近满量程的信号，峰值频谱杂散（spur）通常由前几个谐波分量之一决定。然而，由于信号比满量程幅度小数分贝，也可能出现非输入信号谐波的其他杂散成分，这正是造成ADC传递函数差分非线性的原因。因此，SFDR与所有的失真源有关，而不在乎它们的出处。

### 3.2.10 双频交调失真

通过向ADC输入两个频谱杂散$f_1$和$f_2$的正弦波（通常这两个频率点很接近），可以测量出双频交调失真。由于每个单频信号的幅度比满量程幅度小6dB，因此即使两个单频信号同相相加（add in-phase）也不会出现限幅失真。其二次和三次谐波分量的位置如图3-20所示。

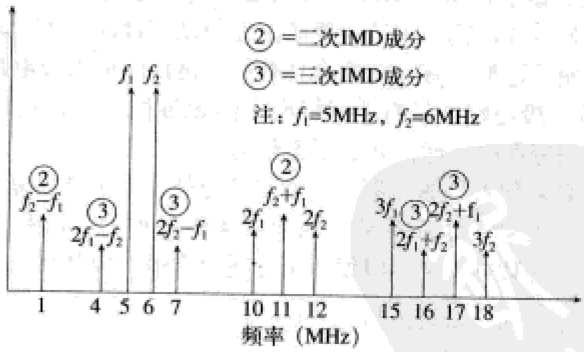



图3-20 $f_1$=5MHz、$f_2$=6MHz时的二次和三次交调分量

190

注意，二次分量所在的频点可以被数字滤波器滤除。然而三次分量（$2f_2-f_1$）和（$2f_1-f_2$）太靠近原始信号，因此很难滤除。除非有其他指标要求，双频交调失真（IMD）通常是指三次分量。IMD分量的大小表示为dBc，它与两个原始信号其中之一的大小有关，而与它们的和无关。

但是，还需要注意，如果两个音频过于接近于$f_s/4$，那么基频信号中混叠的三次谐波将使得我们很难区分实际的$2f_2-f_1$和$2f_1-f_2$分量。这是因为，$f_s/4$的三次谐波是$3f_s/4$，而混叠发生在$f_s-3f_s/4=f_s/4$。类似地，如果两个音频信号过于接近$f_s/3$，那么混叠的二次谐波将和测量结果互相干扰，道理同上，$f_s/3$的二次谐波是$2f_s/3$，而混叠发生在$f_s-2f_s/3=f_s/3$处。

二次和三次截断点的概念对ADC无效，因为失真分量无法预测（它是信号幅度的函数）。ADC不会逐步压缩接近满量程的信号（即不存在1dB压缩点）。这好比是对超量程输入信号的

一个硬性限制，要知道，限幅将产生极大的失真。相反，对于远小于满量程的信号，失真基线（或者说最小失真）将保持为常数，并与信号电平无关。

多频SFDR指标通常在通信系统中才会用到。大量的音频更接近像AMPS或GSM这样的手机通信系统中的宽带频谱。高SFDR可以提供接收机在大信号环境中捕获小信号的能力，并能防止小信号被大信号的交调分量屏蔽。 191

## 参考文献


1. Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, 1995, ISBN: 0-916550-16-8.
2. Walt Kester, Editor, **High Speed Design Techniques**, Analog Devices, 1996, ISBN: 0-916550-17-6.
3. Chapters 3, 8, Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, 1999, ISBN: 0-916550-20-6.
4. Chapters 2, 3, 4, Walt Kester, Editor, **Mixed-Signal and DSP Design Techniques**, Analog Devices, 2000, ISBN: 0-916550-23-0.
5. Chapters 4, 5, Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, 1995, ISBN: 0-916550-15-X. 192


# 3.3 驱动ADC输入端

*Walt Kester, Paul Hendriks*

## 3.3.1 概述

运放通常用作ADC的驱动器，它将输入信号放大、平移至ADC要求的输入范围内。首先，通常需要使用运放实现抗混叠滤波器阻抗匹配；其次，在有些情况下，抗混叠滤波器是有源的，因而它本身就包含运放；最后，有些ADC的输入端在转换过程会产生瞬态电流，因此必须利用运放将信号源和ADC输入端隔离。本节主要研究在驱动高性能ADC时遇到的各种问题。

首先，并非一定要使用运放。有些转换器具有相对良性的输入级电路，可以直接和信号源相接。实际上ADC的输入级电路并没有业界标准，因此每种ADC在设计其输入电路时必须仔细审查相关性能。在有些应用中可能需要变压器驱动。

假如因为各种理由必须加入运放，那么选型的任务是十分艰巨和复杂的。图3-21列出了一些约束和变化条件。最重要的要求是运放不能明显降低ADC的直流和交流性能。因此，应该首先仔细比较运放和ADC的数据手册，以便做出合适的选择。但是事实上很少这样做。

- ❑ 减少ADC/DAC性能指标的降低幅度
- ❑ ADC/DAC瞬态过程建立速度快
- ❑ 带宽大
- ❑ 噪声低
- ❑ 失真低
- ❑ 功耗低
- ❑ 注意：运放的性能必须在与ADC/DAC应用相同的条件下测量
  - ■ 增益设置电阻
  - ■ 输入阻抗、输出阻抗
  - ■ 输入/输出电压范围
  - ■ 输入信号的频率
  - ■ 输入/输出共模电压
  - ■ 电源电压（单/双电源）
  - ■ 瞬态负载

图3-21 驱动ADC应用中对运放的一般要求

问题是，只有在精确了解ADC驱动电路结构的基础上，才能掌握运放的实际性能指标。因此，即使拥有一份详尽的数据手册，也可能因为影响因素太多而无法掌握所有的信息。

193

尽管运放和ADC的数据手册可以作为选型的参考资料，但是在实际电路拓扑未知的情况下，仍旧无法预测运放和ADC的总体性能，在高性能应用中更是如此。

运放或ADC的数据手册中经常会推荐各种测试应用电路，但是当推出新款运放后这些参考就过时了。然而，大多数情况下，还是应当将ADC数据手册的应用部分作为测试接口的主要参考。

### 3.3.2 与ADC应用相关的运放主要指标

目前ADC最流行的两种应用是精密高分辨率测量和低失真高速系统。精密测量应用要求ADC至少具有16位分辨率，有时甚至要求24位。与这些ADC接口的运放必须具有低噪声和极佳的直流性能。事实上，高分辨率测量ADC通常设计成直接与传感器相接，因而完全省去了运放。

如果必须使用运放，应当在充分掌握其直流性能指标的情况下选型。相关指标如图3-22所示。

- ❑ 直流指标
  - ■ 失调、失调漂移
  - ■ 输入偏置电流
  - ■ 开环增益
  - ■ 积分线性度（integral linearity）
  - ■ 1/f 噪声（电压和电流）
- ❑ 交流指标（与高速应用相关）
  - ■ 宽带噪声（电压和电流）
  - ■ 小/大信号带宽
  - ■ 谐波失真
  - ■ 总谐波失真（THD）
  - ■ 总谐波失真＋噪声（THD+D）
  - ■ 无杂散动态范围（SFDR）
  - ■ 三阶交调失真
  - ■ 三阶截断点

图3-22　运放的主要指标

由于运放的交流性能与应用电路紧密相关，因此很难列出完整的交流性能指标。例如，图3-23所示的关键指标是取自AD8057/AD8058低失真高速运放（见参考文献1）的数据手册。注意这些指标与供电电压、信号电平、输出负载等条件都有关。还需强调的是，大多数运放的数据手册通常只提供典型的交流指标（最大、最小值）。此外，当工作在低压单/双电源下时，输入和输出共模电压范围将受到限制。

大多数运放的数据手册都包括一节，专门补充运放在其他条件下的性能数据。例如，图3-24是AD8057/AD8058的失真与频率关系（$G$=+1，$V_S$=±5V）。除非特殊说明，本曲线表示的数据都是典型值。

194

图3-24和图3-25提供的数据都是在负载为150Ω时测得。而运放在大多数应用中的典型负载阻抗为75Ω。通常，负载越轻（比如大多数ADC的输入典型阻抗为500～1000Ω），失真也越小，但是数据手册中不一定会提供这些数据。

| | $V_S = \pm5V$ | $V_S = +5V$ |
|---|---|---|
| 输入共模电压范围 | −4.0V~+4.0V | 0.9V~3.4V |
| 输出共模电压范围 | −4.0V~+4.0V | 0.9V~4.1V |
| 输入电压噪声 | $7nV/\sqrt{Hz}$ | $7nV/\sqrt{Hz}$ |
| 小信号带宽 | 325MHz | 300MHz |
| THD @ 5MHz, $V_O = 2V_{p\text{-}p}$, $R_L = 1k\Omega$ | −85dBc | −75dBc |
| THD @ 20MHz, $V_O = 2V_{p\text{-}p}$, $R_L = 1k\Omega$ | −62dBc | −54dBc |

图3-23　AD8057/AD8058运放主要性能参数（G=+1）

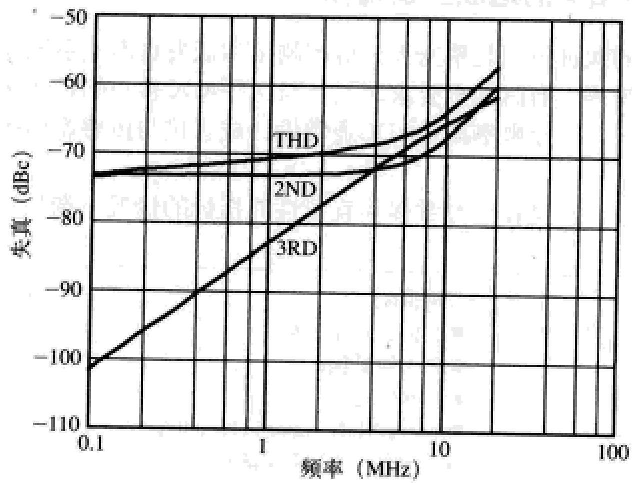
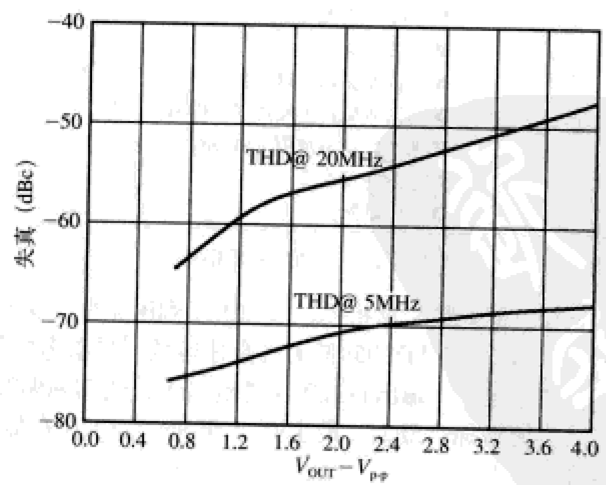



图3-24　AD8057/AD8058运放的失真与频率（$G$=+1，$R_L$=150Ω，$V_S$=±5V）




[195]　图3-25　AD8057/AD8058运放的失真与输出电压（$G$=+1，$R_L$=150Ω，$V_S$=±5V）

另一方面，如图3-25所示，在5～20MHz频率段，失真是输出电平的函数。

上述指标是否足够用于选择一个用于驱动ADC的运放，主要取决于运放的指标与ADC实际工作条件要求的匹配程度。很多情况下，这些比较将至少会缩小运放选型范围。下一节将讨论各种ADC使用的专用驱动电路实例，其中涵盖高分辨率测量型及低失真高速型应用。

### 3.3.3 驱动高分辨率∑-Δ型测量ADC

AD77XX系列ADC是专用于高分辨率（16～24位）、低频率传感测量应用的ADC。其具体工作条件参见参考文献2，主要特性如图3-26所示。

- 分辨率：16～24位
- 输入信号带宽：<60Hz
- 有效采样速率：<100Hz
- 普通∑-Δ结构
- 可与传感器（<1kΩ）直接连接，无需外接缓冲放大器
  - 片上集成PGA和高分辨率ADC，因而无需外部放大器
- 如果使用缓冲器，应选用精密低噪声型（特别是1/f噪声要低）
  - OP177
  - AD707
  - AD797

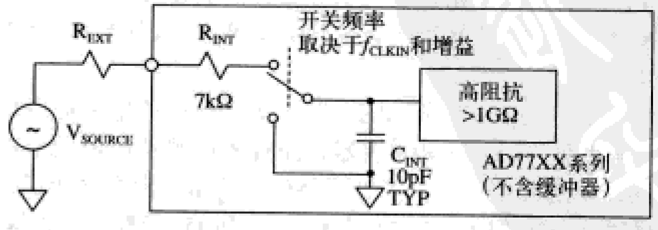
图3-26 高分辨率、低频率测量型ADC

该系列的某些器件，如AD7730具有高输入阻抗，它能将∑-Δ调制器与前端PGA输出的瞬态电流隔离开来，因此，驱动这类输入信号时无需特别的运放。然而，AD77XX系列的其他型号中有些不含内部缓冲器，有些即使片上集成了缓冲器，也可以通过编程控制接通或断开。缓冲器旁路可以略微改善噪声性能。

图3-27是不含输入缓冲器的AD77XX系列的等效输入电路。其输入开关在10pF采样电容和地之间切换。内部7kΩ电阻$R_{INT}$，是输入选择器的导通电阻。开关频率取决于输入时钟的频率和内部PGA的增益。如果转换器工作在20位精度下，那么10pF内部电容$C_{INT}$必须在它与输入端接通时充电至20位精度。这个时间等于开关信号的半个周期。内部RC的时间常数约为70ns（因为$R$=7kΩ，$C$=10pF）。如果电荷能达到20位精度，那么电容必须充电14个时间常数，即980ns。注意，在输入端串入电阻会增大时间常数。

AD77XX系列ADC的数据手册中有专门的表格给出在保证精度的情况下允许的最大$R_{EXT}$。如果外部源电阻超过数千欧姆就应该查阅这些表格。

196



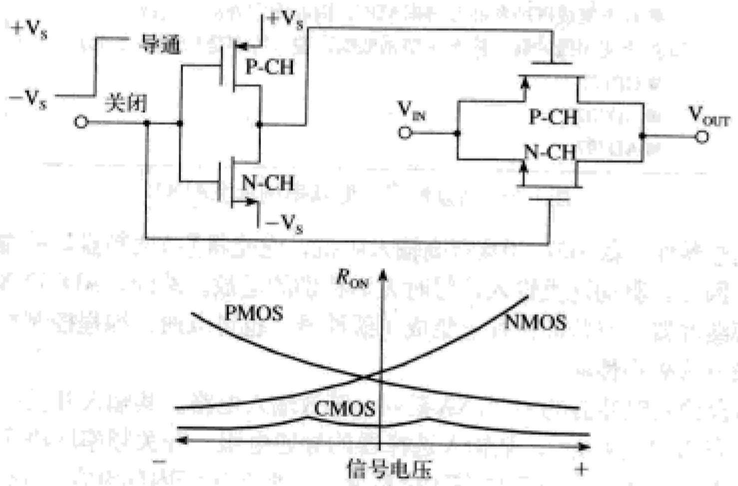

- $R_{EXT}$将增大充电时间，并导致增益误差
- 充电时间取决于输入采样速率和内部PGA的增益
- 参考数据手册，在保证给定精度的条件下确定允许的$R_{EXT}$值
- AD77XX系列中的有些ADC具有内部缓冲器，它能隔离输入信号和开关电流

图3-27 驱动不带缓冲的AD77XX系列∑-Δ型ADC

注意，为了获得最佳性能，有些转换器需要采用外部运放缓冲器。这时应选用精密、低噪声、双极性输入型运放，如OP177、AD707或AD797等。

### 3.3.4 用于多通道数据采集系统的运放设计要点

多路选择器是很多数据采集系统的基本组成部分。多通道数据采集系统通常采用图3-28所示的CMOS型开关。它利用并联的P沟道和N沟道MOSFET开关使导通电阻（$R_{ON}$）最小化。导通电阻是信号电压的函数（称为$R_{ON}$调制），根据器件不同，它能从不足5Ω变化至数百欧姆，这导致多路选择器驱动负载时出现失真，因此$R_{ON}$的平坦性是关键指标之一。




197

图3-28 基本CMOS模拟开关

受$R_{ON}$不为零和$R_{ON}$调制的影响，多路选择器的输出应当通过适当的缓冲运放与负载隔离。如果多路选择器驱动的是高输入阻抗型器件，如PGA、SHA或ADC，那么可以不使用单独的缓冲器，但是必须注意，有些SHA和ADC在采样时会产生高频脉冲电流，并且不经缓冲是无法被多路选择器驱动的。

多路选择器的主要指标包括：切换时间、导通电阻、导通电阻平坦度、通道隔离度以及串扰。多路选择器的切换时间大约为不足20ns至高于1μs，$R_{ON}$则大约为不足5Ω至数百欧姆，而通道隔离度则为50～90dB。

许多CMOS开关都可以接成图3-29所示的多路开关。典型的输入通道数为4～16个，有些多路通道选择器还有内部地址译码逻辑和寄存器，而有些则需要外部电路实现上述功能。未使用的多路通道选择器的输入端必须接地，否则会降低系统精度。在使用运放缓冲器的应用中，应当注意，当多路选择器改变通道时，可能引起满幅度的阶跃函数，这将导致运放及其之后的ADC产生满幅阶跃响应。

运放的建立时间必须足够快，以确保不产生转换误差。通常给出运放的1LSB建立时间，而允许的最大建立时间通常等于采样频率的倒数。

### 3.3.5 驱动带有可调输入增益的单电源型数据采集ADC

AD789X和AD76XX系列单电源供电的SAR型ADC（同类型的ADC还包括AD974、AD976以及AD977），它的模拟输入端包括薄膜电阻分压器和电平平移器，以实现单极性或双极性输入。

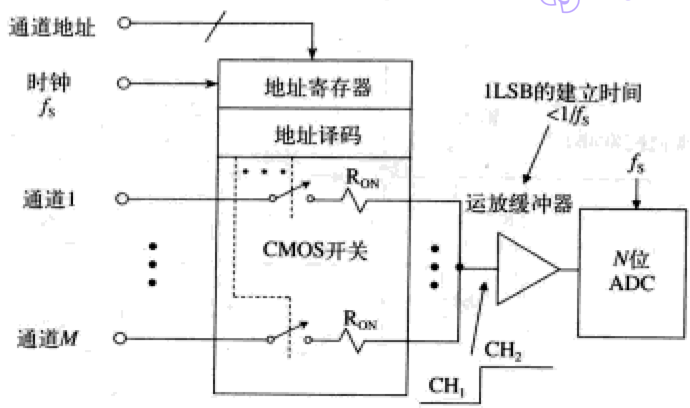



图3-29　典型的多通道数据采集系统（使用快速建立型运放缓冲器）

图3-30是12位8通道ADC AD7890的简化输入电路原理图。该电路使ADC能够在+5V供电下转换±10V的输入信号。

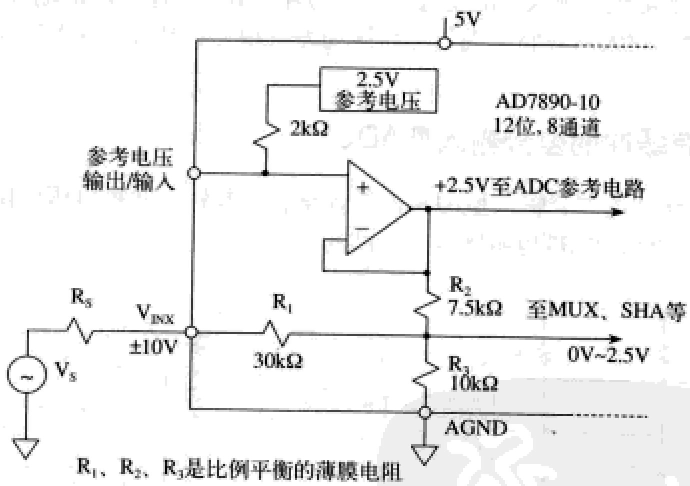


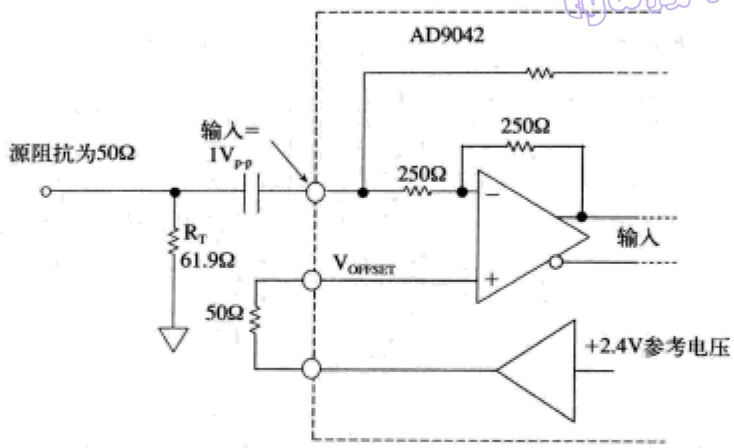

图3-30　驱动带量化输入的单供电数据采集ADC

这种ADC中，薄膜电阻网络$R_1/R_2/R_3$实现分压和电平平移，它能将±10V的输入信号变换为0～+2.5V的信号以便量化。由于$R_1$将输入与时间转换电路（它在转换时会产生瞬态电流）隔离开来，因而这种输入级无需特别的驱动电路。此外，外部源电阻$R_S$应该尽可能小，以便抑制$R_S/R_1$造成的增益误差。 198

## 3.3.6　驱动带有缓冲输入的ADC

有些ADC的输入级集成有缓冲放大器，以便简化接口电路。而采用双极性或BiCMOS工艺的ADC大都具有这一特性。相反，CMOS型ADC由于受工艺限制很难集成运放，因而很少采用这种结构。

图3-31是带有输入缓冲器的12位、41MHz/s ADC-AD9042的典型输入结构。其等效输入阻抗为250Ω，而外部的61.9Ω的电阻与内部250Ω电阻并联产生50Ω的等效电阻。该电路采用交流耦合型输入，其内部的2.4V参考电压源为AD9042提供共模偏置。



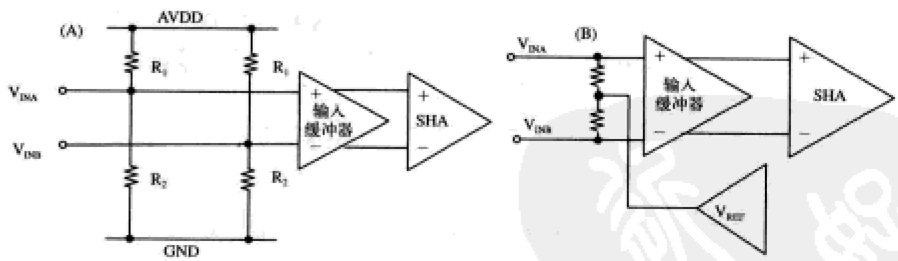

199

图3-31 AD9042在直连50Ω源阻抗时具有最高的SFDR

输入放大器位于ADC的采样保持器（sample-and-hold，SHA）之前，因此它能隔离转换过程中产生的各种瞬态电流。放大器的增益应设置为合适值以确保ADC的输入范围为$1V_{P-P}$。在单端输入结构中，输入放大器应将单端信号转换为差分信号，从而使ADC的其他部分可以采用全差分设计。

### 3.3.7 驱动带有缓冲的差分输入型ADC

图3-32是带有缓冲的差分输入型ADC的输入结构。其输入共模电压由图3-32b所示的参考电压源通过图3-32a所示的内部电阻网络分压设定。




❑ 输入缓冲器大都采用BiMOS或双极性工艺
❑ CMOS工艺很难实现
❑ 简化的输入接口——无瞬态电流
❑ 固定的共模电压偏置会限制灵活性

图3-32 典型的带有缓冲的差分输入型ADC的简化输入电路

单电源供电型ADC的共模电压通常等于电源供电电压的一半，但是有些ADC的共模电压等于其他值。尽管输入缓冲器简化了接口，但是固定的共模电压却限制了其在某些直流耦合应用中的灵活性。

差分型ADC在单极性工作模式下没有任何优势。首先，通信系统中的很多信号源是差分的（比如平衡混频器或RF发射器），因此，在这类系统中采用差分型ADC，接口会更加方便；第二，采用平衡差分传输的信号通路时，通常要求尽可能减小偶次阶的失真分量，以提高共模抑制比；第三（可能是更隐讳的一点），差分ADC的输入摆幅号称为$2V_{P-P}$时，实际上只允许接2个

相同的1$V_{P-P}$信号源。对于低压和单电源供电系统，这种更低的输入电平可能受实际余度的限制而使双运放的失真性能不同。

从上述几点可以看出，系统工程师为了获得最佳的整体性能，很有必要让差分型ADC工作在差分模式。即使必须增加运放来处理互补驱动信号，也应该坚持这一原则。要知道双运放只比单运放稍贵一点儿。

200

### 3.3.8 驱动开关电容输入型CMOS ADC

由于CMOS型ADC功耗低、价格低，因而十分流行。图3-33是采用差分采样保持结构的典型CMOS ADC的等效输入电路。其中，开关处于跟踪模式，注意它们是以采样频率打开/关闭的。16pF电容代表开关$S_1$和$S_2$的等效电容与输入寄生电容之和。电容$C_S$（4pF）是采样电容，电容$C_H$是保持电容。尽管输入电流是全差分的，但是该ADC也可以被单端或差分信号驱动。当然，采用差分变压器或差分运放驱动时，性能最佳。

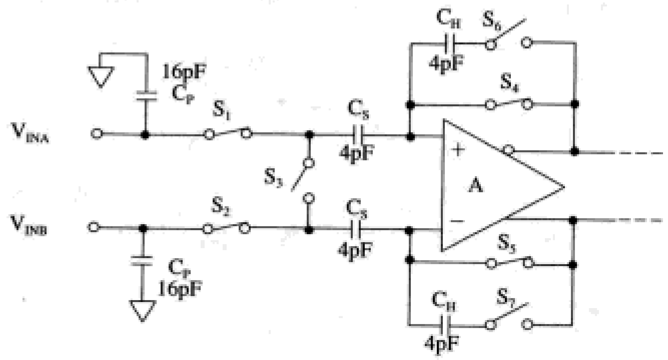



图3-33 典型的开关电容型CMOS采样保持器的简化输入电路

在跟踪模式下，差分输入电压将施加到电容$C_S$上。当该电路进入保持模式时，采样电容上的电压将传递到保持电容$C_H$上，并且经过运放$A$（这些开关在合适的采样时钟相位下被控制）缓冲。当SHA再次回到跟踪模式时，输入源必须对$C_S$充电/放电，以达到新的输入电压值。$C_S$的充放电动作受采样频率$f_s$控制。输入阻抗看起来像是良性的阻性器件，然而，如果在一个采样周期（$1/f_s$）内分析这种充放电过程，就会发现输入阻抗是动态变化的，并且不同输入驱动源的影响也不同。

阻性元件产生的输入阻抗可以通过累计$C_H$吸收来自输入驱动源的平均电荷计算得到。这说明，如果$C_s$能在$S_1$和$S_2$打开前被充满至输入电压，那么流入输入端的平均电流等于输入端接1/（$C_sf_s$）电阻时流过的电流。由于$C_s$只有数皮法，因此在$f_s$=10MHz时该阻性元件可达数千欧姆。

在采样周期内，SHA的输入阻抗像是一个动态负载。当SHA返回跟踪模式时，输入源将通过$S_1$和$S_2$的导通电阻$R_{ON}$输出充电电流，其大小呈指数方式变化。按指数变化的充电电流意味着源阻抗应该很低，并且在采样频率段呈阻性。

运放的输出阻抗可以视为串联的电感和电阻。当运放的输出接容性负载时，受等效高频输出阻抗的影响，运放的输出将出现短时的充电过程。当输出端恢复后，将出现振铃。为补救这种情况，应该在运放和SHA的输入端之间串接一个电阻。该电阻的最优取值取决于采样频率、运放的型号等多种因素，但是在大多数应用中，其最优值为25～100Ω。

201

### 3.3.9 单端ADC的驱动电路

尽管大多数CMOS ADC都是差分输入的，但是它们也可以被单端信号驱动（交流性能有损失）。CMOS ADC在应用时的关键点就是前面探讨的输入开关瞬态特性。

例如，图3-34是12位、25MHz/s ADC AD9225的其中一个输入端的开关瞬态特性。该数据是在等效阻抗为50Ω的信号源驱动ADC的条件下测得的。在采样模式向保持模式切换的时刻采样内部信号，同时$C_S$与信号源断开。注意在保持模式向采样模式切换的时刻，$C_S$又与信号源相连被再次充电。该过渡特性包括采样速率处的线性、非线性及共模分量。除了要选择一个带宽足够大、失真小的运放外，其输出建立时间不能大于采样间隔$1/f_s$。图3-35所示电路是这类单端运放驱动ADC应用的典型图。

- 保持模式向采样模式切换－$C_S$恢复与输入源的连接，并被“再次充电”。瞬态特性包括采样速率的线性、非线性和共模分量
- 采样模式向保持模式切换－$C_S$与输入源断开，对输入信号进行采样

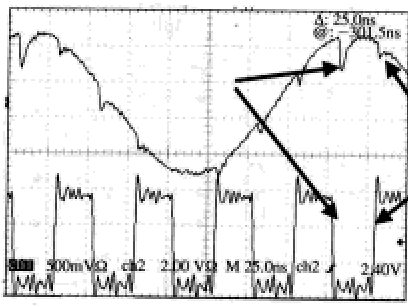



图3-34 CMOS开关电容型SHA在单端输入下的瞬态响应（AD9225）

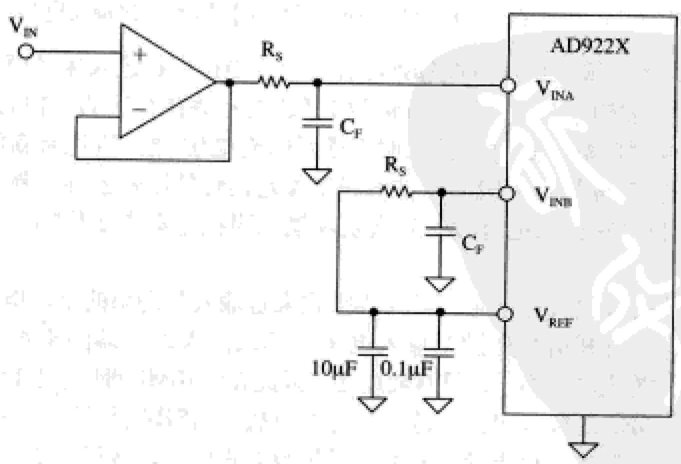



图3-35 最优单端开关电容性ADC输入电路

在该电路中，串联电阻$R_S$有两个作用。一方面，它能抑制来自运放驱动器的瞬态尖峰电流。更重要的是，它还能将驱动器与ADC的输入电容（可能损失相位裕度）解耦。其典型取值为25～100Ω。

该电路的另一个特性是$R_S$和$C_F$网络。由于ADC的$V_{INA}$和$V_{INB}$输入端的直流和交流源阻抗匹

配，这保证了共模瞬态特性对称，从而能够优化噪声及失真性能。在两个输入端，并联电容$C_F$作为电荷储藏器，可将共模瞬态信号旁路至地。

202

除了瞬态缓冲功能，$R_S$和$C_F$还构成了对$V_{IN}$的低通滤波器，这将限制驱动放大器的输出噪声传向ADC输入端$V_{INA}$。ADC的数据手册上通常会给出$R_S$和$C_F$推荐值,但是其精确取值还要根据电路来优化。ADC的数据手册上还推荐相应的驱动运放，根据参考信息可以使其性能最优。

为了在各种环境下都能将性能校正至最优，应采用ADC评估板进行实验。采用ADC数据手册提供的电路可以增加成功的机会。ADI公司出品的所有ADC和DAC器件（当然，还有运放）都有相应的评估板，相关的细节请参阅本书第7章。

### 3.3.10 直流耦合应用中的运放增益设定和电平平移

在直流耦合应用中，驱动放大器必须提供所需的增益和偏置电压，以使信号符合ADC的输入范围。图3-36是各种运放增益和电平平移操作的总结。图3-36a的电路工作在同相放大模式，它采用低阻抗的参考电压源$V_{REF}$使输出发生偏移。增益和偏置的相互关系为：

$$V_{OUT} = [1+(R_2/R_1)]\cdot V_{IN} - [(R_2/R_1)\cdot V_{REF}] \tag{3-4}$$

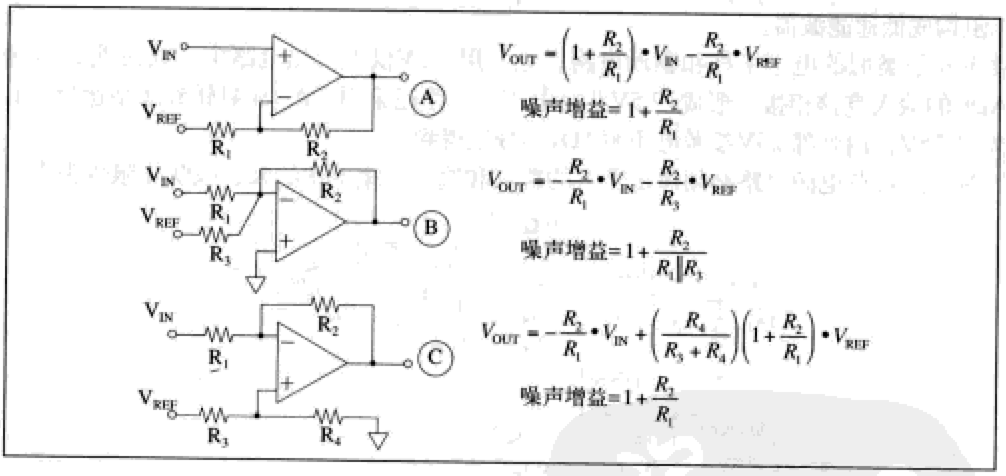



图3-36 运放放大和电平平移电路

203

图3-36b是电路工作在反相放大模式，其信号增益与偏置相互独立。该电路的缺点是，引入$R_3$后增大了噪声增益，因此它对运放失调电压和噪声很敏感。其输入输出关系为：

$$V_{OUT} = -(R_2/R_1)\cdot V_{IN} - (R_2/R_3)\cdot V_{REF} \tag{3-5}$$

图3-36c的电路也工作在反相放大模式，其偏置电压$V_{REF}$加在同相输入端，因而不会增大噪声增益。该电路还适用于单电源供电应用（$V_{REF}>0$）。其输入输出关系为：

$$V_{OUT} = -(R_2/R_1)\cdot V_{IN} + [(R_4/(R_3+R_4))(1+(R_2/R_1))]\cdot V_{REF} \tag{3-6}$$

注意图3-36a的电路对$V_{REF}$的阻抗很敏感，而图3-36b和图3-36c则不受其影响。这取决于信号电流流入或是流出$V_{REF}$，还取决于$V_{IN}$是否超出运放的共模输入范围。后两个电路的共模电压是固定的，并且没有电流流入$V_{REF}$，因此它们对$V_{REF}$的阻抗不敏感。

图3-37是12位、25MHz/s ADC AD9225的直流耦合单端运放驱动电路。该电路采用±2V输入信号与单电源供电ADC相接，并提供瞬态电流隔离功能。ADC的输入电压范围是0～4V，因此需要使用双电源供电运放。

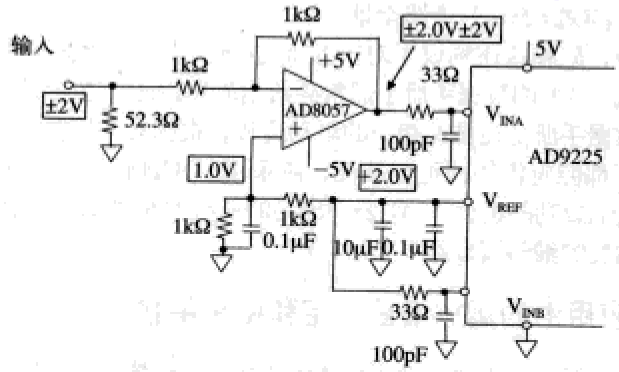



图3-37　AD9225的直流耦合单端电平平移和驱动电路

AD8057的同相输入被偏置1V，这使得$V_{INA}$的共模电压为2V。注意，$V_{INA}$和$V_{INB}$的源阻抗精确匹配时可以消除共模瞬态电流。100pF电容用于存储来自输入瞬态电流的少量电荷，并与33Ω电阻构成低通滤波器。

图3-38是类似的电平平移和驱动电路，它采用单5V供电。该电路中，双极性±1V输入信号与ADC的输入直接相接，形成+2.5V共模电压，电路还采用了AD8041轨到轨型运放，其共模电压为+1.25V，由外部2.5V参考电压源AD780分压得到。

注意，这种单电源电路必须满足运放的输入和输出共模电压约束，以防止限幅失真。

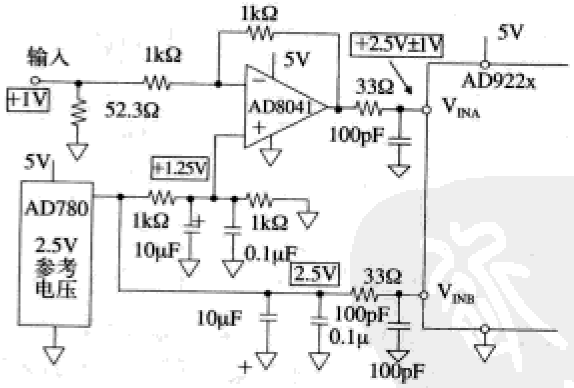



图3-38　采用外部参考电压源实现的直流耦合、单端输入、单电源供电型ADC的驱动和电平平移电路

204

## 3.3.11　驱动差分输入型ADC

目前，大多数高性能ADC都被设计成差分输入型。全差分ADC设计具有更好的共模抑制、更小的二阶失真分量以及更为简单的直流微调电路。如前所述，尽管它们也可以被单端信号驱动，但是在全差分驱动下的性能更好（见图3-39）。

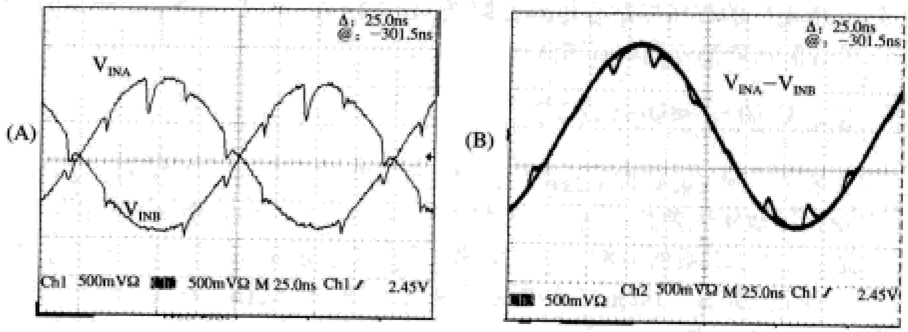
- 共模噪声抑制高
- 输入共模电压范围宽
- 输入信号摆幅小，适用于低压和单电源供电应用
- 二阶失真分析小
- 由于内部匹配，因而直流微调算法简单
- 需要高性能差分驱动器

图3-39　差分输入型ADC具有的性能优势

图3-40a是AD9225（12位、25MHz/s、

CMOS型ADC）的两路输入信号波形$V_{INA}$和$V_{INB}$。平衡信号源的阻抗为50Ω，采样频率为25MHz/s。该图清楚地表示了ADC内部开关电容型采样保持器的瞬态响应。图3-40b是这两路信号的差，$V_{INA}-V_{INB}$。

205




❑ 差分电荷瞬态响应是关于中线对称的，并且由线性成分决定

❑ 在相同的源阻抗下，可以消除共模瞬态响应

图3-40 CMOS开关电容型采样保持器的差分输入瞬态响应

注意差分电荷瞬态响应是关于中线对称的，并且包含明显的线性成分。这表明共模瞬态响应已被消除，并且具有比单端输入更好的失真性能。

如果不需要直流成分，那么采用变压器耦合的差分输入ADC可获得极佳的共模抑制和低失真性能，图3-41是其典型电路。该变压器是Mini-Circuit公司的RF变压器，型号为#T4-6T，其阻抗比为4（匝比为2）。原理图表明信号源阻抗为50Ω，1:4的阻抗比要求副边的阻抗为200Ω，以获得最佳的功率传输和低VSWF。Mini-Circuits公司的T4-6T型变压器在100kHz～100MHz频段的增益为1dB。变压器的中点抽头可以方便地将输入信号平移至ADC需要的最佳共模电压。AD922X的CML（共模电平）脚输出+2.5V的共模电压。

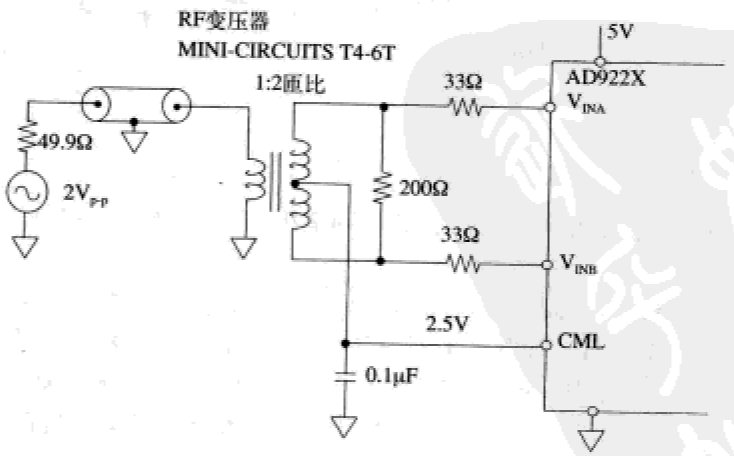



图3-41 变压器耦合电路AD922×ADC

206

根据应用需要，应选择不同匝比的变压器以获得最佳性能。例如，对于给定的输入信号源或运放，可通过减小输出功率电平和信号摆幅来改善其失真性能。因此，选择具有更高阻抗比的变压器（如Mini-Circuits公司的#T16-6T型变压器的阻抗比为1:16，匝比为1:4）可以有效地“跃增”信号电平，并减小信号源的驱动要求。

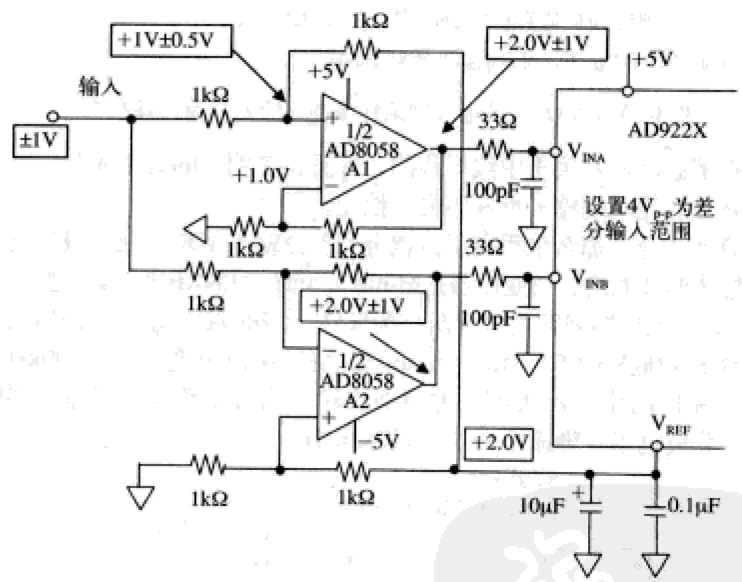
请注意在变压器次边和ADC输入端之间串联的33Ω电阻。其大小应根据ADC的SFDR和SNR最优性能来选择。它们还同时将瞬态电流与ADC输入端隔离。$V_{INA}$和$V_{INB}$输入端的瞬态电流近似相等，因此它们将通过变压器的共模抑制与原边隔离。

采用2.5V共模电压的变压器耦合电路在驱动AD922X系列时具有最大的SFDR。与单端驱动电路相比，差分驱动能消除偶次阶谐波。

### 3.3.12 利用差分放大器驱动ADC

很多应用要求频率响应能延伸至直流，此时就无法使用变压器驱动差分输入型ADC。这种情况下，可以使用运放实现差分驱动。图3-42是利用运放AD8058实现将单端输入信号转换为差分信号，以适应AD922X系列ADC。ADC的输入范围被设定为$2V_{P-P}$，共模电压为+2V。

放大器$A_1$是同相放大器。1kΩ的分压电阻网络将±1V输入转换平移为+1V±0.5V（A1同相输入端）。因此，$A_1$的输出为+2V±1V。




207 图3-42 基于运放的带有电平平移的单端至差分直流耦合驱动器

放大器$A_2$将输入信号反相，1kΩ的分压电阻网络在运放同相输入端提供±1V共模电压。因此$A_2$的输出也是+2V±1V。

该电路中，由于两运放在同一块基片上，并且具有相同的噪声增益（等于2），因此它们精确匹配。然而，AD8058的输入电压噪声为20nV/$\sqrt{Hz}$，但是$A_1$和$A_2$的输出电压噪声约为40nV/$\sqrt{Hz}$，这将在某些应用中降低SNR。图3-42的电路中，由于引入100pF电容，对此将有所缓和。该电容不但减小输入噪声，而且还吸收了部分瞬态电流。还需注意的是，由于$A_1$的输入共模电压可以低达0.5V，因此必须采用双电源供电型运放。

图3-43是用于ADC驱动的AD813X系列全差分放大器的框图（见参考文献3~5）。图3-43a是内部电路的详细结构，而图3-43b是其等效电路。其增益由外部电阻$R_F$和$R_G$设定，共模电压由$V_{OCM}$管脚上的电压设定。内部共模反馈迫使$V_{OUT+}$和$V_{OUT-}$平衡，即两输出端的信号总是幅值相等且相位相差180°。

$$V_{OCM} = (V_{OUT+} + V_{OUT-})/2 \tag{3-7}$$

该电路可用于差分或单端输入，但是电压增益总是等于$R_F$和$R_G$之比。

AD8138的3dB小信号带宽达320MHz（$G$=+1），是一款低谐波失真的ADC驱动器。该电路具有极佳的输出增益和相位匹配，并且其平衡结构能够抑制偶次阶谐波。

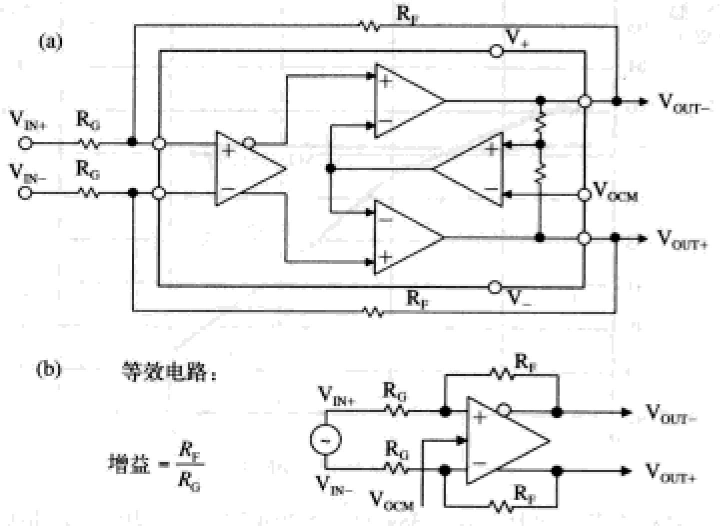



图3-43 AD813X差分ADC驱动器的功能框图和等效电路

208

图3-44是AD8138驱动AD9230（10位、40MHz/s ADC，见参考文献6）的电路。该电路采用单3V供电，它将1$V_{P\text{-}P}$双极性单端输入信号变为1$V_{P\text{-}P}$差分信号，中点共模电压为1.5V（电源中点）。

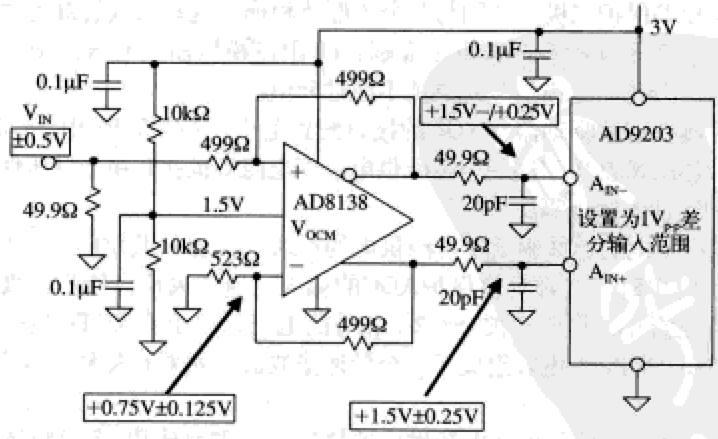



图3-44 AD8138驱动AD9230（10位、40MHz/s ADC）

209

AD8138每个差分输入端的摆幅介于+0.625～+0.875之间，并且每个输出介于1.25～1.75V之间。这些电压都落入AD8138在3V供电下允许的输入和输出共模电压范围。

该电路处理的是1$V_{P\text{-}P}$单端双极性输入信号，并且ADC AD920的输入范围也被设置为1$V_{P\text{-}P}$差分模式。如果输入信号的幅度增大至2$V_{P\text{-}P}$，那么AD9203的输入范围也必须设为2$V_{P\text{-}P}$差分模

式。在上述条件下，每个AD8138的输入端必须在0.5～1V之间变化，而其输出则在1～2V范围内变化。

如图3-45所示，增大信号幅值将改善低频段的SNR性能，进而会略微改善低频段的SINAD性能。

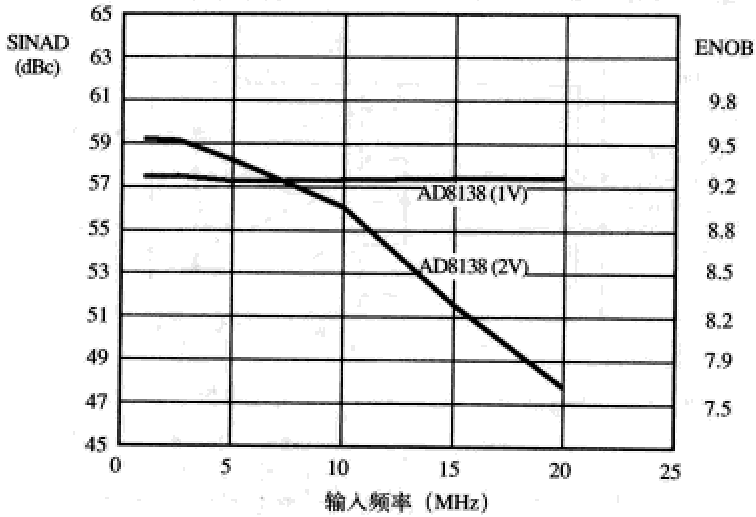



图3-45　在差分放大器AD8138驱动下AD9203的SINAD和ENOB指标

同时，由于大信号摆幅引起更大的失真，这将使高频段的SINAD性能下降。

### 3.3.13　过压保护设计

大多数高性能ADC的输入结构对过压特别敏感，这是因为设计时都采用小尺寸器件。尽管ADC输入通常都有ESD保护二极管分别与两个电源轨相连，这些二极管却无法承受典型运放驱动器输出的大电流。关于保护有两条重要准则：(1)限制模拟输入电压分别不高于或低于电源正、负电源轨0.3V；(2)过压时模拟输入电流不超过5mA。

图3-46是几种典型运放驱动器与ADC的接口配置电路。在图3-46a中，ADC无需额外的输入保护，因为运放和ADC都采用同一个电源供电。而电阻$R_S$也并非用于过压保护，它只负责将ADC的输入电容和运放的输出隔离。

图3-46是双电源供电的运放驱动单电源供电的ADC，两器件共用同一个+5V电源。当运放的输出电平低于地电平时，二极管将保护ADC的输入。通常采用肖特基二极管，因为它的正向导通压降低并且电容小。电阻$R_S$被分作2个相等的电阻，用于确保ADC的输入故障电流不超过5mA。注意$R_S$与ADC的输入电容组成了一个低通滤波器。如果$R_S$太大，ADC的输入带宽将受限制。

图3-46c是运放和ADC采用独立电源供电的情况。这需要使用2个肖特基二极管实现在全供电范围和信号范围内对ADC的过压保护。和图3-46a一样，电阻$R_S$/2用于限制ADC的故障电流。

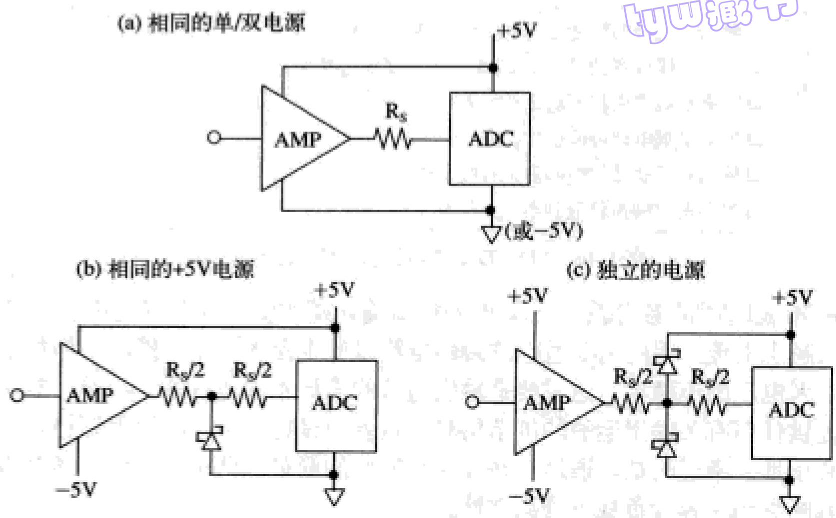



图3-46 ADC的输入过压保护电路

210

## 参考文献


1. Data sheet for **AD8057/AD8058 Low Cost, High Performance Voltage Feedback, 325 MHz Amplifiers**, www.analog.com.
2. Chapter 8 of Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, 1999, ISBN: 0-916550-20-6.
3. Data sheet for **AD8131 Low-Cost, High-Speed Differential Driver**, www.analog.com.
4. Data sheet for **AD8132 Low-Cost, High-Speed Differential Amplifier**, www.analog.com.
5. Data sheet for **AD8138 Low Distortion Differential ADC Driver**, www.analog.com.
6. Data Sheet for **AD9203 10-Bit, 40 MSPS, 3 V, 74mW A/D Converter**, www.analog.com.
7. Chapters 3–6, Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, 1995, ISBN: 0-916550-16-8.
8. Chapters 4, 5, Walt Kester, Editor, **High Speed Design Techniques**, Analog Devices, 1996, ISBN: 0- 916550-17-6.
9. Chapters 3, 4, Walt Kester, Editor, **Mixed-Signal and DSP Design Techniques**, Analog Devices, 2000, ISBN: 0-916550-23-0.
10. Chapters 4, 5, Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, 1995, ISBN: 0-916550-15-X.


211

## 3.4 驱动ADC/DAC的参考输入

*Walt Jung，Walt Kester*

在本书这样一本专门探讨运放应用的书中，专门开设一节介绍参考电压源看起来可能有点奇怪，但是读者很快就会明白其中的关联。然而，ADC/DAC的电压参考源几乎没有标准。有些ADC和DAC有内部参考源，有些则没有。有时，带有内部参考电压源转换器可以通过采用更稳定、更精确的外部参考源来改善其直流精度。

参考电压源可分为带隙、掩埋齐纳管或者是XFET™型（见参考文献1），但是，所有的参考源都集成某种类型的输出缓冲运放。该运放可以将参考元件和输出级隔离开来，并具有较强的输出驱动能力。然而，该运放必须遵守与运放稳定性相关的通用原则，这正是本节将要讨论的要点。

图3-47总结了参考电压源的要点。

| |
|---|
| ❑ 数据转换器的精度由内部/外部参考电压源决定 |
| ❑ 带隙、掩埋齐纳管、XFET型参考电压源通常都带有片上输出缓冲运放 |
| ❑ 瞬态负载将引起不稳定和误差 |
| ❑ 外部退耦电容可能引起振荡 |
| ❑ 输出将需要外部缓冲器来吸收电流 |
| ❑ 参考电压噪声将限制系统分辨率 |

图3-47 ADC/DAC参考电压源的要点问题

注意，ADC或DAC的参考输入与ADC的模拟输入端类似，在其进行内部转换过程中，该管脚将被注入瞬态电流。因此需要适当的解耦电路以稳定参考电压。然而，增加解耦电路后可能导致某些参考电压源不稳定，这主要是输出运放的设计不同造成的。当然，参考电压源的数据手册不会提供任何有关输出运放的细节信息，这就使设计者陷入既要保证稳定性又要减小瞬态误差的两难境地。幸运的是，通过一些在实验室内的简单测试也能获取参考电压源的瞬态误差，并可以判断它们在容性负载下的稳定性。 [213]

图3-48是参考电压源与典型逐次逼近型ADC相连时的瞬态响应。ADC参考电压输入端必须通过一个大解耦电容实现稳定，并减小转换器的误差。退耦电容$C_B$的取值范围不足1～100μF，其电压转换速率必须比参考电压源快。$C_B$通常采用表面组装型的小尺寸电容。

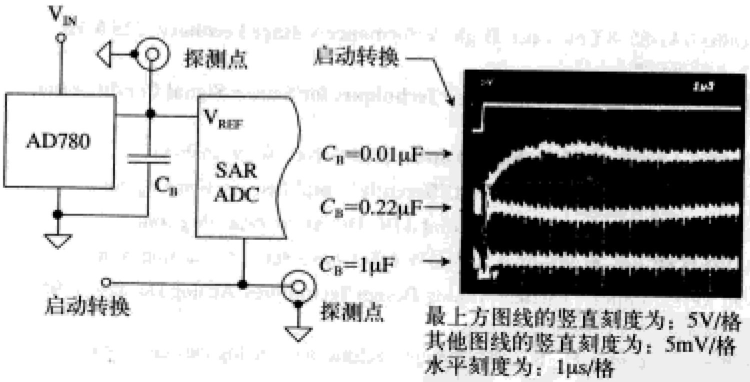



图3-48 逐次逼近型ADC为参考源提供一个瞬态负载

在该电路中，参考输入端需要放置1μF电容将瞬态电流减小至可接受的水平。该电容越大则噪声越小（代价是价格高且占用PCB面积大）。AD780可以采用高达100μF的电容。

一个好的参考电压源设计在大电容解耦下仍能保持稳定。然而有些则不能做到这一点。如图3-49所示，在参考电压源输出端增加$C_L$（0.01μF电容）后，瞬态振铃明显增大。由于转换器总是需要采用较大的本地退耦电容，因此这种参考电压源根本无法用于数据转换器应用。

在参考源和数据转换器之间应该增加一个合适的运放缓冲器。很多高性能的参考电压源（如AD780）都能在输出负载为电容时保持稳定。数据转换应用就应当选用这种参考源，而不应因此而造成必须选用价格昂贵的运放等其他麻烦。 [214]

如果要求参考源具有极低的噪声电平，还应在低噪声运放之后增加一级低通滤波器，以获得所需的性能。图3-50的参考电压源电路就是一个例子（见参考文献2和3）。该电路采用外部滤波和精密低噪声运放实现低噪声和极高的直流精度。$U_1$是带有低噪声缓冲输出级的2.5V、3.0V、5.0V或10.0V参考电压源。$U_1$的输出经过$R_1$、$C_1$和$C_2$组成的滤波器，其转折频率为1.7Hz。

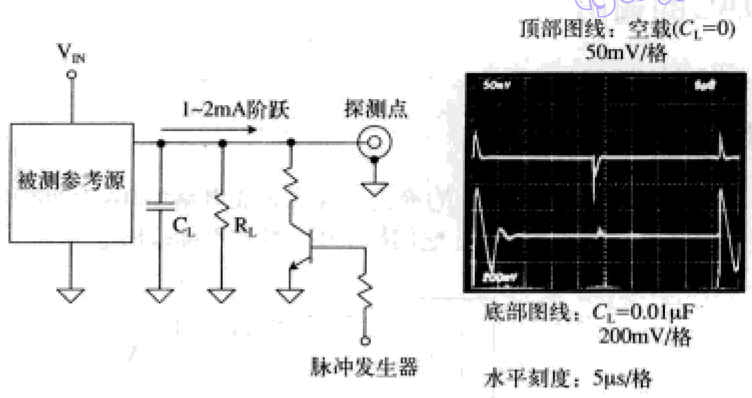



图3-49 在大电容负载下必须保持参考源的稳定性

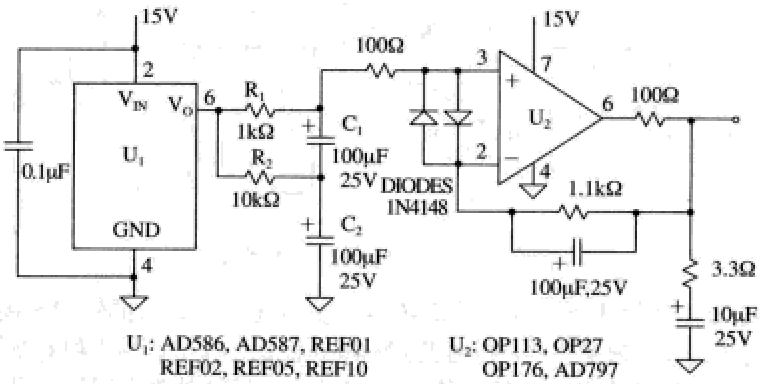



图3-50 带有滤波功能的低噪声运放实现极佳的参考电压噪声性能

电解电容通常会导致直流尖峰误差，但是与$C_1$连接后使得实际偏置电压与$R_2$上的压降相当，从而减小了流过$R_1$的尖峰电流。由于滤波器在数赫兹频段的衰减比较适中，因此参考噪声仍会影响系统在低频端（即小于10Hz）的总体性能。

几乎任何一个运放的输出电流上限都比典型的集成参考源高，因此该电路能提供更大的输出电流。它还消除了直接与参考元件相接时出现的所有与负载有关的热噪声。

当采用5～10V供电时，还可以采用具有更低噪声的运放。当该电路采用AD797时，在1kHz处的噪声性能为2nV/$\sqrt{\text{Hz}}$，这比OP113的5nV/$\sqrt{\text{Hz}}$还小。对于任何驱动放大器，可以在其负载端采用开尔文感测（Kelvin sensing）法，它能消除大小为$I \times R$的输出电压噪声。 215

## 参考文献


1. Chapter 2, Walt Kester, Editor, **Practical Design Techniques for Power and Thermal Management**, Analog Devices, 1998, ISBN: 0-916550-19-2.
2. Walt Jung, "Build an Ultra-Low-Noise Voltage Reference," **Electronic Design Analog Applications Issue**, June 24, 1993.
3. Walt Jung, "Getting the Most from IC Voltage References," **Analog Dialogue**, Vol. 28, No. 1, 1994, pp. 13–21.


216

## 3.5 缓冲DAC的输出

*Walt Kester, Paul Hendriks*

### 3.5.1 通用准则

运放的另一个重要应用是缓冲DAC的输出。现代集成电路型DAC采用电压或电流输出。图3-51是DAC缓冲电路的三种基本结构，它们都采用运放来缓冲输出电压。

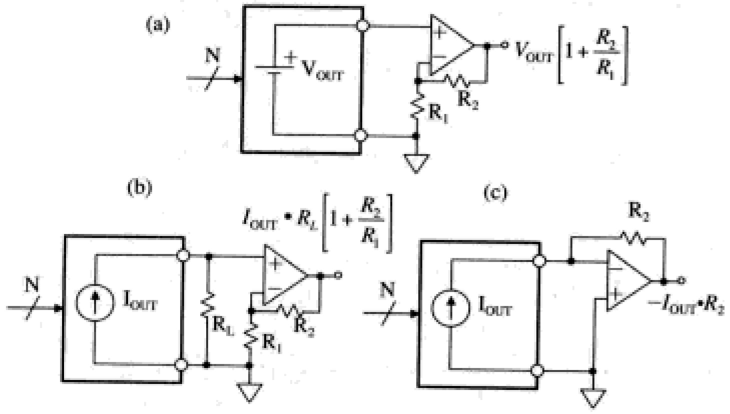



图3-51 采用运放缓冲DAC的输出

图3-51a是带有电压输出缓冲功能的DAC。很多情况下，DAC的输出无需缓冲即可使用。如果需要使用运放缓冲，通常将运放配置为同相放大模式，其增益由$R_1$和$R_2$决定。

对于电流输出型DAC有两种处理方法。图3-51b中，通过外部电阻$R_L$就可将电流简单地转换为电压，此时需要用外部运放来缓冲或放大该电压信号。很多DAC的满量程输出电流达20mA甚至更大，因此，利用较小的电阻就可以获得足够大的电压。例如，快速建立型视频DAC的典型最大输出电流达30mA，因此它在终端电阻为75Ω的同轴电缆上将产生1V的信号（对DAC来说，直流负载阻抗为37.5Ω）。

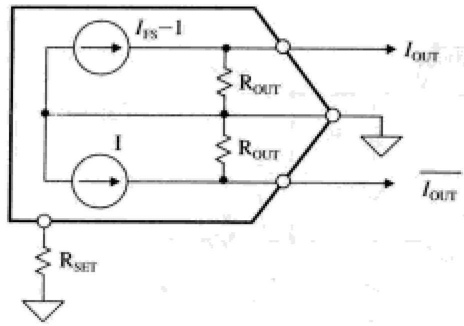
图3-51c是一种将输出电流直接转换为电压的方法。该电路通常称为电流—电压转换器，简记为I/V。其中，DAC的输出驱动运放的反相输入端，由于运放此时总是工作在虚地上，因此在反馈电阻$R_2$上将产生输出电压（与图3-51b相比具有更好的线性度）。

217

用于DAC缓冲应用的运放的选型过程与ADC驱动器的选型过程类似，同样需要考虑直流精度、噪声、建立时间、带宽、失真等直流指标，本节在此不展开论述，而是给出一些应用实例。

### 3.5.2 差分至单端的转换技巧

图3-52是现代电流输出型DAC的基本模型。它是TxDAX™系列ADC AD976x和AD977x的典型模型（见参考文献1）。目前，电流输出比电压输出更为流行，特别是在音频及更高的频段。如果DAC采用双极性或BiCMOS工艺，那么其输出级将吸收电流，且输出阻抗不足500Ω（这由内部的$R/2R$电阻梯度网络决定）。另一方面，CMOS型DAC则通常向外输出电流，并具有较高阻抗，电阻值大于100kΩ。




❑ $I_{FS}$=2~20mA（典型值）
❑ 双极性或BiCMOS型DAC通常吸入电流，$R_{OUT}$<500Ω
❑ CMOS型DAC通常输出电流，$R_{OUT}$>100kΩ
❑ 输出顺从电压<±1V（性能最好时）

图3-52 高速DAC的输出级模型

另一个需要考虑的是输出顺从电压（output compliance voltage）——在保证DAC线性度的情况下允许输出摆动的最大电压。对于不同的DAC，其大小通常为1～1.5V。采用虚地型驱动（如基于运放的I/V转换器）可使DAC获得最好的线性度。

现代电流输出型DAC通常采用差分输出，以提高共模电压抑制并减小偶次阶谐波分量。满量程输出电流范围达2～20mA是很常见的。

在大多数应用中，需要将DAC的差分输出转换为单端信号，以便使用同轴电缆线传输。当不需要低频响应时，可以采用RF变压器方便地实现。图3-53是这种方法的典型实例。DAC的高阻抗电流输出被50Ω电阻差分中断，因此变压器的源阻抗等于50Ω。

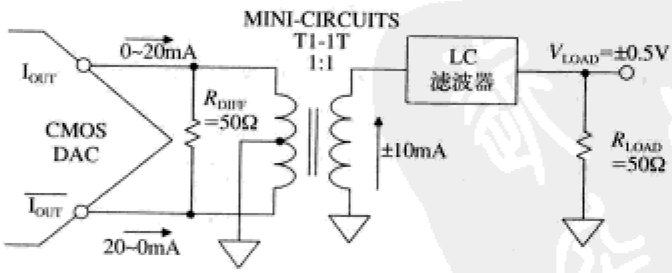



图3-53 差分变压器耦合

218

通过差分电压驱动1:1 RF变压器的原边，使次边输出单极性电压信号。输出端的50Ω LC滤波器与50Ω滤波器与$R_L$匹配，最终产生1$V_{P-P}$的输出电压。

变压器不但将差分信号转换为单端信号，还将DAC的输出与容性负载LC滤波器隔离开来，因而提高了电路整体的失真性能。

当需要保留直流分量时，可以采用差分运放将DAC的差分输出转换为单端信号。图3-54是基于运放AD8055实现的宽带、低噪声型转换电路（见参考文献2）。该电流输出型DAC驱动平衡的25Ω容性负载，因此其每个输出端将产生相位滞后的0～0.5V电压信号。AD8055的增益为

2，它将最终输出以地为参考的$2V_{p\text{-}p}$的单极性信号。注意，由于输出信号在参考地上下摆动，因此应采用双电源供电的运放。

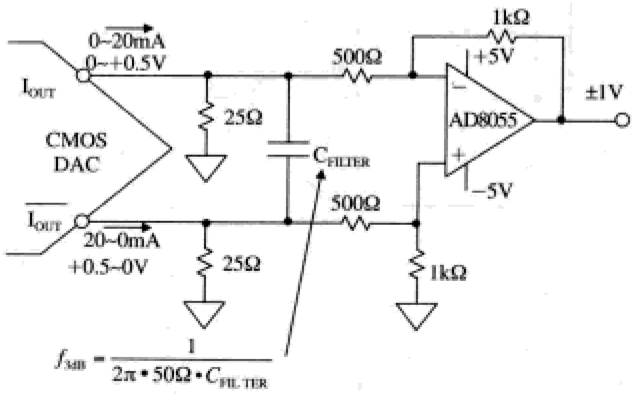



图3-54 基于双电源供电运放实现的差分直流耦合型输出电路

电容$C_{FILTER}$构成差分滤波器，其等效输出阻抗为50Ω。该滤波器能减小运放的失真摆动，219其最佳截止频率根据全局失真性能设计，并通过实验优化确定。

图3-55是对图3-54的改进电路。它适用于单电源供电的系统，运放的共模电压等于电源中点电压（2.5V）。其输出是以共模电压（2.5V）为中点、峰峰值为2V的电压信号。该共模电压可以通过分压电阻对电源分压得到，或者通过2.5V参考电压源得到。如果采用5V电源作为共模电压，它必须被解耦，以防止电源噪声被放大。

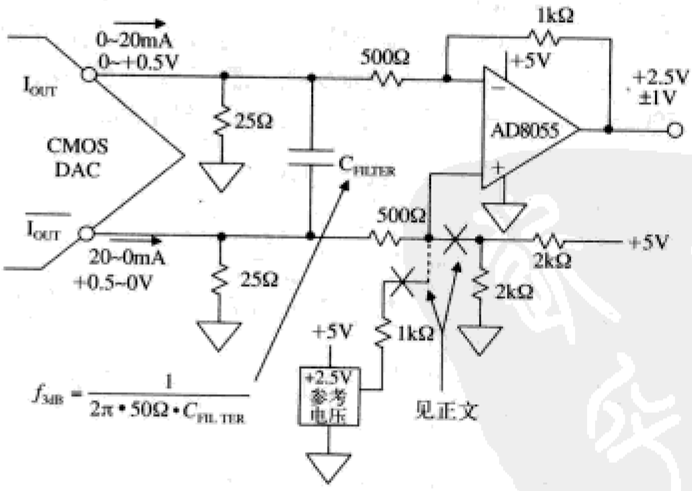



图3-55 基于单电源运放实现的差分直流耦合输出电路

### 3.5.3 单端电流－电压转换器

如图3-56所示，很容易通过一个单运放实现单端电流−电压转换器。来自DAC芯片AD768（见参考文献3）的10mA满量程电流通过200Ω电阻$R_F$变换为0～2V电压信号。

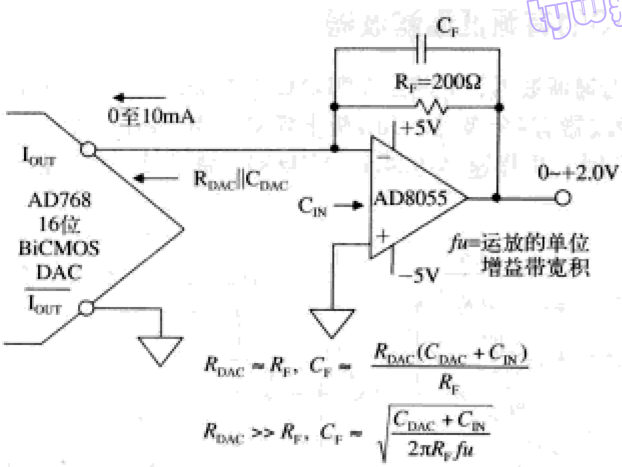



图3-56　单端I/V运放与16位DAC芯片AD768的接口电路

220

驱动AD8055的虚拟地可以减小因DAC输出阻抗的非线性引起的失真。事实上，大多数的这类高分辨率DAC都在工厂用I/V转换器进行过微调。

然而这又使人联想到，与差分模式相比，采用单端输出的DAC将降低共模抑制，并增大二阶失真分量。

反馈电容$C_F$应根据电路的最佳脉冲响应来优化。图中所列出的公式只能用于基本指导作用，具体的分析请参阅本书第6章。

## 3.5.4　差分电流－差分电压的转换

如需将差分电流输出型DAC缓冲成差分电压输出，可以采用AD813x系列差分放大器，具体如图3-57所示。

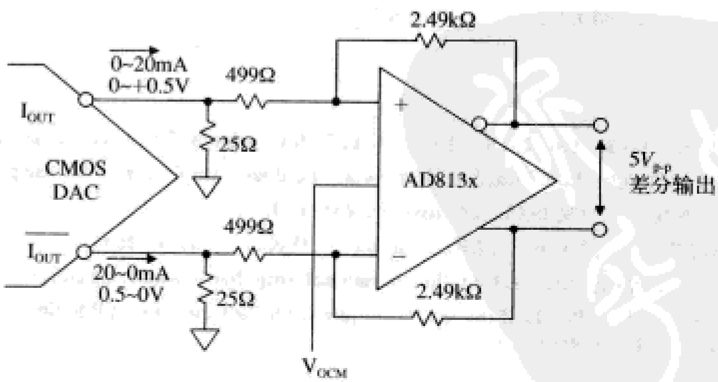



图3-57　采用AD813x差分放大器缓冲高速DAC

DAC的输出电流先通过25Ω电阻转换为电压，然后被AD813x放大5倍。该技术用在I/V转换器中，以防止放大器过载时出现的快速摆动电流及由此引起的失真。必须小心以确保DAC输出电压的变速率在允许的范围内。

AD813x的$V_{OCM}$输入脚用于设置输出共模电压。如果输出要驱动传输线，那么应增加1对75Ω电阻。

221

## 3.5.5 用于音频DAC的有源低通滤波器

图3-58是一个有源低通滤波器，它将Σ-Δ型DAC AD1853（见参考文献4）的输出电流信号转换为电压信号。该滤波器有4个极点，3dB截止频率约为75kHz。由于过采样频率较高（当DAC处理信号为48kHz/s时，采样速率达24.576MHz/s），需要使用简单的滤波器滤除混叠分量（高于12MHz的部分）。

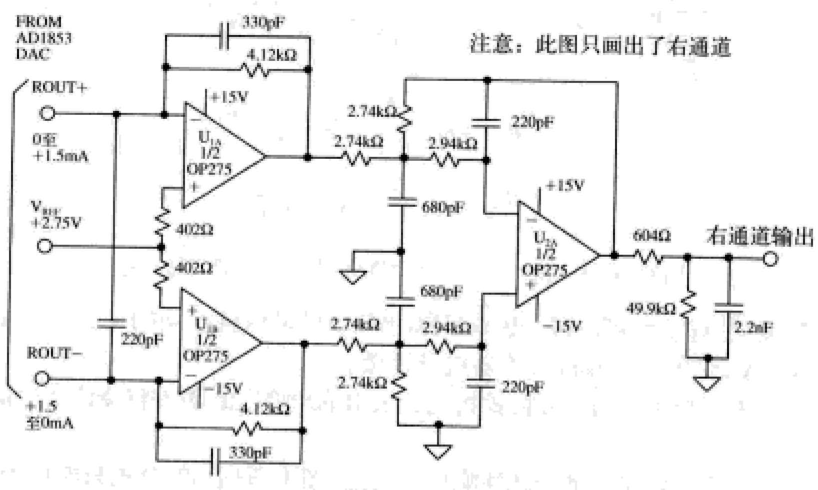



图3-58 用于缓冲立体声DAC AD1853的75kHz 4极点高斯有源滤波器

该图是双通道DAC输出的其中一个通道。$U_{1A}$和$U_{1B}$的$I/V$电路组成单极点差分滤波器，而$U_2$则构成双极点多级反馈滤波器，并实现差分至单端的转换功能。

输出端的604Ω电阻和2.2nF电阻构成了第4个无源极点。$U_1$和$U_2$则采用高品质音频特性运放OP275。

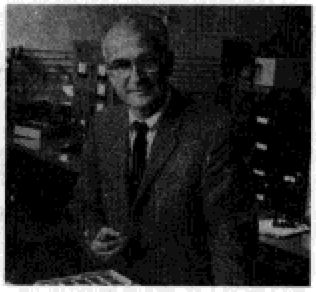
222 有关有源滤波器的详细内容参见本书第5章。

## 参考文献

1. Data sheet for **AD9772A 14-Bit, 160 MSPS TxDAC+® with 2x Interpolation Filter**, www.analog.com.
2. Data sheet for **AD8055/AD8056 Low Cost, 300 MHz Voltage Feedback Amplifiers**, www.analog.com.
3. Data sheet for **AD768 16-Bit, 30 MSPS D/A Converter**, www.analog.com.
4. Data sheet for **AD1853 Stereo, 24-Bit, 192 kHz, Multibit Σ-Δ DAC**, www.analog.com.
5. Data sheet for **OP275 Dual Bipolar/JFET, Audio Operational Amplifier**, www.analog.com.
6. Chapters 5, Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, 1999, ISBN: 0-916550-20-6.
223

# 第4章 传感器信号调理

*Walt Kester, James Bryant, Walt Jung, Scott Wurcer, Chuck Kitchin*



William Shockley 物理学家。提出了结型晶体管理论；于1956年获得诺贝尔物理学奖

## 4.1　概述

*Walt Kester*

本章主要介绍各种传感器及其基于运放和仪表放大器的信号调理电路。由于该题目涵盖范围广，本章只讨论电路和传感器信号处理方面的应用，而不涉及实际传感器的细节。

严格地讲，*传感器*是一种接收信号或激励并输出电信号的器件，而*换能器*是将能量从一种形式转换为另一种形式的器件。实际中，这两种概念通常是可以互换的。

传感器及其相关电路主要用于测量各种物理量，如温度、力、压强、流量、位置、光强等。这些物理量就是传感器的激励，而传感器的输出则经过调理和处理后反映物理量的量度。本书不可能涵盖所有类型的传感器，而只是介绍最为流行的几种，特别是那些用于过程控制和数据采集系统的传感器。

传感器无法自我控制。它们是由信号调理器和各种模拟或数字信号处理电路组成的大系统的一部分。这种*大系统*可以是测量系统、数据采集系统或过程控制系统。

传感器有很多种分类方法。从信号调理的角度看，可分为*有源*的和*无源*的。*有源*传感器需要外部信号源激励。基于电阻的传感器，如热敏电阻、电阻温度检测器（resistance temperature detector，RTD）及应变计等，都是有源传感器，因为必须在上述电阻上施加电流并测量相应的电压才能得到电阻值。有时也可以将这些器件组成电桥电路，但是无论怎样，总需要外部电流/电压源。

另一方面，*无源*（或称*自生*）传感器无需外部电压或电流就可以自己产生电输出信号。比如热电偶和光电二极管，它们无需外部电路就分别能产生热电压和光电流。

需要注意的是，上述*有源*和*无源*的定义是相对于是否需要外部有源电路以帮助传感器产生电输出信号而言的。从逻辑上看热电偶是*有源*的，因为它无需外部电路，本身就能输出电压。但在工业界对有源和无源的定义则是根据是否需要外部电路来区分的。

227

从逻辑上讲，可根据测量物理量的特性对传感器分类。这样就可分为温度传感器、力传感器、压力传感器等。然而，测量不同物理量的传感器可能具有同类型的电输出信号。例如，电阻温度检测器和阻性应变计都是可变电阻。它们常常被设计成电桥电路，因此相应的调理电路非常类似。但是无论怎样，都必须深入讨论电桥及其调理电路。图4-1是对传感器基本特性的概括。

- ❑ 传感器
  将某种信号或激励（代表一种物理特性）转换成电输出信号
- ❑ 换能器
  将一种形式的能量转换成另一种形式的能量
- ❑ 这两种术语可以互换
- ❑ 有源传感器需要外部激励源，如RTD、应变计等
- ❑ 无源（自生）传感器则无需外部激励源，如热电偶、光电二极管等

图4-1　传感器特性的概括

大多数传感器的满量程输出是微弱的电压、电流或电阻变换值，因此在做进一步的模拟或数字处理前，其输出必须经过合适的调理。正因为如此，它涉及一大类称为信号调理的电路。基本的信号调理功能包括：放大、电平转换、电气隔离、阻抗变换、线性化及滤波等。图4-2是传感器及其输出的小结。

| 物理量 | 传感器 | 有源/无源 | 输出 |
|---|---|---|---|
| 温度 | 热电偶 | 无源 | 电压 |
| | 硅片 | 有源 | 电压/电流 |
| | RTD | 有源 | 阻性 |
| | 热敏电阻 | 有源 | 阻性 |
| 力/压力 | 应变计 | 有源 | 阻性 |
| | 压电仪 | 无源 | 电压 |
| 加速度 | 加速度计 | 有源 | 容性 |
| 位移 | LVDT | 有源 | 交流电压 |
| 光强 | 光电二极管 | 有源 | 电流 |

图4-2 典型的传感器及其输出形式

228

无论采用何种形式的调理电路，电路结构及其性能都由传感器及其输出特性决定。精确地描述传感器特性，对各种指标（如灵敏度、电压和电流大小、线性度、阻抗、增益、偏置、漂移、时间常数、最大电功率、杂散阻抗以及其他重要因素）的考虑将决定器件的应用是否成功，在高分辨率、高精度或小信号测量时更是如此。

IC集成度的不断提高使得它在模拟和数字信号调理中扮演了重要角色。测量专用型ADC通常还包含片上可编程增益放大器（PGA）和其他重要电路，如用于驱动RTD的电流源，这样可以最大限度地减少外部调理电路。

大多数传感器的输出在不同激励的作用下都或多或少地具有非线性，因此必须对其进行线性化处理以便正确测量。常用的线性化方法有两种，设计者可以任选其一。

模拟线性化是可行的一种方法，该技术可用于实现“模拟域”线性化功能。

然而，最新的高性能ADC可通过软件实现更为有效和精确的线性化。这种“数字域”的线性化方法使用倍乘（有时使用交互式的）模拟微调，无需繁琐的反复人工校正。

传感器最常见的应用是在过程控制系统中，比如用于控制温度。图4-3是实现该功能的简化框图。

在该系统中，温度传感器的输出经过调理后被远距离传送，控制室接收到该远程信号后再用ADC完成数字化。微控制器或主机根据温度高于或低于期望值，向DAC输出一个控制字。DAC输出经调整的电压以驱动远程执行器——即加热器。注意，控制中心与远程过程控制的接口是工业标准4～20mA电流环。

229

如今，数字技术在数据采集、过程控制和测量中处理传感器输出，已经越来越流行。8位单片机（例如8051系列）具有足够的速度和处理能力，适用于大多数应用。

如果传感器集成ADC和可编程微处理器，就可以实现具有自校准和线性化功能的“智能传感器”。这种数字技术已超出了本书的讨论范围，相关内容请参阅参考文献。

本章后面的部分将介绍适用于各种传感器的模拟信号调理方法。

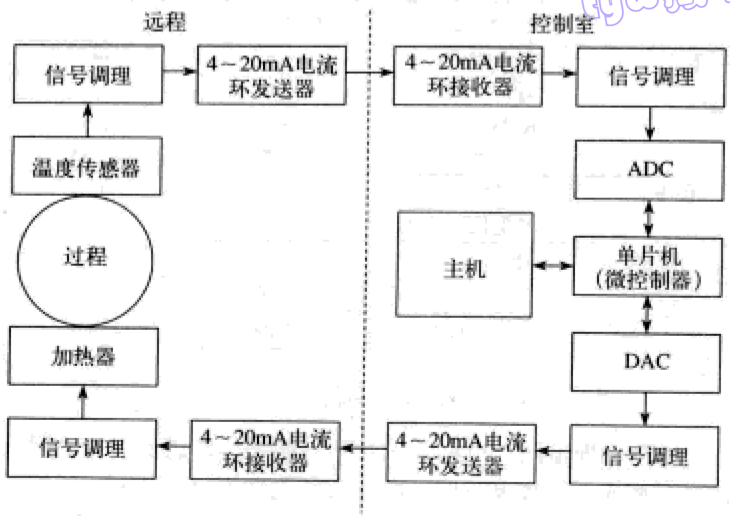



图4-3　典型工业过程温度控制回路

## 参考文献


1. Walt Kester, Bill Chestnut, and Grayson King, *Smart Sensors*, Chapter 9 of **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, Inc., 1999, ISBN: 0-916550-20-6.
2. Compatibility of Analog Signals for Electronic Industrial Process Instruments, ANSI/ISA-S50.1-1982 (Rev. 1992), www.isa.org.
3. Editors, "Fieldbuses: Look Before You Leap," **EDN**, November 5, 1998, p. 197.
4. "MicroConverter Technology Backgrounder," Whitepaper, Analog Devices, Inc., www.analog.com.
5. Scott MacKenzie, **The 8051 Microcontroller,**① **3rd Ed.**, Prentice-Hall, 1999, ISBN: 0-13-780008-8.


230

## 4.2　电桥电路

*Walt Kester*

### 4.2.1　电桥电路概述

本节将着重讨论电桥电路的基本概念。为了更好地理解这些概念，首先应学习本书第1章和第2章介绍的有关精密运放的内容。如果读者已经掌握有关精密运放应用的设计要点，也可以直接阅读后续章节。4.3节将着重研究应变传感器的应用电路。

最常见的传感器大都是阻性元件。它们价格低廉，与信号调理电路的接口也很简单。阻性元件可以制成对温度、应变（压力或流量引起的）或光敏感。利用这些简单的元件，可以测量很多复杂的物理量，如液体或固体流量（通过测量两个标定过的电阻的温差实现）、湿度（通过测量两个不同温度点实现）等。

根据传感器的结构和被测物理环境的不同，传感器元件的电阻大小范围从不足100Ω至数百千欧。图4-4列出了各类传感器的电阻值。例如，RTD的典型值为100～1000Ω，热敏电阻可达3500Ω甚至更高。

① 该书最新版中文版《8051微控制器（第4版）》已由人民邮电出版社图灵公司出版。——编者注

| | |
|---|---|
| ❑ 应变计 | 120Ω、350Ω、3500Ω |
| ❑ 重量负载单元 | 350~3500Ω |
| ❑ 压力传感器 | 350~3500Ω |
| ❑ 相对湿度 | 100kΩ~10MΩ |
| ❑ 阻性温度器件 | 100Ω，1000Ω |
| ❑ 热敏电阻 | 100Ω~10MΩ |

图4-4 用于桥式电路的传感器电阻范围很大

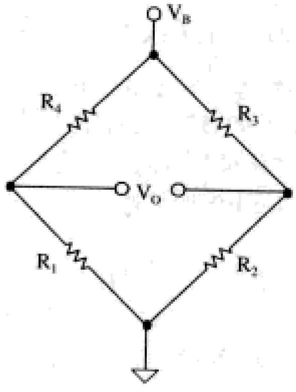
阻性传感器，如RTD器件和应变计，其电阻变化受物理量如温度或力的影响变化相对较小。例如，铂RTD元件的温度系数约为0.385%/°C。因此，为了准确分辨1°C，当采用100Ω RTD时，其精确度必须优于0.385Ω。

231

应变计在全工作范围内的电阻变化必须小于标称值的1%，这是应变测量的重大挑战。其关键点在于，能够准确测量阻性传感器的微小电阻变化。

测量电阻的一种简单方法是，在电阻上通过恒定电流，并测量电阻两端的电压，这需要精密电流源和精密电压表。电流的任何变化都将视为电阻的变化。此外，阻性传感器的功耗必须尽可能小并且应符合制造商的推荐值，以确保自身散热不造成误差。因此，驱动电流必须小，但是这又限制了该方法的测量精度。

图4-5是电阻电桥，它是另一种测量微小电阻变化的好方法。这种基本的惠斯通电桥（实际上是S. H. Christie于1833年发明的）就是很好的例子。它由连成四边形的四个电阻组成，其中一个对角接激励电压源$V_B$，而另一个对角则接电压检测器。检测器将测量两个分压电阻中点间的电压。其输出$V_O$的大小如图中说明。




惠斯通电桥：

$$V_O = V_B\left(\frac{R_1}{R_1+R_4} - \frac{R_2}{R_2+R_3}\right)$$

平衡时

如果 $\frac{R_1}{R_4} = \frac{R_2}{R_3}$，那么 $V_O = 0$

图4-5 两臂电阻比相等时基本惠斯通电桥的输出为零

这种电桥电路在实际中有两种基本用途。一是利用电桥间接测量电阻并与标准电阻做比较以实现零检测器。另一种是根据输出电压直接观测出电阻差。

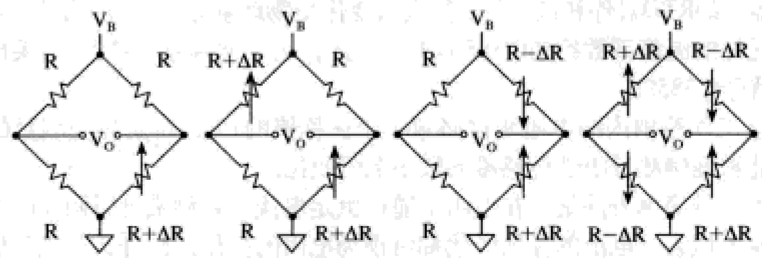
当$R_1/R_4$=$R_2/R_3$时，在不考虑激励方式（电流或电压，交流或直流）、激励幅度、读取方式（电流或电压）以及检测器的阻抗的情况下，电阻电桥处于零状态。然而，如果$R_2/R_3$等于$K$，那么当$R_1$=$K \cdot R_4$时才能达到零状态。如果$R_1$未知、$R_4$是精确已知的可调电阻，那么通过调整$R_4$使得电桥达到零状态就可以计算出$R_1$。相反地，在传感器型测量中，$R_4$通常是固定的参考源，通过改变外部激励（如应变、温度等）使得电平达到零状态，此时有$R_1$=$K \cdot R_4$。

零状态测量是反馈系统中常用的方法，它能测量机电参数和人体参数。这些系统利用被测参数影响有源器件（应变计、RTD、热敏电阻等）以使电桥平衡。

232

然而，对于大多数采用电桥的传感器应用来说，电桥中的一个或多个电阻的取值发生变化都意味着测量量的大小发生变化。因此，输出电压的变化就反应了电阻值的变化。由于电阻变化通常较小，因此，即使采用$V_B$=10V的激励，输出电压也只能变化数十毫伏。

很多电桥应用中，通常变化的电阻不止一个，有可能是两个，甚至四个都变。图4-6是传感器应用中最常见的四种电压驱动型电桥。这四个电桥的输出电压$V_O$都取决于激励电压和桥电阻。其中，总是假设$V_B$为常数。注意，由于电桥输出与$V_B$成正比，因此测量精度不超过激励电压源的精度。




| | (a) | (b) | (c) | (d) |
|---|---|---|---|---|
| $V_O$: | $\frac{V_B}{4}\left[\frac{\Delta R}{R+\frac{\Delta R}{2}}\right]$ | $\frac{V_B}{2}\left[\frac{\Delta R}{R+\frac{\Delta R}{2}}\right]$ | $\frac{V_B}{2}\left[\frac{\Delta R}{R}\right]$ | $V_B\left[\frac{\Delta R}{R}\right]$ |
| 线性误差： | 0.5%/% | 0.5%/% | 0 | 0 |

(a) 单元件变化　(b) 两元件变化(1)　(c) 两元件变化(2)　(d) 所有元件都变化

图4-6 恒定电压驱动电桥的输出电压的灵敏度和线性度受动态元件个数的影响

在每种情况下，电桥中固定电阻$R$的大小都等于变化电阻的标称值。变化电阻相对于标称值的改变量与被测量（如应变计测得的应变力，RTD测得的温度）成正比。

电桥的*灵敏度*等于输出电压的最大可能变化量与激励电压之比。例如，当$V_B$=10V、输出满量程为10mV时，灵敏度为1mV/V。对于图4-6中的四种情况，灵敏度自左向右递增，或者说灵敏度随可变元件的增加而增大。

图4-6a是*单元件变化电桥*，它最适合基于RTD或热敏电阻的温度测量应用。该电路也可以采用单阻性应变计。所有的电阻标准值都相等，但是只有一个（作为传感器的那个）电阻可以变化$\Delta R$。根据图中公式，电桥输出与$\Delta R$的关系是非线性的。例如，当$R$=100Ω且$\Delta R$=0.1Ω（电阻变化0.1%）时，电桥输出在$V_B$=10V条件下等于1.498 75mV。误差为2.500 00mV～2.498 75mV，或0.001 25mV。将它表示成满量程的a%形式，则需除以2.5mV得到终点线性度误差约为0.05%。（电桥终点线性度误差是连接原点和对应满量程的终点的最坏误差所得直线。不包含满量程增益误差。）如果$\Delta R$=1Ω（电阻变化1%），那么电桥输出为24.875 6mV，它对应的终点线性度误差约等于0.5%。单元件电桥的终点线性度误差可表示成下面的公式：

233

*单元件变化*

*电桥终点线性度误差≈%电阻变化量÷2*

*需要注意的是，上述非线性关系是电桥自身的非线性，而不是传感器的。*实际中，大多数传感器都还有一定程度的非线性，在最终测量时也必须考虑。

很多应用中，上述的电桥非线性是可以接受的。如果无法接受，还有很多方法可以对电桥做线性化处理。由于桥电阻变化和电桥的输出电压之间的关系固定，因此，在数字系统中可以

利用软件方法消除线性误差。此外，还可以采用电路技巧对电桥输出直接进行线性化，本书对此不深入研究。

两元件变化的电桥有两种情况。第1种（如图4-6b所示）情况，对角的两个元件向相同方向变化，相邻并排安装的应变计就属于这种情况。

此时的非线性度为0.5%/%，这与图4-6a所示的单元件变化电桥相同。但是有趣的是，与单元件变化相比，这时电桥的灵敏度是原先的2倍。两元件变化电桥常用于压力传感器和流量表系统。

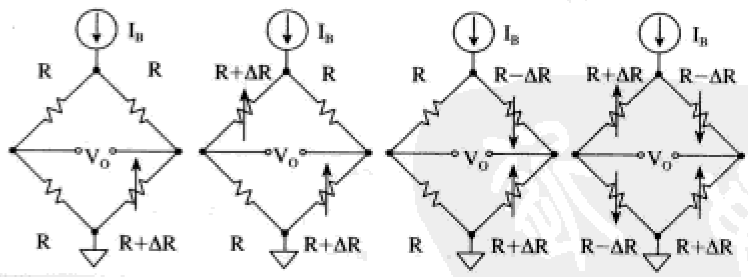
图4-6c是两元件变化电桥的第2种情况。电桥中有两个反方向变化的元件。两个应变计也可能出现这种情况：一个安装在曲面的顶部，而另一个则安装在曲面的底部。注意，此时的电路是线性的，并且其灵敏度也是图4-6a的2倍。此外，还可以将$R+\Delta R$和$R-\Delta R$电路看作线性电位器。

图4-6d是全器件变化型电桥（all-element varying bridge），它的灵敏度最大，并且是线性的。它还是由四个应变计组成的工业标准电路。不难想象，全器件变化型电桥也是最流行的桥式电路之一。

电桥也可以用恒流源驱动，如图4-7所示。图中也分为单、双、双、四动态元件等情况。和电压驱动型电桥一样，图中也给出了相应的模拟输出的表达式和灵敏度。

尽管电流驱动型电桥不如电压驱动型电桥那么流行，但是它在电桥远离激励源时具有明显优势。其优点包括：导线电阻不会引入测量误差且结构简单、电缆成本低等。在恒流源驱动下，除了图4-7a的单元件变化电桥外，其他电桥电路都是线性的。

总之，与电桥电路相关的设计要点有很多，图4-8是其中的部分代表。在选定基本电路结构后，就应当考虑激励方法。首先确定激励电压或电流的大小，因为这将直接影响灵敏度。请注意，电桥的满量程输出是与激励电压（或电流）成正比的。电桥的典型灵敏度为1～10mV/V。 234




| | (a) 单元件变化 | (b) 两元件变化(1) | (c) 两元件变化(2) | (d) 所有元件都变化 |
|---|---|---|---|---|
| $V_O$: | $\frac{I_B R}{4}\left[\frac{\Delta R}{R+\frac{\Delta R}{4}}\right]$ | $\frac{I_B}{2}\left[\Delta R\right]$ | $\frac{I_B}{2}\left[\Delta R\right]$ | $I_B\left[\Delta R\right]$ |
| 线性误差： | 0.25%/% | 0 | 0 | 0 |

图4-7 恒定电流驱动电桥输出电压的灵敏度和线性度受动态元件个数的影响

尽管大激励电压可以获得更大的满量程输出电压，但是这会使电桥产生更高的功耗，从而使传感器电阻因自身发热而产生误差。另一方面，小激励电压则要求调理电路具有更大的增益，但是这样又会增大对小信号误差（如噪声和失调电压）的灵敏度。

- ❑ 选择电路结构（1、2、4个变化元件）
- ❑ 选择电压或电流型激励方式
- ❑ 比率测量工作方式
- ❑ 激励电压源或电流源的稳定性
- ❑ 电桥的灵敏度：满量程输出/激励电压，典型值为1～10mV/V
- ❑ 电桥的满量程输出（典型值）：10～100mV
- ❑ 精密、低噪声放大/调理技术
- ❑ 需要线性化技术
- ❑ 远程传感器具有挑战性

图4-8 电桥电路的部分设计要点

在不考虑绝对电平的情况下，根据表达式中$V_B$和$I_B$的关系可知，激励电压源或电流源的稳定性直接影响电桥的输出精度。因此，需要采用稳定参考源和/或比率测量技术才能获得最高的精度。

这里，比率测量是将电压驱动型电桥的驱动电压（或者电流驱动电桥中与电流成比例的电压）视作ADC的参考输入电压，用于量化已放大的桥输出电压。在这种方式下，激励源的绝对精度和稳定性变成二阶误差。下面的例子将说明这一点。 235

### 4.2.2 放大和线性化电桥的输出

单元件变化型电桥的输出可以采用图4-9所示的单精密运放电路进行放大。尽管该电路结构简单且很有吸引力，但是其整体性能不佳，增益可预测性和精度也不好，并且来自$R_F$和运放偏置电流的影响会使电桥不平衡。$R_F$电阻必须仔细选择以确保和最大共模抑制匹配，但是很难在增益变化的条件下始终保持较大的CMR。增益与桥电阻及$R_F$独立。此外，由于电路无法处理电桥的本征非线性，因此其输出也是非线性的。总之，在精密场合不推荐使用该电路。

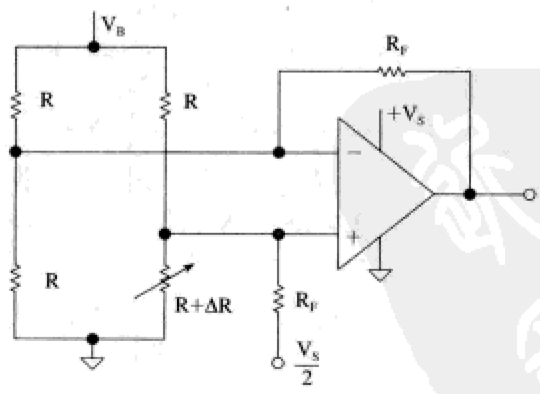



图4-9 采用单运放作为桥式放大器

但该电路的一个优点是它只需要单电源供电和单运放即可工作。注意，电阻$R_F$将$V_S/2$（而不是地）接至同相输入端，因此能够接受正或负$\Delta R$，并且双极性输出以$V_S/2$为参考进行变化。

更好的方法是，采用*仪表放大器*（in amp）实现所需的放大功能，如图4-10所示。由于仪表放大器通常采用单电阻$R_G$配置增益，因此该电路具有更高的增益精度。由于运放为电桥节点提供了两个高阻抗负载，不会引起电桥不平衡。当采用现代的增益达10～1000的仪表放大器时，该电路具有极佳的共模抑制和增益精度。

但是，由于电桥的固有特性，其输出仍然是非线性的（见图中表达式）。如前所述，这可以通过软件来校正（假设仪表放大器的输出将被ADC数字化，进而与微控制器或微处理器相连）。

仪表放大器可以采用单/双电源供电。图4-10中，$-V_S=0$。由于所有这类电桥电路在一般放大器的输入端有$V_B/2$偏置，该电压范围的典型值与放大器的偏置要求兼容，这一点至关重要。AD620系列的仪表放大器AD623和AD627可用于单/双电压电桥应用，它们对增益和输入电压摆幅都有所限制。

236

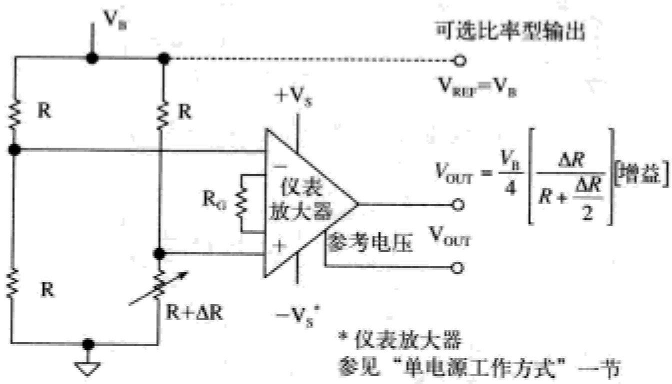



图4-10 采用仪表放大器实现具有稳定增益和高CMR电桥放大器的一般方法

本例中的电桥是电压驱动的，驱动电压为$V_B$。该电压也可用作ADC的参考电压，那时它有一个额外的输出$V_{REF}$。

线性化电桥输出的技巧多种多样，但是区分各种线性化电桥方程（前文已讨论过）和线性化传感器响应也至关重要。例如，如果有源传感器元件是RTD，那么用于测量的电桥电路就可能具有适当的线性度，但是由于RTD器件是本征非线性的，导致其输出仍然是非线性的。电桥传感器的制造商提供了很多避免非线性问题的方法，包括确保电桥中电阻的摆幅足够小，确保电桥中有源器件的非线性响应精确互补，用阻性微调实现一阶校正等。在下面的例子中，强调的是电桥电路本身（而不是带有电桥的传感器元件）的线性误差。

图4-11是单元件变化有源电桥电路，其中运放将强制电桥工作在零条件。对于单元件变化情况，只有运放的反馈电阻发生变化，而其他三个电阻保持固定。

该电路中的运放为桥测量电路提供一个以地为参考的带有缓冲的低阻抗输出，将有效抑制运放输入端的$V_B/2$共模桥分量。

237

该电路在一个桥臂上通过串联可变电阻施加了电压信号，它与可变元件上的电压幅度相等、极性相反，并线性化为$\Delta R$。如前所述，三个阻值为常数"R"的电阻和运放共同驱动可变电阻上的常值电流。这是产生线性化输出的基本原理。

该有源电桥的灵敏度增益是标准单元件变化电桥（如图4-6a所示）的2倍。其关键点在于，电桥中电阻/电压的增量与输出成线性关系，即使$\Delta R$很大也是如此。然而，由于输出信号仍然相对较小，因此在该电桥之后还需接第二级放大器。注意到，由于该电桥在$\Delta R$为正值时输出负值，因此该电路必须采用双电源供电。

图4-12是另一种线性化单元件变化电桥的电路。电桥顶部节点接激励电压源$V_B$、电桥底部被互补型运放驱动，从而在可变电阻$R+\Delta R$上产生常值电流$V_B/R$。

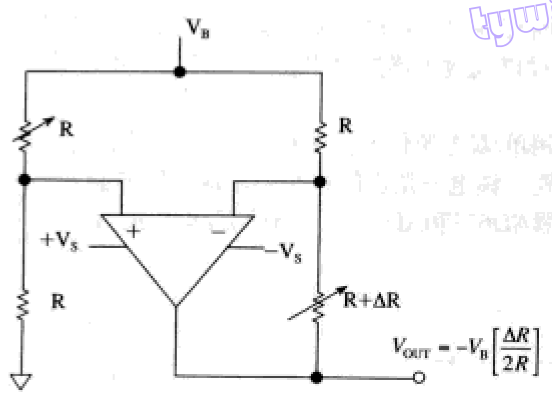



图4-11　线性化单元件变化电桥（方法1）

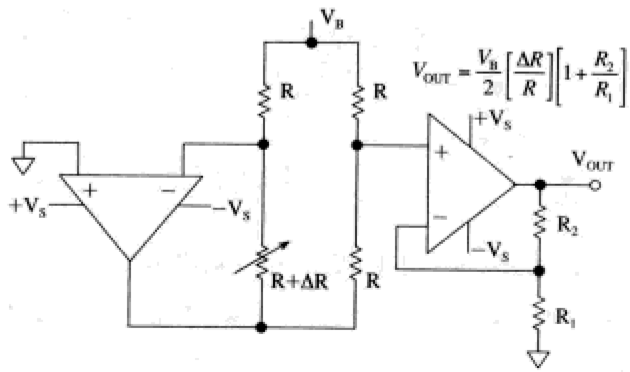



图4-12　线性化单元件变化电桥（方法2）

和图4-11电路一样，流过单元件可变电桥上的常值电流可改善线性化性能。并且，由于电桥左侧中间的节点以运放地为参考，这样能够有效抑制共模电压，从而减小运放选型的难度。但是，还是要求运放具有高增益、低失调/噪声和高稳定性等。

电桥右侧中间的节点产生输出信号，它将被第二级同相运算放大电路放大。由于第二级运放的放大倍数可以任意调整，因此该电路非常灵活。电路的输出是线性的，其灵敏度和图4-11的类似。

图4-12的电路也需要两个采用双电源供电的运放。此外，配对的电阻$R_1$−$R_2$必须在整个稳定增益范围内保持比值匹配并且稳定。该电路可以采用精密型双运放实现，如AD708、OP2177或OP213。

根据图4-11的电路可以很容易设计出电压驱动、双元件变化型电桥的线性化电路。其结果如图4-13所示。除了$V_B$和运放同相输入端间的电阻变成可变型之外（即对角线上的电阻$R+\Delta R$都可变），该电路与之前的单元件可变电桥的线性化电路完全相同。

238

在相同的激励电压$V_B$下，该电路的灵敏度增益是单元件变化电桥线性化电路的2倍。此外，该电路也需要采用双电源供电和第二级放大。

图4-14所示的双元件变化型电桥电路采用一个运放、一个传感电阻和一个电压源，这就构成了含有传感电桥的反馈回路。该回路将使电桥流过的定常电流$I_B=V_{REF}/R_{SENSE}$。此时，流过电桥每个支路的电流（$I_B/2$）将随电阻的变化而改变，因此电桥输出是$\Delta R$的线性化函数。该电路还采用第二级的仪表放大器进一步放大电桥的输出信号。

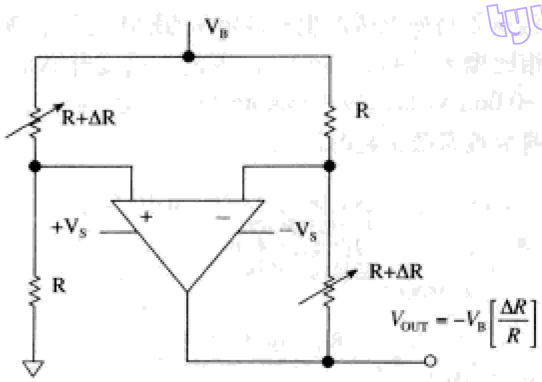



图4-13 电压驱动、双元件变化型电桥的线性化电路（方法1）

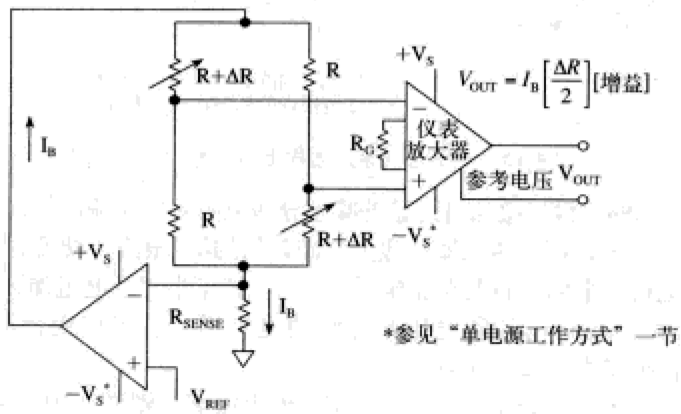


图4-14 电流驱动、双元件变化型电桥的线性化电路（方法2）

在选择合适的运放和信号电平的条件下，该电路也可以采用单电源供电。如果要求ADC工作在比率测量方式，那么还应将$V_{REF}$作为ADC的参考电压源。

239

## 4.2.3 驱动远程电桥

导线电阻和噪声是困扰远程电桥的最大问题。图4-15中的350Ω应变计通过100英尺的30号双绞铜线与阻性电桥相连。25°C时的导线电阻为0.105Ω/英尺或10.5Ω/100英尺，因此与350Ω应变计相连的导线的总电阻为21Ω。铜导线的温度系数为0.385%/°C。这样就可以计算出当导线温度升高10°C后，电桥输出的增益和偏置误差。由于电桥输出电压就等于两个电阻分压器输出之差，而驱动电压为10V，因此很容易计算相关误差。

应变电阻的满量程变化大约是在标称值350Ω附近变化+1%（3.5Ω），对应的最大电阻为353.5Ω，这导致电桥的输出电压为+23.45mV。注意，电桥中增加的21Ω电阻$R_{COMP}$用于补偿导线电阻并且在应变计为350Ω时保持电桥平衡。如果没有$R_{COMP}$，电桥会在应变计电阻为350Ω时产生145.63mV的失调电压，该失调电压也可以通过软件方法补偿，而本例中则采用电阻$R_{COMP}$补偿。

假设电缆温度比标准室温高10°C，那么每根导线的电阻将增加+0.404Ω（10.5Ω×0.003 85/°C×10°C）。注意：图中圆括号内的值对应35°C，因此导线的总电阻将增加+0.808Ω。

当没有应变时，增加的导线电阻将使电桥产生+5.44mV的输出电压。满量程应变时，电桥输出+28.83mV（与无应变时相比增大了+23.39mV）。因此，温度升高后引起的失调误差电压为+5.44mV，而增益误差为−0.06mV（23.39～23.45mV）。注意，这些误差是完全由30号导线引起的，并不包括应变计本身温度系数引起的误差。

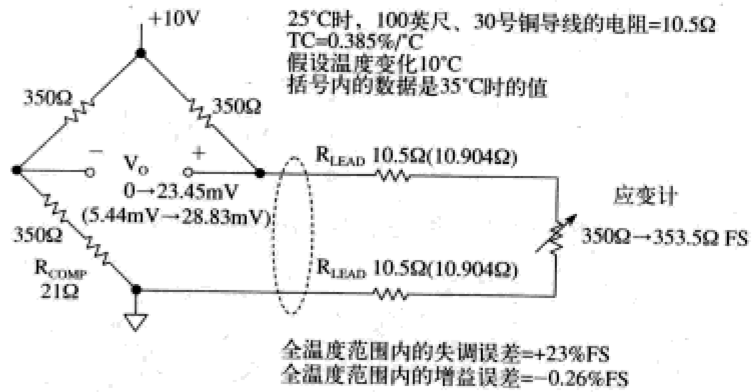



图4-15　导线电阻导致远程电桥传感器产生误差

采用图4-16所示的三线连接法可以显著减小导线电阻对电桥输出的影响。假设采用高阻抗设备测量电桥输出电压，那么传感器连线上（即新增的第3根线）就没有电流。注意传感器引脚上测得的是由电桥上半部分的电阻加导线电阻与电桥下半部分电阻加导线电阻组成的分压器的输出电压，因此传感器的标称电压与导线的电阻无关。当应变计电阻增加到满量程时（353.5Ω），电桥输出将增大+24.15mV。



当温度升高至35°C时，分压器上、下两部分的电阻都分别增加+0.404Ω。电桥的满量程输出电压将增大+24.13mV，此时电桥的灵敏度会略微降低，但是失调误差为零。温度升高10°C将引起−0.02mV的增益误差（相当于满量程输出的−0.08%）。而与此相比，图4-14中的满量程失调误差达23%，增益误差达−0.26%。

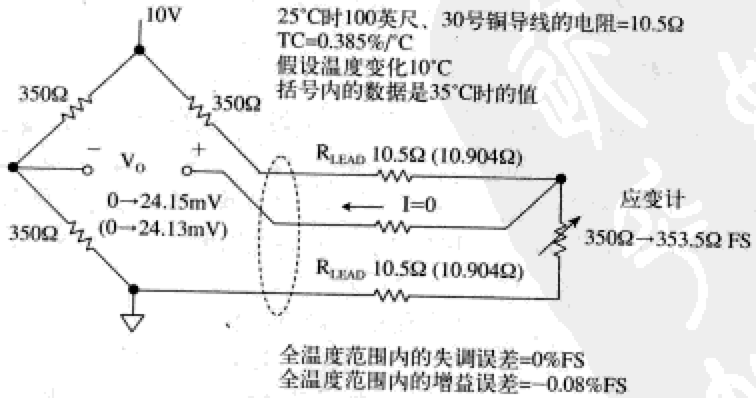



图4-16　采用三线传感器接法可减小远程电桥的导线电阻误差

三线法特别适用于由远程阻性元件构成的单元件变化电桥。然而，全器件变化电桥通常采用分立设计，并组装在一个模块内。当对这类电桥进行调理时，必须采用特殊的技术以确保精度。

特别需要注意的是，必须确保电桥激励电压源的精度和稳定度。电桥输出与激励电压成正比，因此激励电压出现任何漂移都将导致电桥输出出现相应的漂移。

因此，大多数全器件变化电桥（如称重传感器）具有6个引脚：2个与电桥输出端相接，2个与电桥激励源相接，还有2个是传感器引脚。为了充分利用传感器单元额外引脚带来的精度补偿，设计出了开尔文（或称为4线）传感电路。它采用六线电压驱动型连接和精密运放，将导线电阻引起的误差降至最低，其结构如图4-17所示。

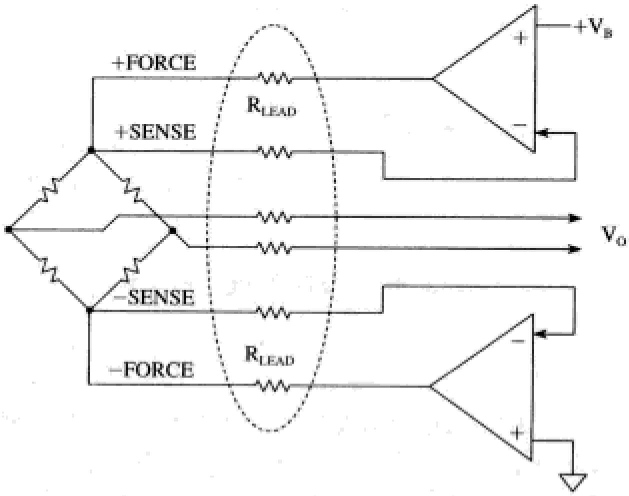



图4-17 开尔文传感器系统

241

该电路中，激励电压$V_B$并未驱动电桥，而是先与上精密运放的输入端相连，该运放在电桥的（+）输入端构成反馈回路。尽管在+FORCE引脚处会受远程电缆电阻的影响而出现明显压降，但是通过运放+SENSE引脚的反馈回路将自动校正。该反馈网络的功能是保持远程电桥上节点电压为精确的$V_B$。下精密运放驱动电桥的（−）输入端与此类似。同样地，−FORCE引脚处的压降将被来自−SENSE引脚的反馈校正。

在这两种情况中，传感器引线都与运放的高阻抗输入端相连，因此能够最大限度地减小因偏置电流在导线电阻上引起的压降。运放能确保传感器引脚（+）和（−）始终等于$V_B$，从而保证远程电桥所需的激励电压精确不变。

请注意这里有一点非常特别，因为驱动−FORCE引脚可能要求运放输出为负电压，所以电路中的下运放必须采用双电源供电。电路中的电流相对较大（约30mA），建议该电路在运放输出端增加电流缓冲级。

图4-18所示的恒流激励法是另一种减小导线电阻对测量精度影响的方法。该系统在电桥上输出精确的电流$I$，它与电阻的关系见图中表达式。图4-18所示电路的一个优点是只需要一个运放。

参考源、传感器电阻以及运放的精度，都将影响系统总体精度。虽然对运放的精确度要求是众所周知的，但是对运放输出电流的要求可能就被忽视了，通常要求电流大于数毫安（与标准的350Ω电桥相接）。此时也需要使用运放缓冲。

242

因此，为了使该电路获得最高的精度，建议使用缓冲器。由于该电桥信号是单向的，因此，采用简单的一个三极管就可以实现缓冲。

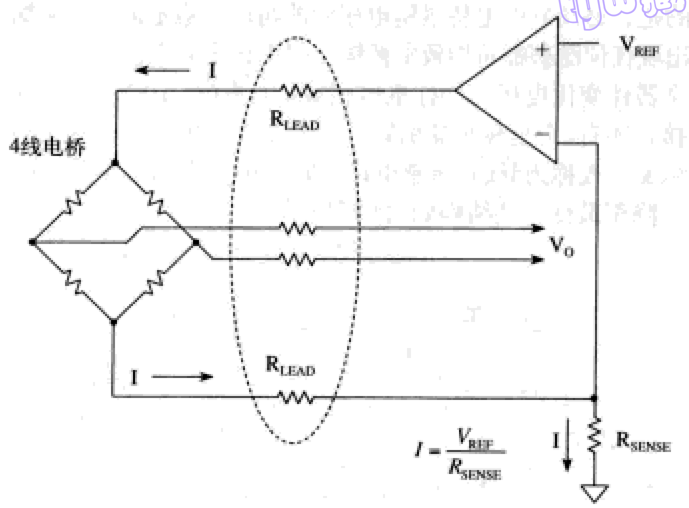



图4-18　4线电流驱动型电桥原理图

## 4.2.4　系统失调最小化

为了使满量程输出电压为20mV的电桥实现0.1%甚至更高的精度，要求电路总的失调误差小于20μV。如果对寄生热电偶不够重视，它可能引起严重的温漂误差。所有不同金属间的连接处将会因1°C温差而产生数毫伏甚至几十毫伏的电压，这是热电偶的基本特性。

然而，值得庆幸的是，桥式测量系统的信号采用差分连接，这将显著减小寄生热电偶的影响。

图4-19是系统中几种不可避免的典型的失调误差源。在差分信号通道中，只有那些位于不同稳定点之间的热电偶会损害信号。该图显示了典型的印制电路板上铜线与集成运放芯片的科伐引脚间的寄生节点。

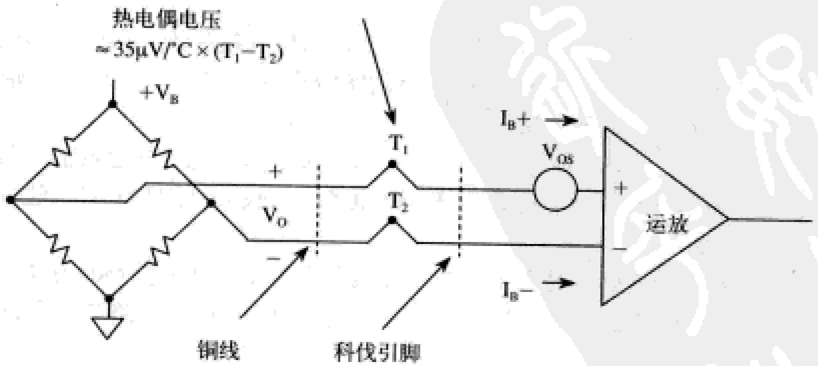



图4-19　桥式测量系统中的典型失调电压源

该热电偶电压约等于35μV/°C×温度差。注意，当采用塑料封装和铜引脚时，封装与印制电路板导线间的热电偶电压最小。如果不考虑采用何种封装，信号通路上所有的金属－金属连接点的温差必须尽可能小。

放大器的失调电压和偏置电流也是产生失调误差的重要来源。放大器的偏置电流必须流过

源阻抗。源电阻或偏置电流的任何不平衡都将产生失调误差。此外，失调电压和偏置电流还是温度的函数。



通常，应选用高性能的低失调电压、低漂移、低偏置电流、低噪声的精密放大器，如AD707、OP177或OP1117。有些情况下，像AD8551/AD8552/AD8554这类斩波稳零型放大器也是不错的选择。像图4-20这样的电桥，通过在输出端串联交流源就能够有效去除失调电压的影响。

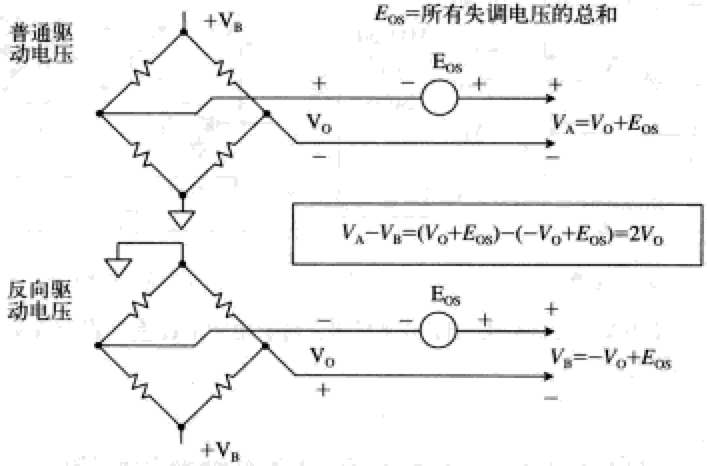



图4-20 电桥的交流激励可以减小系统的失调电压

这个概念很简单，下面将给以说明。如图4-20所示，电桥输出电压要在两种条件下分别测量1次。上图是第1次测量，此时电桥的激励信号$V_B$施加在电桥的顶点。由此测得的第1项输出$V_A$等于电桥输出电压$V_O$和电桥失调误差电压$E_{OS}$之和。

下图是第2次测量，此时电桥的激励位于底部节点，由此测得输出$V_B$。$V_A$减去$V_B$等于$2V_O$，从而消去$E_{OS}$。

显然，为实现该技术，需要采用高精度测量ADC，比如AD7730（见参考文献5），并使用微控制器完成减法计算。

注意，当使用比率型参考源时，ADC必须能够适应参考电压的极性变化。图4-21a是基本直流比率测量技术，它采用开尔文传感电桥使导线电阻引起的误差最小，从而避免使用精密激励电压源。

测量用ADC AD7730可采用单5V供电，这样5V电源还将同时驱动远程电桥。ADC的模拟输入端和参考电压输入端都是差分结构，且阻抗较高。电桥+传感和-传感输出端的信号可以直接与ADC的模拟差分输入端相接，即使电桥的激励电压发生波动，也不会造成测量损失。

图4-21b是基于AD7730实现的交流电桥，它采用P沟道和N沟道MOSFET构成H桥驱动器（注意，也可以采用专用的电桥驱动芯片，如Micrel公司的MIC4427）。该电路与图4-21a配合将显著增加失调，抵消电路实用性。



受H桥中MOSFET的导通电阻的影响，在交流电桥应用中必须采用开尔文传感电桥。还需要注意的是，驱动信号不能重叠，否则会造成MOSFET导通电流激增。AD7330片上集成了实现上述无重叠驱动信号的专用电路，因此外部电路只需要开关电桥。

AD7730是一款高精度（24位）Σ-Δ型ADC，它片上集成有程控增益放大器（PGA），是电

桥应用的理想选择。该系列ADC都具有自校正/系统标定功能，可使ADC的失调误差和增益误差最小化。例如，AD7730的失调漂移为5nV/°C，增益漂移为2ppm/°C。通过系统标定，还能使失调和增益误差降低至数毫伏。

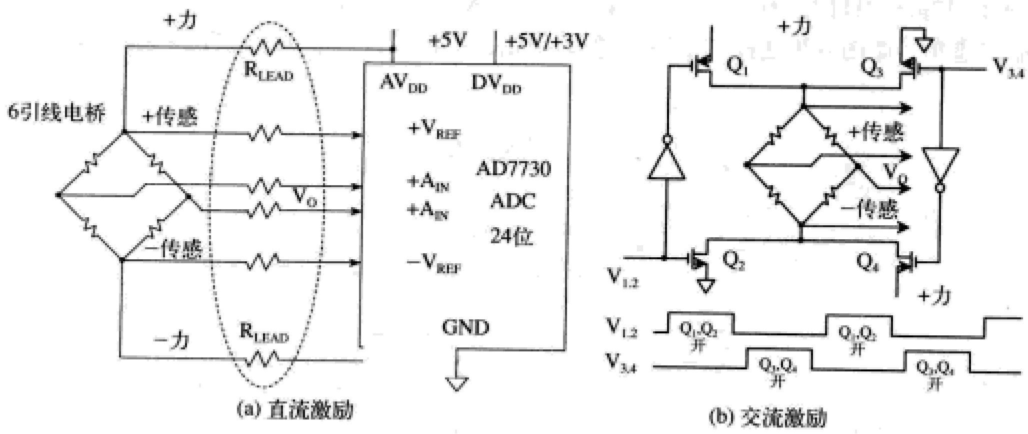



图4-21　使用AD7730 ADC可以实现开尔文传感电桥的比率型直流或交流运算

245

## 参考文献


1. Ramon Pallas-Areny and John G. Webster, **Sensors and Signal Conditioning**, John Wiley, New York, 1991.
2. Dan Sheingold, Editor, **Transducer Interfacing Handbook**, Analog Devices, Inc., 1980, ISBN: 0-916550-05-2.
3. Sections 2, 3, Walt Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, 1992, ISBN: 0-916550-10-9.
4. Sections 1, 6, Walt Kester, Editor, **System Applications Guide**, Analog Devices, 1993, ISBN: 0-916550-13-3.

246

5. Data sheet for **AD7730 Bridge Transducer ADC**, www.analog.com.


## 4.3　应变、力、压力和流量的测量

*Walt Kester*

### 4.3.1　应变计

在力测量领域最流行的电子器件包括阻性应变计、半导体应变计和压电传感器。应变计通过测量校准载波的偏转量来间接测量力。通过合适的传感器可以将压力转换成力，这样测量应变的技术就可以用于测量压力。通过差分法测量压力又可以测量流量，它也采用应变测量技术。图4-22是对上述方法的总结。

- ❑ 应变：应变计、压电传感器
- ❑ 力：称重传感器
- ❑ 压力：力和应变的隔膜
- ❑ 流量：差分测量技术

图4-22　应变计是测量各种物理量的直接或间接基础

阻性应变计所采用的阻性元件，当其长度发生变化时，电阻也随之变化。若将应变计装在被测物表面，当发生拉伸或压缩时就可以间接测出应变力。这可能是最著名的一种将力转换为电信号的传感器。

非黏合（unbonded）的应变计包括一根连接两点的弹性导线。施加在该导线上的力（导线的截面积=$A$，长度=$L$，电阻率=$\rho$）将使导线伸长或缩短，从而导致导线电阻成比例增大或

减小：

$$R = \rho L / A \tag{4-1}$$

并且，

$$\Delta R / R = GF \cdot \Delta L / L \tag{4-2}$$

其中$GF$为应变灵敏系数（Gage Factor）（金属的$GF$为2.0至4.5，半导体的$GF$不超过150）。

在该表达式中，无尺寸量$\Delta L/L$是施加在导线上的力的测量值，其单位是微观应变值（$1\mu\varepsilon=10^{-6}$cm/cm），这与ppm单位类似。

247

从公式（4-2）可以看出，应变灵敏系数越大，电阻变化也越大，因此应变计灵敏度也更高。图4-23是对部分概念的总结。

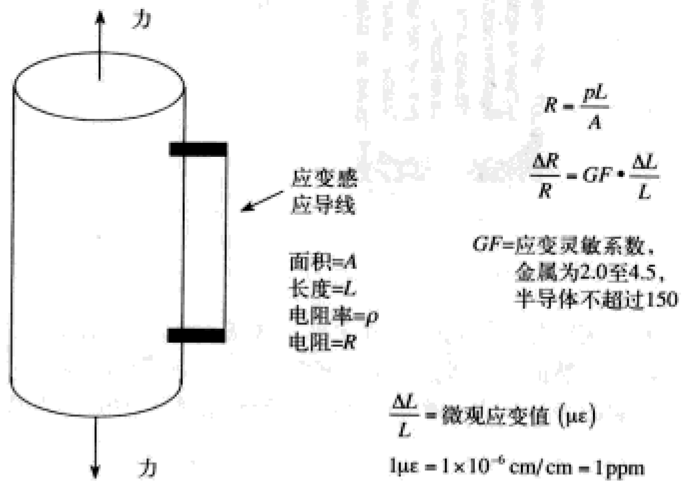



图4-23 非黏合应变计的基本工作原理

黏合型应变计通常是将一条细线或导电薄膜以共面方式粘贴在被测物体底部或表面。图4-24是这种应变计的基本外形。

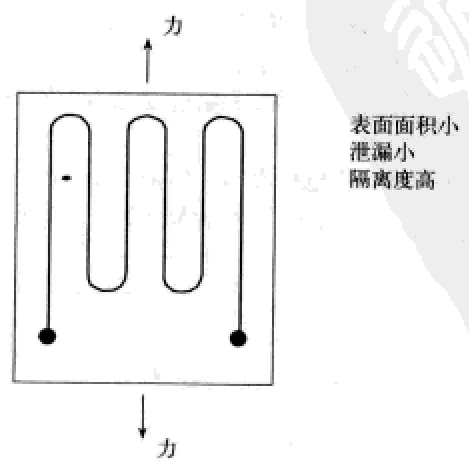



图4-24 黏合型应变计

应变计通常采用表面安装，并使得测量导线沿被测压力方向的长度最大。这些引线在底部

相接，形成闭合回路。黏合型器件更为实用，因而比前述的非黏合型应用更广。

*箔膜型应变片*恐怕是最流行的一种应变计，它采用光蚀刻技术，由类金属型导线制成。典型的合金有铜镍合金（康铜）、镍铬合金、镍铁合金以及铂钨合金等。图4-25是金属箔膜型应变计的示意图。

248

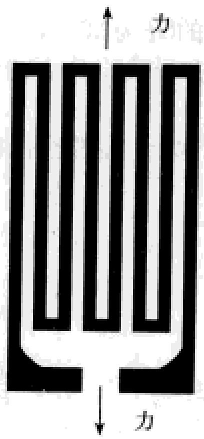



图4-25 金属箔膜型应变计

*带有导线传感元件*的应变计与被测物的接触面小，这减小了高温时的漏电流，并提高了感应元件和被测体的隔离电压。然而，箔膜感应元件的表面积与截面积比较大，在特殊温度和长时间工作条件下更稳定。它的表面积大、截面积小，因而能够适应被测物的温度变化，并具有较强的自我散热能力。

**半导体应变计**

*半导体应变计*利用特殊半导体材料（如硅和锗）的压电效应测量应变，具有更高的灵敏度和更高的输出电压。

半导体应变计在发生形变时能产生正极性或负极性的电压变化。它们的物理尺寸很小，并具有较高的标称电阻。

半导体应变电桥的灵敏度是金属薄膜电桥的30倍，但是其温度灵敏度较差，并且很难补偿。此外，半导体应变器件的电阻和应变力的关系是非线性的。因此它们很少像金属膜器件那样广泛用于精密测量系统。但是，在灵敏度要求不高和温度变化不大的场合，半导体应变计还是具有突出优势的。

249

半导体应变电桥的测量仪器与金属膜电桥类似，但是由于它的信号电平更高，因而要求不高，传感精度也因此有些下降。图4-26是金属和半导体应变计相关性能的总结。

| 参　数 | 金属应变计 | 半导体应变计 |
|---|---|---|
| 测量范围 | 0.1~40 000με | 0.001~3000με |
| 应变灵敏系数 | 2.0~4.5 | 50~200 |
| 电阻 | 120, 350, 600, …, 5000 | 1000~5000 |
| 电阻误差 | 0.1%~0.2% | 1%~2% |
| 尺寸，毫米 | 0.4~150<br>标准: 3~6 | 1~5 |

图4-26 金属型和半导体型应变计的对比

压电力传感器主要用于测量动态变化的力（即，力在关心的周期内连续变化，周期通常是数毫秒）。这些器件利用了特殊材料在受力后出现的电荷变化效应而制成。事实上，压电传感器是一种位移传感器，当它在发生微小位移时会输出很多电荷。但是它之所以能用作力传感器，是因为弹性材料的位移与力成正比。压电器件可以产生很大的输出电压，例如由它制成的加速度计就可以用于振动分析。压电传感器大信号调理问题将在4.4节论述。

如图4-27所示，应变计也可用于测量力。其中，悬臂梁在受力后会发生微小偏斜。安装在悬臂梁上的4个应变计（2个在上表面，2个在下表面）可以测量梁的弯曲程度。这4个应变计组成四元件电桥，对照4.2节发现，该电桥的灵敏度最大，并且是本质线性的。该电路还可以对各个应变计进行一阶温漂校正。

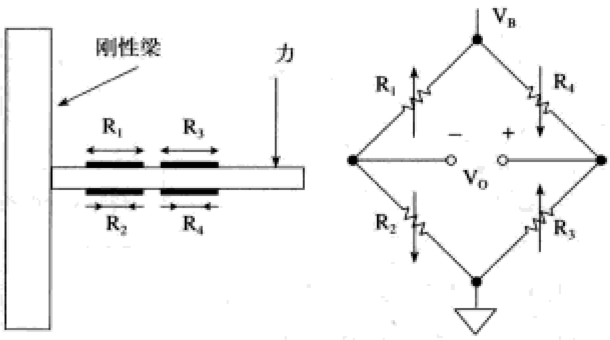



图4-27 使用应变计电桥的悬臂梁传感器

250

应变计是低阻抗器件，因此它们需要足够功率的激励电源，以确保能够得到正确的输出电压。典型的应变计型电桥的阻抗为350Ω，单位激励的满量程灵敏度为3～10mV。

图4-28所示是由4个应变计构成的负载传感器。当该电桥激励为10V且信号的变化率为3mV/V时，满额负载下的输出电压达30mV。

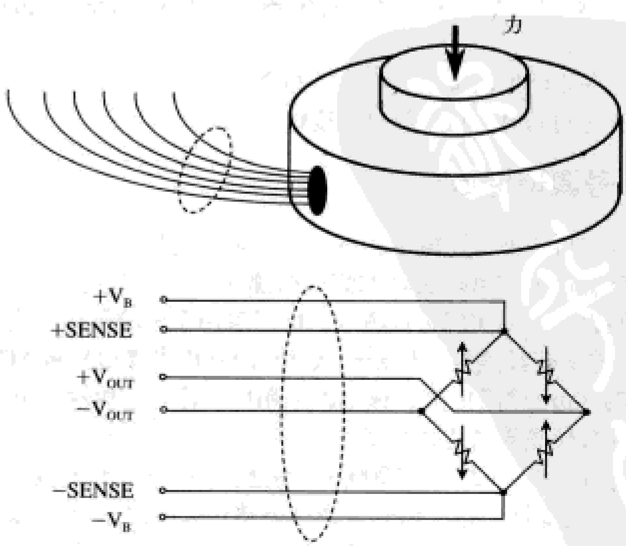



图4-28 由4个应变计构成的负载传感器 [实物（上图），电气结果（下图）]

增大电桥的输入可以提高电桥的输出，但是该方法面临的最大问题是散热，这将导致读数

错误或者器件损坏。避免该问题的方法是采用低占空比的驱动信号驱动激励源。

很多负载传感器都有图4-28所示的±SENSE引脚，它用于信号调理电路补偿导线上的直流压降（4.2节已讨论过这种开尔文传感器）。这使得整个电桥的引线达到6根。有些负载传感器还有额外的内部电阻用于温度补偿。

251

利用各类压力传感器还能测量气体或液体的压力。为了测量由运动引起的长度、距离（或位移）和压力变化，需要使用很多机械转换器，如振动膜、包头、波纹管、压力管和弹簧管等，具体如图4-29所示。

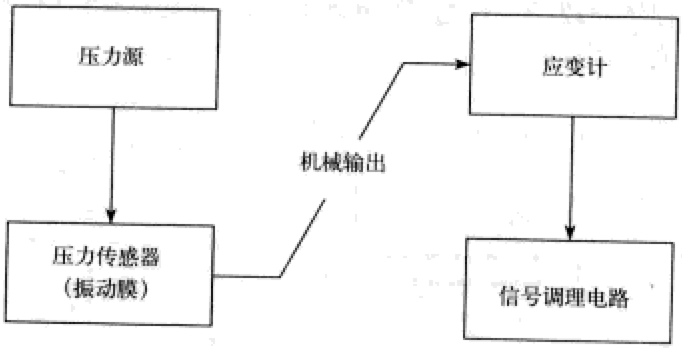



图4-29　利用应变计间接测量压力的压力传感器

这些机械接口的输出将和电子转换器（如应变计或压电传感器）相接。与应变计不同的是，压电传感器主要用于测量高频压力测量系统，如声纳检测或晶体麦克风等。

流量有很多种，如质量流、体积流、层流和湍流等。通常物质流（质量流）的数量最为重要。如果流密度为常数，那么可以改测体积流，测量难度更小。通常采用压力传感器来间接测量流速。

通过测量流体上两点的压力差，就可以得到流量。测量点一个是静止的，一个在流体内部。全压管（pitot tube[①]）就是一种具有上述功能的器件，它利用标准压力传感器测量得到的压力差计算出流速。

通过对流体施加限制产生的文氏管效应，也能测得压力差，进而得到流速。尽管被测的物理量多种多样，但是它们的电接口大都是应变计。

### 4.3.2　电桥的信号调理电路

本节接下来的内容将着重讨论电桥和应变计的应用问题。

图4-30是利用全器件可变电桥实现的疲劳监测应变传感电路。其中，全电桥是集成单元，可以安装在被测物的表面。为实现远程测量，电桥采用了电流驱动方式。可移动的电桥与信号调理电路之间通过4芯屏蔽线连接。精密运放OP177利用参考电压源AD589提供的1.235V参考电压产生电桥所需的10mA伺服电流。该电路采用PNP管对运放输出电流缓冲，从而将运放的发热降至最低，并具有极高的增益线性度。

252

该应变计的输出能力为10.25mV/1000με。仪表放大器AD620在通过500Ω电阻$R_G$作用下增益配置为100，并放大应变计的输出信号。通过调整100Ω的电位计可以校正满量程电压，以确保当传感器受到−3500με压力时，AD620输出为−3.5V；当压力为+5000με时，运放输出为+5.000V。该测量结果可采用满输入量程为10V的ADC进行数字化。

① 译者注：又称皮托管。

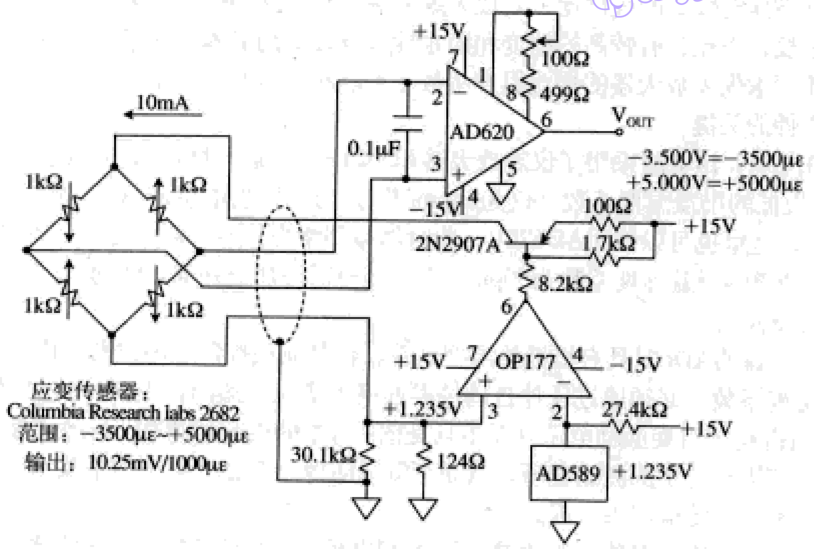



图4-30 精密应变计传感放大器。它采用移动电流驱动型1kΩ电桥、带缓冲的精密放大驱动器以及增益为100的精密仪表放大器

AD620两输入脚之间的0.1μF电容与电桥上的1kΩ电阻构成EMI/RFI滤波器。该滤波器的转折频率约为1.6kHz。

图4-31是另一个负载传感器的放大器电路。这是一个更为典型的电桥应用。它与典型的350Ω负载相接，能够适应灵敏度在3～10mV/V范围内的电桥。

253

10V参考电压芯片AD588、精密放大器OP177以及2N2219A实现的缓冲器共同产生电桥所需的10V激励电压。其中，2N2219A与OP177构成反馈回路，并提供电桥所需的驱动电流(28.57mA)。该结构能确保运放的性能不受影响。开尔文传感器电桥能有效抑制因导线电阻引起的误差，精密齐纳二极管型参考源AD588对温度变化具有极低的激励漂移和增益。

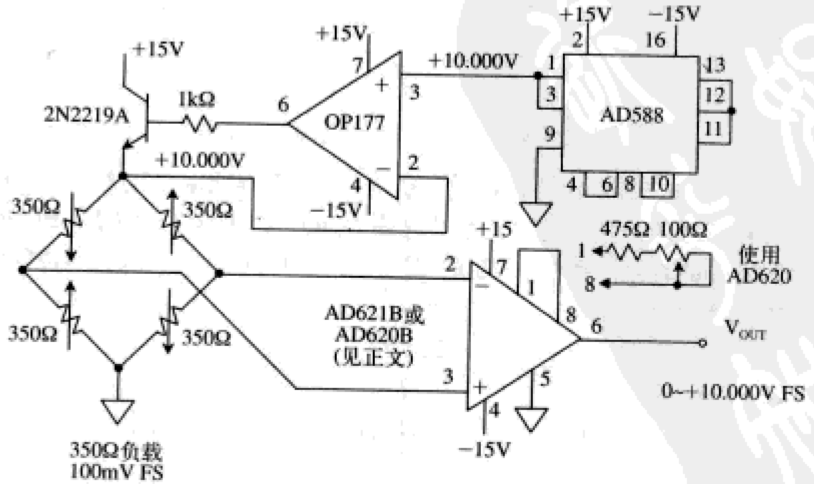



图4-31 精密350Ω负载传感器的放大器，它采用带缓冲的电压驱动型开尔文传感器以及精密仪表放大器

为确保电路具有较高的线性度，其放大级采用了低漂移的仪表放大器。该电路具有极少的关键电阻和运放，因此具有较高的精度和稳定性以及较低的成本。除了要求激励电压的温度系数较低外，还要求仪表放大器的增益温度系数尽可能小。这两点是确保电路在全温度范围内都保持较高稳定性的关键。

如图4-31所示，该电路采用了仪表放大器AD621B，其放大增益为100（通过将管脚1和8短接），并具有极低的增益温度系数（仅为5ppm/℃）。因此，当电桥输出为100mV时，运放输出为10V。当然，这里也可以换用AD620B，此时增益网络由1个475Ω的电阻串联1个100Ω的电位计组成。AD620B的增益温度系数为50ppm/℃，此外还要加上外部元件的温度系数（应选用温度系数较低的器件）。

尽管固定增益的AD621具有极低的温度系数，但是无法控制全增益范围内的温度系数。为保持较低的温度系数，必须通过软件自动校准程序来实现。然而，由AD588和OP177组成的参考/运放级还可以提供可变激励电压（而不只是图4-31中的固定10.000V）。改变参考电压驱动器的增益可以显著影响电桥的激励电压，从而可以灵活地改变整个系统的增益。当然，这种电路必须选用低温度系数的电阻来实现。

如前文所述，精密负载传感器通常采用350Ω电桥。图4-32是精密负载传感器放大器，其突出优点是整个电路采用单电源供电。 254

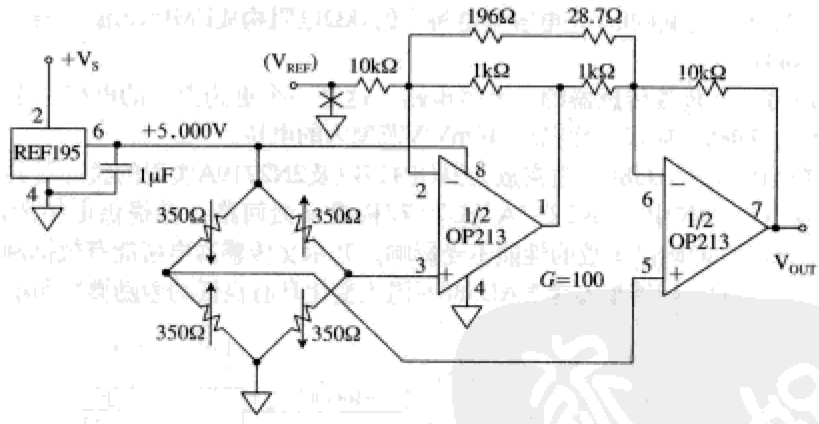



图4-32 单电源供电的负载传感器放大器

前面已经提到，电桥激励电压必须精确而稳定，否则将带来测量误差。在该电路中，精密5V参考源REF195用于驱动电桥，其温度系数仅为5ppm/℃。电压参考芯片REF195能向负载提供30mA电流，因此它能直接驱动350Ω电桥（驱动电流约为14mA）。仪表运放OP213的增益为100，其电阻网络与增益的关系为：

$$G = 1 + \frac{10\text{k}\Omega}{1\text{k}\Omega} + \frac{20\text{k}\Omega}{196\Omega + 28.7\Omega} = 100 \tag{4-3}$$

为了提高CMR，10kΩ/1kΩ电阻的匹配度必须足够高，因此应采用同类型的紧容差（close tolerance）电阻（误差为±0.5%，甚至更小）。

当电桥输出电压为0V时，放大器输出与0V的偏差不超过2.5mV。这是OP213的最小输出限制。因此，如果需要调整失调电压，那么应当从正电压$V_{REF}$开始，并逐渐减小$V_{REF}$直至输出（$V_{OUT}$）停止变化。这点就是放大器的停止摆动点。由于采用单电源设计，放大器无法接受负

极性的输入信号。

如果要求在零电压及其附近保持较好的线性度，或者需要响应负极性信号，那么应当将$V_{REF}$与稳定的电源中点电压（即2.5V）相接，而不是与地相接。注意，当$V_{REF}$不与地相接时，输出仍然要以$V_{REF}$为参考。这种参考设计的优点是输出相对于$V_{REF}$是双极性的。

24位Σ-Δ型ADC AD7730是直接测量电桥输出的理想选择，它无需任何接口电路（参见参考文献10）。图4-21a是其简化连接图。整个电路采用5V供电，该5V电源还同时作为电桥的激励电压源。注意，由于该测量是比率型的，因此传感器电桥的激励电源也用作ADC的参考电压源。5V电源的变化不会影响测量的精度。

AD7730内部集成有程控增益放大器，它对电桥输出的±10mV信号的量化精度可达16位精度。AD7730还具有自校准和系统校准功能，从而可通过周期性校准使增益误差降至最小。

"斩波"或交流工作模式也能像斩波稳零型运放那样减小失调电压和漂移。有效输入电压噪声RTI近似为40nV（有效值）或264nV（峰峰值）。对应的分辨率为13ppm，或约等于16.5位，其增益线性度也约为16位。

255

## 参考文献


1. Ramon Pallas-Areny and John G. Webster, **Sensors and Signal Conditioning**, John Wiley, New York, 1991.
2. Dan Sheingold, Editor, **Transducer Interfacing Handbook**, Analog Devices, Inc., 1980, ISBN: 0-916550-05-2.
3. Sections 2, 3, Walt Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, 1992, ISBN: 0-916550-10-9.
4. Sections 1, 6, Walt Kester, Editor, **System Applications Guide**, Analog Devices, 1993, ISBN: 0-916550-13-3.
5. Harry L. Trietley, **Transducers in Mechanical and Electronic Design**, Marcel Dekker, Inc., 1986.
6. Jacob Fraden, **Handbook of Modern Sensors, 2nd Ed.**, Springer-Verlag, New York, NY, 1996.
7. **The Pressure, Strain, and Force Handbook, Vol. 29**, Omega Engineering, One Omega Drive, P.O. Box 4047, Stamford CT, 06907-0047, 1995. www.omega.com.
8. **The Flow and Level Handbook, Vol. 29**, Omega Engineering, One Omega Drive, P.O. Box 4047, Stamford CT, 06907-0047, 1995, www.omega.com.
9. Ernest O. Doebelin, **Measurement Systems Applications and Design, 4th Ed.**, McGraw-Hill, 1990.
10. Data sheet for **AD7730 Bridge Transducer ADC**, www.analog.com.


256

## 4.4 高阻抗传感器

*Walt Kester，Scott Wurcer，Chuck Kichin*

很多流行的传感器的输出阻抗都超过数兆欧姆，因此相应的信号调理电路也必须仔细设计，以应对低偏置电流、低噪声和高增益方面的挑战。图4-33列出了部分高阻抗传感器。

- ❑ 光电二极管前置放大器
- ❑ 压电传感器
- ❑ 湿度计
- ❑ pH值监测器
- ❑ 化学传感器
- ❑ 烟雾检测器

图4-33 高阻抗传感器

本节的大部分内容将介绍光电二极管前置放大器，它就是一种高阻抗传感器实例。应用中将展示与高阻抗传感器的信号调理电路相关的很多问题，并介绍一些实用的解决方法，这些方法也适用于其他的高阻抗传感器。

本节还将讨论压电传感器和电荷输出型传感器等高阻抗传感器。

### 4.4.1　光电二极管前置放大器设计

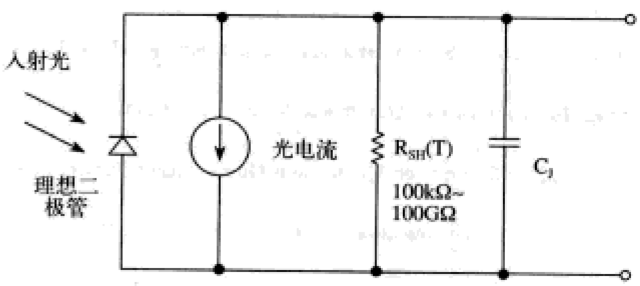
光电二极管在光照下会产生与光强成比例的小电流。它在低速的宽动态范围电路和高速电路中都有应用。这类应用的实例有精密光强计和高速光纤接收器。

定义光电二极管灵敏度标准方法之一，是在标准光源下测得的短路光电流（$I_{SC}$）。最常用的光源是钨灯，其色温达2850K。

在100fc（foot candle，英尺烛光）照度下（近似等于阴天的阳光），小面积（不足1mm²）光电二极管的短路电流通常仅有数皮安到数百毫安。

图4-34是光电二极管的等效电路。短路电流与光密度的60～90倍成线性关系，因此通常将它用作绝对光等级。光电二极管的开路正向压降与光强成对数关系，由于其温度系数很多，因此很少将二极管电压用于测量光强。

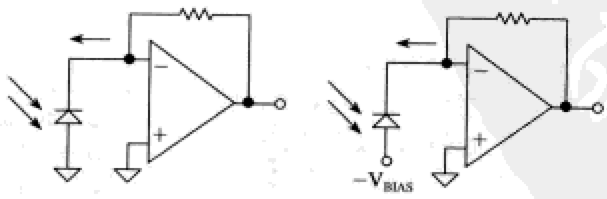
并联电阻$R_{SH}$在室温下的阻值可达1000MΩ量级。温度每升高10℃，电阻就减小一半。二极管电容$C_J$是截面积和二极管偏置电压的函数，对于零偏置的典型小面积二极管来说，其大小约为50pF。




注意：温度每升高10℃，RSH就减小为原先的一半

图4-34　光电二极管的等效电路

如图4-35所示，光电二极管可以在两种模式下工作：左图的零偏置电压模式（或称为光电压模式，photovoltic mode），右图的反偏置电压模式（也称为光电导模式，photoconductive mode）。




光电压模式
- 零偏置
- 无“暗”电流
- 线性的
- 噪声小（约翰逊噪声）
- 适合精密应用

光电导模式
- 反向偏置
- 有“暗”电流
- 非线性的
- 噪声大（约翰逊噪声+散粒噪声）
- 适合高速应用

图4-35　光电二极管的工作模式

光电压模式具有最佳的精密度和线性度，而光电导模式具有更高的开关速度，但是线性度不佳。在反向偏置条件下，即使没有光照也会有少量的电流流过，被称作暗电流（dark current）。

258

在光电压模式下没有暗电流，此时二极管噪声主要来自于并联电阻产生的热噪声。在光电导模式下，除了热噪声外，还有电导作用产生的散粒噪声。光电二极管通常在设计时会根据应用于光电压模式或者光电导模式分别做相应优化，但无法同时优化。

图4-36是小型光电二极管（Silicon Detector公司出品，型号SD-020-12-001）的光灵敏度。该二极管的基本光灵敏度为0.03μA/fc，下面的应用电路就采用这种二极管。如表4-36所示，光电二极管的动态范围涵盖6个数量级。

| 环　　境 | 光照（fc） | 短路电流 |
|---|---|---|
| 直射阳光 | 1000 | 30μA |
| 阴天 | 100 | 3μA |
| 黄昏 | 1 | 0.03μA |
| 满月光 | 0.1 | 3000pA |
| 晴空（无月光） | 0.001 | 30pA |

图4-36　SD-020-12-001光电二极管（光电压模式）的短路电流和光强的关系

将光电二极管的输出电流转换成可用电压信号的简便方法，是采用低偏置电流运放构成图4-37所示的电流–电压转换电路。其中，由于运放的虚地作用，二极管的偏置电压为0V，它的短路电流被转换为电压信号。该放大器的最大灵敏度必须能够检测二极管输出的30μA电流。这意味着反馈电阻非常大，并且放大器的偏置电流非常小。

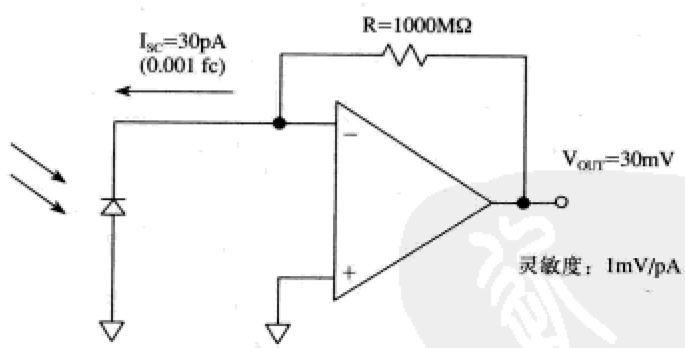



图4-37　利用低偏置电流型运放和大反馈电阻构成的简单的电流–电压转换器

例如，当反馈电阻为1000MΩ时，运放能将30pA电流转换为30mV电压。选用更大的电阻就不现实了，因此在最敏感的范围内也只会选1000MΩ。此时，二极管电流为10pA时运放输出为10mV，二极管输出电流为10nA时运放输出10V。变化范围达60dB。如果光强更大，那么应选择较小的反馈电阻。当灵敏度范围最大时，该电路能够轻松分辨无月光的晴空（0.001fc）和满月的夜晚（0.1fc）。

259

注意，为了获取较大的SNR（信噪比），该电路采用一级而不是级联的两级放大实现了最大的增益。如果将反馈电阻减半，那么信号电平也会减半，而反馈电阻的噪声（$\sqrt{4kTR}$ × 带宽）则仅减小为原来的 $1/\sqrt{2}$，因此假设闭环带宽保持不变，SNR将下降3dB。在稍后的分析中会发现，反馈电阻是最主要的噪声来源。

为了精确地测量光电二极管的数十皮安的电流，运放的偏置电流不得超过几皮安。这大大

减小了运放的选择范围。工业级的OP07是超低偏置电压（10μV）的双极性运放，但是它的偏置电流为4nA（4000pA）。即使是带有电流校正的超高β值双极型运放（如OP97），它在室温下的偏置电流也有100pA，但是它可能用于高温应用，因为它和FET型放大器不同，其偏置电流不会因温度每升高10°C就增大1倍。

JFET输入、静电计级的运放是理想的光电二极管前置放大器，但是它只能在有限的温度范围内工作。图4-38是几种流行的"静电计级"FET输入型运放的性能对比。

| 型号 | 最大值 | 典型值 | 最大值 | 噪声，典型值 | 封装 |
|---|---|---|---|---|---|
| AD549K | 250μV | 5μV/°C | 100fA | 4μV p-p | TO-99 |
| AD795JR | 500μV | 3μV/°C | 3pA | 1μV p-p | SOIC |
| AD820B | 1000μV | 2μV/°C | 10pA | 2μV p-p | SOIC, DIP |
| 25°C条件下 | | | | | |

图4-38　可用作光电二极管前置放大器的几种JFET输入、静电计级运放

如图4-38所示，这些运放在25°C时的最大偏置电流从数皮安下降至100pA，并且有多种封装可供选择。简单来看，封装的选择决定了偏置电流大小，从而影响实际应用中电路的性能。这是因为设计生产环境中存在不可避免的漏电流。

像AD549和AD795这类器件，它们采用了BiFET工艺，并使用P沟道JFET管作为输入级，如图4-39所示。运放电路的其他部分均采用双极性器件。BiFET型器件还在晶片级进行过激光微调，以减小失调电压和温漂。对输入级进行微调使JFET差分对的电流相等，就能减小失调电压的漂移。对JFET源电阻进行微调，就能减小输入失调电压。

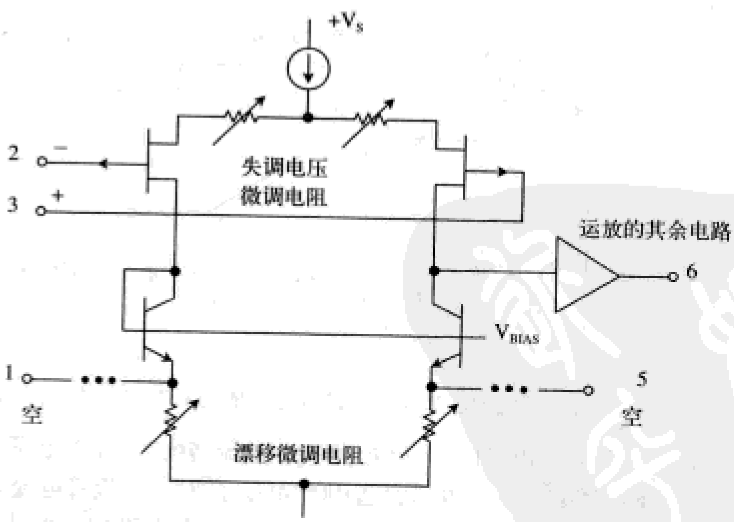



图4-39　带有独立微调的JFET输入级运放，以减小失调电压和漂移

通过上述讨论，决定选用AD795JR作为光电二极管的前置放大器，其关键指标如图4-38所示。该高性能器件具有SOIC封装。

260

如果需要更好的性能，可以选用AD549。它采用玻璃外壳的TO-99封装，具有极低的漏电流和高性能。下面将详细介绍。

由于光电二极管的电流仅有数皮安，因此在实际电路设计中必须特别注意所有可能的漏电荷通道。为帮助理解，下面以简单的含有两条平行导线的环氧树脂玻璃印制电路板为例仔细说

明。当上述两条平行的导线间距为0.05英寸[①]、平行长度为1英寸时，它们的绝缘电阻约为$10^{11}\Omega$（125°C时）。根据欧姆定律，当导线间的电压为15V时，漏电流达150pA——这足以淹没所有小于该电流值的信号。显然，低电平的光电二极管电路必须采用所有可能的手段以减小这种寄生电流。然而这些寄生电流往往来自不同的源，有些源头还很难确定位置。

图4-40中虚线框内的部分是用于克服漏电流的电路。其中，反馈电阻非常关键，必须选用紧容差（1%）的低温度漂移（TC）型（50ppm/°C）电阻。$R_2$应选用薄膜材料，或者是在陶瓷或玻璃上的金属氧化物（玻璃起绝缘作用）制成。显然，电阻体上任何的并联传道通路都将减小电阻的有效值，从而产生增益误差。正因为如此，这种大额电阻通常都采用玻璃封装，并需要经过特别处理。参考文献列出了部分生产大额电阻的厂商。校正电容$C_2$应选用电介质损失最小的那种，因此通常选用薄膜型、聚四氟乙烯（Teflon）或聚丙烯型电容。

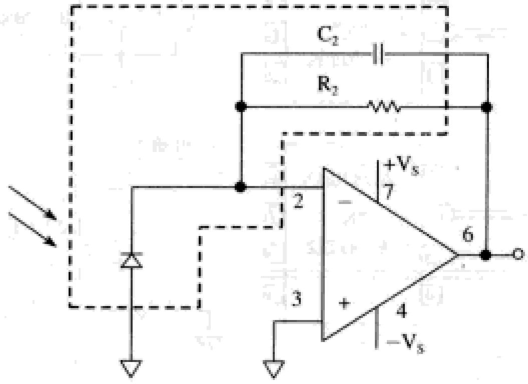



图4-40　虚线框内为光电二级管前置放大器的关键漏电流路径和结构

261

所有与运放的连线都应该短、清晰，并且远离生产过程的化学残留物。因此，连接光电二极管和运放的输入电缆应当尽可能短，并采用聚四氟乙烯或其他低电介质损耗的材料绝缘。

上述的设计要点主要针对如何优化精度和减小漏电流。然而，还有一些难以解决的漏电流，它们对电路的影响就不那么容易被觉察到。例如，运放封装的寄生漏电流。它们存在于输入脚与其相邻的管脚之间，可以将其看作是在管脚2接了大额电阻引起的。

尽管在该图中无法看出上述漏电流（由于管脚1在实际电路中未被使用），但是任何来自管脚1的漏电流都是相关联的。注意，管脚3接地，能避免来自管脚4和管脚2的漏电流。尽管如此，如果管脚1上有高电压（AD820BN-DIP的该管脚就是如此，它的管脚1用于失调校零），那么就会在管脚1和2之间产生严重的漏电流。AD795JR-SOIC的管脚1在内部未接，因此就可以避免上述情况。

由于很多运放的管脚1都是标准失调校正脚，因此上述AD820BN-DIP出现的情况并不是唯一的。当管脚2与低阻抗信号源相接时，这种漏电流现象更为突出。此时，漏电流还会从管脚4（$-V_S$）流入高阻抗的管脚3。但是幸运的是，有一种有效克服这两种漏电流的方法，那就是电路防护（guard）技术。

防护通过将运放的敏感管脚和PCB上的大电压梯度区域隔离开来，从而减小寄生漏电流。其实现方法是在高压源和敏感管脚之间插入导电势垒或者屏障。导电势垒拦截了原本将流向敏感节点的电流，并使之绕开。从物理角度看，防护是一种包围输入线或输入节点的低阻抗的导体，其电位总是期望与导线电压相等。

① 1英寸≈2.54cm。——编者注

请注意，防护导体的低阻抗特性将对漏电流分流。由于防护的电位将趋向于被防护的管脚，因此这将减小防护体自身与被防护节点间的漏电流。具体的防护技巧还与运放的工作方式有关，即运放是工作在同相放大方式还是反相放大方式（如图4-40所示）。

图4-41是对运放AD820输入管脚的防护的PCB布局，该运放分别工作在反相放大模式（上图）和同相放大模式（下图）。该电路采用了DIP（“N”系列）封装，该设计也同样适用于其他管脚1和4有高电压的器件。根据标准8脚DIP的轮廓线可知，该封装0.1英寸的管脚间距允许在相邻管脚间插入防护导线。这是利用DIP封装实现有效防护的关键——可以用低阻抗的导线完整地包围被防护的导线。

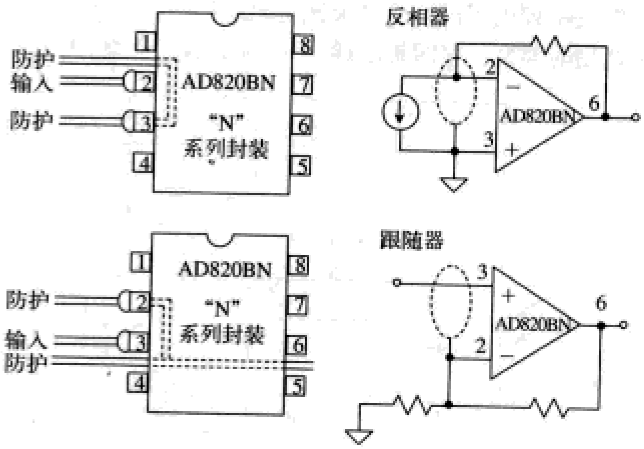



图4-41 采用DIP封装的运放的防护技术

在反相模式下（上图），管脚3接地，它包围了运放的反相输入（管脚2），并且与输入线平行走开。该防护将延伸至信号源器件——比如光电二极管，并与光电二极管的外壳相接（如果输入是电缆，包围输入焊盘）。在射随器方式下（下图），防护的电压等于反馈分压点，即管脚2处的电压。尽管反馈分压点处的阻抗并不像直接接地时那么小，但是它仍然十分有效。即使这里的阻抗达1kΩ，它仍比管脚3的阻抗小很多个数量级。在反相和同相放大模式下，PCB的两边都应该有防护，并通过过孔将正面和反面的导线连接起来。相对而言，SOIC封装（“R”系列）的防护就困难得多，由于该封装的管脚间距仅为0.05英寸，因此很难在两个管脚间隙插入PCB导线。但是，至少反相放大模式下仍存在有效的防护方法。图4-42就是比较好的方法。

262

AD795的SOIC“R”封装中，管脚1、5、8都是“未接脚”，因此它们可用于信号线布线。这样在反相放大模式中，通过将管脚1、3接地，仍然可以实现完整有效的防护。

在跟随器放大电路中（下图），防护线必须环绕$-V_S$管脚，因此无法完全防护管脚4和管脚3之间的漏电流。射随型放大电路中很难实现充分的防护，因此不推荐使用SOIC封装的运放。除非采用单电源供电运放实现跟随器（如AD820），此时管脚4是接地脚，具有内部防护效果。

在极低偏置电流的应用中，例如AD549的输入偏置电流仅为100fA，与运放相连的高阻抗输入线应选用纯净的聚四氟乙烯绝缘支座，如图4-43所示。注意，“纯净”的聚四氟乙烯是用机器整形过的固态聚四氟乙烯块（而不是将粉墨或颗粒熔接而成）。

如果机械和加工条件允许，运放的敏感输入脚应直接焊接在聚四氟乙烯支座上，而不要穿过PCB焊盘。

对于采用TO-99封装的器件，比如AD549KH，主要有两种防护方法。第一种是采用图4-43

所示的布局，将敏感的输入管脚与聚四氟乙烯支座相连。另一种是采用更适合TO-99封装的PCB布局，具体如图4-44所示。

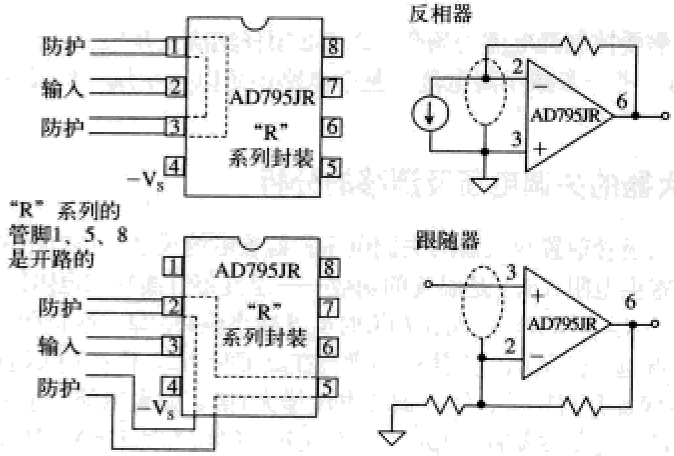



图4-42 采用SOIC封装的运放的防护技术

263

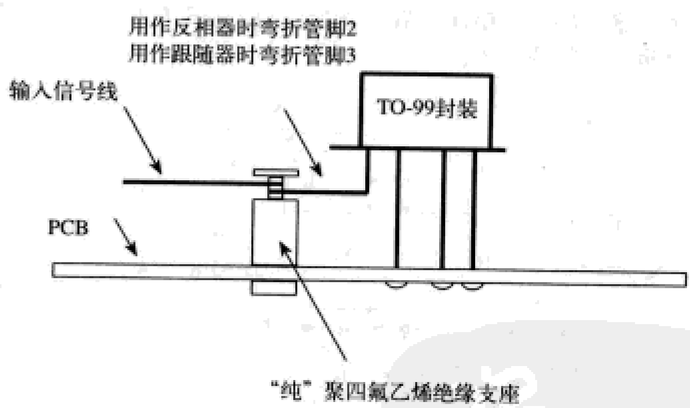



图4-43 基于纯聚四氟乙烯绝缘支座的输入管脚绝缘技术

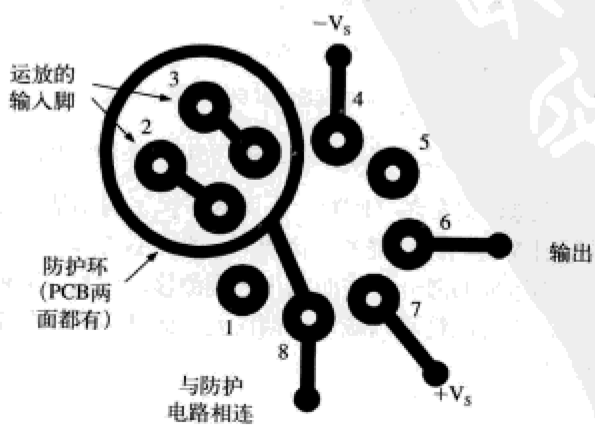



图4-44 TO-99封装可以用防护环环绕管脚2和3（PCB底视图）

该方法使用防护环，它包围了输入节点和反馈节点，然后通过管脚8与芯片的金属外壳相连。该方法还可以进一步改进，比如同时采用防护环和聚四氟乙烯支座，这样可以获得极佳的性能。

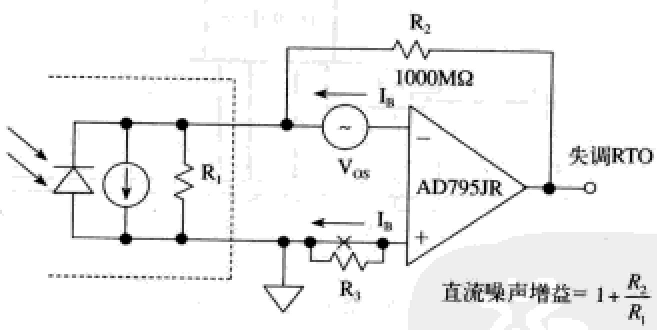
注意，在所有需要控制漏电流的场合，PCB必须仔细清洗并采用高性能的定型材料，以实现防潮和防污。为了进一步减小漏电流，整个电路还可以用金属材料屏蔽，以防止杂散信号干扰。

264

### 4.4.2 前置放大器的失调电压及漂移的分析

图4-45是光电二极管前置放大器的失调电压和偏置电流模型。该电路中有两点需要特别注意。一是二极管的寄生电阻（$R_1$）是温度的函数——温度每升高10°C电阻值减小为原来的一半。比如室温（25°C）下$R_1$=1000MΩ，而在70°C时$R_1$就减小至43MΩ。这将严重影响电路的噪声增益进而影响输出失调电压。例如，直流噪声增益在25°C时为2，但在70°C时就增大至24。

第二点是，温度每升高10°C，输入偏置电流增大1倍。偏置电流产生的输出失调电压等于$I_BR_2$。因此如果偏置电流在室温时为3pA，那么在70°C时将高达72pA。通常，在运放的同相输入端和地之间会加一个电阻（$R_3$），电阻大小等于$R_1 \| R_2$，它能消除偏置电流的影响。但是，由于$R_1$随温度变化，因此该方法不是很有效。此外，如果使用$R_3$，那么偏置电流会在$R_3$上产生电压，这相当于给光电二极管增加了电压偏置。这会导致二极管的响应出现非线性。因此，从保持输出线性度的角度也不希望使用$R_3$。




- 温度每升高10°C，$I_B$增大一倍
- 25°C时，二极管并联电阻$R_1$=1000 MΩ
- 温度每升高10°C，$R_1$减小一半
- $R_3$消除偏置电流温漂影响的效果不明显

265

图4-45　光电二极管前置放大器AD795JR的失调误差模型

图4-46是前置放大器的总输出参考（RTO）失调电压误差的小结。注意，70°C时总误差为87.2mV。这对于大多数设计都是可以接受的。高温时主要的误差来自于偏置电流的影响。

可以采用一些方法减小运放的温升，进而减小失调漂移。比如，降低运放的供电电压、减轻输出负载以及使用散热片等方法都可以减小失调误差。此外，通过外部失调调零电路也可以减小初始输入失调电压误差。

| | 0°C | 25°C | 50°C | 70°C |
|---|---|---|---|---|
| $V_{OS}$ | 0.575mV | 0.500mV | 0.575mV | 0.635mV |
| 噪声增益 | 1.1 | 2 | 7 | 24 |
| $V_{OS}$误差 (RTO) | 0.6mV | 1.0mV | 4.0mV | 15.2mV |
| $I_B$ | 0.6pA | 3.0pA | 18.0pA | 72.0pA |
| $I_B$误差 (RTO) | 0.6mA | 3.0mA | 18.0mA | 72.0mA |
| 总误差 (RTO) | 1.2mV | 4.0mV | 22.0mV | 87.2mV |

图4-46 光电二极管前置放大器AD795JR的失调误差小结

### 4.4.3 热电电压对输入失调电压的影响

本章前面已经提到过，不同金属的电气连接将产生热电压。例如，当PCB上的铜线与采用TO-99封装的芯片的输入管脚相连时，如果双金属材料节点是在不同温度下形成的，那么就会产生40μV/°C的失调电压。即使是普通的合金焊锡，由于其成分与PCB上的铜线不同，二者之间也会出现热电压。例如，焊锡量较高的铅-锡合金焊料，当它们与铜衔接时，会产生1μV/°C至3μV/°C的热电压（见参考文献8）。而换用特殊的镉-锡焊料时产生的热电电压仅为0.3μV/°C，但是出于健康考虑，通常不使用它。另一种低热电压的EMF焊料是低含锡量的合金，如Sn10Pb90。

减小寄生热电偶问题的最佳方法，是采用与芯片输入脚相同的材料连接输入脚，这样PCB上的热布局就可以保证二者的温度相同。板上各处相对于热参考点都相等。在采用聚四氟乙烯支座作为反相输入端的隔离连接的场合，实践表明对同相输入端也采用相同的隔离连接有利于减小热电偶效应，并且符合热对称理论的要求。

266

### 4.4.4 前置放大器的交流设计、带宽和稳定性

前置放大器交流设计的关键是要理解电路的噪声增益是频率的函数。绘制增益和频率的对数-对数坐标图可以简化分析（如图4-47所示）。这种图又称为伯德图（Bode plot）。噪声增益是在运放输入端串入小幅度电压源看来的增益。它也等于同相信号增益（从“A”至输出的增益）。在光电二极管的前置放大电路中，光电二极管的输出电流将流过$C_2/R_2$网络。正确区分信号增益和噪声增益十分重要，因为噪声增益决定了电路的稳定性，而与信号的施加点无关。

注意，噪声增益和开环增益曲线的斜率交点决定了系统的稳定性。对于无条件稳定，噪声增益曲线必须以小于12dB/倍频程（或20dB/十倍频程）的斜率与开环增益相交。该图中，虚线（$C_2$=0）部分的噪声增益表明它将以12dB/倍频程与开环增益曲线相交，这正是系统不稳定的条件。也就是说，去掉反馈电容后，该电路就不稳定。

图4-47给出了伯德图中断点和增益值的方程，利用它们可以方便地分析增益的频率特性。从频率下限可以看出，在低频端电路的噪声增益为$1+R_2/R_1$。该电路有两个关键时间常数$\tau_1$和$\tau_2$。第一个来自噪声增益传递函数的零点，它位于频率$f_1=1/2\pi\tau_1$处，其中$\tau_1=R_1\|R_2(C_1+C_2)$。简单来说，在噪声增益从低频增益$1+R_2/R_1$处开始增大时，该频率会下降。图4-47的$f_1$等于10Hz。

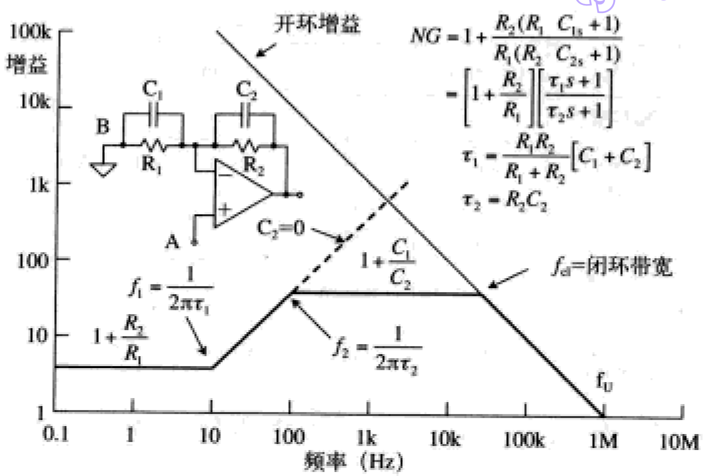



图4-47　普通的噪声增益伯德图

在$f_1$之上，增益逐渐向高频（100Hz以上）增益上限$1+C_1/C_2$增大。第二个时间常数$\tau_2$，是噪声增益传递函数的极点，它位于频率$f_2=1/2\pi\tau_2$处，其中$\tau_2=R_2C_2$。这恰好等于在$B$点施加信号时的信号带宽。

267

在对数-对数坐标上绘制噪声增益曲线之和是件很容易的事情，先画出低频和高频端的增益线的草图，然后用45°的斜线将$f_1$和$f_2$处的断点相连即可。高频噪声增益曲线与运放开环增益曲线的交点称为闭环带宽。注意，当在$B$点施加信号时的信号带宽比闭环带宽小得多，仅为$1/2\pi R_2C_2$。

图4-48是光电二极管前置放大器在实际参数下的噪声增益曲线。$C_2$的取值决定了实际的信号带宽和相角裕度。在本例中，信号带宽被设计为16Hz。注意$C_2$减小时将提高信号带宽，并相应地减小相角裕度。有意思的是，尽管信号带宽仅有16Hz，但是闭环带宽却高达167kHz。这对接下来即将进行的输出噪声电压分析有重要影响。

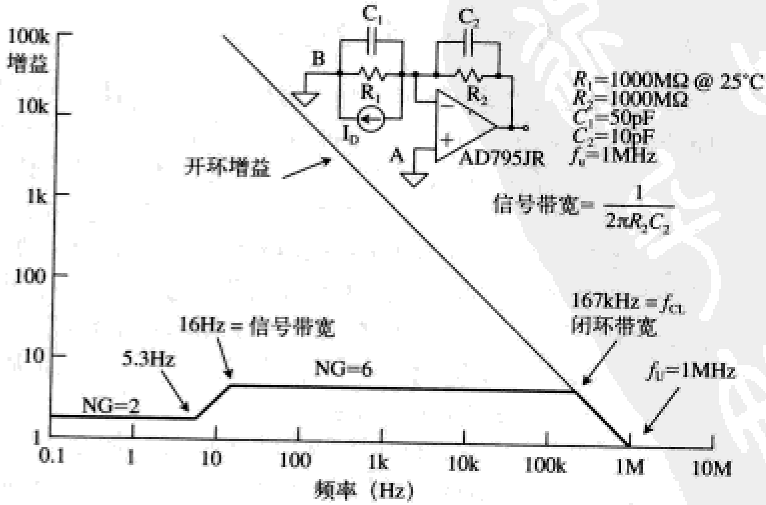



图4-48　光电二极管放大器AD795在25℃时的噪声增益

还需注意的是，温度变化并不会显著影响该电路的稳定性。改变$R_s$（光电二极管的并联电阻）也只会影响低频噪声增益以及噪声增益响应为零的频率点。高频增益由$C_1/C_2$决定。

## 4.4.5 光电二极管前置放大器的噪声分析

在开始噪声分析之前，让我们首先考虑AD795的输入电压和电流噪声的频谱密度，如图4-49所示。AD795的性能让JFET输入型运放给人留下了深刻印象：其0.1~10Hz噪声为$1\mu V_{P-P}$，$1/f$转折频率为12Hz，性能仅次于最好的双极型运放。如右图所示，它的电流噪声比双极型运放低得多，这使它成为高阻抗应用的理想选择。

268

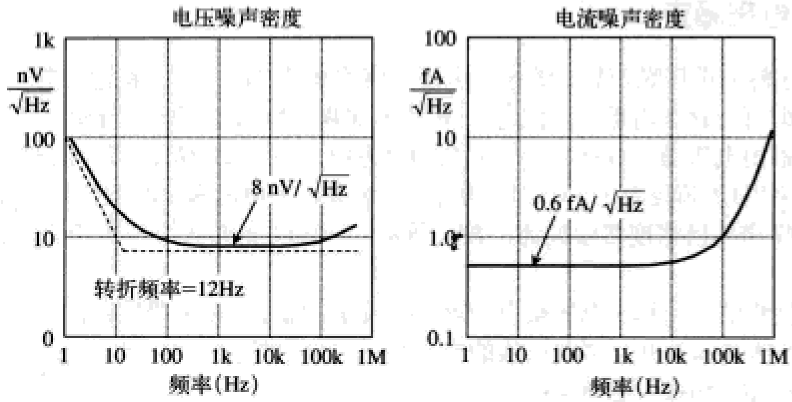


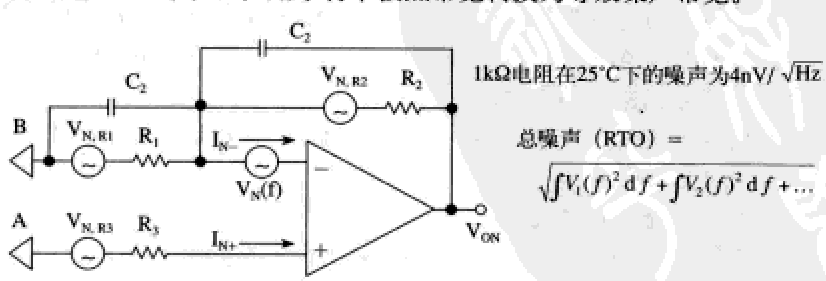

图4-49 AD795的电压和电流噪声密度性能

图4-50是该运放的完整噪声模型。该模型包括容性元件$C_1$和$C_2$。它们分别造成的输出噪声等于它自身在特定频段上的频谱密度的平方的积分的平方根，即：

$$RMS\text{输出噪声为 } V_1 = \sqrt{\int V_1(f)^2 \mathrm{d}f} \tag{4-4}$$

在大多数情况下，该积分可以通过计算噪声增益图上它们各自的频率密度重叠部分得到。总输出噪声等于前面两个分量的方和根。从图中的表格可以看出每个噪声源对输出的影响，以及对应的积分带宽。系数1.57（即π/2）用于将单极点带宽转换为等效噪声带宽。

269




| 噪声源 | RTO | 积分带宽 |
|---|---|---|
| $V_N(f)$ | $I_N(f)$•噪声增益 | 1.57•闭环带宽 |
| $I_{N+}$ | $I_{N+}$•R3 噪声增益 | 1.57•闭环带宽 |
| $I_{N-}$ | $I_{N-}$•R2 | 1.57•信号带宽 |
| $R_1$ | $V_{N,R1}$•(R2/R1) | 1.57•信号带宽 |
| $R_2$ | $V_{N,R2}$ | 1.57•信号带宽 |
| $R_3$ | $V_{N,R3}$•噪声增益 | 1.57•闭环带宽 |

图4-50 前置放大器的噪声模型

电阻约翰逊噪声的频谱密度$V_R$等于：

$$V_R = \sqrt{4kTR} \tag{4-5}$$

其中$R$是电阻的欧姆值，k是波尔兹曼常数（$1.38\times10^{-23}$J/K），$T$是绝对温度（单位是开尔文）。

计算电阻约翰逊噪声频谱密度的简便方法是记住25°C时1kΩ电阻的噪声频谱密度为$4\text{nV}/\sqrt{\text{Hz}}$。其他电阻的约翰逊噪声可以用该电阻与1000Ω之比的平方根乘以$4\text{nV}/\sqrt{\text{Hz}}$得到。例如，4kΩ电阻的噪声密度是1kΩ电阻的$\sqrt{4}$倍，等于$8\text{nV}/\sqrt{\text{Hz}}$（25°C时）。

最后，请记住，约翰逊噪声是宽带的，其频谱密度在所有频率处都等于常数。

### 4.4.6 输入电压噪声

为了得到因输入电压噪声导致的输出电压噪声的频谱密度，只需将输入电压噪声频谱密度乘以噪声增益即可，这在对数-对数坐标下最容易实现。输入电压噪声导致的输出电压总噪声的有效值等于输出电压噪声频谱的平方积分的平方根。在大多数情况下，该积分都是近似值。积分频段通常采用$1/f$频段内小于0.01Hz的部分。如果输入电压噪声的积分带宽大于数百赫兹，那么输入电压噪声频谱密度将假设为常数。通常，1kHz处的输入电压噪声频谱密度就具有足够的准确度。

特别需要注意的是，输入电压噪声的影响必须在电路整个闭环带宽范围内积分（闭环带宽$f_{cl}$是噪声增益曲线与运放开环增益曲线的交点）。这也同样适用于影响输出的其他噪声（即同相输入电流噪声和同相输入电阻噪声）。

反相输入噪声电流流过反馈网络并在输出端产生噪声。该输入噪声电流可近似看作是与频率无关的常数，因此积分等于噪声带宽乘以噪声电流频谱密度（1kHz处测得的），约等于信号带宽（$1/2\pi R_2C_2$）的1.57倍。系数1.57（即$\pi/2$）还能将单极点3dB带宽转换为等效噪声带宽。

**1. 前向电阻$R_1$的约翰逊噪声**

前向电阻$R_1$产生的噪声电流会流入反馈网络，从而使输出产生噪声。该噪声的积分带宽也等于信号带宽的1.57倍。

270

**2. 同相输入端的电流噪声**

同相输入端的电流噪声$I_{N+}$会在$R_3$上产生电压噪声，并通过噪声增益传递至输出端。该噪声的积分带宽等于电路的闭环带宽。但是，如果$R_3$=0（或者即使存在$R_3$，但是它被大电容旁路），那么同相输入端的电流噪声将不会影响输出。当运放工作在反相放大模式时往往希望这样。

**3. 同相输入端电阻的约翰逊噪声**

$R_3$的约翰逊噪声也被电路的噪声增益放大至输出。同样地，如果$R_3$被充分旁路，那么其约翰逊噪声对输出没有影响。

**4. 光电二极管电路噪声性能的总结**

图4-51是各个噪声源在25°C下对输出噪声频谱密度的影响。请注意，由于运放的同相输入端接地，因此$I_{N+}$和$R_3$对输出没有影响。

**5. 利用输出滤波器减小噪声**

从上述分析可以看出，25°C时输出噪声电压的最大来源是运放的输入电压噪声。输入电压噪声的影响之所以很大，主要是因为其积分带宽高达167kHz（噪声增益曲线预开环增益曲线的交点）。如果利用截止频率为20Hz（$\tau$=7.95ms）的低通滤波器对放大器的输出滤波，那么该噪声的影响将减小至不足1μV（有效值）。图4-52是最终的含有滤波的光电二极管前置放大电路。

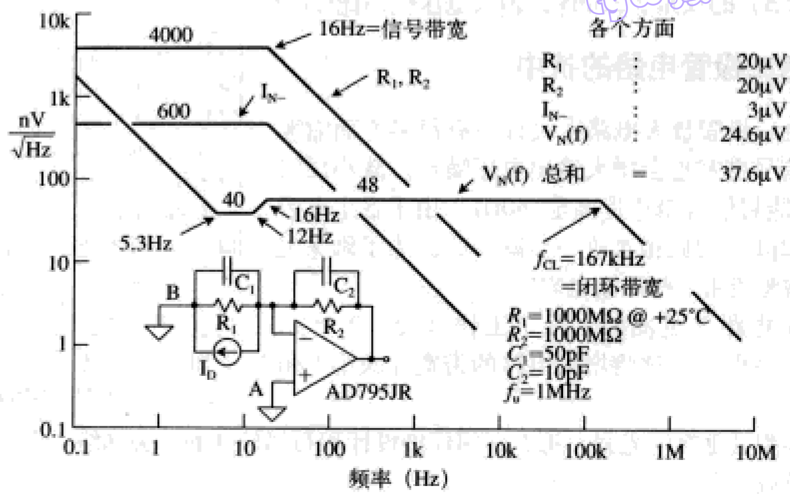



图4-51 25℃时前置放大器的输出噪声频谱密度（nV/$\sqrt{Hz}$）

271

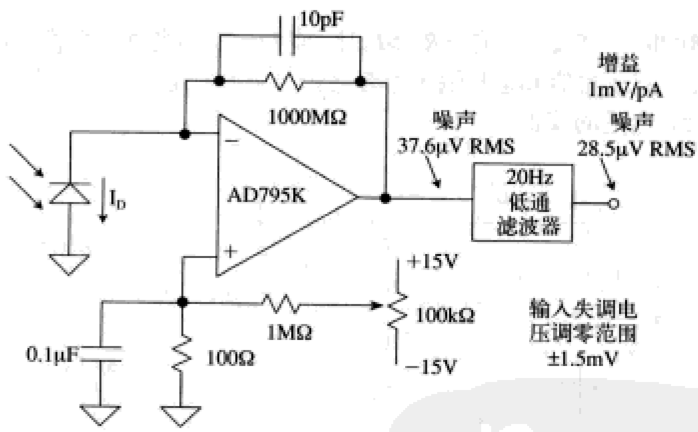



图4-52 带有输出滤波器和失调调零功能的前置放大器AD795K

注意，仅仅增大反馈电容$C_2$并不能实现同样的功能。增大$C_2$会减小高频噪声增益，但是积分带宽将会因此而成比例的增大。增大$C_2$还会减小信号带宽。

附加的后滤波电路将使输出噪声减小至28.5μV（有效值），约等于原来的75%。这样电阻噪声和电流噪声成为影响输出噪声的主要因素。实际中，该滤波器可以是有源的也可以是无源的。当然还必须注意，该滤波器本身还可能给信号带来噪声。本书第5章将详细介绍滤波器的设计。这个最终的电路还具有失调微调功能，可以将运放±1.5mV范围内的失调电压调零。

**6. 电路性能的小结**

图4-53是该电路的性能小结。0～70°C范围内，因二极管的87.2pA电流造成的总输出电压漂移为87.2mV。运放同相输入端的失调电压调零电路能将室温时的失调电压调零。注意，该方法比使用运放调零管脚的方法更好。这是因为，专用的失调调零管脚会使每调1mV的失调电压温度系数增大3μV/°C。而且，AD795的SOIC封装没有调零管脚。

输出电压噪声为44μV时的输入灵敏度，可以用输出电压噪声输出反馈电阻$R_2$得到。这样就得到最小可检测的二极管电流为44fA。若采用12位ADC量化满量程10V的输出信号，那么最

272 低有效位（LSB）的权重为2.5mV。输入电压噪声比LSB小。

## 4.4.7 光电二极管电路的折中

基本光电二极管放大电路在设计中有很多方面需要折中。增大信号带宽也会增大输出电压噪声。减小反馈电容$C_2$至1pF能将信号带宽提高至160Hz。由于寄生电容通常只有1～2pF，因此很难进一步减小$C_2$。为了确保电路稳定，还需要使用一些反馈电容。

如果要求电路在更高的光强下工作（大于$0.3f_c$），那么应减小反馈电阻，这将增大电路的带宽并减小电阻噪声。

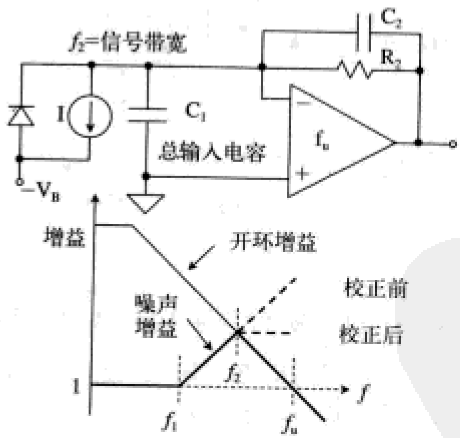
- ❑ 输出失调误差（0~70°C）：87.2mV
- ❑ 输出灵敏度：1mV/pA
- ❑ 输出光灵敏度：30V/英尺烛光
- ❑ 总输出噪声（25°C时）：28.5μV RMS
- ❑ 总噪声（RTI）（25°C时）：44fA RMS或26.4pA p-p
- ❑ $R_2$=1 000MΩ时的取值范围：0.001~0.33英尺烛光
- ❑ 带宽：16Hz

图4-53 光电二极管前置放大器AD795JR的性能小结

如果需要测量更高的光强，那么必须仔细设计和布局额外的开关网络，以减小漏电流通路和其他寄生效应。

## 4.4.8 高速光电二极管I/V转换器的校正设计

图4-54是经典的I/V转换器。注意当$R_1>>R_2$时，它和前面的光电二极管前置放大器基本相同。总输入电容$C_1$等于二极管电容和运放输入电容之和。从动态角度讲，这是一个二级系统，下面的要点将有助于确定合适的校正。




273 图4-54 I/V转换器的输入电容校正

从伯德图可以看出，输入电容$C_1$将在噪声增益的传递函数中形成一个零点。

$$f_1=\frac{1}{2\pi R_2C_1} \tag{4-6}$$

注意，我们将忽略校正电容$C_2$的效果，并且假设它小于$C_1$，因而加入电路后不影响零点频率$f_1$。在大多数情况下，这样近似得到的结果与实际值非常接近。

如果不校正，那么交点频率处的相移将导致电路不稳定和振荡。通过增加反馈电容$C_2$引入一个极点，这将使电路稳定，并得到45°的相角裕度。

$$f_2=\frac{1}{2\pi R_2C_2} \tag{4-7}$$

由于$f_2$是$f_1$和运放的单位增益带宽频率$f_u$的几何平均值，

$$f_2 = \sqrt{f_1 \cdot f_u} \tag{4-8}$$

因此联立二式可解得$C_2$：

$$C_2 = \sqrt{\frac{C_1}{2\pi R_2 \cdot f_u}} \tag{4-9}$$

$C_2$使电路的相角裕度约为45°，$C_2$增大1倍，相角裕度就增大至65°。实际中，$C_2$的最优取值应根据实验来确定，通过调整$C_2$使得电路性能达到最优。

### 4.4.9 宽带光电二极管I/V转换器中运放的选型

高速光电二极管I/V转换器中的运放应该是宽带FET输入型，以便使输入偏置电流的影响最小，并降低可检测到的光电二极管输出电流。此外，如果用$R_2$和$C_1$表示方程的3dB带宽$f_2$，那么有：

$$f_2 = \sqrt{\frac{f_u}{2\pi R_2 C_1}} \tag{4-10}$$

其中，$C_1$是二极管电容$C_D$和运放输入电容$C_{IN}$的和。在高速应用中，二极管电容比低频前置放大器的输入电容小得多，通常仅有数皮法。

从该方程可以看出，为了增大$f_2$，FET输入型运放应具有较大的单位增益带宽积$f_u$和极小的输入电容$C_{IN}$。事实上，$f_u$和$C_{IN}$的比值是评估不同运放性能的关键指标。

图4-55比较了几种适用做光电二极管前置放大器的FET输入型运放。经过比较发现，在输入电容大小相同的条件下，运放AD823的单位增益带宽积最大，并且偏置电流相对较小。

因此，AD823是宽带设计的理想选择。

274

| | 单位增益带宽积 | 输入电容 | $f_u/C_{IN}$(MHz/pF) | 输入偏置电流 | 电压噪声 |
|---|---|---|---|---|---|
| AD823 | 16 | 1.8 | 8.9 | 3 | 16 |
| AD843 | 34 | 6 | 5.7 | 600 | 19 |
| AD744 | 13 | 5.5 | 2.4 | 100 | 16 |
| AD845 | 16 | 8 | 2 | 500 | 18 |
| OP42 | 10 | 6 | 1.6 | 100 | 12 |
| AD745* | 20 | 20 | 1 | 250 | 2.9 |
| AD795 | 1 | 1 | 1 | 3 | 8 |
| AD820 | 1.9 | 2.8 | 0.7 | 10 | 13 |
| AD743 | 4.5 | 20 | 0.2 | 250 | 2.9 |

*适用于噪声增益≥5的情况。由于高频噪声增益=1+$C_1/C_2$，并且通常$C_1 \geq 4C_2$，因此大都如此

图4-55 FET输入型运放适用作高速光电二极管前置放大器

### 4.4.10 高速光电二极管前置放大器设计

本节以HP 5082-4204 PIN型光电二极管为例介绍高速光电二极管前置放大器设计问题。该光电二极管的主要特性如图4-56所示。这是PIN型光电二极管的典型特性。

在大多数高速光电二极管的应用中，二极管都工作在反向偏置或光电导方式下。这将显著减小二极管的结电容，但是这又导致即使没有光照也存在暗电流（本节后面会介绍暗电流校正

[275] 电路）。当输出电流为50～100μA时，电流与光强成线性关系。

可用的动态范围受电路中噪声以及二极管暗电流（假设未校正暗电流）的限制。

对于图4-57所示的电路，假设当二极管输出电流为100μA时，期望放大器的满量程输出为10V。因此反馈电阻$R_2$的大小应为：10V/100μA=100kΩ。

其中，二极管并联电容$C_D$=4pF，AD823的输入电路$C_{IN}$=1.8pF，因此总电容$C_1=C_D+C_{IN}$=5.8pF。根据$C_1$=5.8pF、$R_2$=100kΩ以及$f_u$=16MHz可解得：

$f_1$ = 274kHz

$C_2$ = 0.76pF

$f_2$ = 2.1MHz

- 灵敏度：350μA@1mW, 900nm
- 最大线性输出电流：100μA
- 面积：0.2mm²
- 电容：10V反偏压时，为4pF
- 分流器电阻：$10^{11}$Ω
- 上升时间：10ns
- 暗电流：600pA@10V反向偏置电压

图4-56　HP 5082-4204 光电二极管的基本特性

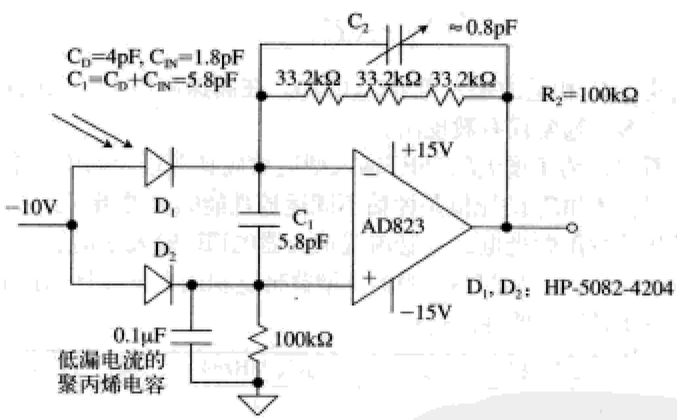



图4-57　带宽为2MHz的带有暗电流校正的光电二极管前置放大器

在最终的电路中，注意100kΩ电阻被3个33.2kΩ的薄膜电阻取代，目的是减小寄生电容。反馈电容$C_2$选用可调的1.5pF陶瓷电容以调整至最佳的带宽和脉冲响应。整个电路的带宽约为2MHz。

当二极管输出电流为100μA时，前置放大器的满量程输出电压为10V，因此由光电二极管600pA暗电流引起的（未校正）误差（RTO）电压为60μV。

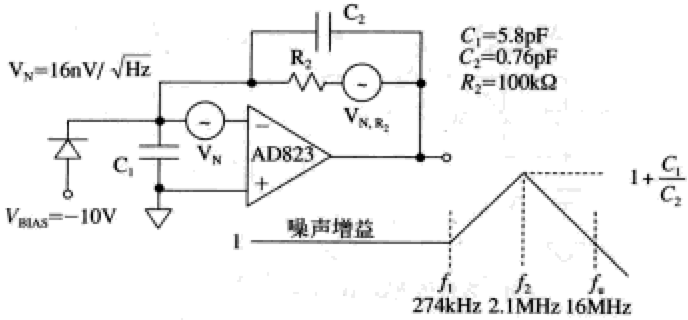
暗电流误差可以利用另一个相同的光电二极管$D_2$消除。$D_2$与$D_1$的标称参数完全一样，且具有相同的偏置电压，因此也会有相同大小的暗电流。在该电路中，“伪”暗电流流经100kΩ电阻后进入运放的同相输入段。在运放共模抑制的作用下，可以有效抑制与暗电流成比例的偏置电压。

### 4.4.11　高速光电二极管前置放大器的噪声分析

和普通的噪声分析一样，只需考虑主要的噪声源即可。由于噪声分量以方和根（RSS）关系叠加，任何比其他噪声分量大2～3倍的噪声源都会起主导作用。

对于宽带的光电二极管放大器，输出噪声的主导噪声源是运放的输入噪声$V_N$和电阻$R_2$的噪

声$V_{N,R_2}$（如图4-58所示）。FET输入型运放的输入电流噪声可以忽略不计。由于并联电容$C_1$的作用，光电二极管的散弹噪声（由反向偏置引起的）也可以忽略。 276




- ❑ $V_N$ RTO噪声 $\approx V_N\left[1+\frac{C_1}{C_2}\right]\sqrt{1.57\ f_2} = 250\mu V\ RMS$
- ❑ $V_{N,R_2}$ RTO噪声 $\approx \sqrt{4kTR_2 \cdot 1.57 f_2} = 73\mu V\ RMS$
- ❑ 总RTO噪声 $=\sqrt{250^2+73^2} = 260\mu V\ RMS$
- ❑ 动态范围 $= 20\lg\left[\frac{10V}{260\mu V}\right] = 92dB$

图4-58 用于输出噪声分析的前置放大器等效电路

电阻噪声可以根据1kΩ电阻产生4nV/$\sqrt{Hz}$来折算，因此100kΩ电阻产生40nV/$\sqrt{Hz}$噪声。噪声的积分带宽等于信号带宽2.1MHz，因此总输出噪声有效值为：

$$V_{N,R_2}\text{RTO噪声} = 40\sqrt{1.57\times 2.1\times 10^6} = 73\mu V\ RMS$$

系数1.57可将放大器的单极点带宽2.1MHz转换为*等效噪声带宽*。

输入电压噪声引起的输出噪声可以用电压噪声乘以噪声增益，然后在整个函数有效的频带内积分得到。如果严格地这么做是件很麻烦的事情，但是通过合理的近似可以大大减少计算量。显然，在宽带电路中低频$1/f$噪声可以忽略。由高频噪声增益尖峰引起的输出噪声主要位于$f_1$和$f_u$之间的频段。如果简单地假设输出噪声在整个频带内为常数，并取交流噪声增益的最大值$[1+(C_1/C_2)]$，那么：

$$V_N\text{RTO噪声} \approx V_N\left(1+\frac{C_1}{C_2}\right)\sqrt{1.57 f_2} = 250\mu V\ RMS$$

总的RTO噪声等于上述两项的方和根：

$$\text{总RTO噪声} = \sqrt{(73)^2+(250)^2} = 260\mu V\ RMS$$

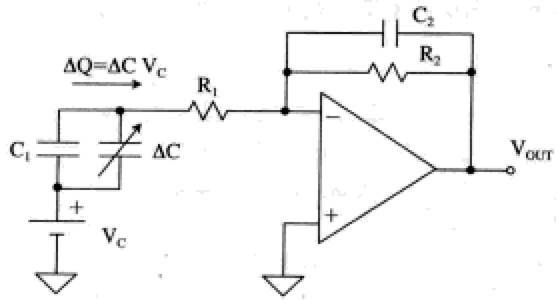
总的输出动态范围等于满量程输出电压（10V）除以总噪声的有效值（260μV），并转换为dB形式，约等于92dB。 277

## 4.4.12 高阻抗电荷输出传感器

像压电传感器、水听器以及各类加速度计等高阻抗传感器，都采用放大器将接收到的电荷转换为电压。由于这些传感器的直流输出阻抗很高，因此必须缓冲。图4-59是反相电荷检测放大器的基本电路。

电荷传感器主要有两类：容性的和电荷发射型的。对于容性电荷传感器，电容一端的电压（$V_C$）为常数。当电容变化$\Delta C$时，电荷则变化$\Delta Q=\Delta C V_C$。变化的电荷又被运放变换成输出电压

$\Delta V_{OUT}=-\Delta Q/C_2=-\Delta CV_C/C_2$。




❑ 对于容性传感器 $\Delta V_{OUT}=\frac{-V_C\Delta C}{C_2}$

❑ 对于电荷发射型传感器 $\Delta V_{OUT}=\frac{-\Delta Q}{C_2}$

图4-59　电荷放大器的基本原理

电荷发射型电荷传感器能产生输出电荷$\Delta Q$，而其输出电容保持不变。变化的电荷将在传感器输出脚产生大小为$\Delta Q/C$的开路电压。尽管运放的虚地作用（$R_1$通常很小）能使传感器两端的电压保持为常数，但是$C_2$上的电荷将产生输出电压$\Delta V_{OUT}=-\Delta Q/C_2$。在实际应用中，这种电荷放大器能响应交流输入信号。

需要注意的是，该电荷放大器的交流增益是由电容比而不是电容决定的。这与传统的宽带放大器不同，那时，上截止频率为$f_2=1/2\pi R_2C_2$，下截止频率为$f_1=1/2\pi R_1C_1$

在图4-59所示的电荷放大器电路中，传感器的电容为常值，因此放大器增益由$C_2$决定。通常，偏置反馈电阻$R_2$比较大（≥1MΩ），$R_1$则小得多，这导致频率响应相对较窄甚至是带通型的。增益和频率应选择适当的值，以便于SPICE仿真分析。

## 4.4.13　低噪声电荷放大电路

图4-60是两种用于缓冲和放大电荷输出型传感器的电路。它们都需使用高输入阻抗型运放，如AD745。AD745具有极低的电压噪声和电流噪声，这使得该器件特别适合需要极高电荷灵敏度的应用，如容性加速度计和水听器。

278

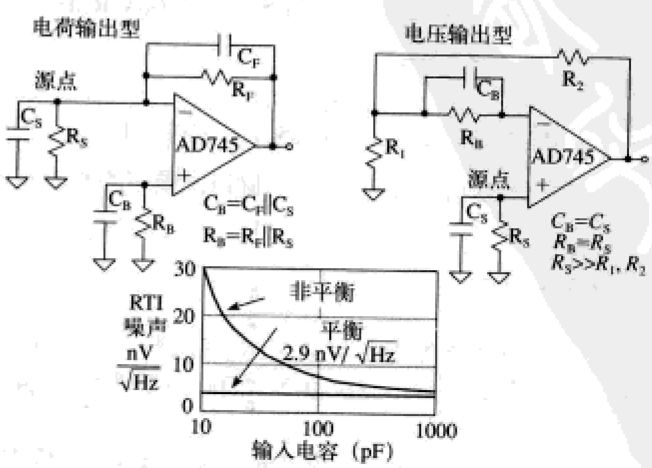



图4-60　基于低噪声FET运放AD745的两种基本的电荷放大电路

图4-60中的第1个电路（左图）的运放工作在反相放大模式。放大关系在运放的反相输入端服从电荷守恒定律。电容$C_S$上的电荷被传入$C_F$，因此输出电压等于$\Delta Q/C_F$。运放的输入电压噪声也会在电路的交流噪声增益$1+C_S/C_F$的放大作用下传至输出端。

图4-60的第2个电路（右图）是带有放大功能的高阻抗跟随器。其噪声增益为（$1+R_2/R_1$），这与传感器到运放输出的增益相同。两个电路中的电阻$R_B$都用于提供直流偏置反馈。

为了使电路在不同温度下都保持较高性能，源电阻应当与运放输入端电阻（即图4-60中的$R_B$）保持平衡。为实现最佳的噪声性能，源电容也应与电容$C_B$平衡。

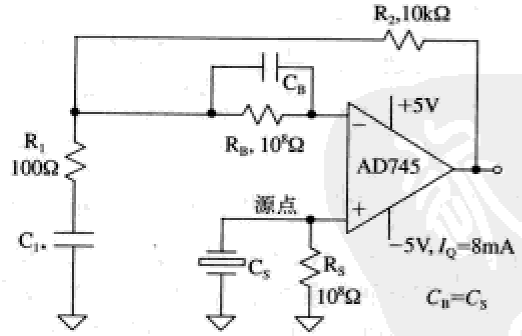
通常，为了与信号源阻抗（包括阻性阻抗和容性阻抗）平衡，应选用低噪声的BiFET运放，如AD743/AD745。由于平衡信号源的阻性分量能够减轻偏置电流误差，因此可以提高电路在各种温度下的直流性能。平衡输入电容可以减小因放大器的非线性共模输入电容引起的交流响应误差（如图4-60所示），并能优化噪声性能。对于任何的FET输入型运放，内部偏置电路的电流噪声会通过栅-源电容（AD743和AD745的约为20pF）耦合到运放的输入端，从而增大输入电压噪声。该噪声分量出现在运放的输入端，因此源阻抗匹配能消除这些噪声。图4-60给出了同相和反相放大电路必需的外部元件。对于大于300pF的$C_B$，它们能够减小噪声的影响，因此通常选用0.01μF甚至更大的聚酯纤维型旁路电容。

279

### 4.4.14 为减小偏置电流而降压工作的40dB增益压电传感器放大电路

图4-61是工作在电压模式的、增益为100的压电传感器放大电路。将运放的工作电压降低至±5V后，运放的总功耗更低并且栅结漏电流更小，因而偏置电流也更小。此外，片上的散热器（如Aavid #5801）能够进一步降低内部的结点温度。

当交流耦合电容$C_1$短路时，放大器可以工作在0～85°C。如果使用交流耦合电容$C_1$，那么电路可以在整个−55～+125°C范围工作，但是无法处理直流信号。




❑ ±5V供电能降低0～85°C工作时的IB，$P_D$=80mW

❑ 使用$C_1$后，电路在−55～125°C均可工作

图4-61 增益为100的压电传感器放大电路

### 4.4.15 水听器

当与水听器、某些加速度计以及户外电容式话筒等这类大电容传感器接口时，面临极大挑战。以前的设计者不得不使用混合放大器满足这些应用对低电压和低电流噪声的要求，该混合放大器由普通的运放及其前级增加的低噪声JFET管组成。若采用AD743/AD745这类单片集成运放，设计者可以实现与混合放大器几乎一样的性能。

在声纳应用中，通常采用压电陶瓷柱作为水听器的有源器件。典型压电陶瓷柱的电容约为6000pF，串联电阻约为10Ω。输出阻抗则达$10^8\Omega$（即100MΩ）。

有用的水听器信号是交流大动态的，因此噪声设计是声纳系统设计的关键。水听器的噪声下限及其前置放大器共同决定了系统的灵敏度，因此水听器至关重要。典型水听器的带宽为1～10kHz。像AD743和AD745这类运放，其噪声电压仅有2.9nV/$\sqrt{\text{Hz}}$，输入阻抗高达$10^{10}\Omega$（即1GΩ），是理想的水声器前置放大器。

280

## 4.4.16 JFET型运放和双极型运放的性能对比

AD743和AD745是第一款单片JFET运放，它具有极低的输入电压噪声。相比之下，双极型运放的输入偏置电流通常较大。图4-62是双极型输入运放OP27和JFET输入型运放AD745的输入电压噪声（即输入源电阻的对比）。注意：这里是以AD743和AD745的噪声作为参考的。

从左图可以明显看出，AD745的高阻抗、低电流噪声特性使得它比像OP27这种高性能双极型运放具有更高的噪声抑制能力。还需注意的是，AD745的噪声抑制能力对较低的源阻抗也有效。当源阻抗较高时，AD745不但直流误差较小，而且因失调和偏置产生的误差也会因此而减小，具体参见图4-62的右图。

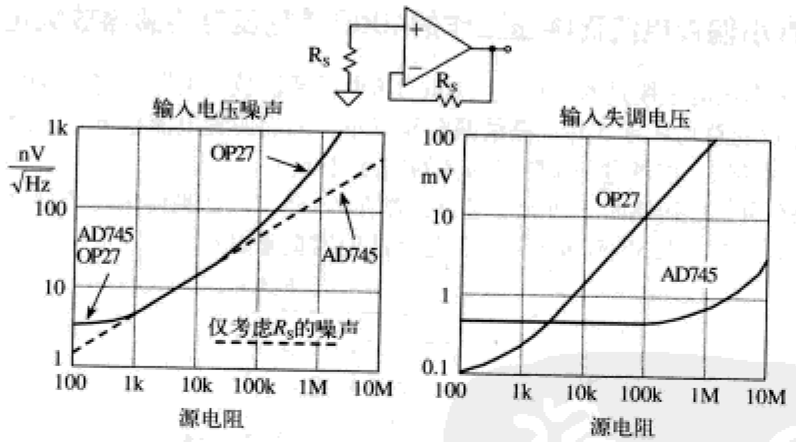



图4-62 OP27（双极型）和AD745（JFET型）运放的总噪声性能的对比

AD743和AD745是同系列运放，它们只是在内部校正电压上有所区别。AD743的内部校正确保芯片是单位增益稳定的。AD745则在噪声增益大于等于5时保持稳定，并且它具有更大的带宽和压摆率。这使得后续的器件特别适合用作高增益前置放大器，它们同时具备高增益和大带宽。AD743和AD745还具有极低的失真，分别小于0.0003%和0.0002%（1kHz时）。

281

## 4.4.17 pH值探测器的缓冲放大器

典型的pH值探测器要求缓冲放大器将$10^6 \sim 10^9\Omega$的源电阻与外部电路隔离。图4-63就是这种放大器。AD795JR的低输入电流能将偏置电流和电极电阻造成的电压噪声降至最低，而像前面已介绍过的其他的标准皮安测量方法可以减小漏电流。此外，还需保持电路的精度。

室温下，pH探头的传递函数的斜率为50mV/pH，其稳定系数约为+3500ppm/℃。图4-63所示的缓冲放大器具有20倍增益，其输出能力等于1V/pH单位。电阻$R_T$实现温度校正功能，它采用Precision Resistor公司出品的特殊的温度校正电阻#PT146（见参考文献15），其主要指标为1kΩ、1%、+3500ppm/℃。

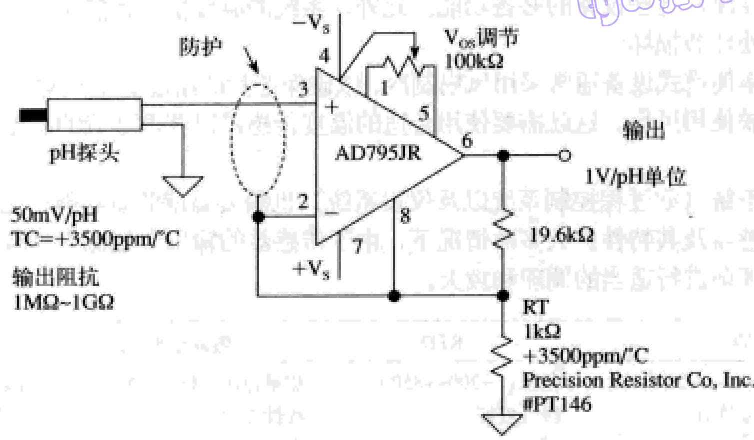



图4-63 20倍增益的pH探头放大器具有1V/pH的放大能力

282

## 参考文献


1. Ramon Pallas-Areny and John G. Webster, **Sensors and Signal Conditioning**, John Wiley, New York, 1991.
2. Dan Sheingold, Editor, **Transducer Interfacing Handbook**, Analog Devices, Inc., 1980, ISBN: 0-916550-05-2.
3. Section 3, Walt Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, 1992, ISBN: 0-916550-10-9.
4. Walt Kester, Editor, **System Applications Guide**, Analog Devices, 1993, ISBN: 0-916550-13-3.
5. Walt Kester, Editor, **Linear Design Seminar**, Analog Devices, 1995, ISBN: 0-916550-15-X.
6. Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, 1995, ISBN: 0-916550-16-8.
7. Walt Kester, Editor, **High Speed Design Techniques**, Analog Devices, 1996, ISBN: 0-916550-17-6.
8. Jiri Dostal, Section 9.3.1, "Thermoelectric Voltages," **Operational Amplifiers 2nd Ed.**, Butterworth-Heinemann, 1993, pp. 265–268.
9. Optoelectronics Data Book, EG&G Vactec, St. Louis, MO, 1990.
10. Silicon Detector Corporation, Camarillo, CA, Part Number SD-020-12-001 Data Sheet.
11. Photodiode 1991 Catalog, Hamamatsu Photonics, Bridgewater, NJ.
12. Lewis Smith and Dan Sheingold, "Noise and Operational Amplifier Circuits," **Analog Dialogue 25th Anniversary Issue**, pp. 19–31, Analog Devices Inc., 1991.
13. James L. Melsa and Donald G. Schultz, **Linear Control Systems**, pp. 196–220, McGraw-Hill, 1969.
14. Jerald G. Graeme, **Photodiode Amplifiers: Op Amp Solutions**, McGraw-Hill, 1995.
15. Precision Resistor Co., Inc., 10601 75th St. N., Largo, FL, 33777-1427, 727 541-5771, www.precisionresistor.com.
16. **Ohmite Victoreen MAXI-MOX Resistors**, 3601 Howard Street, Skokie, IL 60076, 847 675-2600, www.ohmite.com/victoreen/.
17. **Vishay/Dale RNX Resistors**, 2300 Riverside Blvd., Norfolk, NE, 68701-2242, 402 371-0800, www.vishay.com.


283

## 4.5 温度传感器

*Walt Kester，James Bryant，Walt Jung*

很多现代设备（特别是昂贵的笔记本电脑和其他便携式设备）的高集成度电路耗散了很多

热量，因此温度测量这些设备的必备功能。此外，系统的温度信息还能用于控制电池充电以及防止昂贵的微处理器损坏。

小型高功率便携式设备通常采用风扇制冷，以确保芯片的结温处于正常值。为了节省电力，仅在必要的时候使用风扇。这就需要使用合适的温度传感器以获取准确的温度信息，从而精确地控制风扇。

很多测量系统（如过程控制系统以及仪表系统）也需要温度测量功能。图4-64列出了部分常用的温度传感器及其特性。大多数情况下，由于传感器的输出电压低且具有非线性，因此必须在进一步处理前进行适当的调理和放大。

| 热电偶 | RTD | 热敏电阻 | 半导体 |
|---|---|---|---|
| 测量范围最宽：−184~+2300°C<br>高精度、测量重复性好<br>需要结温补偿<br>输出电压低 | 范围：−200~+850°C<br>线性度好<br>需要激励<br>成本低 | 测量范围：0~+100°C<br>线性度差<br>需要激励<br>灵敏度高 | 测量范围：−55~+150°C<br>线性度：1°C 精度：1°C<br>需要激励<br>典型输出为：10mV/K，20mV/K或1μA/K |

图4-64 部分常用的温度传感器

除了最后一列的半导体型传感器，其他温度传感器的传递函数都是非线性的。过去，只能用复杂的模拟调理电路来校正传感器的非线性。这些电路通常需要使用精密电阻并经过手工校准才能达到期望的精度。而如今，可以先用高精度ADC对传感器的输出数字化。然后使用数字化方法实现线性化和校准，这极大地降低了电路成本和复杂度。

*电阻温度检测器*（RTD）的精度较高，但需要外部激励电流，并且通常组成桥式电路才能使用。*热电偶*的灵敏度较高，但是非线性也很强。尽管如此，它们仍被广泛用于便携式系统，以测量电池或其他关键部分的温度。

285

现代的*半导体温度传感器*（semiconductor temperature sensor）在−55～+155°C范围内具有较高的精度和线性度。其内部的放大器能将传感器输出放大至合适的大小，比如10mV/°C。它们还被用于宽温型热电偶的冷结点（cold-juction）补偿电路。半导体型温度传感器还能集成到IC中，以实现硬件监控功能——例如现代的微处理芯片中就被嵌入了三极管传感器。

## 4.5.1 热电偶原理和冷结点补偿

*热电偶*（thermocouple）是一种常见的温度测量元件。它根据不同金属连接点的电压与温度成正比的原理，从而达到测温目的。热电偶尺寸小、耐用、价格适中，是测量温度范围最宽的接触式温度传感器。

热电偶特别适用于在恶劣环境下测量极高温度（高达+2300°C）的场合。图4-65是几种常见型号的特性。

然而，热电偶的输出电压仅有几毫伏，因此需要精密放大器做进一步处理。其中还使用到*冷结点补偿*（cold-junction-compensation，CJC）技术，下面简要介绍这一技术。热电偶的线性度较好，并且其非线性特性是精确已知的。

热电偶中最常用的金属有铁、铂、铑、铼、钨、铜、铝合金（由镍和铝组成）、铬合金（由镍和铬组成）以及康铜（由铜和镍组成）。

| 结材料 | 典型测温范围°C | 标称灵敏度（μV/°C） | ANSI等级 |
|---|---|---|---|
| 铂（6%）/铑–铂（30%）/铑 | 38~1800 | 7.7 | B |
| 钨（5%）/铼–钨（26%）/铼 | 0~2300 | 16 | C |
| 铬合金–康铜 | 0~982 | 76 | E |
| 铁–康铜 | 0~760 | 55 | E |
| 铬合金–铝合金 | −184~1260 | 39 | K |
| 铂（13%）/铑–铂 | 0~1593 | 11.7 | R |
| 铂（10%）/铑–铂 | 0~1538 | 10.4 | S |
| 铜–康铜 | −184~400 | 45 | T |

图4-65 几种常见的热电偶及其特性

图4-66是三种常用的J、K和S型热电偶的电压温度曲线，它们的固定参考温度是0°C。S型热电偶的灵敏度最差，但是测温范围最宽。

286

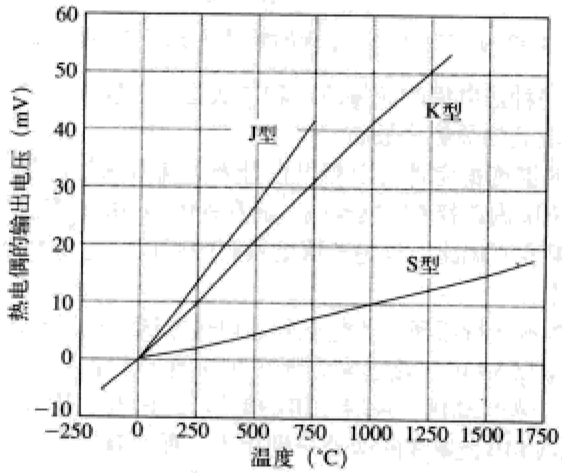



图4-66 J、K和S型热电偶的输出电压和温度的关系

这些特性是设计热电偶信号调理电路的重要依据。最需注意的是，由于热电偶的输出电压相对较小，因此需要使用高增益稳定的放大电路。

为了更加全面地理解热电偶的特性，还需考虑它们对温度变化的响应的非线性。图4-66就给出了几种热电偶所测的结温与其输出电压的关系（始终以0°C为参考冷结点）。

通过全面研究上述数据，可以发现每种响应都是非线性的，并且非线性关系并不明显。此外，还需从所给曲线中找出各种器件所需的最佳增益。

图4-67是热电偶的*塞贝克系数*（Seebeck coefficient）随传感器结温变化曲线。塞贝克系数是输出电压的变化与传感器结点温度变化之比（即输出电压相对于温度的一阶倒数）。注意这里仍以0°C为参考。

287

理想线性热电偶的塞贝克系数在不同温度下始终为常数。但是实际中，所有的热电偶都存在一定程度的非线性。为了给特定温度范围选择合适的热电偶，应选择那些在被测温度范围内塞贝克系数变化最小的热电偶。

例如，J型热电偶的标称塞贝克系数为55μV/°C，它在200～500°C范围内的变化不到1μV/°C，因此它是该温度范围内理想的测温器件（如图4-67中上面平坦的曲线）。

列出热电偶的这两个参数有两个目的。

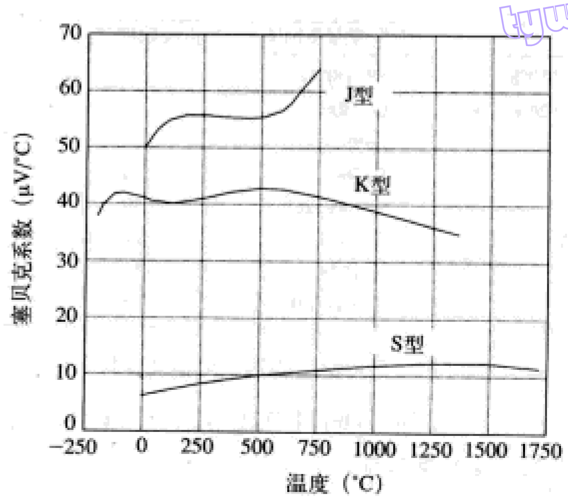


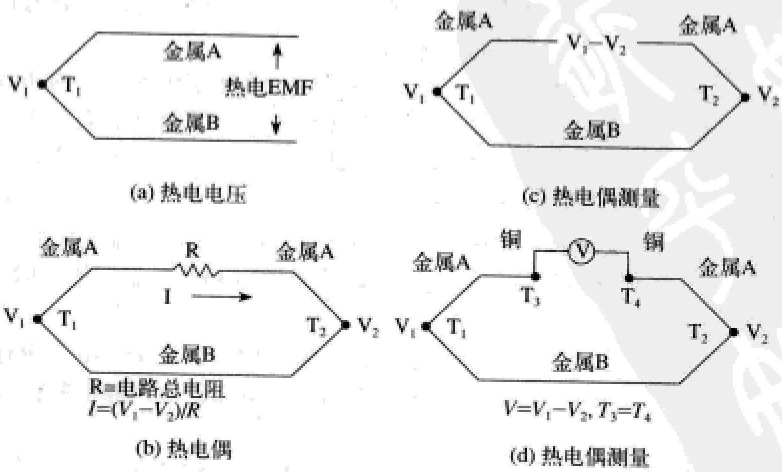

图4-67 J、K和S型热电偶的塞贝克系数与温度的关系

第一，图4-66给出了3种热电偶的测量范围和灵敏度，以便设计者能一眼看出S型热电偶的测温范围最宽，而J型热电偶的灵敏度最高。

第二，塞贝克系数的温度稳定性可以帮助设计者迅速判断热电偶的线性度。利用图4-67，设计者会在400～800°C范围内选择K型热电偶，而在900～1700°C范围内选择S型热电偶。热电偶的塞贝克特性在那些温度变化比温度绝对值更重要的应用中尤为重要。这些数据也指明了所需的信号调理电路的性能。

必须理解热电偶的基本运行原理，才能正确运用热电偶。见图4-68。

如果将两种不同的金属A和B连接起来，那么在任何大于绝对零度的温度下，两种金属之间就存在电位差$V_1$，即“热电EMF”或者“接触电压”。该电压是节点温度$T_1$的函数，如图4-68a所示。如果将A金属线和B金属线的两处分别相连，那么就产生两个测量节点$T_1$和$T_2$（如图4-68b所示）。如果这两个节点的温度不同，那么就产生EMF网络，并在两节点间出现电流，电流的方向由EMF $V_1-V_2$决定，电路的总电阻为$R$（如图4-68b所示）。




288

图4-68 热电偶基本电路

如果将电路断开，就得到图4-68c，断点两端的电压等于电路的热电EMF。如果能测得该

电压，就可以据此计算出两节点间的温度差。必须记住，热电偶测得的总是两节点间的温度差，而不是某个节点的温度。因此只有知道了某个节点的温度，才能测出其他节点的温度。而温度已知的节点就称为“参考结点”或者“冷结点”。

当然，测量热电偶的输出电压也很困难。任何与热电偶相连的导线本身也是一个热电偶，稍不注意，就可能产生测量误差。假设在图4-68c中接一个电压表，得到图4-68d。那么电压表的表笔导线就会在其连接处（$T_3$和$T_4$）形成热电偶节点。如果这两个热电偶节点的温度相等（无论实际温度是多少），那么根据“中间导体定律”（Law of Intermediate Metals）可知，它们不影响系统总的EMF。如果有温度差，就会引入误差。

由于每对相连的不同金属都会产生热电EMF［包括铜/焊料、可伐合金/铜（铜是IC管脚框架使用的合金材料）以及铝/可伐合金（在IC的焊接面）］，因此在实际电路中该问题更为复杂。事实上，必须确保除测量节点和参考节点以外的其他与热电偶串联的每个节点对都具有相同的温度。

尽管热电偶的输出电压很小，并且它在大多数应用中无需激励。但是在图4-68d中，两节点总是纠缠在一起（$T_1$代表被测节点的温度，$T_2$代表参考节点的温度）。如果$T_2=T_1$，那么$V_2=V_1$，于是输出电压$V=0$。热电偶的输出电压都是以0°C节点（即“冷结点”或“冰点结点”）的电压为参考的。在该系统中，热电偶在0°C时的输出电压等于0V。显然，为了保证系统的精度，参考节点必须保持在合适的温度处（不一定是0°C）。

为此，可以采用图4-69所示的简单电路。它以冰点为参考，并使用冰水混合物使参考节点的温度保持在0°C。但是该方法不便于实现。

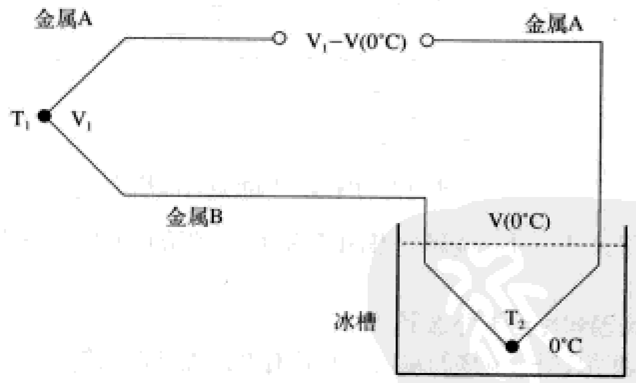



图4-69 热电偶的冷结点参考系统

289

如今，不便使用的冰/水槽参考系统已经被电子设备替代。可以使用另一种温度传感器（通常是半导体传感器或热敏电阻）测量冷结点的温度，并且输入到热电偶电路中以补偿冷结点的实际温度与理想温度（通常是0°C）的差。具体电路如图4-70所示。

理想情况下，补偿电压与所需的电压差精度相等，图中标示$V$（COMP）$=f$（$T_2$）（即是$T_2$的函数），而不等于$KT_2$（其中K为常数）。实际上，由于冷结点通常只比0°C高数十度，并且变化范围不超过±10°C，因此也可以做线性近似（即认为$V=KT_2$），并具有足够的精度。（注意热电偶的参考温度为0°C、被测点温度为T°C时，其输出电压的表达式为多项式$V=K_1T+K_2T^2+K_3T^3+\cdots$，但是大多数热电偶的系数$K_2$、$K_3$等都很小）。参考文献7和8给出了很多热电偶的这些系数。

采用电子式冷结点补偿后，就可以忽略热电偶的导线和隔热箱内的终端引脚的影响，具体如图4-71所示。

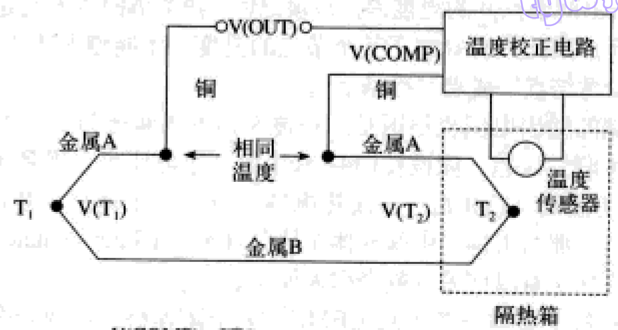
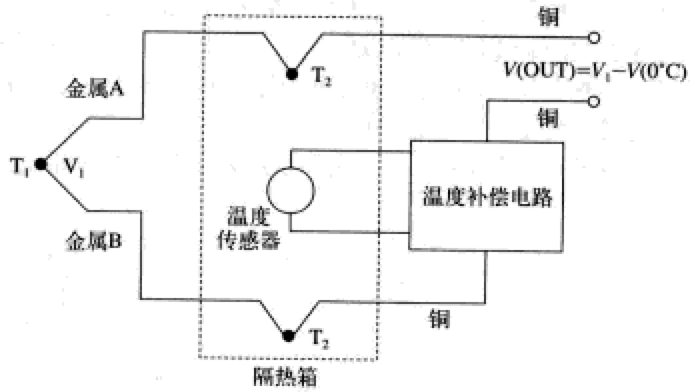



图4-70 利用半导体温度传感器实现冷结点补偿




290

图4-71 热电偶的终端引脚被放入隔热箱

在图4-71中，当温度为$T_2$时，金属$A$−铜和金属$B$−铜的节点电压差等于图4-70中金属$A$−金属$B$节点电压。

**K型热电偶的放大器和冷结点补偿器**

图4-72的电路能调节K型热电偶的输出，并具有冷结点补偿功能，它可在0～250°C范围内正常工作。该电路采用+3.3～+5.5V单电源供电的运放AD8551，其基本输出特性为10mV/°C。由于K型热电偶的塞贝克系数约等于40μV/°C，因此在冷结点处，使用温度传感器TMP35和分压电阻$R_1$和$R_2$共同实现−40μV/°C的补偿。这也就防止热电偶导线与电路的PCB导线之间的隔热冷结点连接引起测量误差。该补偿电路在环境温度为20～50°C时性能极佳。

当被测温度大于250°C时，热电偶的输出电压只会增大约10mV。由于该电路的满量程输出为2.5V，因此所需增益约为250。选取$R_4$等于4.99kΩ，并令$R_5$约等于1.24MΩ。当$R_5$选用误差为1%的1.21MΩ电阻时，还应串联一个50kΩ的电位计，以便能够微调到满量程输出。$U_1$应选用低温漂、高增益型放大器，比如斩波稳零型运放AD8551或者精密双极型运放OP777就是理想的选择。

AD8551和OP777都有轨到轨输出级。为了确保低电压时的线性度，该电路增加了偏置电阻$R_3$，以产生约0.1V的输出配置电压（在额定的5V供电电压下）。注意，在最终的测量结果中应减去$U_1$引起的10°C偏置。还需注意的是，$R_3$具有热电偶开路检测功能。当热电偶开路时，$R_3$

将迫使$U_1$输出大于3V。$R_7$用于平衡$U_1$（+）输入端的直流输入阻抗，而0.1μF薄膜电容将减小噪声耦合。

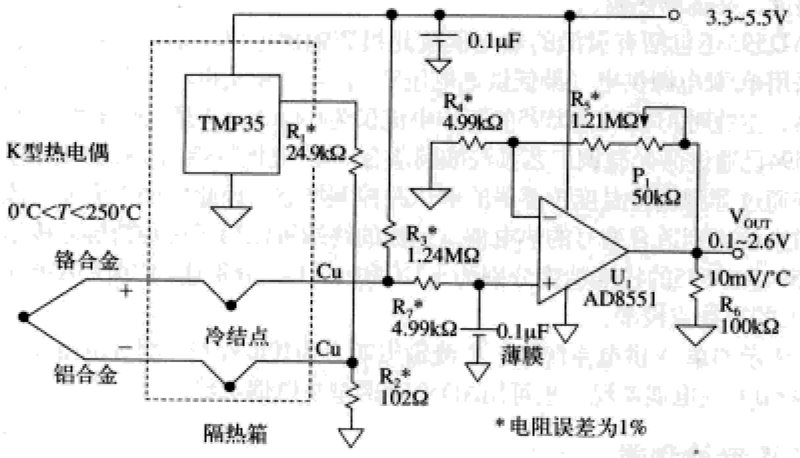



图4-72 在K型热电偶放大调理电路中采用温度传感器TMP345实现冷结点补偿

291

## 4.5.2 单片热电偶信号调理器

尽管使用运放和分立元件搭建的热电偶调理器具有很大的灵活性，但同时又增加了成本。为了提高热电偶调理功能的集成度，应采用专用的热电偶信号调理器。

AD594和AD595就是一种解决方案（见参考文献9），它们都集成有单片仪表放大器和热电偶冷结点补偿器，具体如图4-73所示。AD594和AD595分别适用于J型和K型热电偶，并集成了冰点参考源和预校准放大器。它们在与热电偶直接相连情况下，具有强输出能力（10mV/°C），因而无需额外的精密放大电路。管脚捷连功能使其能够用作线性放大−补偿器，或者是带有固定或可调置零点的开关型输出置零控制器。

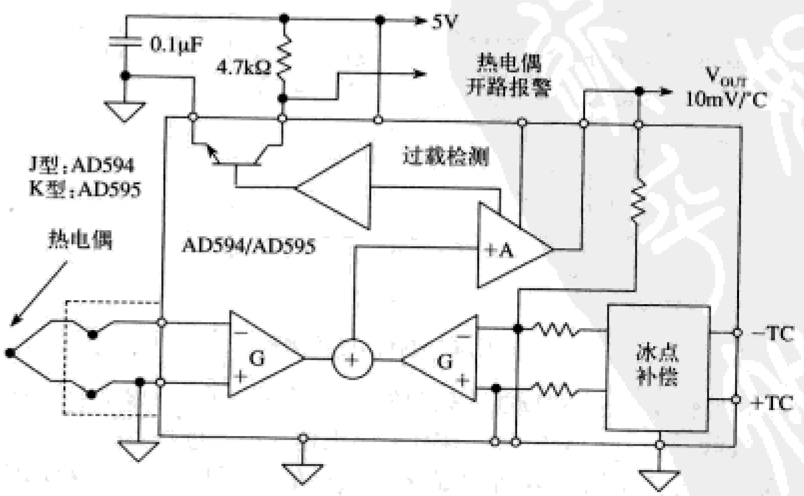



图4-73 热电偶信号调理放大器AD594和AD595的功能框图

AD594和AD595可以直接放大冷结点补偿电压，因此成为独立的10mV/°C输出摄氏温度传感器。在该应用中，尤为重要的是，IC必须保持和热电偶的冷结点相同的温度。为此，通常将二者放置的很近，并远离热源。

AD594/AD595还包括有灵活的热电偶故此报警输出电路，能在热电偶开路时提供指示。该器件可以采用单/双电源供电（最低供电电压5V），当采用负电源供电时可以测量负温度。为减小自身发热，空载时AD594/AD595的工作电流仅为160μA，其最大输出电流为±5mA。

尽管AD594已通过激光微调工艺预校准到适合J型热电偶特性，而AD595则适合K型热电偶，但是它仍允许通过管脚调整温度传感器的电压并控制增益。因此，如果需要，该电路可以通过增加外部电阻来校正到适合型号的热电偶。运放的终端可以用于更加精确地校准热电偶及其应用电路。AD594和D595的校准精度分别为±1°C和±3°C，分别达到C级和A级性能。它们都可以用于0～50°C的冷结点校准。

292

在图4-73所示的单5V供电系统中，电流输出能力为10mV/°C，测量范围为0～300°C。这可以采用AD594和J型热电偶实现，也可用AD595和K型热电偶实现。

### 4.5.3　电阻温度检测器

电阻温度检测器（Resistance Temperature Detector，RTD）是一种阻值随温度而改变的传感器，它通常采用铂金属线在陶瓷骨架上绕制而成。在很宽的温度范围内，RTD比热电偶的精度更高、线性度更好。

图4-74是100Ω RTD的温度系数和S型热电偶的塞贝克系数。在整个温度范围内（约为−200～+850°C），RTD的线性度都比热电偶好。因此，RTD的线性化比较容易。

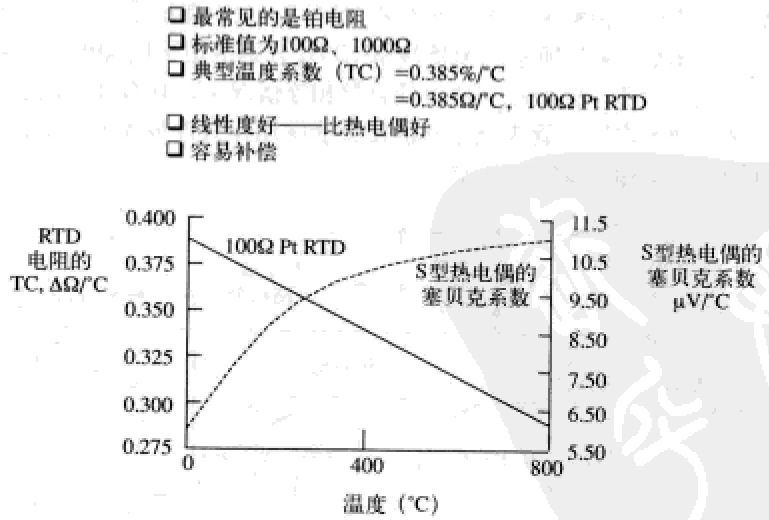



图4-74　阻性温度检测器

然而，与热电偶不同的是，RTD属于无源传感器，它需要外部电流激励才能产生输出电压。RTD的温度系数较低，仅为0.385%/°C，因此和热电偶一样，也需要高性能的信号调理电路。但是，RTD上典型的视在压降比热电偶的输出电压大得多。因此，为了获得更高的输出电压，设计师必须使用更大阻值的RTD，但是这会减缓RTD的响应速度。此外，尽管RTD的价格比热电偶高，但是由于它们采用铜引脚，因此终端节点的热电效应不会降低测量精度。最后，由于

RTD的阻值是绝对温度的函数，因此它们不需要冷结点补偿。

应用时必须注意RTD激励电流的大小要合适，电流过大时会导致RTD自身发热的问题。一旦RTD自身发热，就会产生测量误差。因此，必须仔细设计信号调理电路，确保自发热误差小于0.5°C。制造商们会提供各种大小和尺寸的RTD在静态和动态气流下的自发热误差。为了减小自发热导致的误差，应在满足系统精度要求的情况下选用最小的激励电流，并在满足动态响应时间要求的情况下选用阻值最大的RTD电阻。

293

此外，RTD引线上的压降也会产生测量误差。特别是那些低阻值的两线RTD元件，由于它们的温度系数和电阻绝对值都很小，因此产生的测量误差更大。如果RTD距离调理电路较远，那么引线电阻可能有几欧姆甚至几十欧姆。即使是这些小电阻，也会导致很大的温度测量误差。具体参见图4-75。

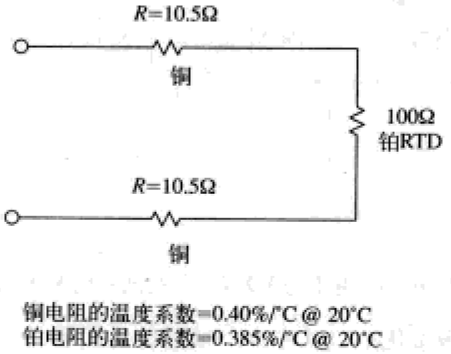



图4-75 100Ω铂RTD电阻和100英尺的#30 AWG引线

为了说明上述问题，现假设有一个100Ω铂RTD电阻通过100英尺的30号铜引线与控制器的显示台相连。30号铜导线的电阻为0.105Ω/英尺，因此该RTD的两根引线共产生21Ω电阻。若不加以校正，引线电阻将产生55°C的测量误差。显然，引线的温度系数还将产生额外的、甚至是较大的测量误差。

采用4线连接法可以消除引线电阻的影响。如图4-76所示，RTD采用4线连接（开尔文连线法）。RTD的FORCE脚流入常值电流*I*，并通过SENSE脚在远端测量RTD上的压降。测量设备可以是DVM（数字电压表）或者仪表放大器，为获得较高的测量精度，应选用高输入阻抗和低输入偏置电流型运放。由于SENSE引脚上几乎没有电流，因此该方法对引线长度不敏感。该电路的主要误差源包括电流源的稳定性、运放或DVM的输入阻抗和偏置电流以及漂移等。

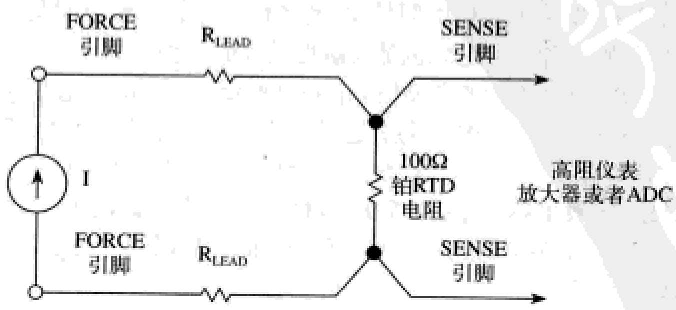



图4-76 利用开尔文4线连接法能使铂RTD电阻具有较高的测量精度

294

RTD通常用于四电阻桥式电路。电桥输出经仪表运放放大后做进一步处理。然而，高精度测量ADC可以直接对RTD的输出数字化。此时，可以采用数字化方法进行线性化，从而大大简化模拟电路。

例如，RTD的输出接AD77xx系列高精度ADC即可实现数字化。图4-77是100Ω的铂RTD电阻被400mA电流源激励的例子。注意到，400mA电流源通过6.25kΩ电阻产生2.5V电压，该电压经ADC的VREF（+）和（−）端采样后作为ADC的参考。

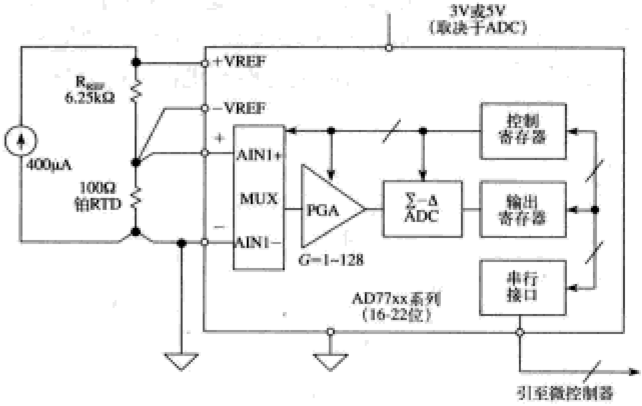



图4-77　铂RTD电阻与AD77xx系列高精度ADC的接口电路

这个简单的电路具有很多优点（其中之一就是结构简单）。由于RTD上的压降与ADC的参考电压同步变化，因此400μA电流源的任何变化都不会影响该电路的测量精度。但是，6.25kΩ电阻必须选用稳定型的，并且具有较小的温度系数，以避免产生测量误差。例如，RREF可以选用线绕型电阻，或者温度系数极低的金属膜型电阻。

在该应用中，由于ADC的精度较高并且集成了增益为1～128的输入PGA，因此无需额外的调理电路。事实上，高精度ADC承担了全部的调理功能，像线性化等进一步的处理都是在数字域完成的。

## 4.5.4　热敏电阻

与RTD的功能类似，热敏电阻是一种低成本的温度敏感型电阻，它由正/负温度系数的固态半导体材料制成。尽管有正温度系数的器件，但是最常见的热敏电阻还是负温度系数（negative temperature coefficient，NTC）型器件。

295

图4-78是常用的NTC型热敏电阻的阻值-温度特性。尽管热敏电阻是目前已介绍的三种温度传感器中非线性最强的一种，但是它也是灵敏度最高的一种。

热敏电阻的高灵敏度（25℃时的典型值为−44 000ppm/℃）使它能够检测片刻的温度变化，而这是RTD电阻或热电偶无法达到的。也正是因为热敏电阻的灵敏度高于RTD，所以当热敏电阻构成的电桥采用4线开尔文连接时，无需进行导线误差补偿。为了说明这一点，假设在前面的例子中，用10kΩ的热敏电阻代替100Ω的RTD电阻，该热敏电阻在25℃时的温度系数为−44 000ppm/℃。此时，21Ω的导线电阻仅产生0.05℃的测量误差。这主要是因为热敏电阻的误差灵敏度是RTD的500倍。

然而，热敏电阻的高灵敏度也是有代价的。如图4-78所示，热敏电阻的温度系数随温度增加时并不像RTD电阻那样线性减小，因此除非温度变化范围很小，否则必须做线性化。热敏电

阻的最佳测温范围是几百摄氏度，如果温度更高，热敏电阻可能会损坏。

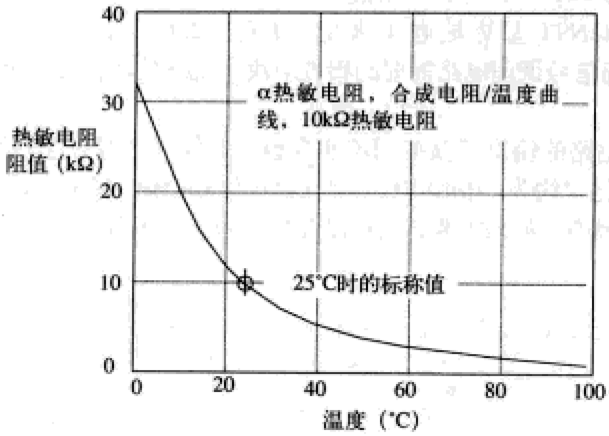



图4-78　10kΩ热敏电阻的阻值特性

比较热敏电阻和RTD电阻可以发现，热敏电阻易碎，因而装配过程必须仔细设计以防止它被压碎。尽管热敏电阻因尺寸小而响应时间很短，但是这也造成它们对自身发热更敏感。

热敏电阻是一种低成本、高灵敏度的温度传感器。但是，必须注意，它们的温度系数变化很大，可以从25°C时的−44 000ppm/°C变化至100°C时的−29 000ppm/°C。非线性不但严重影响温度测量误差，而且还限制了温度测量范围。

如图4-79所示，并联的电阻比单个电阻具有更好的温度线性特性。因此最简单的线性化方法就是将热敏电阻与一个阻值固定、温度特性稳定的的电阻并联。并联后，电阻的线性度显著提高。此外，它们的灵敏度仍然远大于热电偶或者RTD电阻。该方法的主要缺点是，线性化的作用范围较小。但是，如果设计师允许灵敏度适当下降，那么也可在较宽的温度范围内使用。 296

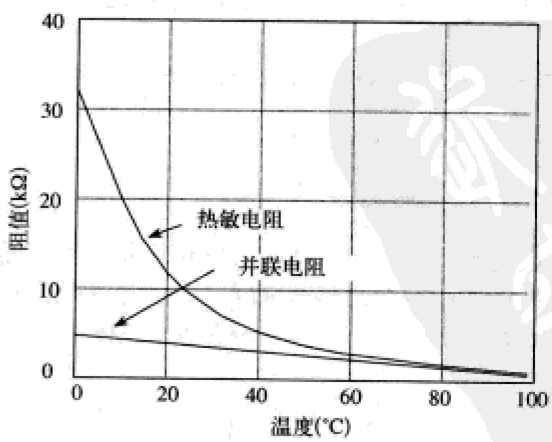



图4-79　通过电阻对NTC热敏电阻线性化

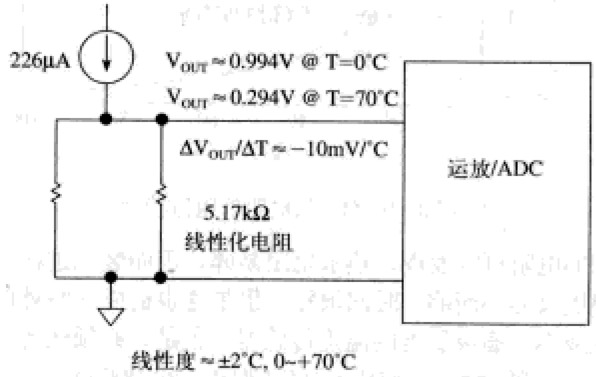
并联电阻$R$，可由下面的公式计算得到：

$$R=\frac{RT_2\cdot(RT_1+RT_3)-2\cdot RT_1\cdot RT_3}{RT_1+RT_3-2\cdot RT_2} \tag{4-11}$$

其中，$RT_1$是热敏电阻在温度下限$T_1$处的阻值，$RT_3$是热敏电阻在温度上限$T_3$处的阻值，$RT_2$是热敏电阻在温度中点$T_2$ [$T_2=(T_1+T_3)/2$] 处的阻值。

对于典型的10kΩNTC型热敏电阻来说，$RT_1$=32 650Ω@0°C，$RT_2$=6532Ω@35°C，$RT_3$=1752Ω@70°C。而信号调理电路需要的精度取决于电路的线性度。如上例，电路的非线性度为−2.3°C/+2.0°C。

如图4-80所示，电路的输出可以接ADC实现数字转换（带有可选的线性化功能）。注意热敏电阻网络的输出变化率约为−10mV/°C，因此采用8位或10位ADC就能在满量程小于1V的情况下得到足够高的分辨率。如果需要，还可以在数字域进一步做线性化处理。




297

图4-80　带有运放或ADC的热敏电阻线性化网络

### 4.5.5　半导体温度传感器

现代的半导体温度传感器在−55~+150°C内具有较高的精度和线性度。其内部放大器能使传感器的输出达到合适的大小，比如10mV/°C。此外，它们还可用于宽温型热电偶的冷结点补偿电路。

所有的半导体温度传感器都是利用双极性三极管（BJT）的基−射极电压与集电极电流的关系来测量温度：

$$V_{BE}=\frac{kT}{q}\ln\left(\frac{I_C}{I_S}\right) \tag{4-12}$$

该式中，K是波尔兹曼常数，$T$是绝对温度，$q$是电子的电量，$I_s$是与晶体管尺寸和温度有关的电流。(该方程假设集电极至少有数百毫伏的电压，并且忽略厄尔利效应)。

对于图4-81中的理想的$N$个三极管，假设$I_C$均分在各个三极管上，那么此时的基−射极电压满足以下方程：

$$V_N=\frac{kT}{q}\ln\left(\frac{I_C}{N\cdot I_S}\right) \tag{4-13}$$

对于上述的每个电路，温度与$I_S$无关，因此只有其中一个电路是无法测出温度的。但是，如果让图中左侧的1个三极管和右侧的$N$个三极管分别流过相同的电流$I_C$，那么它们各自的基−射电压差（$\Delta V_{BE}$）就与温度成正比，而与$I_S$无关。

下面给出一组更有用的表达式：

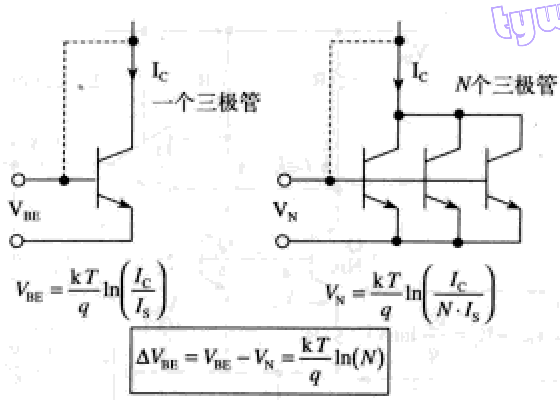



图4-81 基于BJT的半导体温度传感器的基本关系

$$\Delta V_{BE}=V_{BE}-V_N=\frac{kT}{q}\ln\left(\frac{I_C}{I_S}\right)-\frac{kT}{q}\ln\left(\frac{I_C}{N\cdot I_S}\right)$$

$$\Delta V_{BE}=V_{BE}-V_N=\frac{kT}{q}\left[\ln\left(\frac{I_C}{I_S}\right)-\ln\left(\frac{I_C}{N\cdot I_S}\right)\right]$$

$$\Delta V_{BE}=V_{BE}-V_N=\frac{kT}{q}\ln\left[\left(\frac{I_C}{I_S}\right)\Big/\left(\frac{I_C}{N\cdot I_S}\right)\right]=\frac{kT}{q}\ln(N)$$

298

这组方程最后化简为：

$$\Delta V_{BE}=\frac{kT}{q}\ln(N) \tag{4-14}$$

注意到，方程式（4-14）中的变量只有三极管的射极面积比$N$和温度$T$。由于在给定的设计中$N$为常数，因此可以据此作为传感器来测量温度。实现上述方程的测量电路如图4-82所示，它以发明者的名字被命名为Brokaw单元（见参考文献10）。

如图4-82所示，$R_2$上有电压差$\Delta V_{BE}=V_{BE}-V_N$。因此$Q_2$的发射极电流等于$\Delta V_{BE}/R_2$。运放的伺服回路和两个电阻$R$迫使$Q_1$和$Q_2$流入相等的电流，然后二者相加后流过$R_1$。

于是，$R_1$上的电压$V_{PTAT}$，就与绝对温度成正比。$V_{PTAT}$的大小由下式决定：

$$V_{PTAT}=\frac{2R_1(V_{BE}-V_N)}{R_2}=2\frac{R_1}{R_2}\frac{kT}{q}\ln(N)$$

299

在该电路中，$Q_1$基极的电压被标为$V_{BANDGAP}$，它等于$V_{BE(Q_1)}$和$V_{PTAT}$之和。当该电压被设计成精确地等于硅的带隙电压，那么它就与温度无关。$V_{BE(Q_1)}$与绝对温度（CTAT）互补，再加上$R_1$上的电压$V_{PTAT}$就得到带隙电压，而带隙电压是与温度无关的常数。注意，这里假设$R_1/R_2$还有$N$都取合适的值，使得电压和等于硅带隙电压$V_{BANDGAP}$（例如等于1.205V）。正因为如此，该电路就有两种功能。它既可以用作硅带隙温度传感器，也可以提供参考电压$V_{PTAT}$。此外，$V_{BANDGAP}$还可被放大到2.500V、5.000V等后，作为温度稳定的参考电压源。

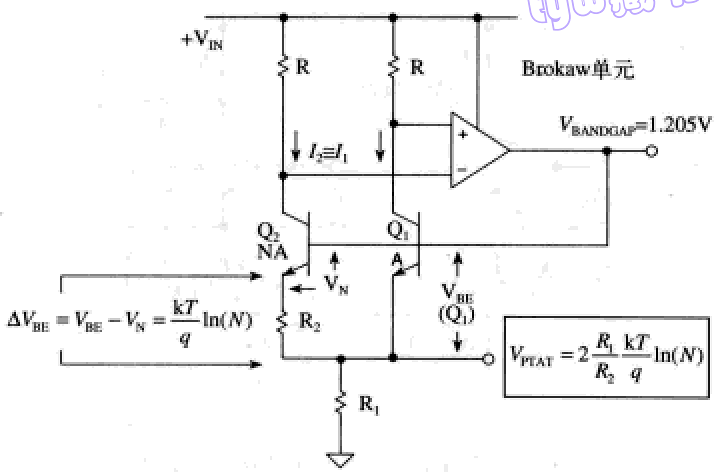
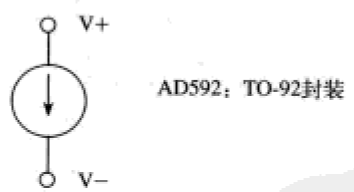



图4-82　Brokaw单元既可作为硅带隙电压源也可作为温度传感器

**1. 电流和电压输出型温度传感器**

前面针对带隙电压型温度传感器的概念也适用于其他线性的集成电路温度传感器，它们的输出与温度成正比，输出可能是电流也可能是电压。

图4-83是AD592的基本结构，这是一款双端、电流输出型传感器，其转换比例为1μA/K。该器件无需外部校准，并有多个精度级别。AD592采用TO92封装，它是在温度传感器AD590的基础上改进而来。AD590采用TO52型金属壳封装。




- 转换比例：1μA/K
- 25°C时的正常输出电流为298.2μA
- 运行范围4~30V
- 25°C时的最大误差±0.5°C，温度误差不超过±1.0°C，典型的非线性度为±0.1°C (AD592CN)
- AD592规定范围为−25~+105°C

图4-83　电流输出型绝对温度传感器

使用电流型温度传感器时，最简单的方法就是用一个误差为1%甚至更好的精密电阻作为传感器的负载，然后用ADC或者放大/缓冲器读取该输出电压。图4-84就是用ADC与AD592接口的。负载电阻$R_1$将传感器的输出电流等比例地转换为电压。

所选电阻决定了传感器的灵敏度，单位是V/K。例如，图中选用1kΩ的精密电阻作为负载，那么电路的灵敏度就是1mV/K。当温度传感器的偏置电压为5V时，选用1kΩ的负载可使AD592达到满量程动态范围。如果$R_1$阻值更大，那么偏置电压也得增大，以满足AD592的4V工作电压余度要求。

300

前面所述的功能是一个开尔文放大型温度传感器，因此ADC可以从$R_1$上读到满量程电压。当选用AD592时，测温范围是−25°C（248K）至105°C（378K），对应的输出电压为0.248V至

0.378V。因此选用一款10位、0.5V量程的ADC的就可以使分辨率达到约0.5°C。

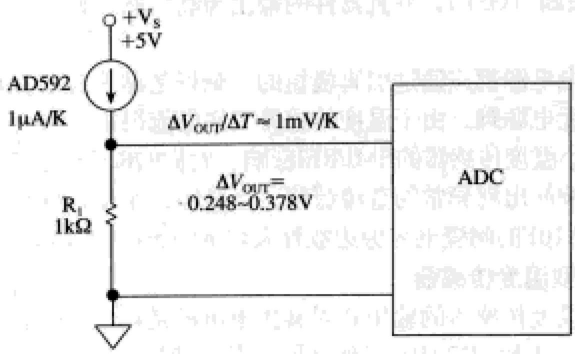



图4-84 电流输出型温度传感器驱动阻性负载

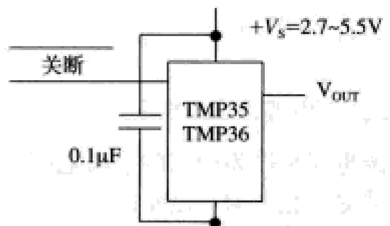
如果需要百分制的读数，那么有两种实现方法。一种是传统的模拟方法，通过在ADC的输入端加入0°C对应的偏置电压0.273V。另一种是在数字域加入0°C对应的数据，其好处是不需要额外的硬件电路。

还有一种需要特别关注的器件是独立的数字输出型温度传感器。它们实际上是带有片上传感器的ADC。AD7816/AD7817/AD7818系列ADC就带有片上温度传感器，并通过10位9μs转换时间的开关电容型SAR ADC实现数字化。该系列产品提供灵活的输入范围，并采用类似的串行数字接口。

在很多温度测量应用中，电压输出型传感器最受欢迎。因此，可以直接使用很多独立的传感器。这类器件的基本工作模式是一种三端器件，分别是电源输入、地以及电压输出端。此外，有些器件还带有关断（shutdown）脚。

301

TMP35/TMP36是低电压（2.7～5.5V）、SO-8或SO-92封装的电压输出型温度传感器，其转换比例为10mV/°C，具体如图4-85所示。供电电流小于50μA，因而自发热很小（在静态气流下低于0.1°C）。




- V_OUT
  - TMP35, 250mV @ 25°C, 10mV/°C (10~125°C)
  - TMP36, 750mV @ 25°C, 10mV/°C (−40~+125°C)
- 温度误差±2°C（典型值），非线性度±0.5°C（典型值）
- 温度测量范围：−40~+125°C
- 静态电流50mA，关断模式下仅为0.5mA

图4-85 带有关断功能的TMP35/36绝对温度尺度、电压输出型温度传感器

该系列器件的输出尺度多种多样，并带有25°C偏置。TMP35在25°C时的输出为250mV，其有效测量范围是10～+125°C。TMP36的有效测量范围是−40～+125°C，它在25°C时的输出为750mV。TMP35和TMP36的输出转换比例都是+10mV/°C。

SO8封装还通过可选的关断功能，使芯片的待机电流减小至0.5μA。当关断脚为低电平（LOW）时，器件就被关断（OFF），并且器件的输出为高阻态。如果不使用关断脚，应将它与+VS相连。

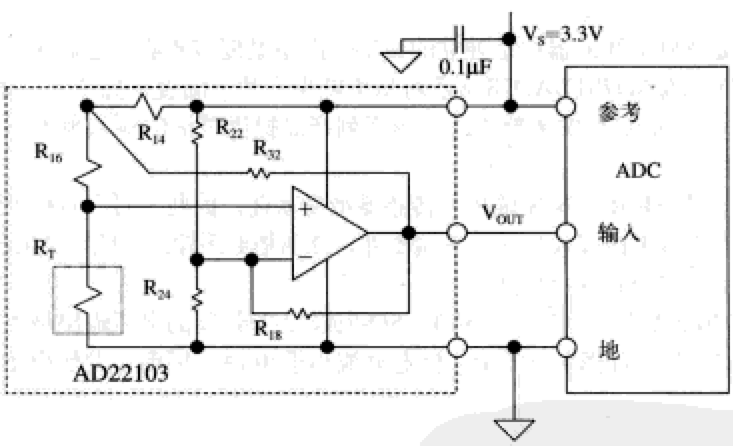
电压型传感器的供电电源都应通过引脚极短的（最好是贴片封装的）0.1μF陶瓷电容旁路，并且电容要尽可能地靠近电源脚。由于温度传感器工作电流很小，因此可以在很恶劣的环境下正常工作，此外还应减小温度传感器的EMI/RFI影响。它们的RFI效应表现为输出电压受内部IC结点的高频噪声辐射影响而出现异常的直流漂移。当器件工作在高频状态时，会产生很大的辐射或传导噪声，可以在0.1μF的陶瓷电容旁边放置大容量的钽电解（>2.2μF）来吸收上述噪声。

**2. 比率式电压输出型温度传感器**

很多时候，都希望温度传感器的输出相对其供电电源是比率式的。ADI公司出品的很多温度传感器都具有该功能，比如AD2210x系列（见参考文献12-14）。图4-86是该系列中AD22103的原理图，其输出相对3.3V供电成比率，并满足如下方程：

302

$$V_{OUT} = \frac{V_S}{3.3V} \times \left(0.25V + \frac{28mV}{°C} \times T_A\right) \tag{4-15}$$




$$V_{OUT} = \frac{V_S}{3.3V} \times \left(0.25V + \frac{28mV}{°C} \times T_A\right)$$

图4-86 比率式电压输出型温度传感器

注意图4-86中，AD22103的3.3V供电电源也同时作为ADC的参考电压源。这样就省去了专用的精密参考电压源。在该系统中关键的一点是，信号必须是正的。

AD22103利用片上集成的温度探测电阻$R_T$实现温度检测，该电阻类似于前面介绍的RTD型电阻。$R_T$与$R_{14}$、$R_{16}$及$R_{32}$组成电阻网络。其中$R_{14}$和$R_{16}$为$R_T$提供驱动电流，电流大小与电源电压成正比，因此AD22103的灵敏度也与电源成正比。$R_T$是一种类似于铂金属RTD电阻的器件，其阻值与温度成非线性关系。通过$R_{32}$以及$R_{14}$和$R_{16}$的戴维南等效电路组成的正反馈网络，可以补偿上述非线性特性。

$R_T$变化量至输出电压的增益由运放的负反馈回路决定，该回路由$R_{18}$以及$R_{24}$和$R_{22}$的戴维南等效电路组成。运放增益网络是以电源电压而不是地为参考的。运放周围的各种电阻都必须进行温度修正，以校准传感器的失调和增益。

上述因素的组合使得器件特性满足方程4-15。AD22103的有效测量范围是0～100°C，其最

高精度超过±2.5°C，满量程的线性度达±0.5%，即100°C变化0.5°C。

由于AD22103采用单电源供电，因此测量低温时，必须使用正电压偏置。例如，以3.3V供电为例，根据方程4-15知，输出失调电压为0.25V。因此，在0～100°C范围内，输出电压位于0.25～3.05V。

如果需要，AD22103还可以在更高的电压下工作。由于它具有比率型特性，因此提高供电电压会改变传感器的灵敏度和失调电压。例如，当AD22103工作在5V条件时，输出的表达式变为：

$$V_{OUT} = \frac{V_S}{5V} \times \left(0.378V + \frac{42.42mV}{°C} \times T_A\right) \tag{4-16}$$

303

然而，需要注意的是，尽管AD22103是比率型的，但是它也可能工作在固定参考电压源的情况下。AD22103的额定电流驱动为500μA，因此很多传感器都已采用普通参考电压源，而不用担心会出现过载（以及其他方面的好处。）例如，REF19x系列传感器，其电压输出电流峰值仅为30mA。

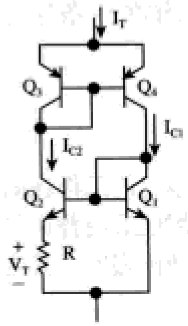
除了上面介绍的3.3V器件AD22103以外，还有一款比较类似的器件AD22100。它与AD22103极为相似，并且当它在5V供电电压下工作时，可以通过牺牲灵敏度获得更好的测量精度（2%）以及更好的线性度误差（小于1%）。

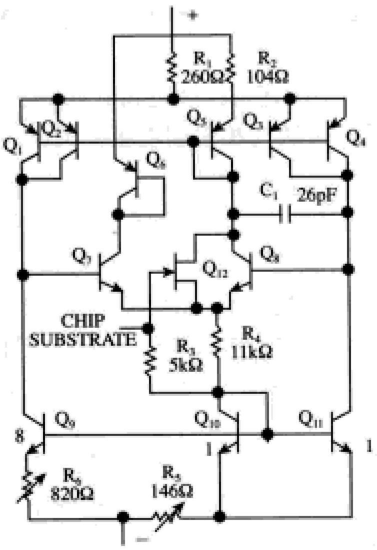
## 参考文献


1. Ramon Pallas-Areny and John G. Webster, **Sensors and Signal Conditioning**, John Wiley, New York, 1991.
2. Dan Sheingold, Editor, **Transducer Interfacing Handbook**, Analog Devices, Inc., 1980, ISBN: 0-916550-05-2.
3. Sections 2, 3, Walt Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, 1992, ISBN: 0-916550-10-9.
4. Sections 1, 6, Walt Kester, Editor, **System Applications Guide**, Analog Devices, 1993, ISBN: 0-916550-13-3.
5. Dan Sheingold, Editor, **Nonlinear Circuits Handbook**, Analog Devices, Inc., 1974.
6. James Wong, "Temperature Measurements Gain from Advances in High-precision Op Amps," **Electronic Design**, May 15, 1986.
7. OMEGA Temperature Measurement Handbook, Omega Instruments, Inc.
8. **Handbook of Chemistry and Physics**, Chemical Rubber Co.
9. Joe Marcin, "Thermocouple Signal Conditioning Using the AD594/AD595," **Analog Devices AN369**.
10. Paul Brokaw, "A Simple Three-Terminal IC Bandgap Voltage Reference," **IEEE Journal of Solid-State Circuits**, Vol. SC-9, No. 6, December, 1974, pp. 388–393.
11. Mike Timko, "A Two-Terminal IC Temperature Transducer," **IEEE Journal of Solid-State Circuits**, Vol. SC-11, No. 6, December, 1976, pp. 784–788.
12. Data sheet for **AD22103 3.3 V Supply, Voltage Output Temperature Sensor with Signal Conditioning**, www.analog.com.
13. Data sheet for **AD22100 Voltage Output Temperature Sensor with Signal Conditioning**, www analog.com.
14. Adrian P. Brokaw, "Monolithic Ratiometric Temperature Measurement Circuit," **US Patent No. 5,030,849**, filed June 30, 1989, issued July 9, 1991.


304

## 经典时刻　AD590——双端集成温度传感器




AD590的基本结构（左图）　AD590的完整结构（右图）

根据Paul Brokaw[①]的思想，1977年，Mike Timko设计出电流型集成温度传感器AD590[②③④]。AD590基于早期的硅晶体管工作原理，能精确地测量温度。正如本章所介绍的，ADI公司率先发明该方法并生产出如AD592这样的产品。

后面的参考文献会对此做深入介绍，但是简单来说，其基本结构如左图所示，该电路能在$R$上产生与绝对温度$T$成正比的电压$V_T$。这也使得来自外部电流源的激励电流$I_T$与被测的绝对温度成正比。在完整的电路中（见右图），调零薄膜电阻可对$I_T$实现1μA/K的微调。此外还增加了附属电路用于启动和提高测量精度，以及激励电压和防止高温漏电流。

电流型传感器使用方便，其输出可以传输较长的距离，并且具有一定的噪声免疫能力。低放大倍数还使得AD590可在低电压下工作，并且不会出现自身发热问题，此外，高输出阻抗还能在高压下保持准确。使用一个电阻就可以读出测量结果，从而可以构成结构简单的双元件开氏温度计（Kelvin-scaled thermometer）。

305

① Adrian P. Brokaw, "Digital-to- Analog Converter with Current Source Transistors Operated Accurately at Different Current Densities", **US Patent No. 3,940,760**, filed March 21, 1975, issued Feb. 24, 1976.

② Mike Timko, "A Two-Terminal IC Temperature Transducer", **IEEE Journal of Solid-State Circuits**, Vol. SC-11, No.6, December, 1976, pp.784-788.

③ Mike Timko, Goodloe Suttler, "1μA/K IC Temperature-to-Current Transducer," **Analog Dialogue**, Vol.12, No.1, 1978, pp.3-5

④ Michael P. Timko, Adrian P. Brokaw, "Integrated Circuit Two Terminal Temperature Transducer," **US Patent No. 4,123,698**, filed July 6,1976, issued October 31, 1978.

# 第5章　模拟滤波器

*Hank Zumbahlen*



Jack Kilby　物理学家，发明了世界上第一块集成电路，
为电子器件微型化开拓了新纪元；于2000年获得诺贝尔物理学奖

## 5.1 概述

滤波器是以频率相关方式处理信号的电路网络，它的基本概念可以使用电容和电感阻抗的频率相关特性解释。分压器网络的并联支路为电抗性阻抗（reactive impedance），随着频率的改变，电抗性阻抗的阻值发生变化，导致分压比也发生变化。这种工作机制使滤波器输入/输出传递函数（transfer function）随频率的改变而变化，就将这种变化定义为滤波器的频率响应（frequency-response）。

滤波器有许多实际应用。简单的单极点低通滤波器（low-pass filter）（即积分器）常用来稳定放大器的工作，它可以降低放大器在较高频率点的增益，避免过度相移（phase shift）而造成电路振荡。

简单的单极点高通滤波器（high-pass filter）可以用来滤除高增益放大器或者单电源电路的直流偏置分量。滤波器还可以用来隔离信号，使有用频率分量通过，并且对有害频率分量进行衰减。

无线电接收器是个很好的滤波器例子，它放大需要处理的信号，并且使其通过，同时衰减剩余的信号。在数据转换系统中，滤波器常用来消除A/D转换的混叠效应（effect of aliases）。在D/A转换输出信号的重构处理中，滤波器常用来消除采样频率及其谐波等较高频率分量，平滑信号波形。

因为专门讲述滤波器理论的资料非常多，这里不再赘述与滤波器有关的拉普拉斯变换、复共轭极点等基础数学知识，在后面将会直接应用它们。

尽管直接描述滤波器的作用、测试滤波器的稳定性非常符合滤波器的应用惯例，但是在大多数情况下从频域描述滤波器的功能会更加直观生动。

一个理想滤波器应对有用频率成分（即**通带**，pass band）具有单位增益（或者固定增益）的幅度响应，对其他频率成分（即**阻带**，stop band）具有零增益的幅度响应。滤波器频率响应从通带向阻带变化的频率点称为**截止频率**（cutoff frequency）。

309

图5-1a所示是理想低通滤波器的幅频响应，低频分量在通带内，高频分量在阻带内。

高通滤波器和低通滤波器的功能互补。图5-1b所示是理想高通滤波器的幅频响应，低频分量在阻带内，高频分量在通带内。

将高通滤波器和低通滤波器串接在一起就形成了**带通滤波器**（band-pass filter）。带通滤波器使较低截止频率$f_l$和较高截止频率$f_h$之间的频率成分通过，低于$f_l$和高于$f_h$的频率成分均被阻止。图5-1c所示是理想带通滤波器的幅频响应。

**带阻滤波器**（bandreject filter）[或称**陷波滤波器**（notch filter）] 和带通滤波器的功能互补。带阻滤波器的通带包括低于$f_l$和高于$f_h$的频率成分，阻带频率成分介于$f_l$和$f_h$之间。图5-1d所示是

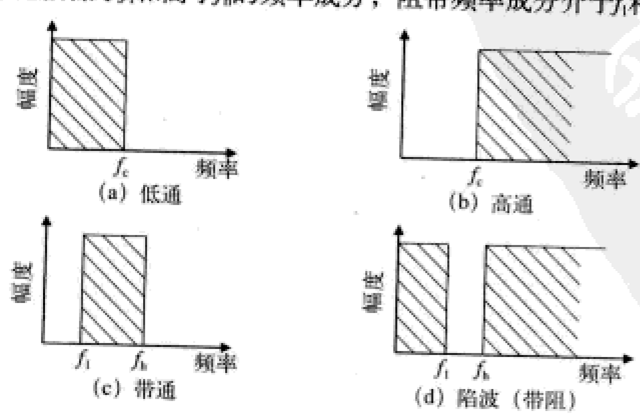



图5-1　理想滤波器的幅频响应

理想陷波滤波器的幅频响应。

然而，上面定义的理想滤波器很难实现。实际滤波器从通带向阻带过渡不是瞬时完成的，总是存在一个过渡带（transition region），并且阻带衰减也不是无限的。

实际滤波器常用的5个参数的定义如图5-2所示。

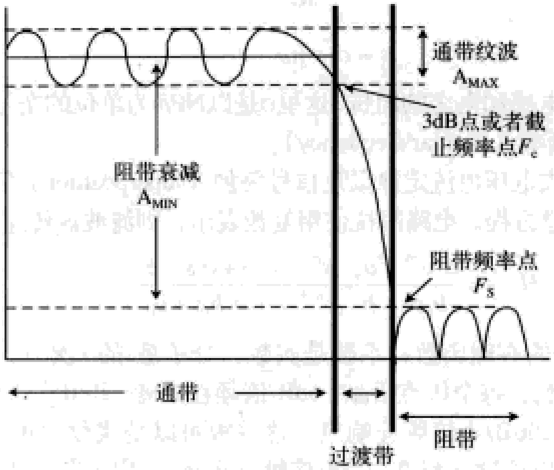



图5-2 滤波器常用参数定义

310

**截止频率**（$F_c$，后面主要使用$F_0$表示截止频率）是指滤波器响应曲线在通带内下降到误差带以外的频率点（在巴特沃思滤波器中称为3dB点）。**阻带频率**（stop band frequency，$F_s$）是指滤波器响应曲线在阻带内达到最小衰减的频率点。**通带纹波**（pass band ripple，$A_{max}$）是指通带响应的起伏（即误差带）。**最小阻带衰减**（minimum stop band attenuation，$A_{min}$）是指阻带内的最小信号衰减。滤波器的陡峭程度定义为滤波器的阶（order，$M$），阶数$M$也指滤波器的传递函数的极点个数。极点（pole）是滤波器传递函数分母的根，相应地，零点（zero）是分子的根。每个极点给出−6dB/倍频程或者−20dB/十倍频程响应，每个零点给出＋6dB/倍频程或者＋20dB/十倍频程响应。

注意，并不是每个滤波器都需要用所有这些参数进行描述。例如，全极点滤波器（即传递函数中没有零点）就没有通带纹波。巴特沃思滤波器和贝塞尔滤波器就是没有通带纹波的全极点滤波器。

一般情况下，滤波器的上述某个或者某些参数是可以变化的。假如要为一个ADC系统设计抗混叠滤波器（anti-aliasing filter），需要事先知道截止频率（即最高通过频率）、阻带频率（通常是奈奎斯特频率，即1/2采样频率）和最小阻带衰减（根据系统动态范围或者分辨率设定），然后使用图表或者计算机程序确定滤波器的$M$、$F_0$和$Q$（决定电路的峰值）等其他参数以及电路元件的取值。

必须指出，滤波器会影响信号的幅度和相位。例如，单极点电路会在转折频率处（crossover frequency）引起90°相移，极点对电路则会在转折频率处引起180°相移，参数$Q$则决定相位变化率。下节将会深入讲述这方面内容。

311

## 5.2 传递函数

### 5.2.1 s平面

电容和电感的阻抗跟随频率的变化产生了滤波器的频率相关响应特性。

因此，复阻抗为

$$Z_L = sL \tag{5-1}$$

和

$$Z_C = \frac{1}{sC} \tag{5-2}$$

$$s = \sigma + j\omega \tag{5-3}$$

可以分别用来描述电感和电容的阻抗，这里$\sigma$是以NP/s为单位的奈培频率（neper frequency），$\omega$是以rad/s为单位的角频率（angular frequency）。

欧姆定律、基尔霍夫电压电流定律以及信号叠加（superposition）等标准电路分析技术都可以用来研究滤波器的传递方程。电路阻抗使用复数表示，则滤波器传递方程如式（5-4）所示。

$$H(s) = \frac{a_m s^m + a_{m-1}s^{m-1} + \cdots + a_1 s + a_0}{b_n s^n + b_{n-1}s^{n-1} + \cdots + b_1 s + b_0} \tag{5-4}$$

可以看出，$H(s)$是$s$的有理函数，系数是实数，分子是$s$的$m$次方，分母是$s$的$n$次方。分母的次数就是滤波器的阶数。每个极点贡献−6dB/倍频程或者−20dB/十倍频程响应，每个零点贡献＋6dB/倍频程或者＋20dB/十倍频程响应。这些根可以是实数也可以是复数，如果是复数，那么是共轭对形式。可以将这些根在以$\sigma$为横轴（实轴）、以$\omega$为纵轴（虚轴）的s平面（复平面）上标绘出来，它们在s平面上的分布可以揭示很多电路特性。为了使滤波器能够稳定工作，所有极点必须位于左半平面。如果在原点处有零点，说明分子有零根，这时滤波器对直流信号不响应（即为带通滤波器或者高通滤波器）。

312～313

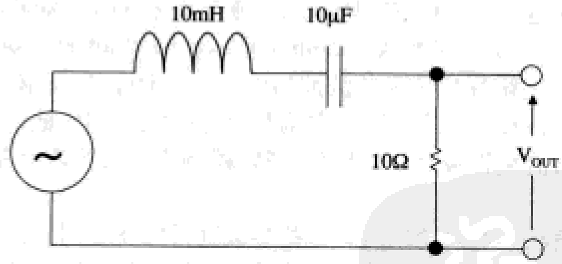



图5-3 RLC电路

假设有一个RLC电路，如图5-3所示。用分压的概念进行分析，可知电阻两端的电压为：

$$H(s) = \frac{V_o}{V_{in}} = \frac{RCs}{LCs^2 + RCs + 1} \tag{5-5}$$

将各个元件的数值代入式子得到

$$H(s) = 10^3 \times \frac{s}{s^2 + 10^3 s + 10^7}$$

对方程进行因式分解并且归一化处理，得到：

$$H(s) = 10^3 \times \frac{s}{[s-(-0.5+j3.122)\times 10^3]\times[s-(-0.5-j3.122)\times 10^3]}$$

可以看出有一个在原点处的零点和一对共轭极点：

$$s = (-0.5 \pm j3.122)\times 10^3$$

接下来，在s平面标绘它们的位置，如图5-4所示。

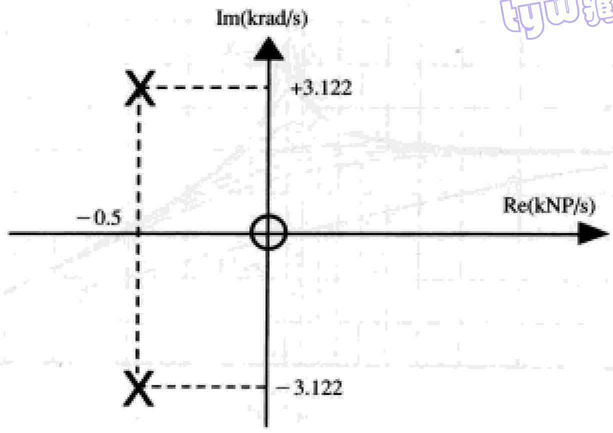



图5-4 极点与零点在s平面上的位置

虽然上述讨论有严格的数学推导，但是大部分时候我们更关注电路的实际性能。虽然在s平面内的推导工作是完全有效的，但是大多数人不会从奈培和虚频率的角度思考滤波器问题。 314

## 5.2.2 $F_0$和$Q$

如果在s平面内推算滤波器很不方便，那么为什么还要进行上述讨论？这是因为上面的基础工作为我们引出了两个在滤波器实践中非常有用的概念：$F_0$和$Q$。

$F_0$表示滤波器的截止频率（cutoff frequency），通常滤波器响应曲线从通带下降3dB的频率点定义为$F_0$。有时也把响应曲线下降到通带外的频率点定义为$F_0$。例如，0.1dB切比雪夫滤波器的截止频率$F_0$，就是响应曲线下降到大于0.1dB处的频率。

如果不考虑滤波器的实际频率，只要其和截止频率的比值保持相同的对应关系，那么滤波器幅频响应衰减曲线的形状（也包括相位曲线和延迟曲线，它们定义滤波器的时域响应）就是相同的。把滤波器的频率归一化到1rad/s，可以方便滤波器比较，也可以简化滤波器设计。只要设计的滤波器乘以截止频率，就可以确定实际滤波器各个元件的取值。

$Q$表示滤波器的品质因数（quality factor）。有时也表示为$\alpha$形式：

$$\alpha = \frac{1}{Q} \tag{5-6}$$

这通常被定义为阻尼系数（damping ratio）。某些时候也使用$\xi$形式：

$$\xi = 2\alpha \tag{5-7}$$

如果$Q>0.707$，滤波器响应曲线中会出现尖峰（peaking）；如果$Q<0.707$，滤波器响应曲线在截止频率$F_0$处的滚降（roll-off）会比较快，先是一段平缓下降的斜坡，然后快速滚降。双极点低通滤波器尖峰的高度和$Q$因数的关系曲线如图5-5所示。

使用$\omega_0$和$Q$参数重写滤波器的传递函数$H(s)$：

$$H(s) = \frac{H_0}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \tag{5-8}$$

式中，$H_0$表示通带增益，$\omega_0 = 2\pi F_0$。 315

这就是低通原型滤波器（low-pass prototype filter），将被用来设计其他滤波器。

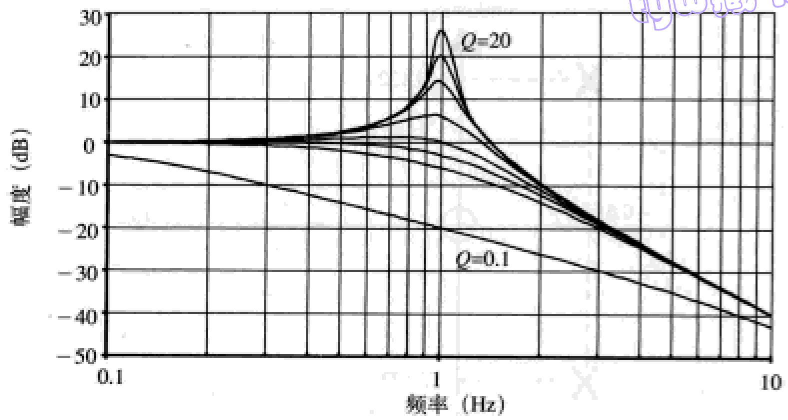



图5-5 低通滤波器尖峰和Q因数的关系曲线

### 1. 高通滤波器

将低通原型滤波器传递函数$H(s)$的分子改变为$H_0s^2$，就从低通滤波器变换为高通滤波器。高通滤波器响应曲线的形状和低通滤波器相似，只不过在频率轴上做了反转。

高通滤波器的传递函数为：

$$H(s)=\frac{H_0s^2}{s^2+\frac{\omega_0}{Q}s+\omega_0^2} \tag{5-9}$$

双极点高通滤波器的响应曲线如图5-6所示。

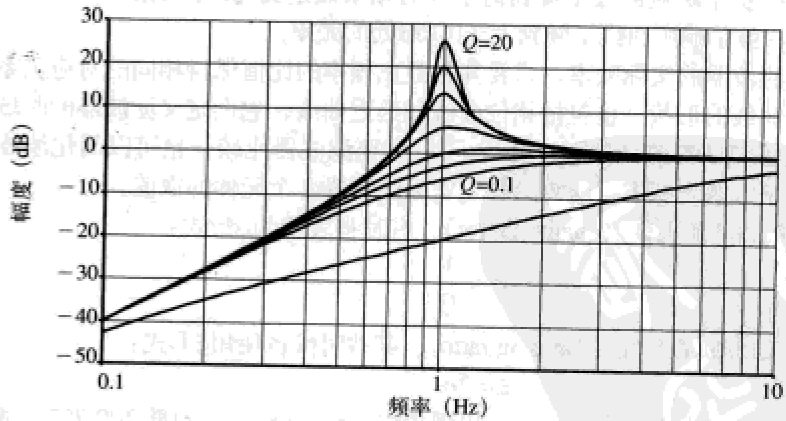



图5-6 高通滤波器尖峰和Q的关系曲线

### 2. 带通滤波器

将低通原型滤波器传递函数的分子改变为$H_0s$，就变换为带通滤波器：

$$H(s)=\frac{H_0s}{s^2+\frac{\omega_0}{Q}s+\omega_0^2} \tag{5-10}$$

此处的$\omega_0$是滤波器增益达到峰值点的频率（$F_0=2\pi\omega_0$），$H_0$是电路增益，定义为：

$$H_0=H/Q \tag{5-11}$$

带通滤波器的品质因数$Q$具有特殊的含义，它是带通滤波器的选择因子，可以定义为：

$$Q = \frac{F_0}{F_H - F_L} \tag{5-12}$$

式中$F_L$和$F_H$分别是带通滤波器响应曲线从最大值下降3dB的下限截止频率和上限截止频率。 316

带通滤波器的带宽（BW）定义为：

$$BW = F_H - F_L \tag{5-13}$$

可以看出带通滤波器的谐振频率（resonant frequency，$F_0$）是$F_L$和$F_H$的几何均值（geometric mean），也就是说$F_0$在$F_L$和$F_H$对数尺度（logarithmic scale）的中点上。

$$F_0 = \sqrt{F_H F_L} \tag{5-14}$$

注意，带通响应曲线的包络在对数尺度上关于谐振频率$F_0$对称。

多个$Q$值的带通滤波器响应曲线如图5-7所示。

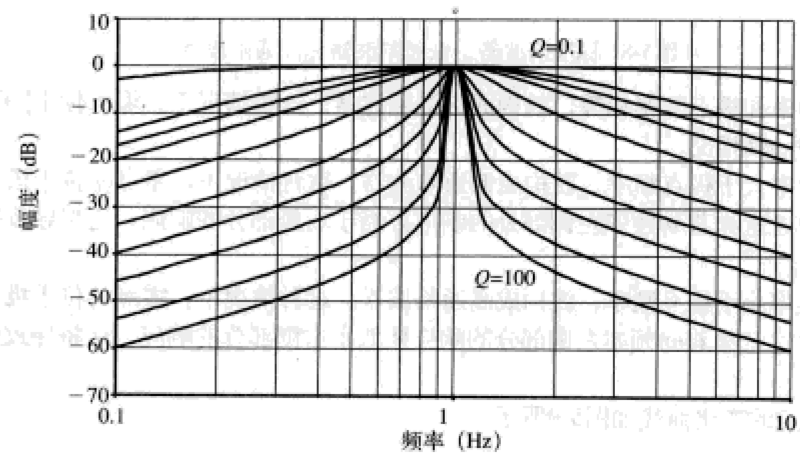



图5-7 带通滤波器尖峰和$Q$的关系曲线

带通滤波器有两种定义方式，上面讲述的是窄带（narrowband）带通滤波器的经典定义。

某些情况下，带通滤波器的上限截止频率和下限截止频率分开比较大，这时就要使用分立的高通电路和低通电路串接起来构造带通滤波器。"分开较大"的含义是上限截止频率和下限截止频率至少相差2倍频程（4倍频率），这属于宽带（wideband）带通滤波器。

**3.带阻滤波器（陷波滤波器）**

将低通原型滤波器的分子改变为$s^2+\omega_0^2$，它就变为带阻滤波器或者陷波滤波器。与带通滤波器的情况相似，如果带阻滤波器的转折频率（corner frequency）倍频程后大于1个倍频程（属于宽带带阻滤波器），就要使用分立的低通电路和高通电路串接起来构造带阻滤波器。一般情况下，陷波滤波器特指窄带带阻滤波器，带阻滤波器则特指宽带带阻滤波器。

陷波滤波器（带阻滤波器）的传递函数为：

$$H(s) = \frac{H_0(s^2+\omega_Z^2)}{s^2+\frac{\omega_0}{Q}s+\omega_0^2} \tag{5-15}$$

317

根据极点频率$\omega_0$和零点频率$\omega_Z$的关系，可以将陷波滤波器分3种类型，分别是标准陷波器、低通陷波器和高通陷波器，如图5-8所示。

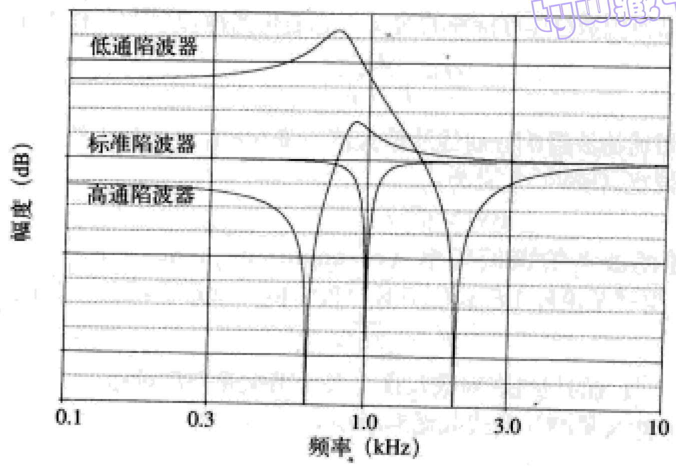



图5-8　标准陷波器、低通陷波器和高通陷波器

如果零点频率和极点频率相等，就构成标准陷波器。这种情况下，零点位于jω平面，并且极点频率曲线和jω轴相交。

如果零点频率大于极点频率，就构成低通陷波器。这种情况下，零点$\omega_Z$位于极点频率曲线的外侧。实践中这意味着$\omega_Z$频率左侧部分的响应要高于右侧部分的响应，这将导致形成一个椭圆低通滤波器。

如果零点频率小于极点频率，就构成高通陷波器。这种情况下，零点$\omega_Z$位于极点频率曲线的内侧。实践中这意味着$\omega_Z$频率左侧部分的响应要低于右侧部分的响应，这将导致生成一个椭圆高通滤波器。

陷波宽度随$Q$的变化曲线如图5-9所示。

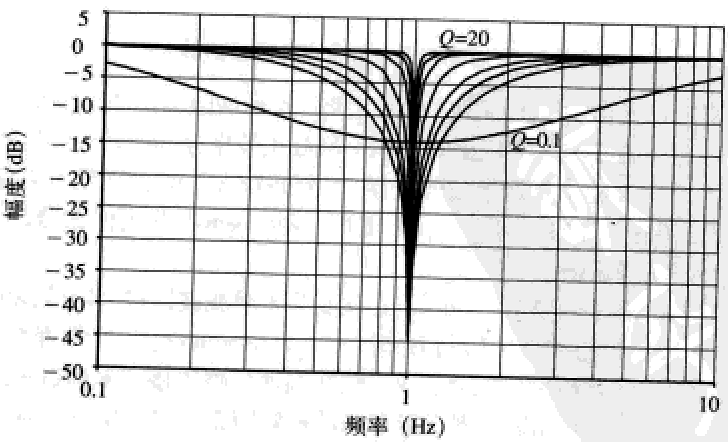



图5-9　多种$Q$值情况下陷波滤波器的陷波宽度和频率的关系曲线

#### 4. 全通滤波器

318

有一种滤波器保持信号的幅度不变，只改变信号的相位，这就是全通滤波器（all-pass filter）。它的目的是增加电路响应的相位移动。全通滤波器的幅频响应曲线在所有频率点上是单位幅度，它的相频响应曲线随着频率从0到无穷大变化，相位从0°变化到360°。在脉冲电路中，设计全通滤波器的目的是进行相位均衡（phase equalization）。全通滤波器在单边带压缩载

波调制电路中也有应用。

全通滤波器的传递函数为：

$$H(s)=\frac{s^2-\frac{\omega_0}{Q}s+\omega_0^2}{s^2+\frac{\omega_0}{Q}s+\omega_0^2} \tag{5-16}$$

全通滤波器也可以表示为：

$$H_{AP}=H_{LP}-H_{BP}+H_{HP}=1-2H_{BP} \tag{5-17}$$

图5-10列出了各种滤波器类型。

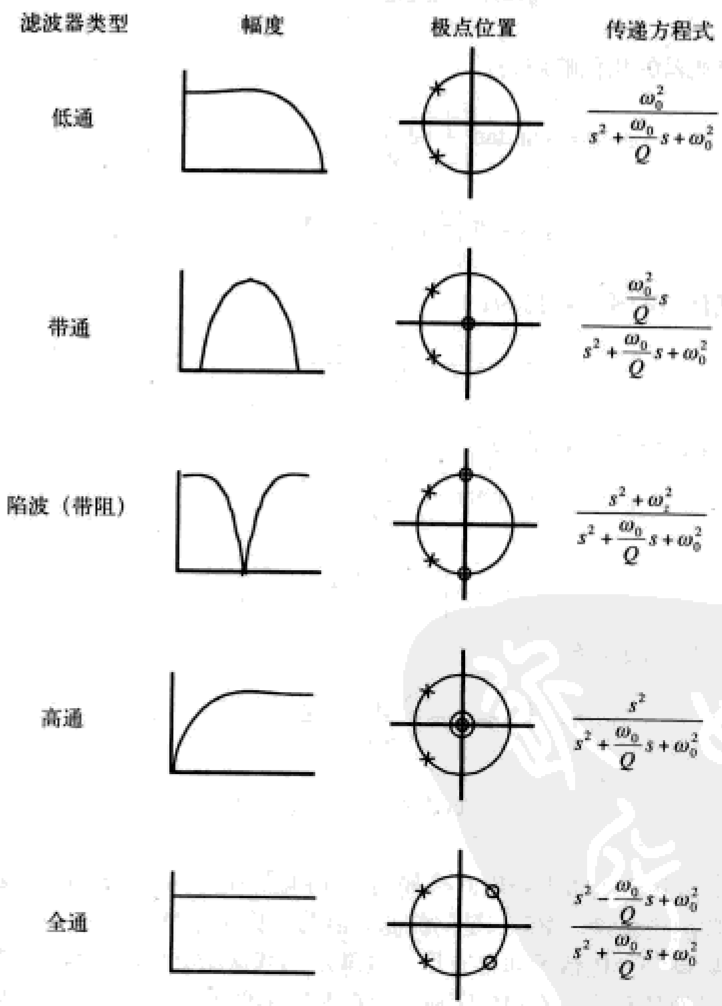



图5-10 标准二阶滤波器响应



### 5.2.3 相位响应

前面已经提到，滤波器不仅改变信号的幅度，而且改变信号的相位。相位改变的影响会有多大呢？傅里叶分析表明方波是由基频信号（fundamental frequency）和奇次谐波分量（odd

order harmonics）组成的，并且各次谐波的幅度响应和相位响应是精确定义的。如果各次谐波的幅度和相位的关系发生变化，叠加结果就无法很好地恢复方波形状。这就造成了信号失真，主要表现为过冲（overshoot）、振铃（ringing）或者缓慢上升，形成复杂波形。

滤波器的每个极点在转折频率处增加45°的相移。相位从0°（低于转折频率的地方）变化到90°（高于转折频率的地方）。相位变化可能开始发生在1/10转折频率以下的地方。在多极点滤波器中，每个极点都会增加相位移动，那么总体相移就是90°乘以极点的数目（双极点系统相移180°、3极点系统相移270°，依次类推）。

单极点低通滤波的相位响应为：

$$\phi(\omega) = -\arctan\frac{\omega}{\omega_0} \tag{5-18}$$

极点对低通滤波器的相位响应为：

$$\begin{aligned}\phi(\omega) = &-\arctan\left[\frac{1}{\alpha}\left(2\frac{\omega}{\omega_0}+\sqrt{4-\alpha^2}\right)\right]\\ &-\arctan\left[\frac{1}{\alpha}\left(2\frac{\omega}{\omega_0}-\sqrt{4-\alpha^2}\right)\right]\end{aligned} \tag{5-19}$$

单极点高通滤波器的相位响应为：

$$\phi(\omega) = \frac{\pi}{2}-\arctan\frac{\omega}{\omega_0} \tag{5-20}$$

极点对高通滤波器的相位响应为：

$$\begin{aligned}\phi(\omega) = \pi &-\arctan\left[\frac{1}{\alpha}\left(2\frac{\omega}{\omega_0}+\sqrt{4-\alpha^2}\right)\right]\\ &-\arctan\left[\frac{1}{\alpha}\left(2\frac{\omega}{\omega_0}-\sqrt{4-\alpha^2}\right)\right]\end{aligned} \tag{5-21}$$

带通滤波器的相位响应为：

$$\begin{aligned}\phi(\omega) = \frac{\pi}{2} &-\arctan\left(\frac{2Q\omega}{\omega_0}+\sqrt{4Q^2-1}\right)\\ &-\arctan\left(\frac{2Q\omega}{\omega_0}-\sqrt{4Q^2-1}\right)\end{aligned} \tag{5-22}$$

多个$Q$值的相位移动随频率变化曲线如图5-11和图5-12所示。图5-11是低通、高通、带通和全通滤器的相位响应曲线。图5-12是陷波滤波器的相位响应曲线。

320

研究相位随频率的变化情况非常有用，这就是滤波器的群延时（group delay）。如果群延时为常数，滤波器就具有最好的相位响应，但这时的幅度分辨能力（amplitude discrimination）最差。单极点低通滤波器的群延时为：

$$\tau(\omega) = -\frac{d\phi(\omega)}{d\omega} = \frac{\cos^2\phi}{\omega_0} \tag{5-23}$$

极点对低通滤波器的群延时为：

$$\tau(\omega) = \frac{2\sin^2\phi}{\alpha\omega_0}-\frac{\sin 2\phi}{2\omega} \tag{5-24}$$

单极点高通滤波器的群延时为：

$$\tau(\omega)=-\frac{d\phi(\omega)}{d\omega}=\frac{\sin^2\phi}{\omega_0} \tag{5-25}$$

极点对高通滤波器的群延时为：

$$\tau(\omega)=\frac{2\sin^2\phi}{\alpha\omega_0}-\frac{\sin 2\phi}{2\omega} \tag{5-26}$$

极点对带通滤波器的群延时为：

$$\tau(\omega)=\frac{2Q2\cos^2\phi}{\alpha\omega_0}+\frac{\sin 2\phi}{2\omega} \tag{5-27}$$

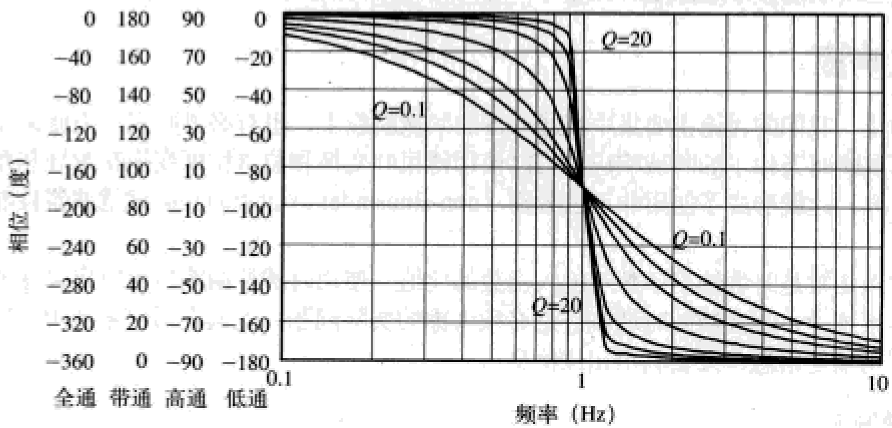



图5-11 全通、带通、高通、低通滤波器相位响应

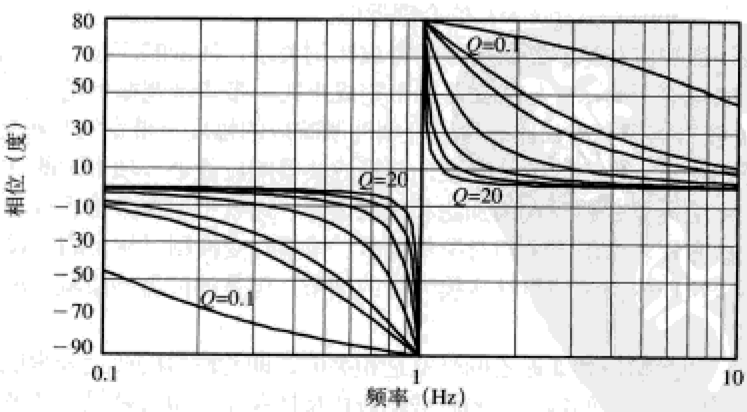



图5-12 陷波滤波器相位响应



## 5.2.4 非线性相位效应

波形信号可以用具有特殊幅度、频率和相位关系的一系列单频信号表示。例如，方波可以表示为：

$$F(t)=A\left(\frac{1}{2}+\frac{2}{\pi}\sin\omega t+\frac{2}{3\pi}\sin 3\omega t+\frac{2}{5\pi}\sin 5\omega t+\frac{2}{7\pi}\sin 7\omega t+\cdots\right) \tag{5-28}$$

如果该波形信号通过滤波器，滤波器对信号不同频率成分的幅度响应和相位响应可能是不相同的。如果相位延迟相同，波形信号就可以无失真地通过滤波器。但是，如果滤波器对信号不同频率成分的幅度和相位响应不同，各频率成分就不能按照原有方式叠加，这就会改变波形的形状。这些失真可以通过输出信号的过冲和振铃形式表现出来。

并不是所有的信号都是由谐波相关的成分组成的。例如，幅度调制信号就是由一个载波信号和位于正负调制频率处的两个边带信号组成。如果滤波器对每个频率成分的延时不相同，就会发生包络延迟（envelop delay）现象，输出波形就会失真。

322
线性相移之所以能够形成恒定的群延时，是因为线性函数的微分为常数。

## 5.3 时域响应

到目前为止，我们的讨论主要集中在滤波器的频域响应上，也有必要研究一下滤波器的时域响应，尤其是瞬时条件下的时域响应。可以使用傅里叶变换和拉普拉斯变换在时域和频域之间进行切换研究，这就形成了使用非正弦激励（non-sinusoidal excitation）测试滤波器性能的方法。

滤波器传递函数是时域输出函数与输入函数的比值。使用时域冲激响应可以定义滤波器的带宽。在许多系统中，滤波器的时域响应是必须考虑的实际问题，尤其在通信系统中，它的调制方案既要利用幅度信息，又要利用相位信息。

### 5.3.1 冲激响应

冲激函数定义为幅度无限高、时间无限短的单位面积脉冲，显而易见，冲激函数是无法物理实现的。如果激励脉冲的宽度远远小于滤波器的上升时间，就可以认为滤波器的最终响应是滤波器实际冲激响应（impulse response）的合理近似。

滤波器的时域冲激响应与滤波器的频域带宽成比例关系。冲激响应越窄，滤波器的带宽就越宽。冲激脉冲的幅度等于$\omega_c/\pi$，与滤波器的带宽成正比，带宽越宽幅度越高。冲激脉冲的宽度等于$2\pi/\omega_c$，和滤波器的带宽成反比。可以证明冲激响应的幅度与带宽的乘积是常数。

如果不使用拉普拉斯变换和傅里叶变换，计算滤波器响应就是一项繁重的任务。拉普拉斯变换把乘法运算和除法运算分别变换为加法和减法运算，这就把包含大量积分和微分运算的方程变换为简单的代数方程，求解起来相对简单得多。傅里叶变换则以相反的方式进行处理。

这里不讨论拉普拉斯变换和傅里叶变换方法的细节。但是滤波器冲激响应所表现出来的特征还是值得关注的。

前面已经说明，冲激响应和滤波器的带宽是相关的，即滤波器的幅度分辨能力（区分期望信号和其他带外信号以及噪声的能力）和时域响应成反比关系。也就是说，滤波器如果具有最好的幅度响应特性，那么它的时域响应便是最差的。在所有的全极点滤波器中，切比雪夫滤波器具有最好的幅度分辨能力，其次是巴特沃思滤波器，然后是贝塞尔滤波器。如果按照时域响应排序，那么贝塞尔滤波器就是最优的，其次是巴特沃思滤波器，然后才是切比雪夫滤波器。

323
不同滤波器响应的细节将在下节讨论。

随着滤波器阶数的升高，它的冲激响应也变得越宽。更高的滤波器阶数意味着有限的带宽和变差的时域响应。多级滤波器的每级电路都有各自的冲激响应，整个滤波器的冲激响应是各

自冲激响应的累加。时域响应的变差程度和频域分辨率的提高、各级电路的Q因数取值增大有关。Q因数取值的增大加剧了各级电路的过冲和振铃效应，这就意味着具有更长的时间响应。

### 5.3.2 阶跃响应

滤波器的阶跃响应（step response）是其冲激响应的积分，冲激响应的许多规律也适用于阶跃响应。阶跃响应上升时间的斜率等于冲激脉冲的峰值响应。滤波器带宽和上升时间的乘积是一个常数，正如冲激脉冲有个单位函数，阶跃响应有个1/s函数。这些表达式都可以进行归一化处理，因为它们是无量纲的。

在确定调制信号的包络失真时，滤波器的阶跃响应显得非常实用。滤波器阶跃响应的两个重要参数是过冲和振铃。一个好的脉冲响应，它的过冲要尽可能小，振铃衰减要尽可能快，这样才不至于干扰后续脉冲的响应。

现实中的信号一般不是由冲激脉冲和阶跃函数构成的，因此它的瞬态响应曲线不能精准估计滤波器的输出。但是它们是方便易用的质量评价因数，可以以同样的标准比较不同类型滤波器的瞬态响应。

冲激响应和阶跃响应有完善的数学表达，非常容易用计算机实现。许多CAD（计算机辅助设计）软件包都可以计算冲激响应和阶跃响应。下节还将继续讲述冲激响应和阶跃响应的某些特征。

324

## 5.4 标准响应

有许多传递函数可以满足对衰减和相位有一定要求的特定滤波器设计。传递函数的选择与应用的系统有关。频域响应和时域响应的重要性都要考虑，并且还要从滤波器的复杂性、成本等方面进行折中考虑。

### 5.4.1 巴特沃思滤波器

巴特沃思滤波器（Butterworth filter）在衰减和相位之间取得了最佳折中。它在通带和阻带都没有纹波，因此在许多时候被称为最大平坦滤波器（maximally flat filter)。巴特沃思滤波器是以通带和阻带之间相对较宽的过渡带和差强人意的瞬时特征为代价，换取通带最大平坦度。

巴特沃思滤波器的归一化极点都在s平面的单位圆上。极点的位置由式（5-29）给出。

$$-\sin\frac{(2K-1)\pi}{2n}+\mathrm{j}\cos\frac{(2K-1)\pi}{2n} \qquad K=1,2,\cdots,n \tag{5-29}$$

式中$K$为极点对的数目，$n$为极点的数目。

极点在单位圆上等距离分布，也就是说极点之间的角度相等。给定极点的位置$\omega_0$，可以确定$\alpha$（或者$Q$)。然后，可以利用这些值确定滤波器各个元件的数值。无源滤波器的设计表示频率、阻抗都经过归一化的滤波器，归一化频率为1rad/s，归一化阻抗为1Ω。这些滤波器参数可以进行反归一化处理得到各个元件的真实取值。使用归一化方法的优点是可以以相同的标准比较多个滤波器的频域响应和时域响应。巴特沃思滤波器在频率$\omega_0$=1处的响应归一化为−3dB。

巴特沃思滤波器各个元件的取值非常易于实现，不像其他滤波器要求那么苛刻。它的频率响应、群延时、冲激响应和阶跃响应如图5-15所示，极点的位置以及相应的$\omega_0$、$\alpha$参数制表后如图5-26所示。

## 5.4.2 切比雪夫滤波器

切比雪夫滤波器比同阶巴特沃思滤波器的过渡带小，但是它的通带有纹波。切比雪夫滤波器（Chebyshev filter）之所以取这个名字，是因为切比雪夫使该滤波器的最大纹波的高度最小，也就是所说的切比雪夫准则（Chebyshev criterion）。

切比雪夫滤波器在零频率附近的相对衰减为0dB。奇数阶切比雪夫滤波器有一个从0dB到纹波数值的衰减带。偶数阶切比雪夫滤波器则有一个等于通带纹波的增益。通带纹波的周期数等于切比雪夫滤波器的阶数。

325

将巴特沃思滤波器的极点向右移动形成一个椭圆，就得到了切比雪夫滤波器的极点。具体实现方法是：将极点的实部乘以系数$k_r$，虚部乘以$k_i$，$k_r$和$k_i$的值按下面的式子计算。

$$K_r=\sinh A \tag{5-30}$$

$$K_I=\cosh A \tag{5-31}$$

式中，

$$A=\frac{1}{n}\sinh^{-1}\frac{1}{\varepsilon} \tag{5-32}$$

式中$n$是滤波器的阶数，并且，

$$\varepsilon=\sqrt{10^R-1} \tag{5-33}$$

式中，

$$R=\frac{R_{dB}}{10} \tag{5-34}$$

式中，

$$R_{dB}=\text{用dB表示的通带纹波} \tag{5-35}$$

切比雪夫滤波器通常是归一化的，这样纹波带的边沿就在$\omega_0=1$处。它的3dB带宽定义为：

$$A_{3dB}=\frac{1}{n}\cosh^{-1}\left(\frac{1}{\varepsilon}\right) \tag{5-36}$$

具体如表5-1所示。

表5-1 切比雪夫滤波器纹波带宽到3dB带宽的查找表

| 阶数 | 0.01dB | 0.1dB | 0.25dB | 0.5dB | 1dB |
|---|---|---|---|---|---|
| 2 | 3.30362 | 1.93432 | 1.59814 | 1.38974 | 1.21763 |
| 3 | 1.87718 | 1.38899 | 1.25289 | 1.16749 | 1.09487 |
| 4 | 1.46690 | 1.21310 | 1.13977 | 1.09310 | 1.05300 |
| 5 | 1.29122 | 1.13472 | 1.08872 | 1.05926 | 1.03381 |
| 6 | 1.19941 | 1.09293 | 1.06134 | 1.04103 | 1.02344 |
| 7 | 1.14527 | 1.06800 | 1.04495 | 1.03009 | 1.01721 |
| 8 | 1.11061 | 1.05193 | 1.03435 | 1.02301 | 1.01316 |
| 9 | 1.08706 | 1.04095 | 1.02711 | 1.01817 | 1.01040 |
| 10 | 1.07033 | 1.03313 | 1.02194 | 1.01471 | 1.00842 |

通带纹波分别为0.01dB、0.1dB、0.25dB、0.5dB和1dB的切比雪夫滤波器的频率响应、群延时、冲激响应以及阶跃响应分别显示在图5-16到图5-20中（分5种纹波情况绘制，每种情况包括频率响应、群延时、冲激响应以及阶跃响应四种曲线）。每种纹波的对应极点位置和相应的$\omega_0$、$\alpha$参数制表后如图5-27到图5-31所示。

326

## 5.4.3 贝塞尔滤波器

巴特沃思滤波器具有均衡的幅度响应和瞬态响应性能，切比雪夫滤波器以瞬态响应的恶化为代价提高了幅度响应的性能。而贝塞尔滤波器（Bessel filter）因其通带的线性相位特征，具有优异的瞬态响应特性，这也意味着它的频域响应性能相对较差（幅度分辨率较低）。

贝塞尔滤波器的极点的确定方法是：将所有的极点放在一个圆上，然后按式（5-37）计算虚部的取值。

$$\frac{2}{n} \tag{5-37}$$

式中$n$是极点的数目。注意，顶部和底部极点都在$j\omega$轴上，两者的虚部以式（5-38）计算。

$$\frac{1}{n} \tag{5-38}$$

即顶部和底部极点是其他极点间隔距离的一半。

贝塞尔滤波器的频率响应、群延时、冲激响应和阶跃响应如图5-21所示。极点的位置以及相应的$\omega_0$、$\alpha$参数制表后如图5-32所示。

## 5.4.4 等纹波误差线性相位滤波器

线性相位滤波器在通带具有线性相位响应特性，它的通带比贝塞尔滤波器大，在远离截止频率的地方具有快速衰减特性。与切比雪夫滤波器的幅度纹波相似，它是以相位响应纹波为代价换取上述良好特性的。随着相位纹波的增加，固定延时的频率范围可以扩展到阻带。因为群延时是相位响应的微分，这也导致线性相位滤波器出现了群延时纹波。等纹波误差线性相位滤波器（Linear phase filter with equiripple error）阶跃响应的过冲比贝塞尔滤波器要严重些，冲激响应的振铃时间稍微长一些。

计算线性相位滤波器极点的位置比较困难，可以从Williams的著作（参考文献2）中获取。Williams又是引用的Zverev的著作（参考文献1）。

0.05°和0.5°纹波的线性相位滤波器的频率响应、群延时、冲激响应和阶跃响应分别如图5-22和图5-23所示（分两种相位纹波情况绘制）。极点的位置以及相应的$\omega_0$、$\alpha$参数制表后如图5-33和图5-34所示。

## 5.4.5 过渡滤波器

过渡滤波器（transitional filter）是高斯滤波器（和贝塞尔滤波器相似，这里没有讲述）和切比雪夫滤波器的折中。过渡滤波器的相移近乎线性，通带滚降平滑单调。和贝塞尔滤波器相比，过渡滤波器通带上有个断点（break point），断点之后衰减急剧增大，阶数较高时，断点现象尤其明显。

6dB高斯型过渡滤波器和12dB高斯型过渡滤波器已经制成表格。

6dB高斯型过渡滤波器比巴特沃思滤波器的通带瞬态响应好些，在$\omega$=1.5处的断点之后，和巴特沃思滤波器的滚降特性相似。

12dB高斯型过渡滤波器比巴特沃思滤波器的通带瞬态响应好得多，在$\omega$=2处的断点之后，衰减比巴特沃思滤波器慢些。



和线性相位滤波器一样，过渡滤波器的极点位置没有闭合式计算方法。极点位置可以从Williams的著作（参考文献2）中获取。过渡滤波器的极点位置计算要采用迭代技术。

6dB高斯型过渡滤波器和12dB高斯型过渡滤波器的频率响应、群延时、冲激响应和阶跃响应分别如图5-24和图5-25所示。极点的位置以及相应的$\omega_0$、α参数制表后如图5-35和图5-36所示。

### 5.4.6　全极点滤波器响应比较

下面对贝塞尔、巴特沃思、切比雪夫（0.5dB纹波）三种全极点滤波器的频率响应和时间响应进行比较。都选择8个极点的滤波器作为比较基础，所有三种滤波器响应的截止频率都归一化到1Hz。比较图5-13和图5-14，可以看出各种滤波器的折中选择，从贝塞尔滤波器到巴特沃思滤波器再到切比雪夫滤波器，幅度分辨能力逐次提高，同时瞬态特性依次变差。

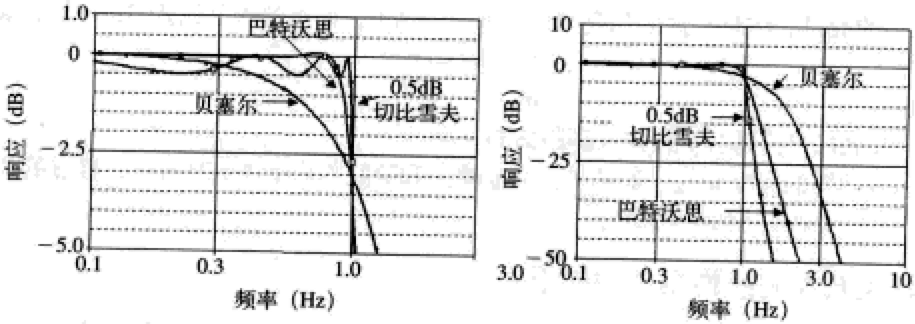



图5-13　贝塞尔、巴特沃思、切比雪夫滤波器幅度响应比较

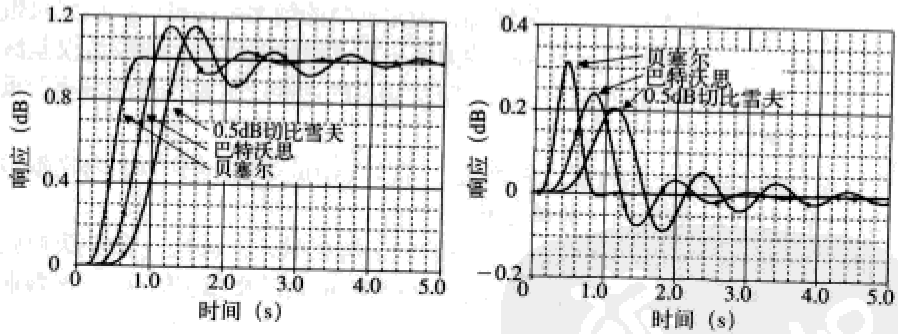



图5-14　贝塞尔、巴特沃思、切比雪夫滤波器阶跃响应和冲激响应比较

### 5.4.7　椭圆滤波器

前面讨论的都是全极点滤波器，也就是说传递函数的零点（分子的根）都在两个频率极限点上（0或∞），低通滤波器的所有零点都在$f=\infty$。如果在全极点滤波器中加入有限个传递函数频率零点，就形成了椭圆滤波器（Elliptical filter，有时称为Cauer滤波器）。因为椭圆滤波器的通带和阻带都有纹波，它的过渡带比切比雪夫滤波器更小。椭圆滤波器增加的零点虽然在阻带形成了纹波，但是在给定极点的情况下，它提供了更快的衰减速率。椭圆滤波器频率响应的阻带在多个零点之间会形成地弹（bounceback），这就是阻带纹波（stop band ripple）。椭圆滤波器也降低了时域响应的性能。

328

因为椭圆滤波器的极点都位于椭圆上，它的时域响应和切比雪夫滤波器相似。

椭圆滤波器的定义参数如图5-2所示，包括最大通带纹波$A_{max}$、最小阻带衰减$A_{min}$、截止频

率$F_c$（在截止频率$F_c$处频率响应下降到通带纹波以外）以及阻带频率$F_s$（在阻带频率$F_s$处频率响应达到$A_{min}$）。

椭圆滤波器的另外一种定义方法是：定义滤波器的阶数$n$、调制角$\theta$（modulation angle）（$\theta$定义过渡带的衰减速率）。

$$\theta = \sin^{-1}\frac{1}{F_s} \tag{5-39}$$

以及通带纹波$\rho$：

$$\rho = \sqrt{\frac{\varepsilon^2}{1+\varepsilon^2}} \tag{5-40}$$

式中$\varepsilon$是纹波因子，它从切比雪夫滤波器响应引申而来，切比雪夫滤波器的通带纹波定义为：

$$R_{dB}=-10\log(1-\rho^2) \tag{5-41}$$

这里可以得出一些基本结论。给定滤波器阶数$n$、调制角$\theta$，$A_{min}$随着纹波增加而增大。如果$\theta$增大到90，$F_c$增大到$F_s$，过渡带可以变得非常窄，也就是尖锐截止。这是以更低的$A_{min}$为代价换来的。

注意，通带纹波$\rho$决定无源椭圆滤波器的输入阻抗，而输入阻抗又与电压驻波比（Voltage Standing Wave Ratio，VSWR）相关。

因为椭圆滤波器的设计参数比较多，很难提供类似前面滤波器的设计表。一些CAD软件包可以提供椭圆滤波器的设计值。其他一些资源，例如Williams的著作（参考文献2），也提供了表格式的设计值。这些表格按照$C$、$n$、$\rho$、$\theta$划分滤波器，这里$C$表示Cauer。椭圆滤波器有些时候也称为Cauer滤波器，依此纪念网络理论家Wilhelm Cauer。

### 5.4.8 切比雪夫阻带最大平坦延迟滤波器

贝塞尔类型滤波器（包括贝塞尔、等纹波误差线性相位、过渡三种类型滤波器）具有优异的瞬态特性，但是频率分辨能力极不理想。椭圆滤波器具有优异的频率分辨能力，但是降低了瞬态响应。切比雪夫阻带最大平坦延迟滤波器具（Maximally flat delay filter with Chebyshev stop band）有贝塞尔类型滤波器的性能，同时增加了传播零点，既保持了贝塞尔类型滤波器的通带恒定延时特性，又提高了阻带衰减性能。切比雪夫阻带最大平坦延迟滤波器的阶跃响应没有过冲和振铃，冲激响应也很干净，没有振荡现象。因为增加了阶数$n$，切比雪夫阻带最大平坦延迟滤波器的恒定群延时特性也一直延伸到阻带。

与椭圆滤波器一样，切比雪夫阻带最大平坦延迟滤波器的数值估计比较困难。Williams的著作（参考文献2）也将无源切比雪夫阻带最大平坦延迟滤波器的归一化元件的取值制成了表格。

329

### 5.4.9 逆切比雪夫滤波器

切比雪夫滤波器的通带有纹波，但是阻带单调衰减。逆切比雪夫滤波器（Inverse Chebyshev filter）可以定义为通带单调，阻带有纹波。逆切比雪夫滤波器的通带性能甚至比巴特沃思滤波器都好。除了在截止频率附近外，它的性能也比切比雪夫滤波器要好。在过渡带，逆切比雪夫滤波器有最陡峭的滚降特性。因此，在这3种滤波器中，逆切比雪夫滤波器的阻带衰减性能最好。不足的是，逆切比雪夫滤波器在阻带有响应波瓣，它的幅度为

$$\frac{\varepsilon^2}{(1-\varepsilon)} \tag{5-42}$$

式中$\varepsilon$是纹波因子，它从切比雪夫滤波器引申而来。这意味着在阻带内，巴特沃思滤波器和切比雪夫滤波器具有更好的衰减性能，因为它们都是阻带单调衰减的。逆切比雪夫滤波器的瞬态性能介于巴特沃思滤波器和切比雪夫滤波器之间。设计逆切比雪夫滤波器分为三步，首先建立一个切比雪夫低通滤波器，其次用1减去第一步设计的低通滤波器，最后使用$1/\omega$代替$\omega$反转频率。

前面讲述的滤波器不可能覆盖所有的传递函数类型，但它们确实代表了最为常见的滤波器。

### 5.4.10　使用原型滤波器响应曲线

接下来将一一列出前面讲述的几种全极点低通原型滤波器的响应曲线和设计表格（如图5-15至图5-36所示）。这些曲线都已归一化为1Hz截止频率点的幅度响应为−3dB，这样可以直接比较多种滤波器的响应曲线。所有幅度响应曲线图显示的频率变化范围都是0.1～10Hz，图中分别绘制了2个极点到10个极点的情况，并且用曲线图显示0.1～2Hz通带内幅度响应的细节。群延时响应曲线图显示的频率变化范围也是0.1～10Hz。冲激响应和阶跃响应曲线图显示的时间变化范围是0～5s。

使用这些曲线确定实际的滤波器响应时，必须进行反归一化处理。幅度响应的反归一化处理方法是将频率轴乘以期望的截止频率$F_c$。群延时响应的反归一化方法是将延迟轴除以$2\pi F_c$，将频率轴乘以期望截止频率$F_c$。阶跃响应的反归一化方法是将时间轴除以$2\pi F_c$。冲激响应的反归一化方法是将时间轴除以$2\pi F_c$，将幅度轴乘以$2\pi F_c$。

对于高通滤波器，只要在频率轴上反转低通滤波器的幅度响应。但在将低通滤波器变换为高通滤波器（或者带阻滤波器）时，无法保持滤波器的时域瞬态响应性能。Zverev的著作（参考文献1）列出了计算这些响应的方法。

将低通滤波器变换为窄带带通滤波器时，只要沿频率轴将0Hz移到中心频率$F_0$即可。这是因为带通滤波器在中心频率处的响应和低通滤波器在0Hz处的频率响应相似。尽管我们一般不关心负频率上的响应，实际上低通滤波器的频率响应曲线在0Hz处是镜像对称的。

反归一化带通滤波器的群延时响应曲线时，延迟轴除以πBW，此处BW是以Hz为单位的3dB带宽，频率轴乘以BW/2。一般来说，带通滤波器在$F_0$的群延时是相同带宽低通滤波器在0Hz处群延时的2倍。这是因为从低通滤波器变换为带通滤波器时，滤波器的阶数从$n$变为$2n$。尽管有时候我们可能会说带通滤波器和它的低通原型滤波器的阶数是相同的，但它的实际阶数为$2n$。这种近似方法只适应窄带带通滤波器。随着带通滤波器带宽的增加，群延迟曲线开始出现失真，延迟变得不对称，峰值出现在低于$F_0$位置处。

带通滤波器响应的包络和低通原型滤波器的阶跃响应相似，更确切地说，它和半带宽低通滤波器的阶跃响应几乎一模一样。将低通原型滤波器阶跃响应的时间轴除以πBW（BW是以Hz为单位的3dB带宽），就得到了带通滤波器的包络响应。前面讨论的过冲、振铃以及其他的内容均适用于载波包络。

窄带带通滤波器对短突发载波（只要突发时间远小于带通滤波器反归一化阶跃响应的上升时间，即认为是短突发）的响应包络，可以通过反归一化低通原型滤波器的冲激响应来确定。反归一化低通原型滤波器的冲激响应的方法是将幅度轴乘以πBW，时间轴除以πBW，此处BW是以Hz为单位的3dB带宽。这里的前提假设是载波频率足够高，在突发时间内有多个周

期的载波。

尽管群延时响应、阶跃响应和冲激响应的曲线不能直接用来预测滤波器造成的波形失真，但是在进行滤波器比较时，还是非常有用的。

330~331

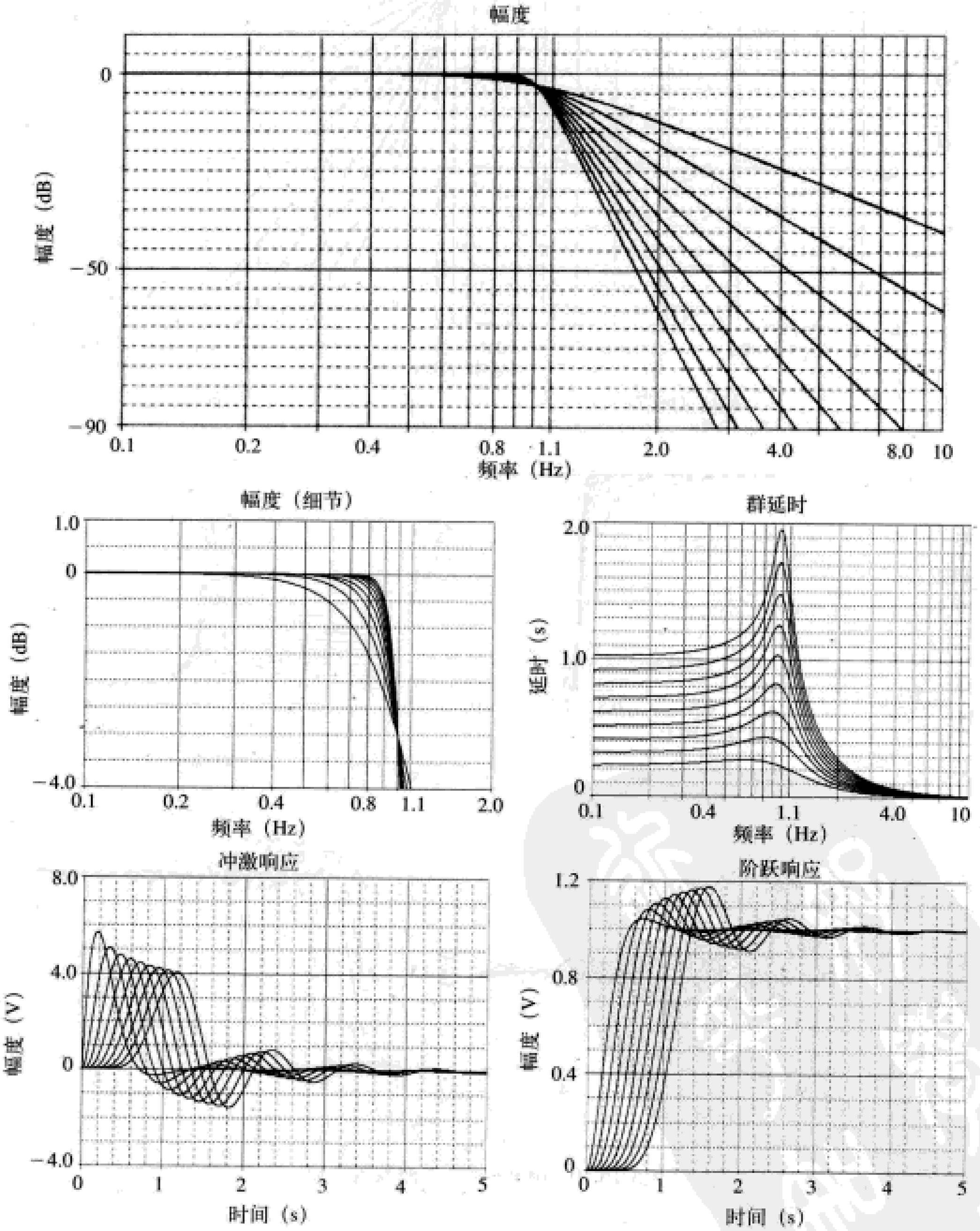



图5-15　巴特沃思滤波器响应

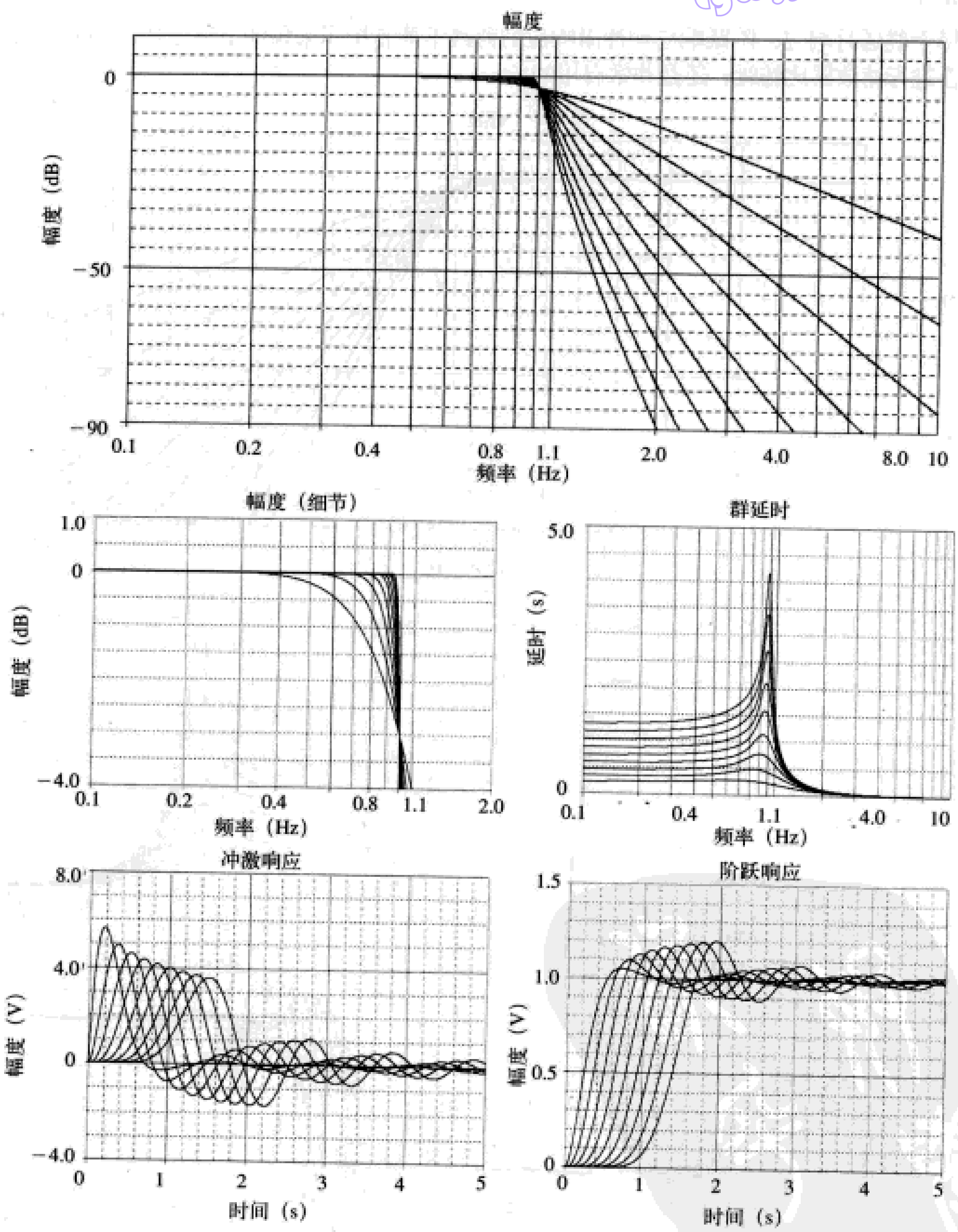



图5-16 0.01dB切比雪夫滤波器响应

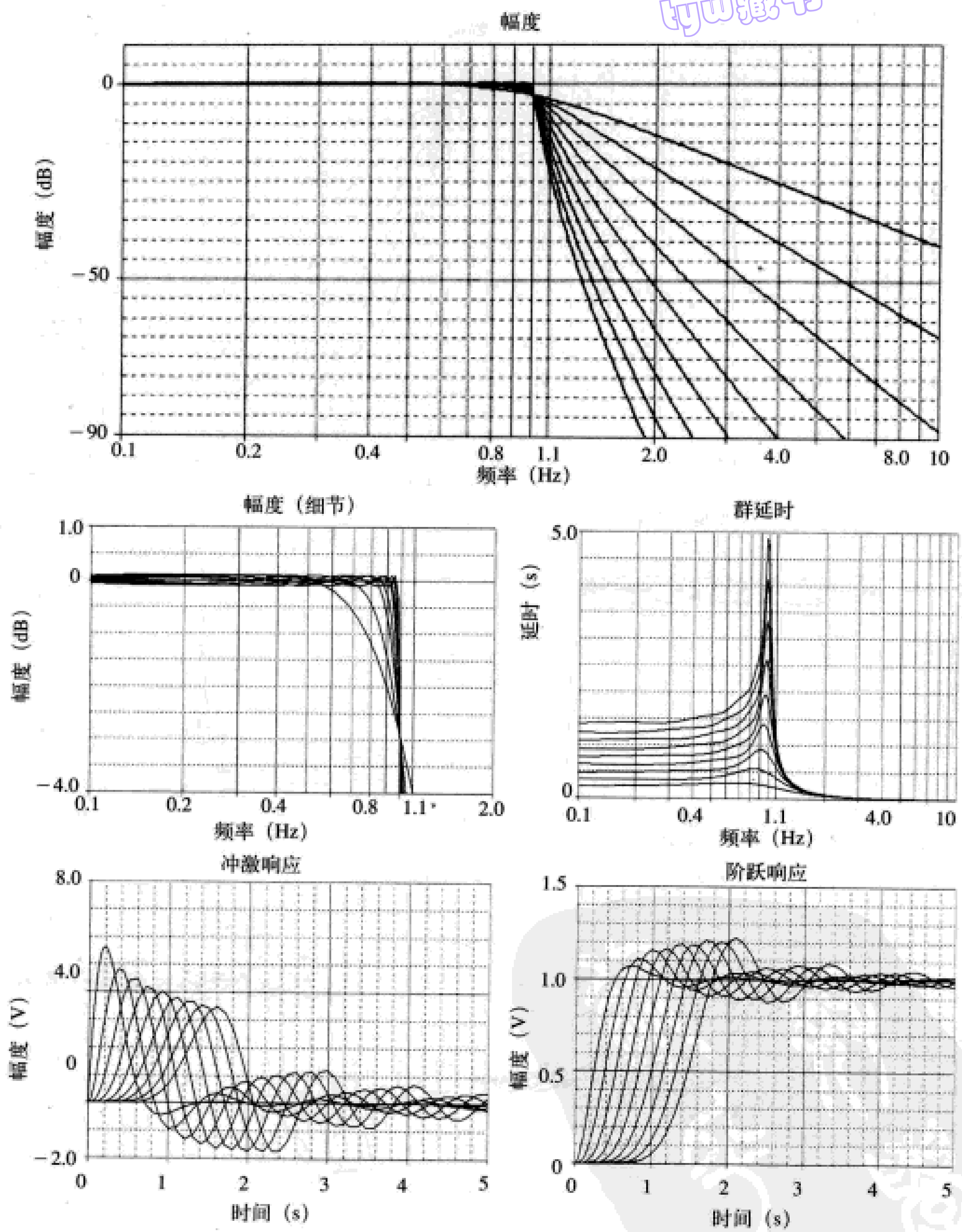



图5-17 0.1dB切比雪夫滤波器响应

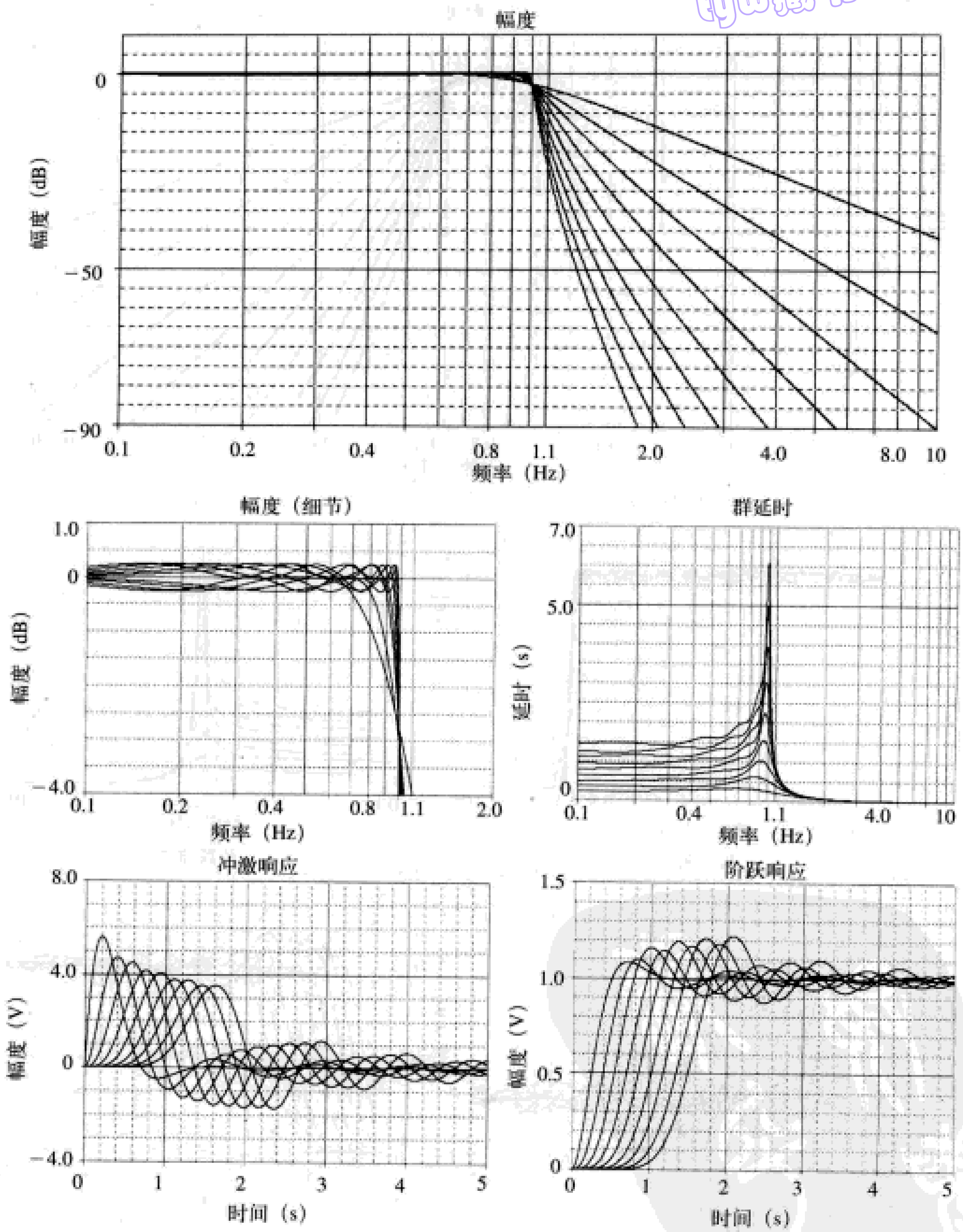



图5-18　0.25dB切比雪夫滤波器响应

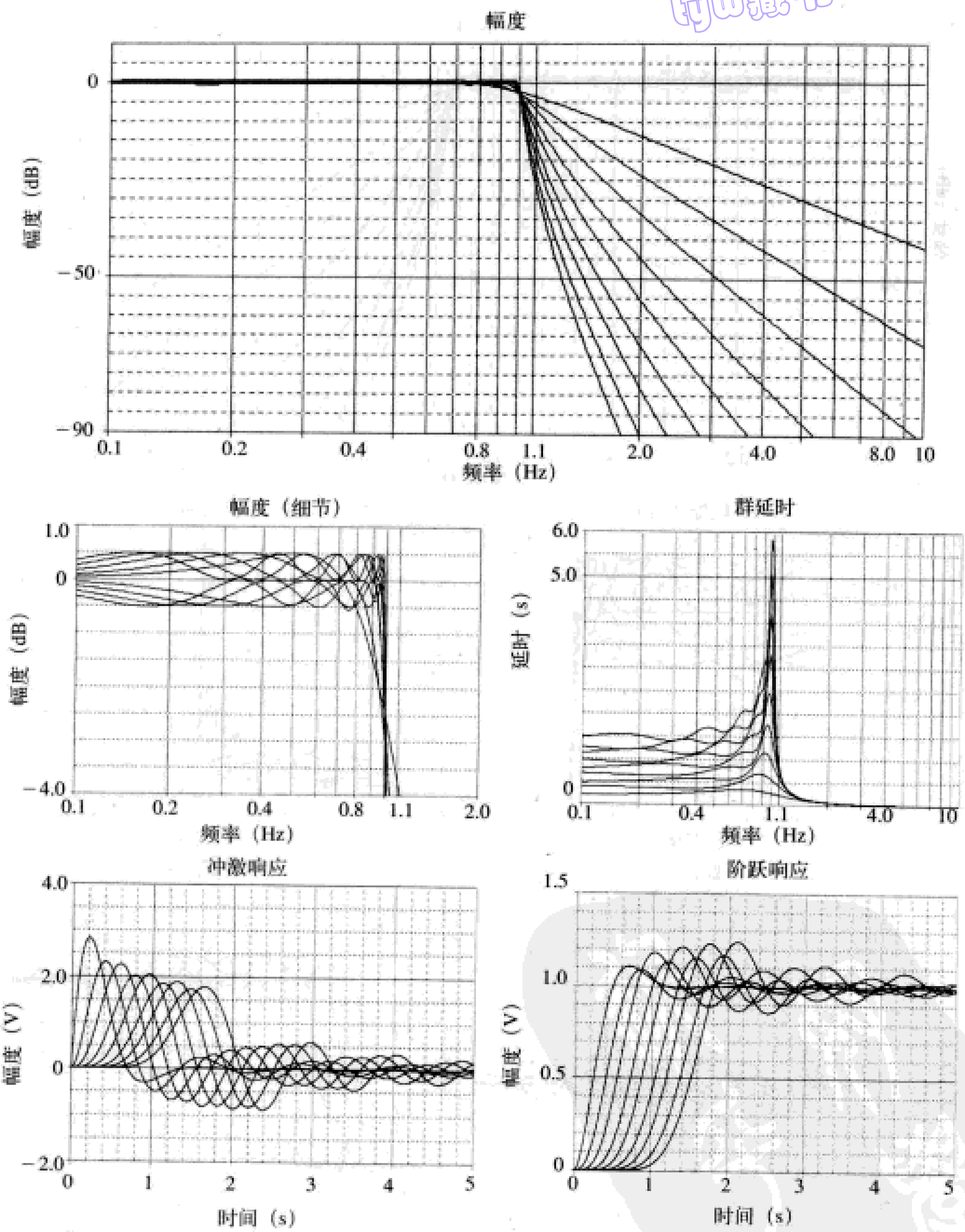



图5-19　0.5dB切比雪夫滤波器响应

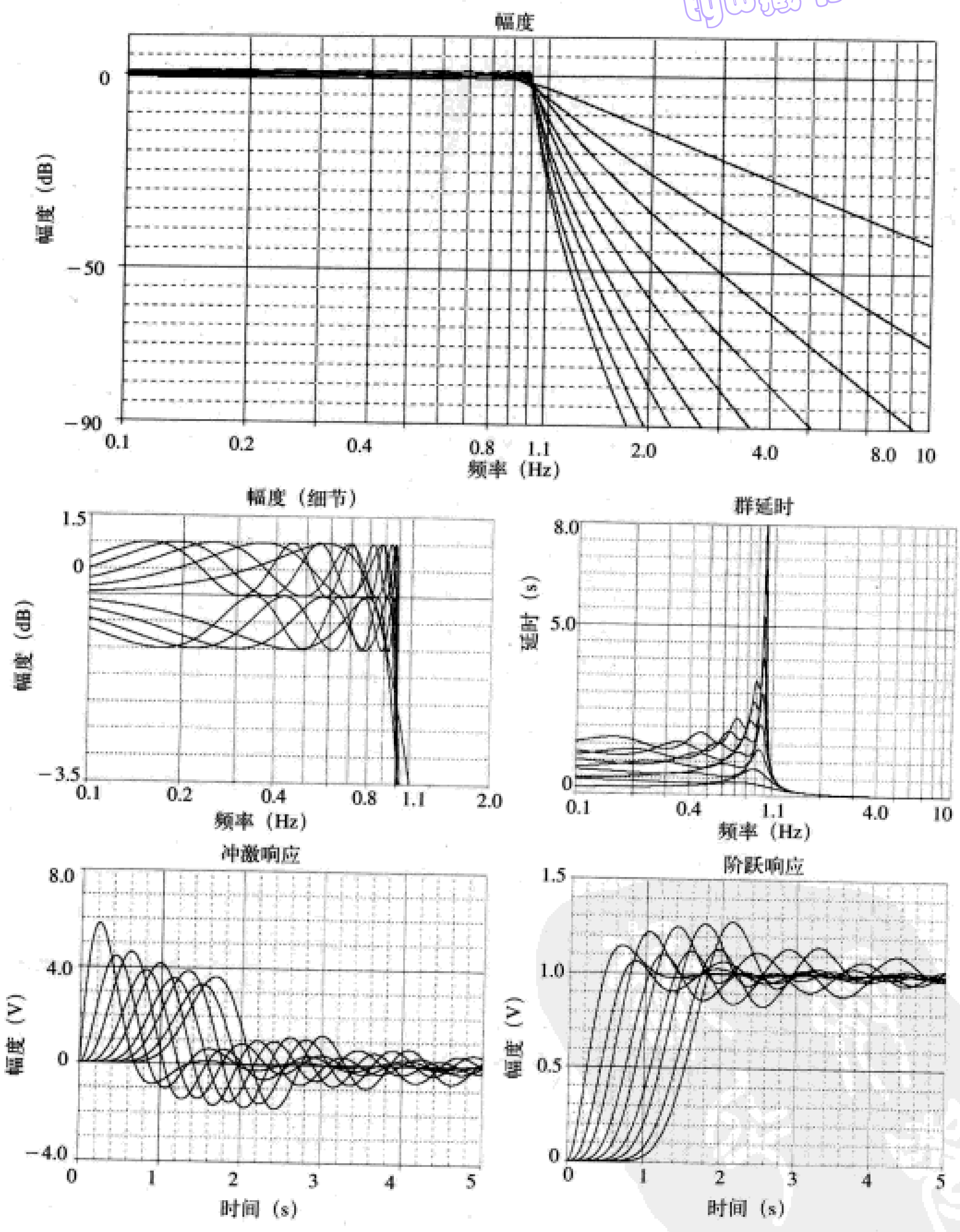



图5-20　1dB切比雪夫滤波器响应

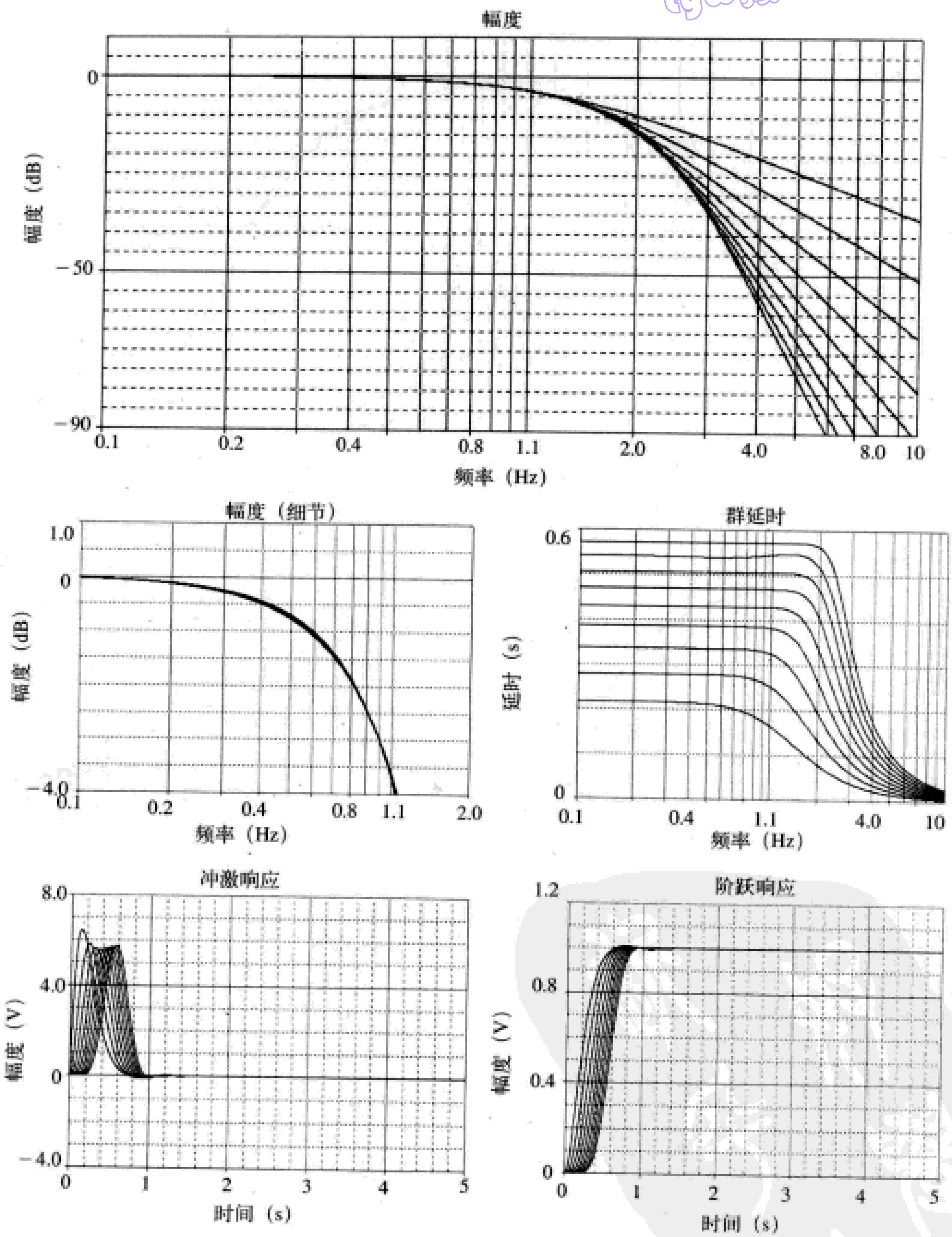



图5-21　贝塞尔滤波器响应

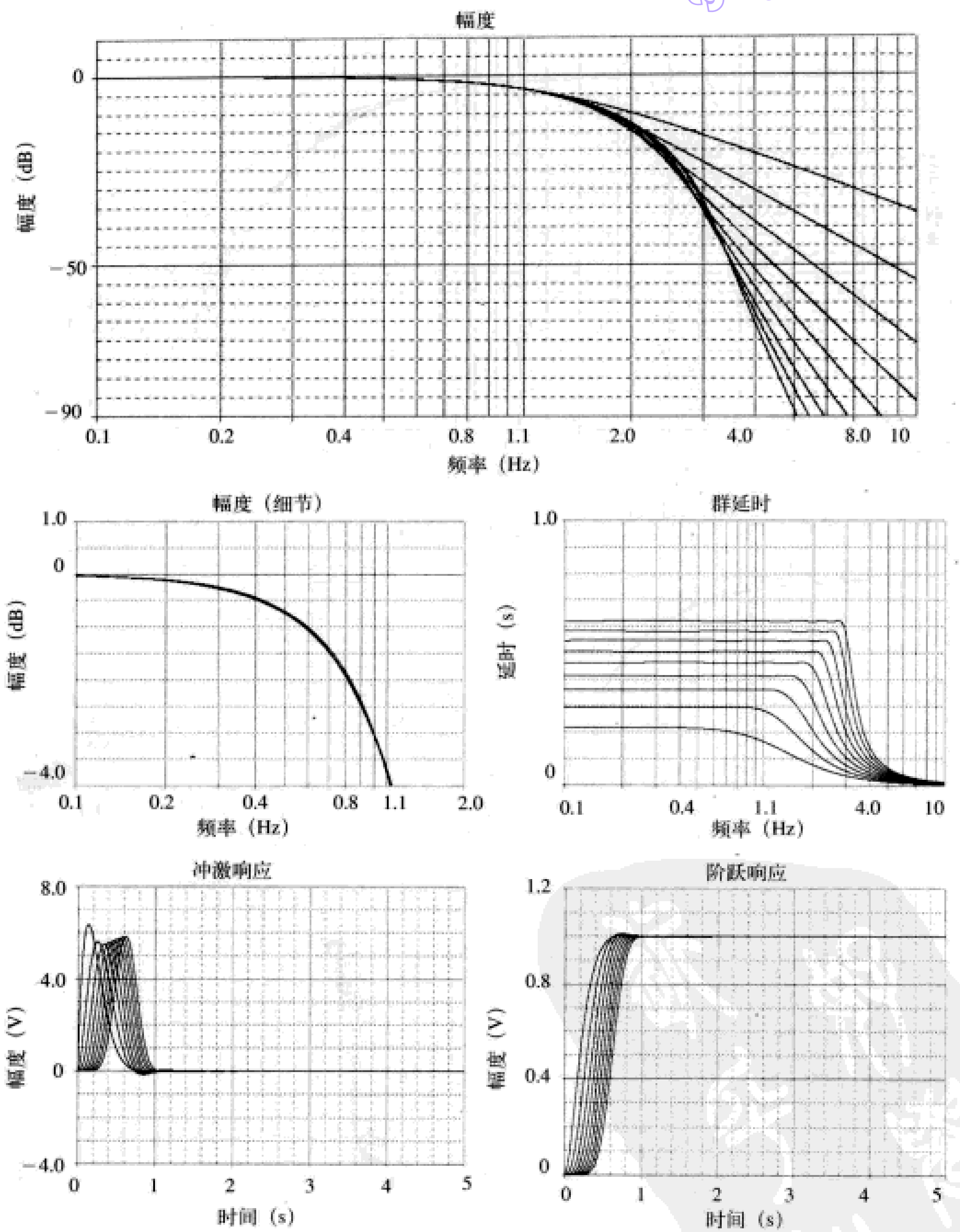



图5-22　0.05°等纹波误差线性相位滤波器响应

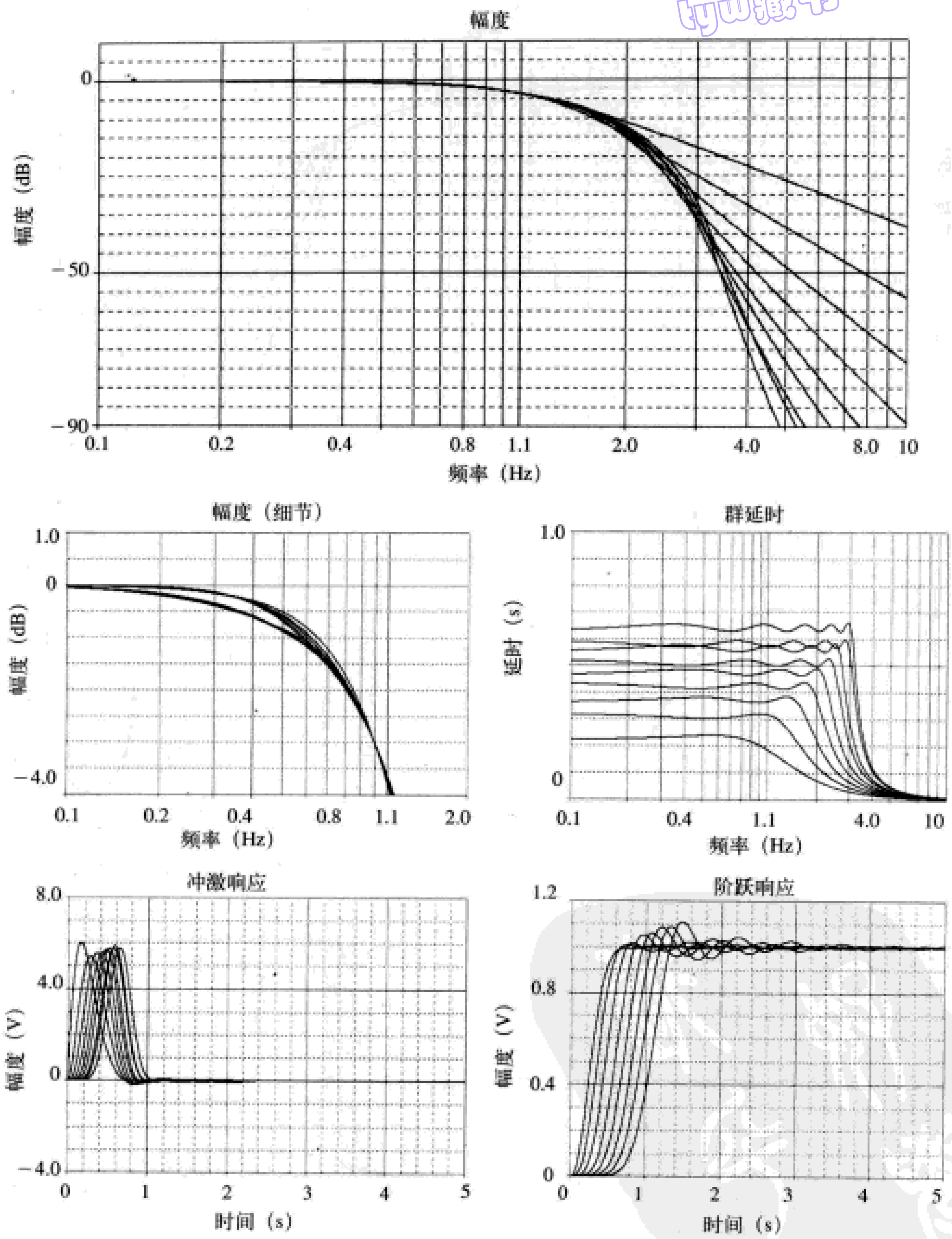



图5-23　0.5°等纹波误差线性相位滤波器响应

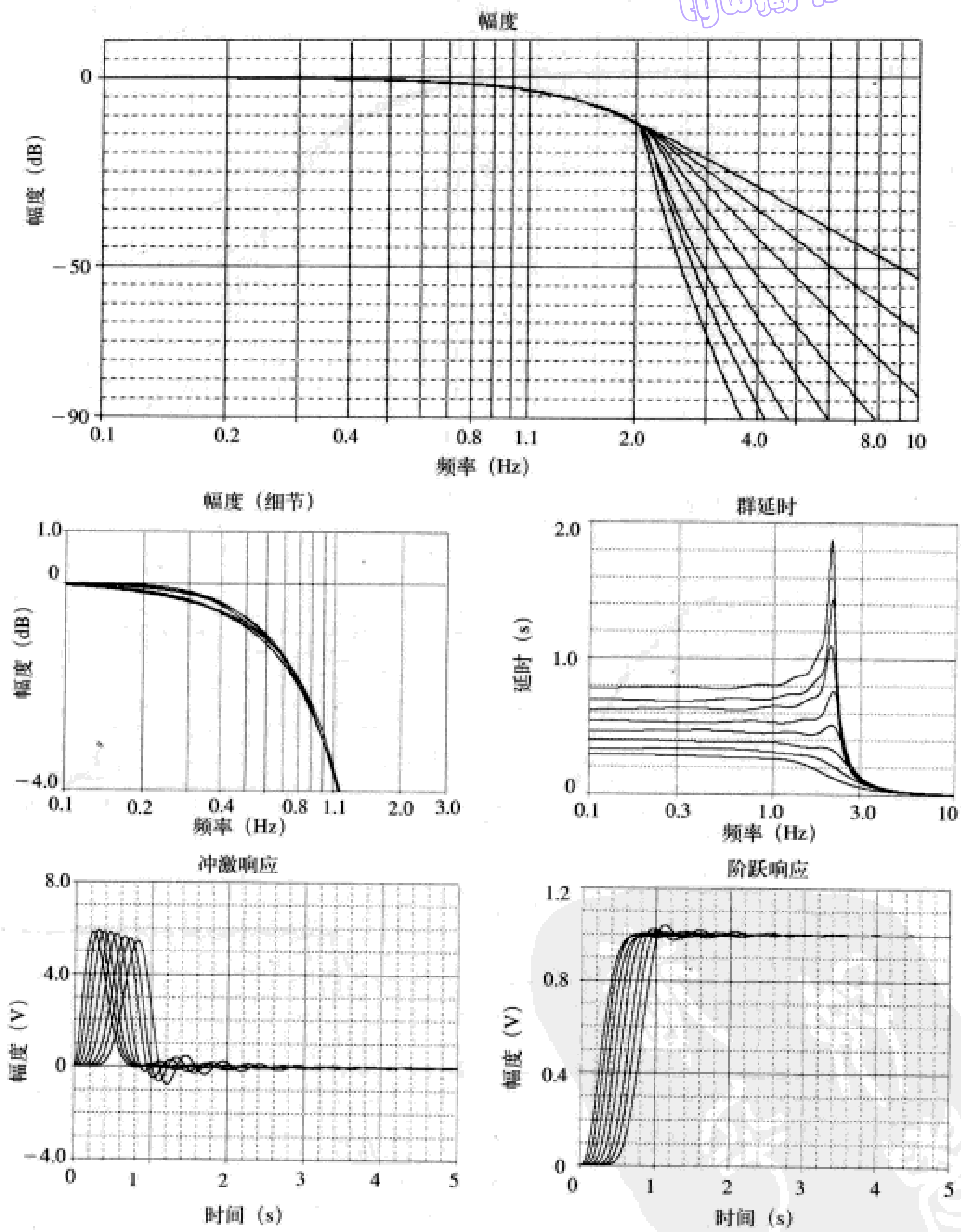



图5-24 12dB高斯滤波器响应

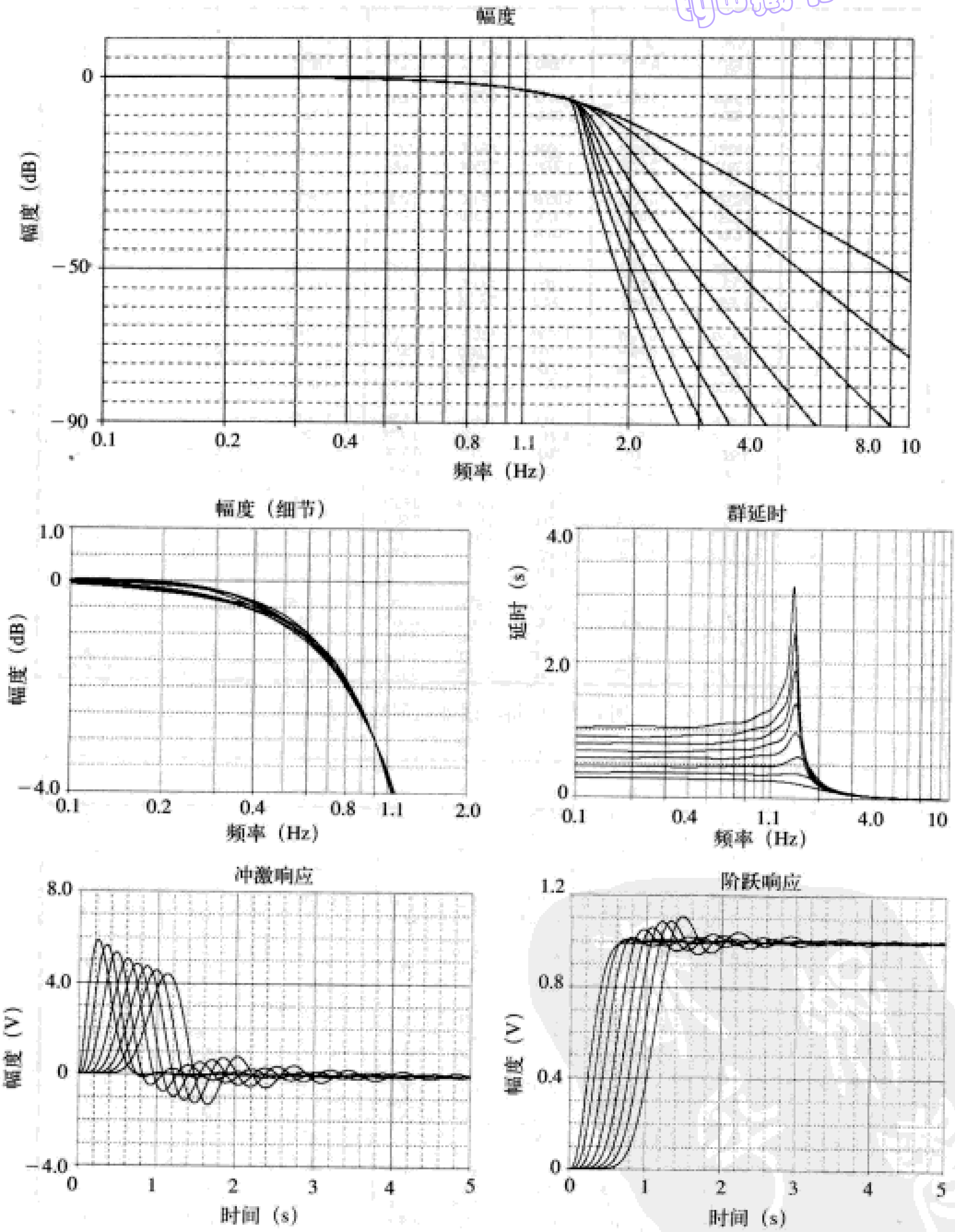



图5-25　6dB高斯滤波器响应

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 0.7071 | 0.7071 | 1.0000 | 1.4142 | 0.7071 | 1.0000 | | |
| 3 | 1 | 0.5000 | 0.8660 | 1.0000 | 1.0000 | 1.0000 | | 0.7071 | 1.2493 |
| | 2 | 1.0000 | | 1.0000 | | | 1.0000 | | |
| 4 | 1 | 0.9239 | 0.3827 | 1.0000 | 1.8478 | 0.5412 | 0.7195 | | |
| | 2 | 0.3827 | 0.9239 | 1.0000 | 0.7654 | 1.3065 | | 0.8409 | 3.0102 |
| 5 | 1 | 0.8090 | 0.5878 | 1.0000 | 1.6180 | 0.6180 | 0.8588 | | |
| | 2 | 0.3090 | 0.9511 | 1.0000 | 0.6180 | 1.6182 | | 0.8995 | 4.6163 |
| | 3 | 1.0000 | | 1.0000 | | | 1.0000 | | |
| 6 | 1 | 0.9659 | 0.2588 | 1.0000 | 1.9319 | 0.5176 | 0.6758 | | |
| | 2 | 0.7071 | 0.7071 | 1.0000 | 1.4142 | 0.7071 | 1.0000 | | |
| | 3 | 0.2588 | 0.9659 | 1.0000 | 0.5176 | 1.9319 | | 0.9306 | 6.0210 |
| 7 | 1 | 0.9010 | 0.4339 | 1.0000 | 1.8019 | 0.5550 | 0.7449 | | |
| | 2 | 0.6235 | 0.7818 | 1.0000 | 1.2470 | 0.8019 | | 0.4717 | 0.2204 |
| | 3 | 0.2225 | 0.9749 | 1.0000 | 0.4450 | 2.2471 | | 0.9492 | 7.2530 |
| | 4 | 1.0000 | | 1.0000 | | | 1.0000 | | |
| 8 | 1 | 0.9808 | 0.1951 | 1.0000 | 1.9616 | 0.5098 | 0.6615 | | |
| | 2 | 0.8315 | 0.5556 | 1.0000 | 1.6629 | 0.6013 | 0.8295 | | |
| | 3 | 0.5556 | 0.8315 | 1.0000 | 1.1112 | 0.9000 | | 0.6186 | 0.6876 |
| | 4 | 0.1951 | 0.9808 | 1.0000 | 0.3902 | 2.5628 | | 0.9612 | 8.3429 |
| 9 | 1 | 0.9397 | 0.3420 | 1.0000 | 1.8794 | 0.5321 | 0.7026 | | |
| | 2 | 0.7660 | 0.6428 | 1.0000 | 1.5320 | 0.6527 | 0.9172 | | |
| | 3 | 0.5000 | 0.8660 | 1.0000 | 1.0000 | 1.0000 | | 0.7071 | 1.2493 |
| | 4 | 0.1737 | 0.9848 | 1.0000 | 0.3474 | 2.8785 | | 0.9694 | 9.3165 |
| | 5 | 1.0000 | | 1.0000 | | | 1.0000 | | |
| 10 | 1 | 0.9877 | 0.1564 | 1.0000 | 1.9754 | 0.5062 | 0.6549 | | |
| | 2 | 0.8910 | 0.4540 | 1.0000 | 1.7820 | 0.5612 | 0.7564 | | |
| | 3 | 0.7071 | 0.7071 | 1.0000 | 1.4142 | 0.7071 | 1.0000 | | |
| | 4 | 0.4540 | 0.8910 | 1.0000 | 0.9080 | 1.1013 | | 0.7667 | 1.8407 |
| | 5 | 0.1564 | 0.9877 | 1.0000 | 0.3128 | 3.1970 | | 0.9752 | 10.2023 |

图5-26　巴特沃思滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 0.6743 | 0.7075 | 0.9774 | 1.3798 | 0.7247 | | 0.2142 | 0.0100 |
| 3 | 1 | 0.4233 | 0.8663 | 0.9642 | 0.8780 | 1.1389 | | 0.7558 | 2.0595 |
| | 2 | 0.8467 | | 0.8467 | | | 0.8467 | | |
| 4 | 1 | 0.6762 | 0.3828 | 0.7770 | 1.7405 | 0.5746 | 0.6069 | | |
| | 2 | 0.2801 | 0.9241 | 0.9656 | 0.5801 | 1.7237 | | 0.8806 | 5.1110 |
| 5 | 1 | 0.5120 | 0.5879 | 0.7796 | 1.3135 | 0.7613 | | 0.2889 | 0.0827 |
| | 2 | 0.1956 | 0.9512 | 0.9711 | 0.4028 | 2.4824 | | 0.9309 | 8.0772 |
| | 3 | 0.6328 | | 0.6328 | | | 0.6328 | | |
| 6 | 1 | 0.5335 | 0.2588 | 0.5930 | 1.7996 | 0.5557 | 0.4425 | | |
| | 2 | 0.3906 | 0.7072 | 0.8079 | 0.9670 | 1.0342 | | 0.5895 | 1.4482 |
| | 3 | 0.1430 | 0.9660 | 0.9765 | 0.2929 | 3.4144 | | 0.9554 | 10.7605 |
| 7 | 1 | 0.4393 | 0.4339 | 0.6175 | 1.4229 | 0.7028 | 0.6136 | | |
| | 2 | 0.3040 | 0.7819 | 0.8389 | 0.7247 | 1.3798 | | 0.7204 | 3.4077 |
| | 3 | 0.1085 | 0.9750 | 0.9810 | 0.2212 | 4.5208 | | 0.9689 | 13.1578 |
| | 4 | 0.4876 | | 0.4876 | | | 0.4876 | | |
| 8 | 1 | 0.4268 | 0.1951 | 0.4693 | 1.8190 | 0.5498 | 0.3451 | | |
| | 2 | 0.3168 | 0.5556 | 0.6396 | 0.9907 | 1.0094 | | 0.4564 | 1.3041 |
| | 3 | 0.2418 | 0.8315 | 0.8659 | 0.5585 | 1.7906 | | 0.7956 | 5.4126 |
| | 4 | 0.0849 | 0.9808 | 0.9845 | 0.1725 | 5.7978 | | 0.9771 | 15.2977 |
| 9 | 1 | 0.3686 | 0.3420 | 0.5028 | 1.4661 | 0.6821 | 0.4844 | | |
| | 2 | 0.3005 | 0.6428 | 0.7096 | 0.8470 | 1.1807 | | 0.5682 | 2.3008 |
| | 3 | 0.1961 | 0.8661 | 0.8880 | 0.4417 | 2.2642 | | 0.8436 | 7.3156 |
| | 4 | 0.0681 | 0.9848 | 0.9872 | 0.1380 | 7.2478 | | 0.9824 | 17.2249 |
| | 5 | 0.3923 | | 0.3923 | | | 0.3923 | | |
| 10 | 1 | 0.3522 | 0.1564 | 0.3854 | 1.8279 | 0.5471 | 0.2814 | | |
| | 2 | 0.3178 | 0.454 | 0.5542 | 1.1469 | 0.8719 | | 0.3242 | 0.5412 |
| | 3 | 0.2522 | 0.7071 | 0.7507 | 0.6719 | 1.4884 | | 0.6606 | 3.9742 |
| | 4 | 0.1619 | 0.891 | 0.9056 | 0.3576 | 2.7968 | | 0.8762 | 9.0742 |
| | 5 | 0.0558 | 0.9877 | 0.9893 | 0.1128 | 8.8645 | | 0.9861 | 18.9669 |

图5-27　0.01dB切比雪夫滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 0.6104 | 0.7106 | 0.9368 | 1.3032 | 0.7673 | | 0.3638 | 0.0999 |
| 3 | 1 | 0.3490 | 0.8684 | 0.9359 | 0.7458 | 1.3408 | | 0.7952 | 3.1978 |
| | 2 | 0.6970 | | 0.6970 | | | 0.6970 | | |
| 4 | 1 | 0.2177 | 0.9254 | 0.9507 | 0.4580 | 2.1834 | | 0.8994 | 7.0167 |
| | 2 | 0.5257 | 0.3833 | 0.6506 | 1.6160 | 0.6188 | 0.5596 | | |
| 5 | 1 | 0.3842 | 0.5884 | 0.7027 | 1.0935 | 0.9145 | | 0.4457 | 0.7662 |
| | 2 | 0.1468 | 0.9521 | 0.9634 | 0.3048 | 3.2812 | | 0.9407 | 10.4226 |
| | 3 | 0.4749 | | 0.4749 | | | 0.4749 | | |
| 6 | 1 | 0.3916 | 0.2590 | 0.4695 | 1.6682 | 0.5995 | 0.3879 | | |
| | 2 | 0.2867 | 0.7077 | 0.7636 | 0.7509 | 1.3316 | | 0.6470 | 3.1478 |
| | 3 | 0.1049 | 0.9667 | 0.9724 | 0.2158 | 4.6348 | | 0.9610 | 13.3714 |
| 7 | 1 | 0.3178 | 0.4341 | 0.5380 | 1.1814 | 0.8464 | | 0.2957 | 0.4157 |
| | 2 | 0.2200 | 0.7823 | 0.8126 | 0.5414 | 1.8469 | | 0.7507 | 5.6595 |
| | 3 | 0.0785 | 0.9755 | 0.9787 | 0.1604 | 6.2335 | | 0.9723 | 15.9226 |
| | 4 | 0.3528 | | 0.3528 | | | 0.3528 | | |
| 8 | 1 | 0.3058 | 0.1952 | 0.3628 | 1.6858 | 0.5932 | 0.2956 | | |
| | 2 | 0.2529 | 0.5558 | 0.6106 | 0.8283 | 1.2073 | | 0.4949 | 2.4532 |
| | 3 | 0.1732 | 0.8319 | 0.8497 | 0.4077 | 2.4531 | | 0.8137 | 7.9784 |
| | 4 | 0.0608 | 0.9812 | 0.9831 | 0.1237 | 8.0819 | | 0.9793 | 18.1669 |
| 9 | 1 | 0.2622 | 0.3421 | 0.4310 | 1.2166 | 0.8219 | | 0.2197 | 0.3037 |
| | 2 | 0.2137 | 0.6430 | 0.6776 | 0.6308 | 1.5854 | | 0.6064 | 4.4576 |
| | 3 | 0.1395 | 0.8663 | 0.8775 | 0.3180 | 3.1450 | | 0.8550 | 10.0636 |
| | 4 | 0.0485 | 0.9852 | 0.9864 | 0.0982 | 10.1795 | | 0.9840 | 20.1650 |
| | 5 | 0.2790 | | 0.2790 | | | 0.2790 | | |
| 10 | 1 | 0.2493 | 0.1564 | 0.2943 | 1.6942 | 0.5902 | 0.2382 | | |
| | 2 | 0.2249 | 0.4541 | 0.5067 | 0.8876 | 1.1266 | | 0.3945 | 1.9880 |
| | 3 | 0.1785 | 0.7073 | 0.7295 | 0.4894 | 2.0434 | | 0.6844 | 6.4750 |
| | 4 | 0.1146 | 0.8913 | 0.8986 | 0.2551 | 3.9208 | | 0.8839 | 11.9386 |
| | 5 | 0.0395 | 0.9880 | 0.9888 | 0.0799 | 12.5163 | | 0.9872 | 21.9565 |

图5-28 0.1dB切比雪夫滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 0.5621 | 0.7154 | 0.9098 | 1.2356 | 0.8093 | | 0.4425 | 0.2502 |
| 3 | 1 | 0.3062 | 0.8712 | 0.9234 | 0.6632 | 1.5079 | | 0.8156 | 4.0734 |
| | 2 | 0.6124 | | 0.6124 | | | 0.6124 | | |
| 4 | 1 | 0.4501 | 0.3840 | 0.5916 | 1.5215 | 0.6572 | 0.5470 | | |
| | 2 | 0.1865 | 0.9272 | 0.9458 | 0.3944 | 2.5356 | | 0.9082 | 8.2538 |
| 5 | 1 | 0.3247 | 0.5892 | 0.6727 | 0.9653 | 1.0359 | | 0.4917 | 1.4585 |
| | 2 | 0.1240 | 0.9533 | 0.9613 | 0.2580 | 3.8763 | | 0.9452 | 11.8413 |
| | 3 | 0.4013 | | 0.4013 | | | 0.4013 | | |
| 6 | 1 | 0.3284 | 0.2593 | 0.4184 | 1.5697 | 0.6371 | 0.3730 | | |
| | 2 | 0.2404 | 0.7083 | 0.7480 | 0.6428 | 1.5557 | | 0.6663 | 4.3121 |
| | 3 | 0.0880 | 0.9675 | 0.9715 | 0.1811 | 5.5205 | | 0.9635 | 14.8753 |
| 7 | 1 | 0.2652 | 0.4344 | 0.5090 | 1.0421 | 0.9596 | | 0.3441 | 1.0173 |
| | 2 | 0.1835 | 0.7828 | 0.8040 | 0.4565 | 2.1908 | | 0.7610 | 7.0443 |
| | 3 | 0.0655 | 0.9761 | 0.9783 | 0.1339 | 7.4679 | | 0.9739 | 17.4835 |
| | 4 | 0.2944 | | 0.2944 | | | 0.2944 | | |
| 8 | 1 | 0.2543 | 0.1953 | 0.3206 | 1.5862 | 0.6304 | 0.2822 | | |
| | 2 | 0.2156 | 0.5561 | 0.5964 | 0.7230 | 1.3832 | | 0.5126 | 3.4258 |
| | 3 | 0.1441 | 0.8323 | 0.8447 | 0.3412 | 2.9309 | | 0.8197 | 9.4683 |
| | 4 | 0.0506 | 0.9817 | 0.9830 | 0.1029 | 9.7173 | | 0.9804 | 19.7624 |
| 9 | 1 | 0.2176 | 0.3423 | 0.4056 | 1.0730 | 0.9320 | | 0.2642 | 0.8624 |
| | 2 | 0.1774 | 0.6433 | 0.6673 | 0.5317 | 1.8808 | | 0.6184 | 5.8052 |
| | 3 | 0.1158 | 0.8667 | 0.8744 | 0.2649 | 3.7755 | | 0.8589 | 11.6163 |
| | 4 | 0.0402 | 0.9856 | 0.9864 | 0.0815 | 12.2659 | | 0.9848 | 21.7812 |
| | 5 | 0.2315 | | 0.2315 | | | 0.2315 | | |
| 10 | 1 | 0.2065 | 0.1565 | 0.2591 | 1.5940 | 0.6274 | 0.2267 | | |
| | 2 | 0.1863 | 0.4543 | 0.4910 | 0.7588 | 1.3178 | | 0.4143 | 3.0721 |
| | 3 | 0.1478 | 0.7075 | 0.7228 | 0.4090 | 2.4451 | | 0.6919 | 7.9515 |
| | 4 | 0.0949 | 0.8915 | 0.8965 | 0.2117 | 4.7236 | | 0.8864 | 13.5344 |
| | 5 | 0.0327 | 0.9883 | 0.9888 | 0.0661 | 15.1199 | | 0.9878 | 23.5957 |

图5-29 0.25dB切比雪夫滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | -3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 0.5129 | 0.7225 | 1.2314 | 1.1577 | 0.8638 | | 0.7072 | 0.5002 |
| 3 | 1 | 0.2683 | 0.8753 | 1.0688 | 0.5861 | 1.7061 | | 0.9727 | 5.0301 |
| | 2 | 0.5366 | | 0.6265 | | | 0.6265 | | |
| 4 | 1 | 0.3872 | 0.3850 | 0.5969 | 1.4182 | 0.7051 | 0.5951 | | |
| | 2 | 0.1605 | 0.9297 | 1.0313 | 0.3402 | 2.9391 | | 1.0010 | 9.4918 |
| 5 | 1 | 0.2767 | 0.5902 | 0.6905 | 0.8490 | 1.1779 | | 0.5522 | 2.2849 |
| | 2 | 0.1057 | 0.9550 | 1.0178 | 0.2200 | 4.5451 | | 1.0054 | 13.2037 |
| | 3 | 0.3420 | | 0.3623 | | | 0.3623 | | |
| 6 | 1 | 0.2784 | 0.2596 | 0.3963 | 1.4627 | 0.6836 | 0.3827 | | |
| | 2 | 0.2037 | 0.7091 | 0.7680 | 0.5522 | 1.8109 | | 0.7071 | 5.5025 |
| | 3 | 0.0746 | 0.9687 | 1.0114 | 0.1536 | 6.5119 | | 1.0055 | 16.2998 |
| 7 | 1 | 0.2241 | 0.4349 | 0.5040 | 0.9161 | 1.0916 | | 0.3839 | 1.7838 |
| | 2 | 0.1550 | 0.7836 | 0.8228 | 0.3881 | 2.5767 | | 0.7912 | 8.3880 |
| | 3 | 0.0553 | 0.9771 | 1.0081 | 0.1130 | 8.8487 | | 1.0049 | 18.9515 |
| | 4 | 0.2487 | | 0.2562 | | | 0.2562 | | |
| 8 | 1 | 0.2144 | 0.1955 | 0.2968 | 1.4779 | 0.6767 | 0.2835 | | |
| | 2 | 0.1817 | 0.5565 | 0.5989 | 0.6208 | 1.6109 | | 0.5381 | 4.5815 |
| | 3 | 0.1214 | 0.8328 | 0.8610 | 0.2885 | 3.4662 | | 0.8429 | 10.8885 |
| | 4 | 0.0426 | 0.9824 | 1.0060 | 0.0867 | 11.5305 | | 1.0041 | 21.2452 |
| 9 | 1 | 0.1831 | 0.3425 | 0.3954 | 0.9429 | 1.0605 | | 0.2947 | 1.6023 |
| | 2 | 0.1493 | 0.6436 | 0.6727 | 0.4520 | 2.2126 | | 0.6374 | 7.1258 |
| | 3 | 0.0974 | 0.8671 | 0.8884 | 0.2233 | 4.4779 | | 0.8773 | 13.0759 |
| | 4 | 0.0338 | 0.9861 | 1.0046 | 0.0686 | 14.5829 | | 1.0034 | 23.2820 |
| | 5 | 0.1949 | | 0.1984 | | | 0.1984 | | |
| 10 | 1 | 0.1736 | 0.1566 | 0.2338 | 1.4851 | 0.6734 | 0.2221 | | |
| | 2 | 0.1566 | 0.4545 | 0.4807 | 0.6515 | 1.5349 | | 0.4267 | 4.2087 |
| | 3 | 0.1243 | 0.7078 | 0.7186 | 0.3459 | 2.8907 | | 0.6968 | 9.3520 |
| | 4 | 0.0798 | 0.8919 | 0.8955 | 0.1782 | 5.6107 | | 0.8883 | 15.0149 |
| | 5 | 0.0275 | 0.9887 | 0.9891 | 0.0556 | 17.9833 | | 0.9883 | 25.1008 |

图5-30　0.5dB切比雪夫滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | -3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 0.4508 | 0.7351 | 0.8623 | 1.0456 | 0.9564 | | 0.5806 | 0.9995 |
| 3 | 1 | 0.2257 | 0.8822 | 0.9106 | 0.4957 | 2.0173 | | 0.8528 | 6.3708 |
| | 2 | 0.4513 | | 0.4513 | | | 0.4513 | | |
| 4 | 1 | 0.3199 | 0.3868 | 0.5019 | 1.2746 | 0.7845 | | 0.2174 | 0.1557 |
| | 2 | 0.1325 | 0.9339 | 0.9433 | 0.2809 | 3.5594 | | 0.9245 | 11.1142 |
| 5 | 1 | 0.2265 | 0.5918 | 0.6337 | 0.7149 | 1.3988 | | 0.5467 | 3.5089 |
| | 2 | 0.0865 | 0.9575 | 0.9614 | 0.1800 | 5.5559 | | 0.9536 | 14.9305 |
| | 3 | 0.2800 | | 0.2800 | | | 0.2800 | | |
| 6 | 1 | 0.2268 | 0.2601 | 0.3451 | 1.3144 | 0.7608 | | 0.1273 | 0.0813 |
| | 2 | 0.1550 | 0.7106 | 0.7273 | 0.4262 | 2.3462 | | 0.6935 | 7.6090 |
| | 3 | 0.0608 | 0.9707 | 0.9726 | 0.1249 | 8.0036 | | 0.9688 | 18.0827 |
| 7 | 1 | 0.1819 | 0.4354 | 0.4719 | 0.7710 | 1.2971 | | 0.3956 | 2.9579 |
| | 2 | 0.1259 | 0.7846 | 0.7946 | 0.3169 | 3.1558 | | 0.7744 | 10.0927 |
| | 3 | 0.0449 | 0.9785 | 0.9795 | 0.0918 | 10.8982 | | 0.9775 | 20.7563 |
| | 4 | 0.2019 | | 0.2019 | | | 0.2019 | | |
| 8 | 1 | 0.1737 | 0.1956 | 0.2616 | 1.3280 | 0.7530 | | 0.0899 | 0.0611 |
| | 2 | 0.1473 | 0.5571 | 0.5762 | 0.5112 | 1.9560 | | 0.5373 | 6.1210 |
| | 3 | 0.0984 | 0.8337 | 0.8395 | 0.2344 | 4.2657 | | 0.8279 | 12.6599 |
| | 4 | 0.0346 | 0.9836 | 0.9842 | 0.0702 | 14.2391 | | 0.9830 | 23.0750 |
| 9 | 1 | 0.1482 | 0.3427 | 0.3734 | 0.7938 | 1.2597 | | 0.3090 | 2.7498 |
| | 2 | 0.1208 | 0.6442 | 0.6554 | 0.3686 | 2.7129 | | 0.6328 | 8.8187 |
| | 3 | 0.0788 | 0.8679 | 0.8715 | 0.1809 | 5.5268 | | 0.8643 | 14.8852 |
| | 4 | 0.0274 | 0.9869 | 0.9873 | 0.0555 | 18.0226 | | 0.9865 | 25.1197 |
| | 5 | 0.1577 | | 0.1577 | | | 0.1577 | | |
| 10 | 1 | 0.1403 | 0.1567 | 0.2103 | 1.3341 | 0.7496 | | 0.0698 | 0.0530 |
| | 2 | 0.1266 | 0.4548 | 0.4721 | 0.5363 | 1.8645 | | 0.4368 | 5.7354 |
| | 3 | 0.1005 | 0.7084 | 0.7155 | 0.2809 | 3.5597 | | 0.7012 | 11.1147 |
| | 4 | 0.0645 | 0.8926 | 0.8949 | 0.1441 | 6.9374 | | 0.8903 | 16.8466 |
| | 5 | 0.0222 | 0.9895 | 0.9897 | 0.0449 | 22.2916 | | 0.9893 | 26.9650 |

图5-31　1dB切比雪夫滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 1.1050 | 0.6368 | 1.2754 | 1.7328 | 0.5771 | 1.0020 | | |
| 3 | 1 | 1.0509 | 1.0025 | 1.4524 | 1.4471 | 0.6910 | 1.4185 | | |
| | 2 | 1.3270 | | 1.3270 | | | 1.3270 | | |
| 4 | 1 | 1.3596 | 0.4071 | 1.4192 | 1.9160 | 0.5219 | 0.9705 | | |
| | 2 | 0.9877 | 1.2476 | 1.5912 | 1.2414 | 0.8055 | | 0.7622 | 0.2349 |
| 5 | 1 | 1.3851 | 0.7201 | 1.5611 | 1.7745 | 0.5635 | 1.1876 | | |
| | 2 | 0.9606 | 1.4756 | 1.7607 | 1.0911 | 0.9165 | | 1.1201 | 0.7768 |
| | 3 | 1.5069 | | 1.5069 | | | 1.5069 | | |
| 6 | 1 | 1.5735 | 0.3213 | 1.6060 | 1.9596 | 0.5103 | 1.0638 | | |
| | 2 | 1.3836 | 0.9727 | 1.6913 | 1.6361 | 0.6112 | 1.4323 | | |
| | 3 | 0.9318 | 1.6640 | 1.9071 | 0.9772 | 1.0234 | | 1.3786 | 1.3851 |
| 7 | 1 | 1.6130 | 0.5896 | 1.7174 | 1.8784 | 0.5324 | 1.2074 | | |
| | 2 | 1.3797 | 1.1923 | 1.8235 | 1.5132 | 0.6608 | 1.6964 | | |
| | 3 | 0.9104 | 1.8375 | 2.0507 | 0.8879 | 1.1262 | | 1.5961 | 1.9860 |
| | 4 | 1.6853 | | 1.6853 | | | 1.6853 | | |
| 8 | 1 | 1.7627 | 0.2737 | 1.7838 | 1.9763 | 0.5060 | 1.1675 | | |
| | 2 | 0.8955 | 2.0044 | 2.1953 | 0.8158 | 1.2258 | | 1.7932 | 2.5585 |
| | 3 | 1.3780 | 1.3926 | 1.9591 | 1.4067 | 0.7109 | | 0.2011 | 0.0005 |
| | 4 | 1.6419 | 0.8256 | 1.8378 | 1.7868 | 0.5597 | 1.3849 | | |
| 9 | 1 | 1.8081 | 0.5126 | 1.8794 | 1.9242 | 0.5197 | 1.2774 | | |
| | 2 | 1.6532 | 1.0319 | 1.9488 | 1.6966 | 0.5894 | 1.5747 | | |
| | 3 | 1.3683 | 1.5685 | 2.0815 | 1.3148 | 0.7606 | | 0.7668 | 0.0807 |
| | 4 | 0.8788 | 2.1509 | 2.3235 | 0.7564 | 1.3220 | | 1.9632 | 3.0949 |
| | 5 | 1.8575 | | 1.8575 | | | 1.8575 | | |
| 10 | 1 | 1.9335 | 0.2451 | 1.9490 | 1.9841 | 0.5040 | 1.2685 | | |
| | 2 | 1.8467 | 0.7335 | 1.9870 | 1.8587 | 0.5380 | 1.4177 | | |
| | 3 | 1.6661 | 1.2246 | 2.0678 | 1.6115 | 0.6205 | 1.7848 | | |
| | 4 | 1.3648 | 1.7395 | 2.2110 | 1.2346 | 0.8100 | | 1.0785 | 0.2531 |
| | 5 | 0.8686 | 2.2994 | 2.4580 | 0.7067 | 1.4150 | | 2.1291 | 3.5944 |

图5-32 贝塞尔滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 1.0087 | 0.6680 | 1.2098 | 1.6675 | 0.5997 | 0.9999 | | |
| 3 | 1 | 0.8541 | 1.0725 | 1.3710 | 1.2459 | 0.8026 | | 0.6487 | 0.2232 |
| | 2 | 1.0459 | | 1.0459 | | | 1.0459 | | |
| 4 | 1 | 0.9648 | 0.4748 | 1.0753 | 1.7945 | 0.5573 | 0.8056 | | |
| | 2 | 0.7448 | 1.4008 | 1.5865 | 0.9389 | 1.0650 | | 1.1864 | 1.6286 |
| 5 | 1 | 0.8915 | 0.8733 | 1.2480 | 1.4287 | 0.6999 | 1.2351 | | |
| | 2 | 0.6731 | 1.7085 | 1.8363 | 0.7331 | 1.3641 | | 1.5703 | 3.3234 |
| | 3 | 0.9430 | | 0.9430 | | | 0.9430 | | |
| 6 | 1 | 0.8904 | 0.4111 | 0.9807 | 1.8158 | 0.5507 | 0.7229 | | |
| | 2 | 0.8233 | 1.2179 | 1.4701 | 1.1201 | 0.8928 | | 0.8975 | 0.6495 |
| | 3 | 0.6152 | 1.9810 | 2.0743 | 0.5932 | 1.6859 | | 1.8831 | 4.9365 |
| 7 | 1 | 0.8425 | 0.7791 | 1.1475 | 1.4684 | 0.6810 | 1.1036 | | |
| | 2 | 0.7708 | 1.5351 | 1.7177 | 0.8975 | 1.1143 | | 1.3276 | 1.9162 |
| | 3 | 0.5727 | 2.2456 | 2.3175 | 0.4942 | 2.0233 | | 2.1713 | 6.3948 |
| | 4 | 0.8615 | | 0.8615 | | | 0.8615 | | |
| 8 | 1 | 0.8195 | 0.3711 | 0.8996 | 1.8219 | 0.5489 | 0.6600 | | |
| | 2 | 0.7930 | 1.1054 | 1.3604 | 1.1658 | 0.8578 | | 0.7701 | 0.4705 |
| | 3 | 0.7213 | 1.8134 | 1.9516 | 0.7392 | 1.3528 | | 1.6638 | 3.2627 |
| | 4 | 0.5341 | 2.4761 | 2.5330 | 0.4217 | 2.3713 | | 2.4178 | 7.6973 |
| 9 | 1 | 0.7853 | 0.7125 | 1.0604 | 1.4812 | 0.6751 | 1.0102 | | |
| | 2 | 0.7555 | 1.4127 | 1.6020 | 0.9432 | 1.0602 | | 1.1937 | 1.6005 |
| | 3 | 0.6849 | 2.0854 | 2.1950 | 0.6241 | 1.6024 | | 1.9697 | 4.5404 |
| | 4 | 0.5060 | 2.7133 | 2.7601 | 0.3667 | 2.7274 | | 2.6857 | 8.8633 |
| | 5 | 0.7983 | | 0.7983 | | | 0.7983 | | |
| 10 | 1 | 0.7592 | 0.3413 | 0.8324 | 1.8241 | 0.5482 | 0.6096 | | |
| | 2 | 0.7467 | 1.0195 | 1.2637 | 1.1818 | 0.8462 | | 0.6941 | 0.4145 |
| | 3 | 0.7159 | 1.6836 | 1.8295 | 0.7826 | 1.2778 | | 1.5238 | 2.8507 |
| | 4 | 0.6475 | 2.3198 | 2.4085 | 0.5377 | 1.8598 | | 2.2276 | 5.7152 |
| | 5 | 0.4777 | 2.9128 | 2.9517 | 0.3237 | 3.0895 | | 2.8734 | 9.9130 |

图5-33 0.05°等纹波误差线性相位滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 2 | 1 | 0.8590 | 0.6981 | 1.1069 | 1.5521 | 0.6443 | 1.0000 | | |
| 3 | 1 | 0.6969 | 1.1318 | 1.3292 | 1.0486 | 0.9536 | | 0.8918 | 0.9836 |
| | 2 | 0.8257 | | 0.8257 | | | 0.8257 | | |
| 4 | 1 | 0.7448 | 0.5133 | 0.9045 | 1.6468 | 0.6072 | 0.7597 | | |
| | 2 | 0.6037 | 1.4983 | 1.6154 | 0.7475 | 1.3379 | | 1.3713 | 3.1817 |
| 5 | 1 | 0.6775 | 0.9401 | 1.1588 | 1.1693 | 0.8552 | | 0.6518 | 0.4579 |
| | 2 | 0.5412 | 1.8256 | 1.9041 | 0.5684 | 1.7592 | | 1.7435 | 5.2720 |
| | 3 | 0.7056 | | 0.7056 | | | 0.7056 | | |
| 6 | 1 | 0.6519 | 0.4374 | 0.7850 | 1.6608 | 0.6021 | 0.6522 | | |
| | 2 | 0.6167 | 1.2963 | 1.4355 | 0.8592 | 1.1639 | | 1.1402 | 2.2042 |
| | 3 | 0.4893 | 2.0982 | 2.1545 | 0.4542 | 2.2016 | | 2.0404 | 7.0848 |
| 7 | 1 | 0.6190 | 0.8338 | 1.0385 | 1.1922 | 0.8388 | | 0.5586 | 0.3798 |
| | 2 | 0.5816 | 1.6455 | 1.7453 | 0.6865 | 1.5004 | | 1.5393 | 4.0353 |
| | 3 | 0.4598 | 2.3994 | 2.4431 | 0.3764 | 2.6567 | | 2.3549 | 8.6433 |
| | 4 | 0.6283 | | 0.6283 | | | 0.6283 | | |
| 8 | 1 | 0.5791 | 0.3857 | 0.6958 | 1.6646 | 0.6007 | 0.5764 | | |
| | 2 | 0.5665 | 1.1505 | 1.2824 | 0.8835 | 1.1319 | | 1.0014 | 2.0187 |
| | 3 | 0.5303 | 1.8914 | 1.9643 | 0.5399 | 1.8521 | | 1.8155 | 5.6819 |
| | 4 | 0.4148 | 2.5780 | 2.6112 | 0.3177 | 3.1475 | | 2.5444 | 10.0703 |
| 9 | 1 | 0.5688 | 0.7595 | 0.9489 | 1.1989 | 0.8341 | | 0.5033 | 0.3581 |
| | 2 | 0.5545 | 1.5089 | 1.6076 | 0.6899 | 1.4496 | | 1.4033 | 3.7748 |
| | 3 | 0.5179 | 2.2329 | 2.2922 | 0.4519 | 2.2130 | | 2.1720 | 7.1270 |
| | 4 | 0.4080 | 2.9028 | 2.9313 | 0.2784 | 3.5923 | | 2.8740 | 11.1925 |
| | 5 | 0.5728 | | 0.5728 | | | 0.5728 | | |
| 10 | 1 | 0.5249 | 0.3487 | 0.6302 | 1.6659 | 0.6003 | 0.5215 | | |
| | 2 | 0.5193 | 1.0429 | 1.1650 | 0.8915 | 1.1217 | | 0.9044 | 1.9598 |
| | 3 | 0.5051 | 1.7264 | 1.7988 | 0.5616 | 1.7806 | | 1.6509 | 5.3681 |
| | 4 | 0.4711 | 2.3850 | 2.4311 | 0.3876 | 2.5802 | | 2.3380 | 8.3994 |
| | 5 | 0.3708 | 2.9940 | 3.0169 | 0.2458 | 4.0681 | | 2.9709 | 12.2539 |

图5-34　0.5°等纹波误差线性相位滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 3 | 1 | 0.9360 | 1.2168 | 1.5352 | 1.2194 | 0.8201 | | 0.7775 | 0.2956 |
| | 2 | 0.9360 | | 0.9360 | | | 0.9360 | | |
| 4 | 1 | 0.9278 | 1.6995 | 1.9363 | 0.9583 | 1.0435 | | 1.4239 | 1.5025 |
| | 2 | 0.9192 | 0.5560 | 1.0743 | 1.7113 | 0.5844 | 0.8582 | | |
| 5 | 1 | 0.8075 | 0.9973 | 1.2832 | 1.2585 | 0.7946 | | 0.5853 | 0.1921 |
| | 2 | 0.7153 | 0.2053 | 0.7442 | 1.9224 | 0.5202 | 0.5065 | | |
| | 3 | 0.8131 | | 0.8131 | | | 0.8131 | | |
| 6 | 1 | 0.7019 | 0.4322 | 0.8243 | 1.7030 | 0.5872 | 0.6627 | | |
| | 2 | 0.6667 | 1.2931 | 1.4549 | 0.9165 | 1.0911 | | 1.1080 | 1.7809 |
| | 3 | 0.4479 | 2.1363 | 2.1827 | 0.4104 | 2.4366 | | 2.0888 | 7.9227 |
| 7 | 1 | 0.6155 | 0.7703 | 0.9860 | 1.2485 | 0.8010 | | 0.4632 | 0.2188 |
| | 2 | 0.5488 | 1.5154 | 1.6116 | 0.6808 | 1.4689 | | 1.4126 | 3.8745 |
| | 3 | 0.2905 | 2.1486 | 2.1681 | 0.2680 | 3.7318 | | 2.1289 | 11.5169 |
| | 4 | 0.6291 | | 0.6291 | | | 0.6291 | | |
| 8 | 1 | 0.5441 | 0.3358 | 0.6394 | 1.7020 | 0.5876 | 0.5145 | | |
| | 2 | 0.5175 | 0.9962 | 1.1226 | 0.9220 | 1.0846 | | 0.8512 | 1.7432 |
| | 3 | 0.4328 | 1.6100 | 1.6672 | 0.5192 | 1.9260 | | 1.5507 | 5.9962 |
| | 4 | 0.1978 | 2.0703 | 2.0797 | 0.1902 | 5.2571 | | 2.0608 | 14.4545 |
| 9 | 1 | 0.4961 | 0.6192 | 0.7934 | 1.2505 | 0.7997 | | 0.3705 | 0.2116 |
| | 2 | 0.4568 | 1.2145 | 1.2976 | 0.7041 | 1.4203 | | 1.1253 | 3.6221 |
| | 3 | 0.3592 | 1.7429 | 1.7795 | 0.4037 | 2.4771 | | 1.7055 | 8.0594 |
| | 4 | 0.1489 | 2.1003 | 2.1056 | 0.1414 | 7.0704 | | 2.0950 | 17.0107 |
| | 5 | 0.5065 | | 0.5065 | | | 0.5065 | | |
| 10 | 1 | 0.4535 | 0.2794 | 0.5327 | 1.7028 | 0.5873 | 0.4283 | | |
| | 2 | 0.4352 | 0.8289 | 0.9362 | 0.9297 | 1.0756 | | 0.7055 | 1.6904 |
| | 3 | 0.3886 | 1.3448 | 1.3998 | 0.5552 | 1.8011 | | 1.2874 | 5.4591 |
| | 4 | 0.2908 | 1.7837 | 1.8072 | 0.3218 | 3.1074 | | 1.7598 | 9.9618 |
| | 5 | 0.1136 | 2.0599 | 2.0630 | 0.1101 | 9.0802 | | 2.0568 | 19.1751 |

图5-35　12dB高斯滤波器设计表

| 阶数 | 电路级数 | 实部 | 虚部 | $F_0$ | $\alpha$ | $Q$ | −3dB频率 | 峰值频率 | 峰值电平 |
|---|---|---|---|---|---|---|---|---|---|
| 3 | 1 | 0.9622 | 1.2214 | 1.5549 | 1.2377 | 0.8080 | | 0.7523 | 0.2448 |
| | 2 | 0.9776 | 0.5029 | 1.0994 | 1.7785 | 0.5623 | 0.8338 | | |
| 4 | 1 | 0.7940 | 0.5029 | 0.9399 | 1.6896 | 0.5919 | 0.7636 | | |
| | 2 | 0.6304 | 1.5407 | 1.6647 | 0.7574 | 1.3203 | | 1.4058 | 3.0859 |
| 5 | 1 | 0.6190 | 0.8254 | 1.0317 | 1.1999 | 0.8334 | | 0.5460 | 0.3548 |
| | 2 | 0.3559 | 1.5688 | 1.6087 | 0.4425 | 2.2600 | | 1.5279 | 7.3001 |
| | 3 | 0.6650 | | 0.6650 | | | 0.6650 | | |
| 6 | 1 | 0.5433 | 0.3431 | 0.6426 | 1.6910 | 0.5914 | 0.5215 | | |
| | 2 | 0.4672 | 0.9991 | 1.1029 | 0.8472 | 1.1804 | | 0.8831 | 2.2992 |
| | 3 | 0.2204 | 1.5067 | 1.5227 | 0.2895 | 3.4545 | | 1.4905 | 10.8596 |
| 7 | 1 | 0.4580 | 0.5932 | 0.7494 | 1.2223 | 0.8182 | | 0.3770 | 0.2874 |
| | 2 | 0.3649 | 1.1286 | 1.1861 | 0.6153 | 1.6253 | | 1.0680 | 4.6503 |
| | 3 | 0.1522 | 1.4938 | 1.5015 | 0.2027 | 4.9328 | | 1.4860 | 13.9067 |
| | 4 | 0.4828 | | 0.4828 | | | 0.4828 | | |
| 8 | 1 | 0.4222 | 0.2640 | 0.4979 | 1.6958 | 0.5897 | 0.4026 | | |
| | 2 | 0.3833 | 0.7716 | 0.8616 | 0.8898 | 1.1239 | | 0.6697 | 1.9722 |
| | 3 | 0.2678 | 1.2066 | 1.2360 | 0.4333 | 2.3076 | | 1.1765 | 7.4721 |
| | 4 | 0.1122 | 1.4798 | 1.4840 | 0.1512 | 6.6134 | | 1.4755 | 16.4334 |
| 9 | 1 | 0.3700 | 0.4704 | 0.5985 | 1.2365 | 0.8088 | | 0.2905 | 0.2480 |
| | 2 | 0.3230 | 0.9068 | 0.9626 | 0.6711 | 1.4901 | | 0.8473 | 3.9831 |
| | 3 | 0.2309 | 1.2634 | 1.2843 | 0.3596 | 2.7811 | | 1.2421 | 9.0271 |
| | 4 | 0.0860 | 1.4740 | 1.4765 | 0.1165 | 8.5804 | | 1.4715 | 18.6849 |
| | 5 | 0.3842 | | 0.3842 | | | 0.3842 | | |
| 10 | 1 | 0.3384 | 0.2101 | 0.3983 | 1.6991 | 0.5885 | 0.3212 | | |
| | 2 | 0.3164 | 0.6180 | 0.6943 | 0.9114 | 1.0972 | | 0.5309 | 1.8164 |
| | 3 | 0.2677 | 0.9852 | 1.0209 | 0.5244 | 1.9068 | | 0.9481 | 5.9157 |
| | 4 | 0.1849 | 1.2745 | 1.2878 | 0.2871 | 3.4825 | | 1.2610 | 10.9284 |
| | 5 | 0.0671 | 1.4389 | 1.4405 | 0.0931 | 10.7401 | | 1.4373 | 20.6296 |

图5-36 6dB高斯滤波器设计表



## 5.5 频率变换

到目前为止，我们只讨论了低通滤波器的结构。本节将把低通原型滤波器变换到高通、带通、带阻（陷波）以及全通等滤波器结构，并逐一进行讨论。

### 5.5.1 低通—高通

将低通原型滤波器变换为高通滤波器，只需要用$1/s$代替传递函数中的$s$。在无源滤波器实践中，这相当于将电容替换为$1/C$的电感，将电感替换为$1/L$的电容。在有源滤波器实践中，这相当于将电阻替换为$1/R$的电容，将电容替换为$1/C$的电阻，这里替换的电阻只限于用于频率调节的电阻，而不包括用于增益调节的电阻。

另一种方法是在$s$平面上研究低通到高通的变换。低通原型滤波器的复极点对由实部$\alpha$和虚部$\beta$组成，因此归一化高通滤波器的极点为：

$$\alpha_{\text{HP}} = \frac{\alpha}{\alpha^2 + \beta^2} \tag{5-43}$$

和

$$\beta_{\text{HP}} = \frac{\beta}{\alpha^2 + \beta^2} \tag{5-44}$$

低通单极点$\alpha_0$变换为：

$$\alpha_{\omega,\text{HP}} = \frac{1}{\alpha_0} \tag{5-45}$$

低通零点$\omega_{Z.LP}$变换为：

$$\omega_{Z.HP}=\frac{1}{\omega_{Z.LP}} \tag{5-46}$$

此外，在原点处还加入了和极点数目相同个数的零点。将归一化的低通原型滤波器的极点和零点变换到高通滤波器之后，它的频率和阻抗的反归一化方法与低通滤波器是相同的。

349

假设一个3极点1dB切比雪夫低通滤波器要变换为高通滤波器，从上节的设计表中查到：

$$\alpha_{LP1}=0.2257$$
$$\beta_{LP1}=0.8822$$
$$\alpha_{LP2}=0.4513$$

将其变换为：

$$\alpha_{HP1}=0.2722$$
$$\beta_{HP1}=1.0639$$
$$\alpha_{HP2}=2.2158$$

进而得到：

$$F_{01}=1.0982$$
$$\alpha=0.4958$$
$$Q=2.0173$$
$$F_{02}=2.2158$$

这个例子的详细变换过程将在下节讲述。

高通滤波器可以看作低通滤波器的右侧镜像。与低通滤波器在直流处的平坦响应不同，高通滤波器在原点处的$n$个零点造成斜率为$n\times 20$ dB/十倍频程的上升响应，$n$个极点在转折频率处造成斜率为$n\times 20$ dB/十倍频程的下降响应，最终在转折频率处形成了平坦响应。

## 5.5.2　低通—带通

从低通响应变换到带通响应要稍微复杂些。根据极点间的远离程度，带通滤波器分为窄带和宽带两种。如果带通滤波器的转折频率相隔较远（至少2个倍频程），那么此滤波器为宽带带通滤波器，使用两级独立的低通滤波电路和高通滤波电路串接组成。上面假设极点间相隔较远，它们之间的相互作用非常小。极点间隔小于2个倍频程的窄带型带通滤波器则不同。这里主要讨论窄带型带通滤波器。

与高通滤波器相似，使用低通原型滤波器的复极点对（$\alpha$、$\beta$）进行变换处理。极点对的复共轭特性表明它们是关于原点对称的。带通滤波器变换过程就是将低通原型滤波器在原点附近的响应镜像到新的中心频率$F_0$处。

这里明确暗示了带通变换将使零点和极点的数目加倍。由于低通滤波器忽略虚部为负数的零点和极点，$n$阶低通原型滤波器变换为$n$阶带通滤波器时（它的实际阶数为$2n$），导致带通滤波器要包含$n$级电路，而不是低通原型滤波器的$n/2$级电路。带通滤波器的$n$个极点在实轴的上部，$n$个极点在实轴的下部。

$Q_{BP}$的值通过式（5-47）计算。

$$Q_{BP}=\frac{F_0}{BW} \tag{5-47}$$

350

式中BW一般是指滤波器的3dB带宽。

Geffe（参考文献16）详细推导了低通滤波器到带通滤波器的变换算法。

给定低通原型滤波器的极点位置［如式（5-48）所示］、$F_0$和$Q_{BP}$，

$$-\alpha \pm j\beta \tag{5-48}$$

下面的计算将会产生两组$Q$、$F_L$和$F_H$，用以描述一对带通滤波电路。

$$C=\alpha^2+\beta^2 \tag{5-49}$$

$$D=\frac{2\alpha}{Q_{BP}} \tag{5-50}$$

$$E=\frac{C}{Q_{BP}{}^2}+4 \tag{5-51}$$

$$G=\sqrt{E^2-4D^2} \tag{5-52}$$

$$Q=\sqrt{\frac{E+G}{2D^2}} \tag{5-53}$$

每级电路的$Q$值是相同的。

极点频率通过下面的式子计算：

$$M=\frac{\alpha Q}{Q_{BP}} \tag{5-54}$$

$$W=M+\sqrt{M^2-1} \tag{5-55}$$

$$F_{BP1}=\frac{F_0}{W} \tag{5-56}$$

$$F_{BP2}=WF_0 \tag{5-57}$$

变换每对共轭极点时，同时生成两个位于原点处的零点。

351

幅度为$\alpha_0$的归一化低通实极点将变换为品质因数为$Q$和截止频率为$F_0$的带通电路。

$$Q=\frac{Q_{BP}}{\alpha_0} \tag{5-58}$$

变换每个单极点时，同时生成一个位于原点处的零点。

椭圆函数低通原型滤波器既包含极点也包含零点，在变换到带通滤波器时，零点也必须进行变换。给定低通零点$\alpha_i\pm j\omega_Z$带通零点通过下面的式子计算：

$$M=\frac{\alpha Q}{Q_{BP}} \tag{5-59}$$

$$W=M+\sqrt{M^2-1} \tag{5-60}$$

$$F_{BP1}=\frac{F_0}{W} \tag{5-61}$$

$$F_{BP2}=WF_0 \tag{5-62}$$

因为带通滤波器增益的峰值在$F_{BP}$处，而不是在$F_0$处，所以必须调整幅度函数，以归一化累计滤波器的响应。每级滤波器电路的增益为：

$$A_R=A_0\sqrt{1+Q^2\left(\frac{F_0}{F_{BP}}-\frac{F_{BP}}{F_0}\right)^2} \tag{5-63}$$

式中，

$A_0$=滤波器中心频率点增益

$A_R$=滤波器电路谐振频率点增益

$F_0$=滤波器中心频率点

$F_{BP}$=滤波器电路谐振频率点

这里仍以3极点1dB切比雪夫低通原型滤波器为例，进行带通滤波器变换。

$$\alpha_{LP1} = 0.2257$$

$$\beta_{LP1} = 0.8822$$

$$\alpha_{LP2} = 0.4513$$

假设带通滤波器的中心频率为1Hz，3dB带宽为0.5Hz，那么，

$$Q_{BP} = 2$$

极点对变换的结果为，

$$C = 0.829\,217 \qquad D = 0.2\,257$$

$$E = 4.207\,034 \qquad G = 4.098\,611$$

$$M = 1.01\,894 \qquad W = 1.214\,489$$

$$F_{BP1} = 0.823\,391 \qquad F_{BP2} = 1.214\,489$$

$$Q_{BP1} = Q_{BP2} = 9.029\,157$$

单极点变换的结果为，

$$F_{BP3} = 1 \qquad Q_{BP3} = 4.431\,642$$

352 同样，这个例子的详细变换过程将在下节讲述。

### 5.5.3 低通—带阻（陷波滤波器）

与带通滤波器一样，根据极点间隔是否大于2个倍频程，带阻滤波器也分为宽带型和窄带型。为了避免混淆，宽带型称为带阻滤波器，窄带型称为陷波滤波器。

设计陷波滤波器的一种方法是，首先设计一个带通滤波器，然后再从输入中减去带通滤波器（即1-BP）。另一种方法是串接高通滤波电路和低通滤波电路，该方法特别适于宽带型带阻滤波器。该方法中两级电路是并联的，输出是两者的差。

低通原型滤波器变换到带通滤波器时，是将低通滤波器响应直接从零频率处镜像到中心频率$F_0$处。与低通原型滤波器变换到带通滤波器的方法相似，低通原型滤波器变换到带阻滤波器时，首先从低通变换到高通，再从原点处（现在是零点）镜像到中心频率$F_0$处。

更通用的方法是直接变换极点。陷波变换将把一对低通极点变换为两对复极点和一对二阶虚零点。

首先计算$Q_{BR}$：

$$Q_{BR} = \frac{F_0}{\mathrm{BW}} \tag{5-64}$$

式中BW是3dB带宽。

给定低通原型滤波器极点对的位置［如式（5-65）所示］、$F_0$和$Q_{BR}$，

$$-\alpha \pm j\beta \tag{5-65}$$

下面的计算将会产生两组$Q$、$F_L$和$F_H$，描述一对带阻滤波电路。

$$C=\alpha^2+\beta^2 \tag{5-66}$$

$$D=\frac{\alpha}{Q_{BR}C} \tag{5-67}$$

$$E=\frac{\beta}{Q_{BR}C} \tag{5-68}$$

$$F=E^2-4D^2+4 \tag{5-69}$$

$$G=\sqrt{\frac{F}{2}+\sqrt{\frac{F^2}{4}+D^2E^2}} \tag{5-70}$$

$$H=\frac{DE}{G} \tag{5-71}$$

$$K=\frac{1}{2}\sqrt{(D+H)^2+(E+G)^2} \tag{5-72}$$

$$Q=\frac{K}{D+H} \tag{5-73}$$



极点频率为：

$$F_{BR1}=\frac{F_0}{K} \tag{5-74}$$

$$F_{BR2}=KF_0 \tag{5-75}$$

$$F_Z=F_0 \tag{5-76}$$

$$F_0=\sqrt{F_{BR1}\cdot F_{BR2}} \tag{5-77}$$

式中$F_0$为陷波频率，也是$F_{BR1}$和$F_{BR2}$的几何中心频率。实极点$\alpha_0$变换的单极点电路的品质因数$Q$为：

$$Q=Q_{BR}\alpha_0 \tag{5-78}$$

并且频率为$F_{BR}=F_0$，在$F_0$处产生一个变换零点。

在某些低压传感器测量应用中，需要滤除电力线的传输频率，这时就需要针对传输频率设计陷波滤波器。

假设滤波器在带宽$B$内的衰减为$A$ dB，品质因数$Q$为：

$$Q=\frac{\omega_0}{B\sqrt{10^{0.1A}-1}} \tag{5-79}$$

同样，以3极点1dB切比雪夫原型滤波器为例，进行带阻滤波器变换。

$$\alpha_{LP1}=0.2257$$
$$\beta_{LP1}=0.8822$$
$$\alpha_{LP2}=0.4513$$

假设带阻滤波器的中心频率为1Hz，3dB带宽为0.1Hz，那么，

$$Q_{BR}=10$$

极点对变换的结果为，

$$C=0.829\,217 \qquad D=0.027\,218$$
$$E=0.106\,389 \qquad F=4.079\,171$$
$$G=2.019\,696 \qquad H=0.001\,434$$
$$K=1.063\,139$$

$$F_{BR1} = 0.94\,061 \qquad F_{BR2} = 1.063\,139$$
$$Q_{BR1} = Q_{BR2} = 37.10\,499$$

单极点变换的结果为：

$$F_{BP3} = 1 \qquad Q_{BP3} = 4.431\,642$$

同样，这个例子的详细变换过程将在下节讲述。

### 5.5.4 低通—全通

从低通原型滤波器变换到全通滤波器，需要为$s$左半平面内的极点在右半平面内增加相应354的零点。

但是，全通滤波器通常不这样设计。设计全通滤波器的目的是均衡其他滤波器的延迟。在通信系统中经常使用正交调制技术，既加工信号的幅度，也加工信号的相位。使用全通滤波器使信号延迟曲线变得平坦，但不改变信号的幅度。大多数情况下，无法设计封闭的均衡器，而是首先设计幅度滤波器，并且计算它的延迟，然后再使用图表方式或者计算机程序辅助设计均衡器电路。

每个均衡器电路提供两倍低通原型滤波器的延迟，这是全通滤波器零点之间相互作用的结果。全通滤波器电路级数的粗略估计方法是：

$$n=2\Delta_{BW}\Delta_{T}+1$$

355式中$\Delta_{BW}$是以赫兹为单位的有用带宽，$\Delta_{T}$是$\Delta_{BW}$带宽上以秒为单位的延迟失真。

## 5.6 滤波器实现

电路设计决定做什么之后，紧接着便是如何做。也就是说，接下来要确定滤波器的拓扑结构。滤波器设计分两个阶段：第一阶段确定滤波器类型（即传递函数），第二阶段确定滤波器结构（即电路拓扑）。

通常，用单极点电路实现滤波器中的实极点，双极点电路实现滤波器的极点对。滤波器既可以使用3极点电路，也可以使用更高阶数的电路。但是随着电路级数的增加，各级电路之间相互影响增大，电路元件的敏感性也随之上升。

使用缓冲器在多级电路之间进行隔离是个不错的选择。另外，滤波器电路都是被低阻抗信号源驱动的，可以把信号源的阻抗看作与滤波器输入形成串联关系。

在下面所有的设计方程中，下列符号的含义是相同的。

H =通带增益或者谐振点增益
$F_0$ =截止频率或者谐振频率，单位Hz
$\omega_0$ =截止频率或者谐振频率，单位rad/s
$Q$=电路品质因数，表示电路峰值
$\alpha=1/Q$=阻尼系数

很遗憾，这里又用符号$\alpha$表示阻尼系数，这与极点位置（$\alpha \pm j\beta$）中的$\alpha$是不同的。符号$Q$也存在类似的情况，它既表示电路的品质因数，也表示元件的品质因数，两者的含义也是不同的。

电路品质因数$Q$表示电路的峰值，它是$s$平面内极点到原点的角度的函数。元件品质因数$Q$表示无损电抗的损失，这些损失包括：元件的寄生效应（parasitics）、电容的耗散因子（dissipation factor）、漏阻抗、等效串行电阻（equivalent series resistance，ESR）等，以及电感

的等效串行电阻、寄生电容等。

356~357

### 5.6.1 单极点RC滤波电路

最简单的滤波器电路模块是无源RC电路。单极点RC电路既可以构成低通电路也可以构成高通电路，奇数阶滤波器必然包含一级单极点电路。

低通RC电路的基本形式如图5-37a所示。这里假设负载阻抗比较高（> ×10），低通滤波电路不形成负载，负载电路和滤波器的旁路分支构成并联电路。如果不满足假设情况，电路中必须使用运算放大器进行缓冲隔离。交换电阻和电容的位置，就把低通滤波电路变换为高通滤波电路。高通RC电路的基本形式如图5-37b所示。这里同样假设负载阻抗比较高。

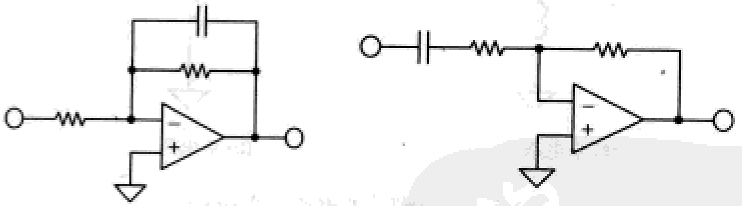


(a) 低通　　(b) 高通

图5-37　单极点电路

还可以在放大器电路中加入极点。图5-38a所示放大器电路，在反馈环路中加入了一个电容，随着频率的增加，等效反馈阻抗将不断减小，导致增益下降。这就形成了一个低通滤波器。

图5-38b所示电路中，在输入电阻前串联了一个电容，这导致直流信号被隔离。随着频率的增加，电容阻抗不断减小，导致电路增益上升。这就形成一个高通滤波器。



(a) 低通　　(b) 高通

图5-38　单极点有源滤波器电路

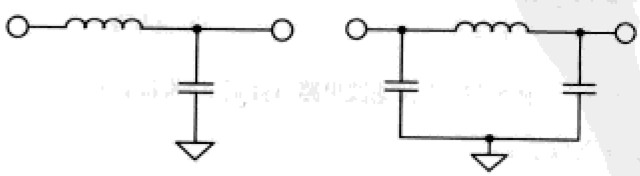
358

单极点滤波器的设计方程如图5-66所示。

### 5.6.2 无源LC滤波电路

尽管这些内容不属于严格的运算放大器功能，但是由于无源滤波器（passive filter）是有源滤波器（active filter）的基本拓扑结构，这里还是进行完整的描述。

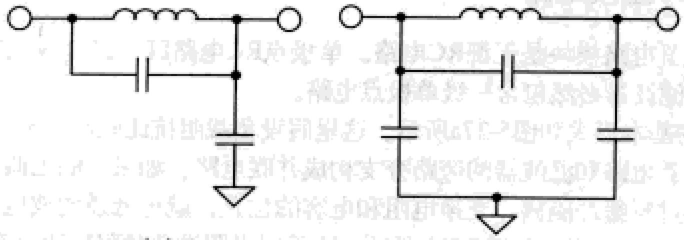
无源滤波电路能够形成有源滤波器的子电路，图5-39列出了低通滤波器电路，它们是基本



(a) 半电路　　(b) 全电路

图5-39　无源滤波电路（低通）

双极点电路。奇数阶滤波器使用一个"半电路"（实际上是个单极点电路）。图5-40是m-推演式电路，用在变换零点和变换极点设计中。



(a) 半电路　　(b) 全电路

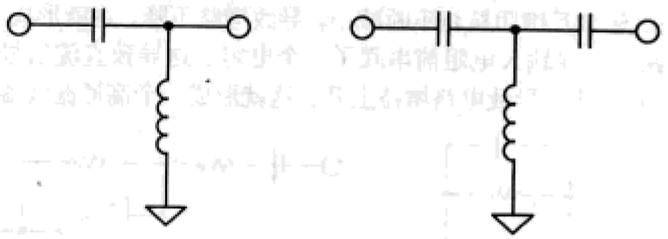
359

图5-40　无源滤波电路（低通m-推演式）

把低通电路中的电容替换为电感，电感替换为电容，并且相互取倒数值，就可以变换高通滤波电路。如图5-41和图5-42所示。

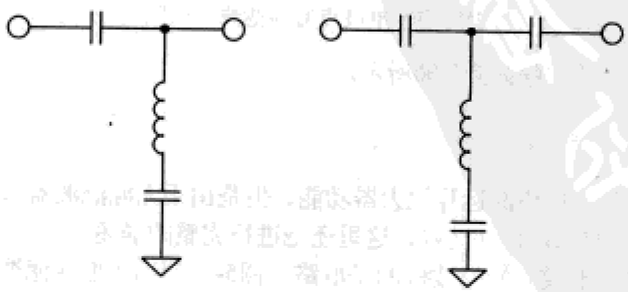
$$L_{HP}=\frac{1}{C_{LP}} \tag{5-80}$$

$$C_{HP}=\frac{1}{L_{LP}} \tag{5-81}$$



(a) 半电路　　(b) 全电路

图5-41　无源滤波电路（高通）



(a) 半电路　　(b) 全电路

图5-42　无源滤波电路（高通m−推演式）

变换零点也就是取倒数值，

$$\omega_{Z,HP}=\frac{1}{\omega_{Z,LP}} \tag{5-82}$$

使用图5-43所示的表可以将低通原型滤波电路变换为带通和带阻滤波电路。

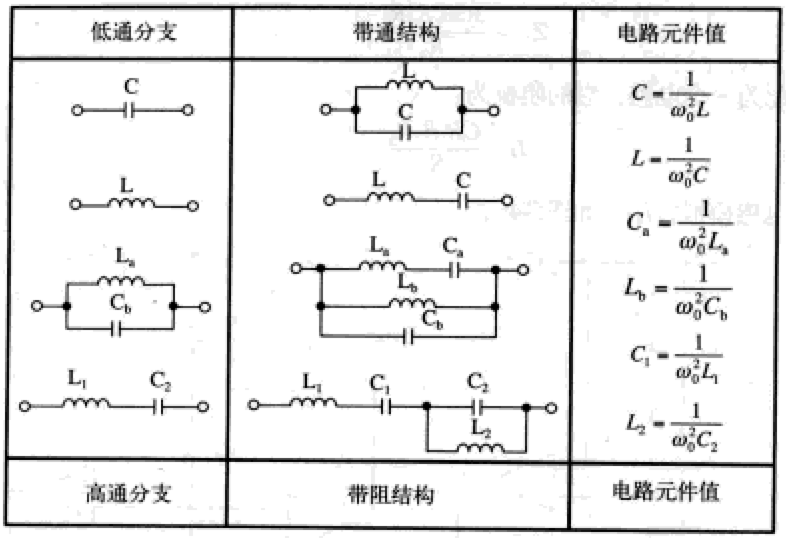



图5-43 低通–带通变换，高通–带阻变换

设计无源滤波器时，必须特别考虑信号源和负载的阻抗。设计多极点无源滤波器必须注意，每级电路既是前级电路的负载阻抗，又是后级电路的源阻抗，因此元件之间的相互影响是个大问题。为了简化设计，通常使用查表方法，参考Williams的著作（参考文献2）。 360

### 5.6.3 积分器滤波电路

任何时候，只要在反馈网络中加入一个频率相关阻抗，就可以得到逆频率响应。例如，将一个电容（它的阻抗与频率相关，并且随着频率的增加，阻抗逐渐减小）加入到运算放大器反馈网络中，就形成了一个积分器（Integrator）电路，如图5-44所示。积分器的直流增益很高（即运算放大器的开环增益）。积分器也可以看作截止频率为0的低通滤波器。

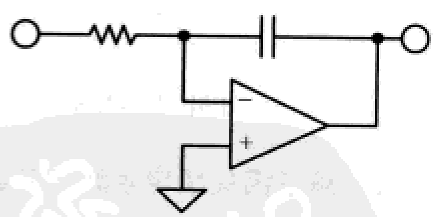


图5-44 积分器

361

### 5.6.4 通用阻抗变换器滤波电路

图5-45所示是通用阻抗变换器（General Impedance Converter，GIC）的电路图，电路阻抗为：

$$Z=\frac{Z_1Z_3Z_5}{Z_2Z_4} \tag{5-83}$$

在电路的适当位置放入一个或者两个电容，其他位置放入电阻，就可以得到多种阻抗（参考文献22）。

这种结构的一个缺点是电路底端必须接地。

### 5.6.5 有源电感滤波电路

在通用阻抗变换器电路GIC中，在$Z_4$位置放入电容，$Z_1$、$Z_2$、$Z_3$、$Z_5$的位置放入电阻，那么

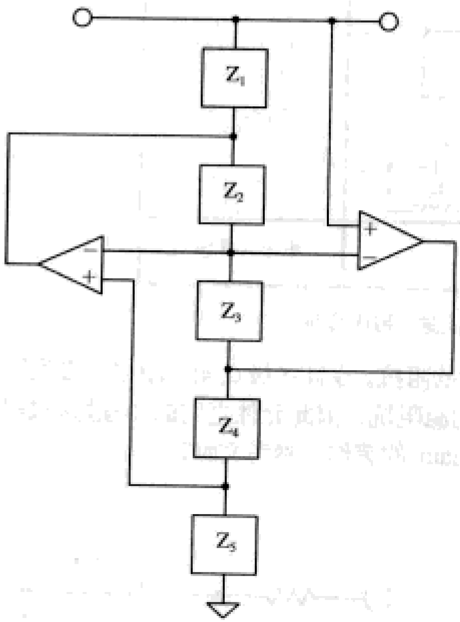
电路的阻抗为：

$$Z_{11}=\frac{sCR_1R_3R_5}{R_2} \tag{5-84}$$

分析发现此为一个电感，它的阻抗为：

$$L=\frac{CR_1R_3R_5}{R_2} \tag{5-85}$$

这是一种电感模拟方法，如图5-46。




362

图5-45　通用阻抗变换器

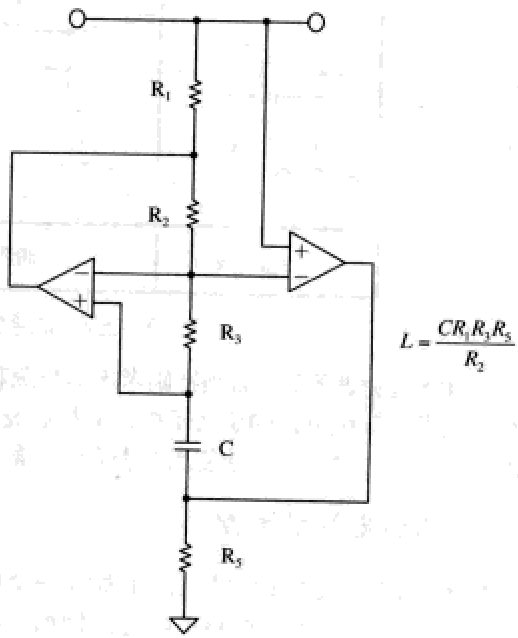



图5-46　有源电感

## 5.6.6　频率相关负电阻滤波电路

在通用阻抗变换器电路GIC中，在$Z_1$、$Z_3$、$Z_5$的位置放入两个电容，就形成一种频率相关负电阻电路（Frequency-Dependent Negative Resistor，FDNR），电路阻抗为：

$$Z_{11}=\frac{sC^2R_2R_4}{R_5} \tag{5-86}$$

电路的阻抗称为$D$阻抗。其值为：

$$D=C^2R_4 \tag{5-87}$$

前提是：

$$C_1=C_2,\ R_2=R_5 \tag{5-88}$$

FDNR电路的三种结构如图5-47所示。

理论上，这三种电路结构没有差别，它们可以互换。但在实际应用中，还是有所差别。一般推荐使用电路（图5-47a），因为只有该电路具有放大器偏置电流回路。

对于FDNR滤波器（参考文献24），无源实现是设计基础。因为在无源滤波器中，FDNR滤波器必须对频率和阻抗反归一化。通常在$1/s$变换之前进行反归一化处理。首先反归一化无源

原型滤波器，然后进行1/*s*变换。这就意味着阻抗为*sL*的电感变换为阻抗为*L*的电阻，取值为*R*的电阻变换为阻抗为*R*/*s*的电容，阻抗为1/*sC*的电容变换为阻抗为$1/s^2C$的频率相关电阻*D*。变换过程包括FDNR配置和通用阻抗变换器电路GIC的*D*元件实现，如图5-48所示。我们可以把这种电路用于低通、高通、带通和带阻滤波器设计中。注意，FDNR电路只能用于滤波电路的旁路分支。

363

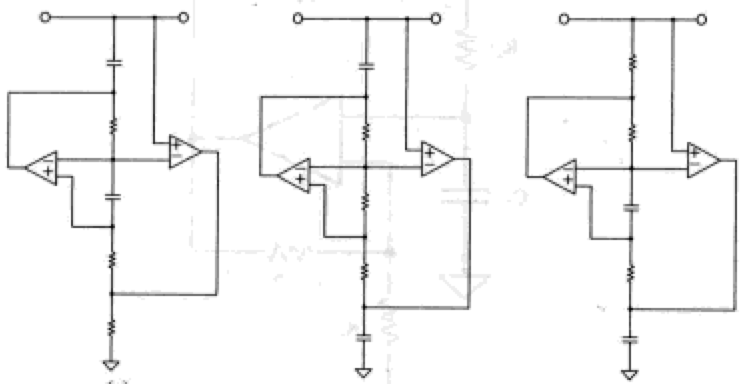



图5-47 频率相关负电阻电路

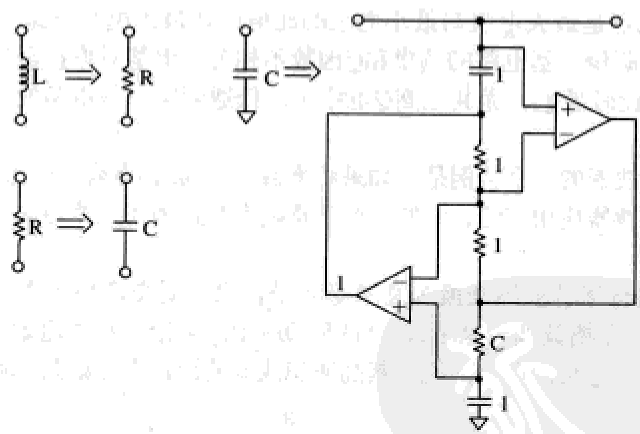



图5-48 1/*s*变换

下节将会讲述FDNR滤波电路的详细设计。

FDNR滤波器的最大优点在于信号通路中没有运算放大器，这样就避免了会给信号通路添加哪怕非常小的噪声和失真，并且它对电路元件的变化相对不敏感。这些优点是以电路中元件数量的增加为代价的。

## 5.6.7 萨伦·基滤波电路

萨伦·基电路，又名压控电压源（Voltage Control Voltage Source，VCVS），1955年由MIT林肯实验室的R. P. Sallen和E. L. Key最先发表（参考文献14），是应用最为广泛的滤波器结构之一，如图5-49所示。它流行的其中一个原因是滤波器的性能对运算放大器的性能依赖性最小。这是因为运算放大器配置为放大器，而不是积分器，大大减小了对运算放大器增益带宽乘积的

要求。这就意味着对于给定的运算放大器，通过比较其他电路结构，可以设计更高频率的滤波器，它不像积分器电路，增益带宽乘积不影响其滤波器的性能。经过滤波器之后，信号相位保持不变（同相输入配置）。

364

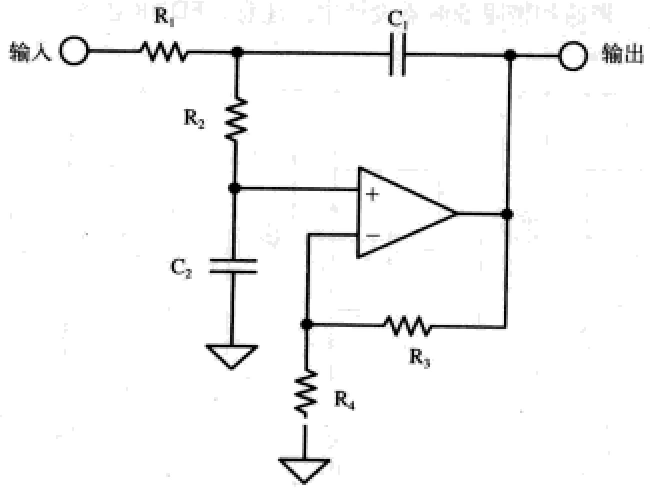



图5-49 萨伦·基低通滤波器

它的另外一个优点是最大电阻与最小电阻的比值以及最大电容与最小电容的比值都比较小，便于设计实现。萨伦·基电路的频率和$Q$因数不相关，但是对增益参数非常敏感。萨伦·基电路对元件的$Q$值比较敏感，尤其在高$Q$电路中。低通萨伦·基电路的设计方程如图5-67所示。

萨伦·基低通滤波器的一个特例是，如果将增益设置为2，电容、电阻的值则分别相同。

尽管萨伦·基滤波器应用广泛，它的一个严重缺点是：因为元件的取值对$F_0$和$Q$相互影响，滤波器调节困难。

为了将萨伦·基低通滤波器变换为高通滤波器，只需要交换频率决定网络的电容和电阻（注意，不是运算放大器增益调节电阻），如图5-50所示。萨伦·基高通滤波器与低通滤波器一样，也有上面所述的敏感性问题。萨伦·基高通滤波器的设计方程如图5-68所示。

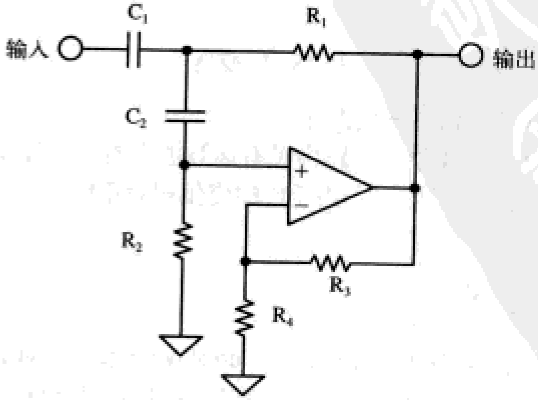



图5-50 萨伦·基高通滤波器

像低通和高通的情况一样，萨伦·基带通滤波器的一个限制（如图5-51所示），是$Q$因数的

取值决定滤波器的增益，不能独立设计。萨伦·基带通滤波器的设计方程如图5-69所示。

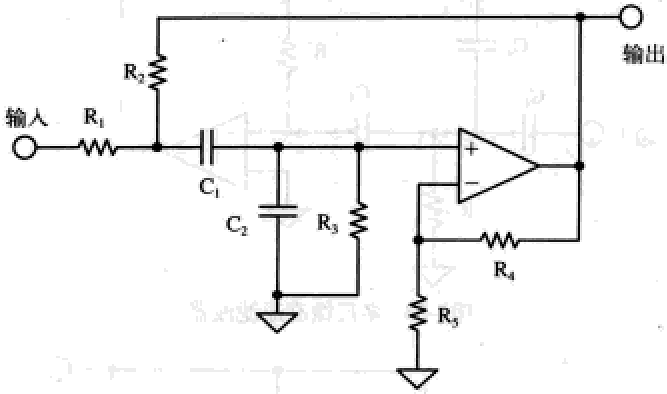



图5-51 萨伦·基带通滤波器

还可以构造萨伦·基带阻滤波器，但是它有许多不良特性：受元件相互影响，谐振频率（陷波频率）不容易调节；与带通情况一样，电路增益受其他设计参数影响；并且，受元件值变化的影响剧烈，尤其是电容元件。基于这些原因，这里将不讲述它的应用电路。

365

## 5.6.8 多反馈滤波电路

多反馈滤波器（Multiple Feedback）使用运算放大器作为积分器，如图5-52所示。因此，传递函数与运算放大器参数的相关性比萨伦·基滤波器要大。受运算放大器开环增益的限制，它很难实现高$Q$值、高频率电路。使用它的条件是运算放大器的开环增益不小于20dB，必须高于谐振频率（或者截止频率）处的幅度响应，并且高于滤波器$Q$值峰值。$Q$值峰值形成的幅度$A_0$为：

$$A_0=HQ \tag{5-89}$$

式中$H$是电路增益。多反馈滤波器将反转信号的相位，这相当于给滤波器的相位响应增加了180°相移。

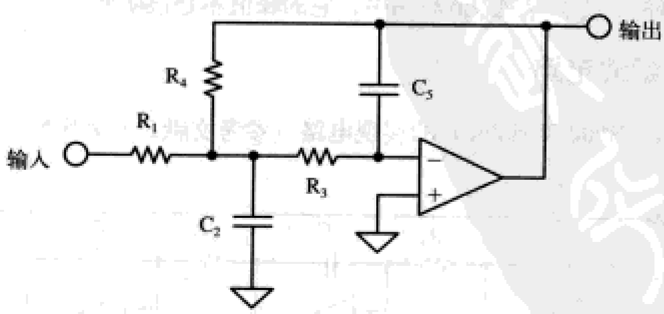



图5-52 多反馈低通滤波器

多反馈滤波器电路的最大元件与最小元件的比值比萨伦·基滤波器电路高。多反馈低通滤波器的设计方程如图5-70所示。

多反馈高通滤波器与多反馈低通滤波器的特性相似（如图5-53所示）。同样地，交换低通电路中的电阻和电容，就形成了高通滤波器。多反馈高通滤波器的设计方程如图5-71所示。

多反馈带通滤波器（如图5-54所示）的设计方程如图5-72所示。

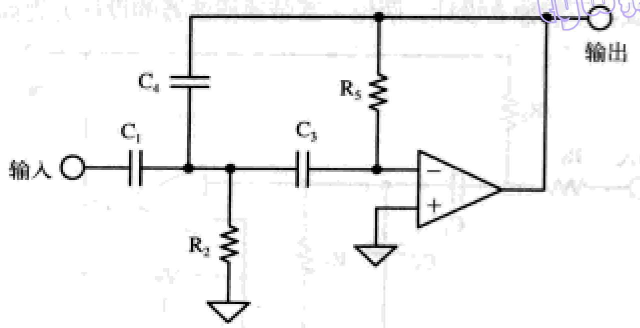
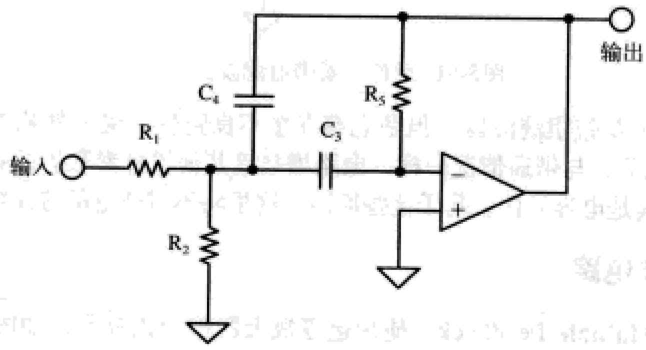



图5-53　多反馈高通滤波器




366

图5-54　多反馈带通滤波器

多反馈滤波器广泛用于低$Q$值（<20）电路中。可以使用可变电阻$R_2$调节电路谐振频率$F_0$。也可以使用$R_5$调节电路$Q$值，但这同时改变了$F_0$。

可以将多反馈滤波器的输入接入示波器的垂直通道，使用水平通道监视滤波器的输出，辅助调节谐振频率$F_0$。此时，示波器显示为Lissajous模式，Lissajous模式本是椭圆形状的，由于相移为180°，它将在谐振频率处退化为一条直线。滤波器输出也可以在谐振频率点调节到最大值，但是这是不精确的，尤其是低$Q$值应用中，它的峰值不是很明显。

### 5.6.9　状态变量滤波电路

状态变量滤波器（State Variable）的实现电路（参考文献11）如图5-55所示，设计方程如

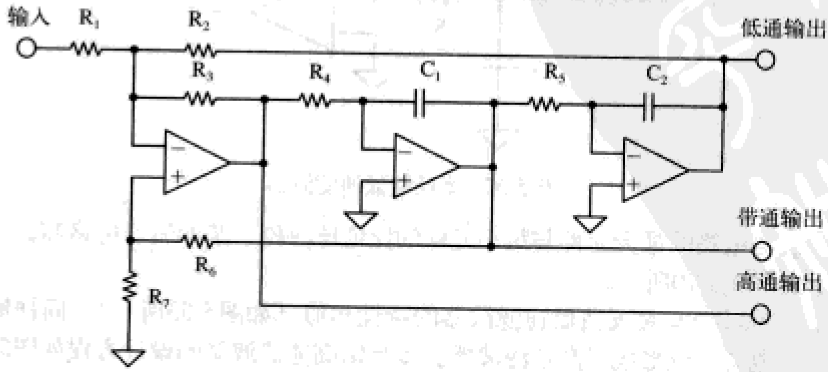



图5-55　状态变量滤波器

图5-73所示。这种滤波器结构以使用更多的电路元件为代价，提供精确的滤波器实现方法。滤波器的三个主要参数（增益、$Q$因数和$\omega_0$）可以相互独立调节，可以同时得到低通、高通和带通输出。值得注意的是，低通、高通输出的相位与输入的相位反相，带通输出保持相位同相，并且滤波器三种输出方式的增益独立调节。使用附加放大器电路对低通和高通输出求和，还可以实现陷波滤波器功能。通过改变求和电路的比率，可以实现低通陷波、标准陷波或者高通陷波滤波器。还可以使用附加运算放大器电路从输入中减去带通输出，实现标准陷波滤波器。使用4个放大器的电路结构从输入中减去带通输出，可以实现全通滤波器。实现全通滤波器时，要求带通电路的增益必须为2。

因为状态变量滤波器所有的参数可以独立调节，因此元件扩散的影响非常小。并且温度变化和元件公差（component tolerance）的影响也非常小。与多反馈滤波器电路相似，积分器电路中的运算放大器受增益带宽乘积的限制比较大。

通过调节$R_4$和$R_5$，可以改变状态变量滤波器的谐振频率。尽管不需要同时调节$R_4$和$R_5$，但是如果谐振频率的变化范围比较大，还是推荐同时调节。保持$R_1$不变，调节$R_2$设置低通增益，调节$R_3$设置高通增益。调节$R_6$和$R_7$的比率，设置带通的增益和$Q$因数。

367

因为状态变量滤波器的参数可以相互独立调节，可以方便地增加频率、Q因数和$\omega_0$的电子控制。正如后节的例子所示，使用模拟放大器、乘法型数模变换器（MDAC）或者数字电位器就可以实现电子控制调节状态变量滤波器的电路参数。对于积分器电路，有效地附加模拟放大器或者乘法型数模变换器，通过改变电压驱动电阻可以增加时间常数，反过来可以为积分器电容提供充电电流。这种效应反过来又增加了阻抗和时间常数。通过改变多个反馈支路的比率，可以调节电路的$Q$因数和增益。使用数字电位器直接调节阻抗的值，可以直接地完成这个任务。合成调节滤波器为测量和控制电路提供了很大的便利。详细的状态变量滤波器例子5.8节讲述。

### 5.6.10 四次幂滤波电路

图5-56所示的四次幂滤波器（Biquadratic，Biquad），它和状态变量滤波器具有相似的特性。这个电路名字首先被J.Tow在1968年使用（参考文献11），以后的L.C.Thomas在1971年也使用了该名字（参考文献12）。这个名字来源于传递函数的分子和分母都是$s$的四次方函数，因此传递函数是个四次幂函数。该电路在状态变量滤波电路的基础上稍作改进。两者的一个重要区别是四次幂滤波电路没有独立的高通输出，带通输出与输入反相。四次幂滤波电路有两路低通输出，

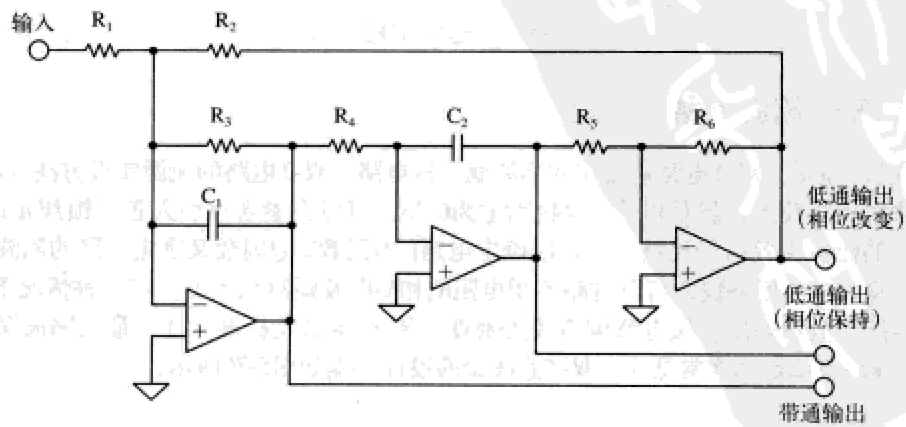



图5-56 四次幂滤波器

一路同相，另一路相位发生变化。附加第四级放大器电路，可以实现高通、陷波（低通型、标准型和高通型）和全通滤波器。四次幂滤波器的设计方程如图5-74所示。

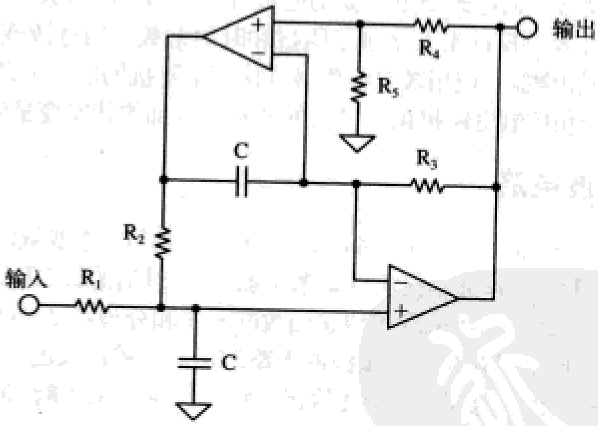
如图5-74所示，四次幂滤波电路实现全通输出时，要求$R_8=R_9/2$，$R_7=R_9$。这样可以使传递函数具有线性特性。实现高通输出时，对输入、带通和二级低通输出求和，这样限制了$R_1=R_2=R_3$，$R_7=R_8=R_9$。

与状态变量滤波器相似，四次幂滤波器易于调节。改变$R_3$可以调节电路$Q$因数，改变$R_4$可以设置电路谐振频率，改变$R_1$可以设置电路增益。一般首先调节电路的频率，其次是电路$Q$因数，再次是电路增益。这种调节方式大大减小了元件值相互作用的影响。

368

### 5.6.11　双放大器带通滤波电路

在高$Q$因数和高频电路设计中，双放大器带通滤波器（Dual Amplifier Band Pass，DAPB）结构非常有用。它的元件敏感性小，元件的扩散效应低。这种电路的显著特征是$Q$因数和谐振频率几乎可以独立调节。如图5-57所示，通过$R_2$调节电路的谐振频率，$R_1$调节电路的$Q$因数。在这种拓扑结构中，经常使用双运算放大器。如果两个运算放大器比较匹配，就可以降低$Q$因数对放大器参数的敏感性。需要说明的是，双运放带通滤波器在谐振点的增益为2。如果需要更低的增益，可以把电阻$R_1$拆分为分压器，如图5-75所示，该图是对双运放带通滤波器设计方程的补充说明。




369

图5-57　双运放带通滤波器

### 5.6.12　双–T陷波电路

如图5-58所示，双-T电路是通用的陷波滤波器电路。双-T电路的无源实现方法（没有反馈）有一个非常大的缺点，就是电路$Q$因数固定为0.25。可以在参考点引入正反馈纠正这个缺点。通过$R_4/R_5$的比值设置信号反馈大小，以确定电路的$Q$因数，$Q$因数又决定电路的陷波深度。对于最大陷波深度应用来说，可以省略不用电阻$R_4$和$R_5$以及运算放大器。在这种情况下，$C_3$和$R_3$将直接连接到电路输出。该电路调节较为困难。使用1%公差标准元件，最大陷波深度可以达到60dB，40~50dB是非常常见的。双-T滤波器的设计方程如图5-76所示。

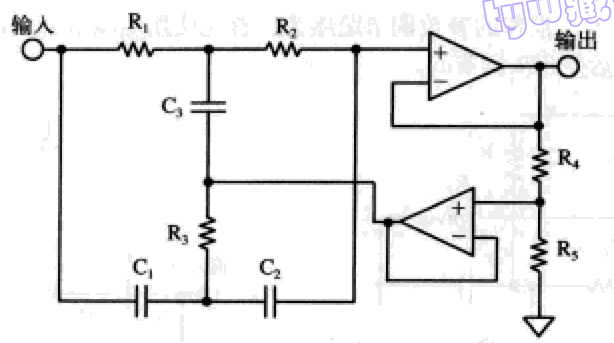



图5-58 双-T陷波滤波器

## 5.6.13 Bainter陷波电路

Bainter电路（参考文献21）是较为简单的陷波滤波器。它由简单的电路模块和两个反馈回路组成，如图5-59所示。并且电路的元件敏感性较低。

该电路有一些有趣的特征，陷波$Q$因数与元件的匹配性关系不大（这与其他电路不同），只依赖于放大器的增益。因此，陷波深度不随温度、老化和其他环境因素变化而变化。虽然陷波频率可能会发生漂移，但是陷波深度不会变化。

370

放大器的开环增益为$10^4$，将使电路的$Q_Z$>200。该电路可以垂直调节，并且交互作用小。$R_6$调节$Q$因数，$R_1$调节$\omega_Z$。改变$R_3$，调节$\omega_0/\omega_Z$的比值，可以形成低通型陷波滤波器（$R_4>R_3$）、标准型陷波滤波器（$R_4=R_3$）或者高通型陷波滤波器（$R_4<R_3$）。Bainter电路的设计方程如图5-77所示。

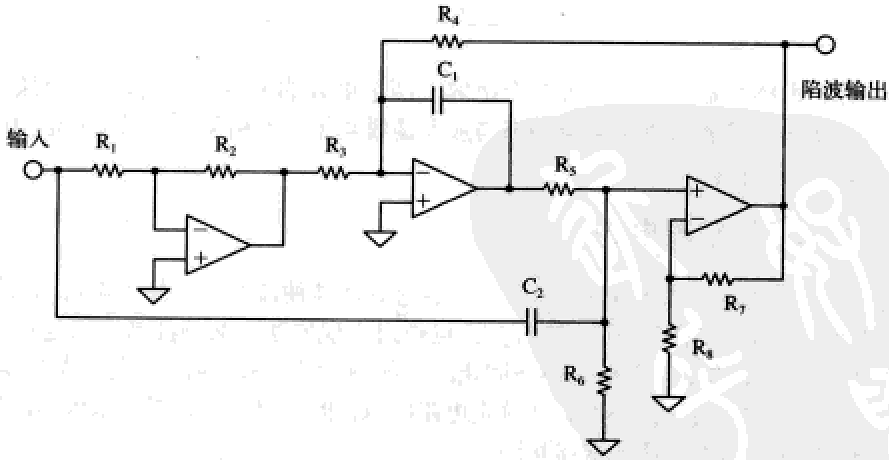



图5-59 Bainter陷波滤波器

## 5.6.14 Boctor陷波电路

Boctor陷波电路（参考文献22、23）虽然较为复杂，使用较多的无源元件，但是只使用一个运算放大器，元件的选择余地大。Boctor电路的敏感性低，几乎可以相互独立地调节电路参数。

Boctor电路有两种形式，低通型陷波器（如图5-60所示）和高通型陷波器（如图5-61所示）。

对于低通型陷波滤波器，推荐的参数调节顺序为：首先使用$R_4$调节$\omega_0$，其次使用$R_2$调节$Q_0$，第三使用$R_3$调节$Q_z$，最后使用$R_1$调节$\omega_Z$。

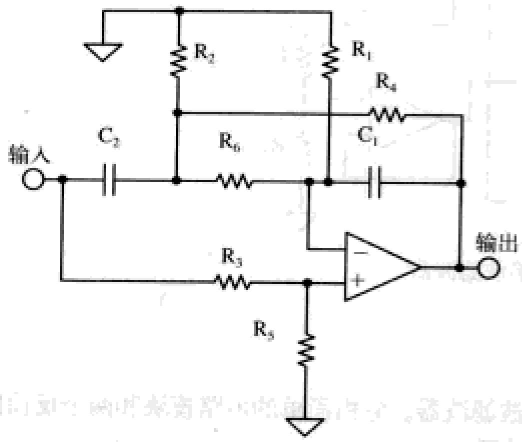



图5-60 Boctor低通陷波滤波器

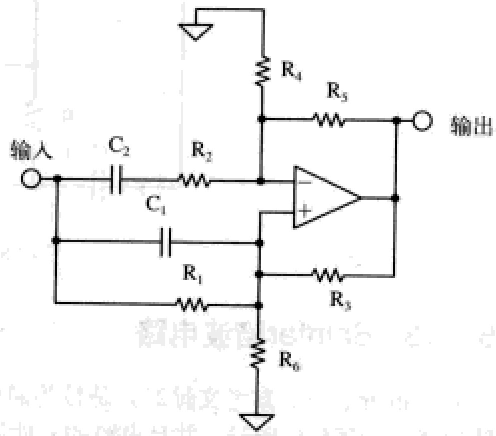



图5-61 Boctor高通陷波滤波器

为了选择电路元件，必须定义变量$k_1$：

$$\frac{\omega_0^2}{\omega_Z^2} < k_1 < 1 \tag{5-90}$$

这样，低通型陷波器的设计方程如图5-78所示，高通型陷波器的设计方程如图5-79所示。

高通型陷波器对电路增益具体要求为：

$$Q < \frac{1}{1-\frac{\omega_Z^2}{\omega_0^2}} \tag{5-91}$$

选定Boctor电路增益时，只需要两个电容（两个电容的值可以相同）、一个放大器就可以实现高通型陷波器，极点频率和零点频率与放大器增益完全不相关。可以修正电阻的值，使电路可以适用5%公差电容。

371

## 5.6.15 "1-BP"陷波电路

在状态变量滤波器和四次幂滤波器电路中讲过，陷波滤波器可以使用输入减去带通输出实现。带通电路可以采用前面讲述的任何全极点带通实现方法。必须注意，带通电路是反相的（如图5-62所示，例如多反馈电路）还是同相的（如图5-63所示，例如萨伦·基电路），因为我们要从输入中减去带通输出。还有，在确定电阻的取值时，必须考虑带通放大器的增益。单位增益带通滤波器中，每个电阻的取值相同。

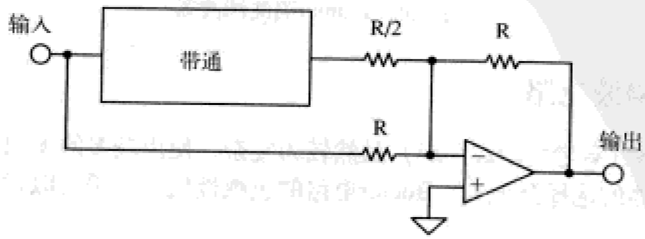



图5-62 反相带通配置1-BP陷波滤波器

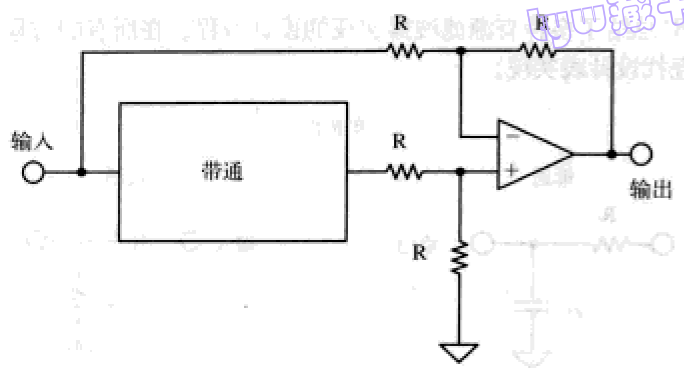



图5-63 同相带通配置1-BP陷波滤波器

372

## 5.6.16 一阶全通滤波器

一阶全通滤波器的常见形式如图5-64所示。如果传递函数是简单的RC高通电路（如图5-64a所示），电路在0Hz处有−180°相移，在高频处的相移为0°，在$\omega$=1/*RC*处，相移为−90°。必须使用可变电阻使得可以在特定的频率点调整电路延迟。

如果传递函数变为低通电路（如图5-64b所示），依然是一阶全通滤波器，电路延迟方程保持不变，但是信号反相，电路在低频点的相移为0°，在高频处的相移为−180°。

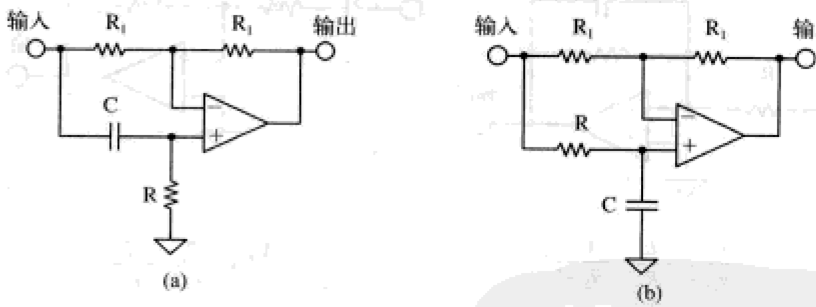



图5-64 一阶全通滤波器

## 5.6.17 二阶全通滤波器

二阶全通滤波器电路如图5-65所示，Delyiannis最早使用（参考文献17）。该电路最具吸引力的地方是它只使用一个运算放大器。请注意，全通滤波器也可以使用1~2BP实现。

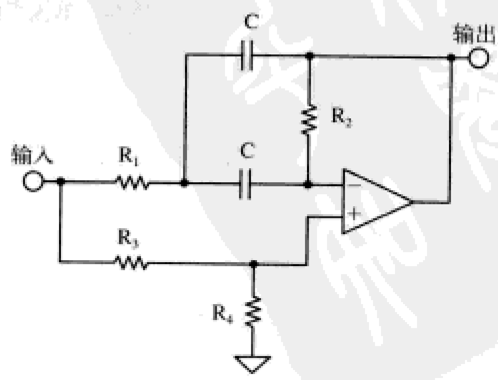


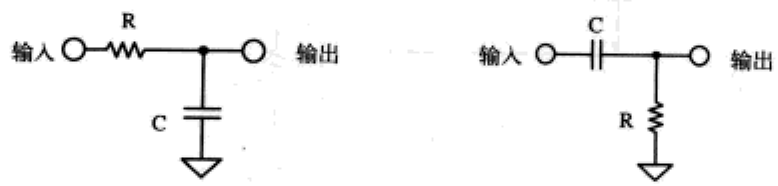

图5-65 二阶全通滤波器

上边讨论的任何全极点电路都可以用来实现全通滤波器，但是一定要注意带通输出是否反相。同时要注意，带通电路的增益必须为2。最后，双运放带通滤波器在设计二阶全通滤波器是非常有用的，因为它的增益固定为2。

图5-66～图5-81总结了多种有源滤波器实现的设计方程。在所有的方程中，都是先给定$H$、[373] $\omega_0$、$Q$和$\alpha$，然后查找设计表实现。

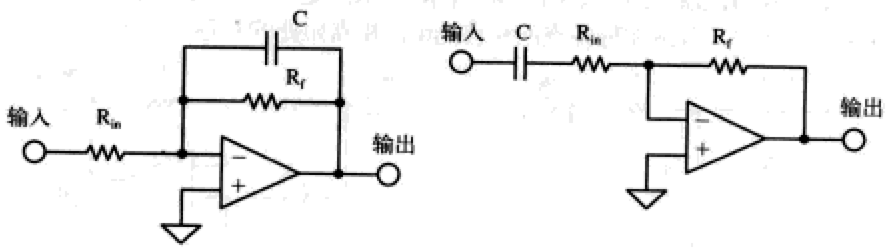
单极点

低通 高通




$$\frac{V_O}{V_{IN}}=\frac{1}{sCR+1}\qquad F_0=\frac{1}{2\pi RC}$$

$$\frac{V_O}{V_{IN}}=\frac{sCR}{sCR+1}\qquad F_0=\frac{1}{2\pi RC}$$

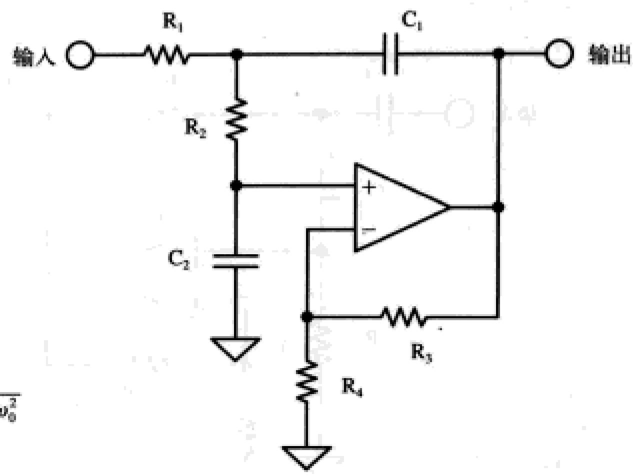



$$\frac{V_O}{V_{IN}}=-\frac{R_f}{R_{in}}\frac{1}{sCR_2+1}\qquad H_0=-\frac{R_f}{R_{in}}\qquad F_0=\frac{1}{2\pi R_fC}$$

$$\frac{V_O}{V_{IN}}=-\frac{R_f}{R_{in}}\frac{sCR_1}{sCR_1+1}\qquad H_0=-\frac{R_f}{R_{in}}\qquad F_0=\frac{1}{2\pi R_{in}C}$$

[374] 图5-66 单极点滤波器设计方程

萨伦 · 基低通




$$\frac{+H\omega_0^2}{s^2+\alpha\omega_0 s+\omega_0^2}$$

$$\frac{V_O}{V_{IN}}=\frac{H\dfrac{1}{R_1\ R_2\ C_1\ C_2}}{s^2+s\left[\dfrac{C_2}{R_1}+\dfrac{C_2}{R_2}+(1-H)\dfrac{C_1}{R_2}\right]+\dfrac{1}{R_1\ R_2\ C_1\ C_2}}$$

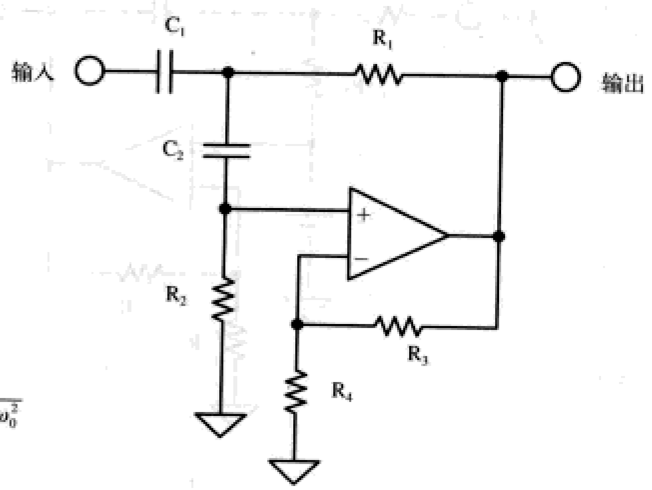
| 选定： | $C_1$ | $R_3$ |
|---|---|---|
| 那么： | $k=2\pi F_0 C_1$ | $R_4=\dfrac{R_3}{(H-1)}$ |

$$m=\frac{\alpha^2}{4}+(H-1)$$
$$C_2=mC_1$$
$$R_1=\frac{2}{\alpha k}$$
$$R_2=\frac{\alpha}{2mk}$$

图5-67 萨伦 · 基低通滤波器设计方程

375

萨伦·基高通




$$\frac{+Hs^2}{s^2+\alpha\omega_0 s+\omega_0^2}$$

$$\frac{V_O}{V_{IN}}=\frac{+Hs^2}{s^2+s\left[\dfrac{\dfrac{C_2}{R_2}+\dfrac{C_1}{R_2}+(1-H)\dfrac{C_2}{R_1}}{C_1C_2}\right]+\dfrac{1}{R_1R_2C_1C_2}}$$

选定：　$C_1$　　$R_3$

那么：　$k=2\pi F_0C_1$　　$R_4=\dfrac{R_3}{(H-1)}$

$C_2=C_1$

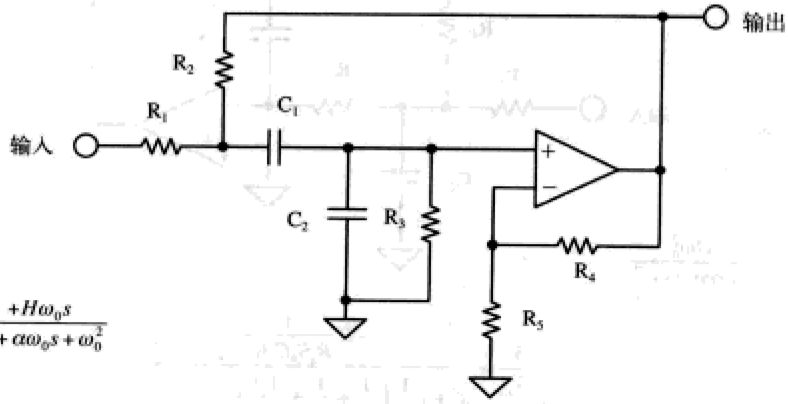
$$R_1=\frac{\alpha+\sqrt{\alpha^2+(H-1)}}{4k}$$

$$R_2=\frac{4}{\alpha+\sqrt{\alpha^2+(H-1)}}*\frac{1}{k}$$



图5-68　萨伦·基高通滤波器设计方程

萨伦 · 基带通




$$\frac{+H\omega_0 s}{s^2+\alpha\omega_0 s+\omega_0^2}$$

$$\frac{V_O}{V_{IN}}=\frac{Hs\frac{1}{R_1C_2}}{s^2+s\left[\frac{\frac{C_1}{R_3}+\frac{(C_1+C_2)}{R_1}+\frac{C_2}{R_2}+\frac{C_1}{R_2}}{C_1C_2}\right]+\frac{1}{R_3C_1C_2}\left(\frac{R_1+R_2}{R_1\ R_2}\right)}$$

选定： $C_1$ $R_4$

---

那么： $k=2\pi F_0 C_1$

$$R_5=\frac{R_4}{(H-1)}$$

$$C_2=\frac{1}{2}C_1$$

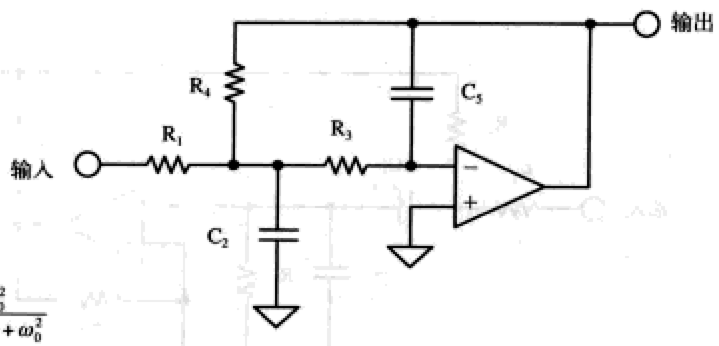
$$R_1=\frac{2}{k}$$

$$R_2=\frac{2}{3k}$$

$$R_3=\frac{4}{k}$$

$$H=\frac{1}{3}\left(6.5-\frac{1}{Q}\right)$$

图5-69 萨伦 · 基带通滤波器设计方程




$$\frac{-H\omega_0^2}{s^2+\alpha\omega_0 s+\omega_0^2}$$

$$\frac{V_O}{V_{IN}}=\frac{-H\dfrac{1}{R_3R_4C_2C_5}}{s^2+s\dfrac{1}{C_2}\left(\dfrac{1}{R_1}+\dfrac{1}{R_3}+\dfrac{1}{R_4}\right)+\dfrac{1}{R_3R_4C_2C_5}}$$

选定：　$C_5$

那么：　$k=2\pi F_0 C_5$

$$C_2=\frac{4}{\alpha 2}(H+1)C_5$$

$$R_1=\frac{\alpha}{2Hk}$$

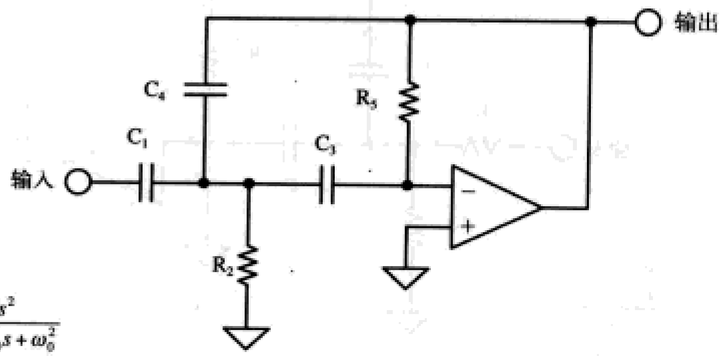
$$R_3=\frac{\alpha}{2(H+1)k}$$

$$R_4=\frac{\alpha}{2k}$$

378

图5-70　多反馈低通滤波器设计方程

多反馈高通




$$\frac{-Hs^2}{s^2+\alpha\omega_0 s+\omega_0^2}$$

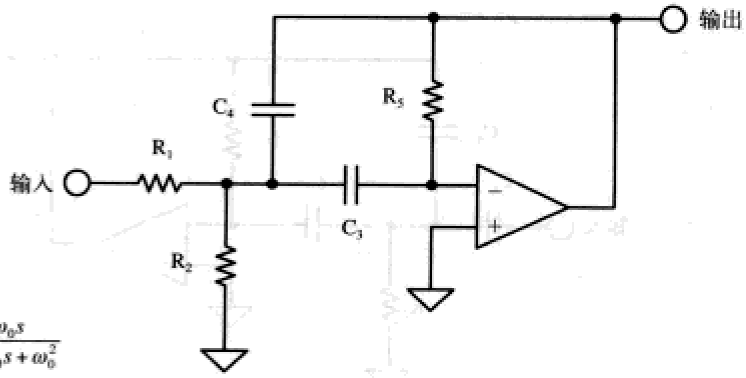
$$\frac{V_O}{V_{IN}}=\frac{-s^2\frac{C_1}{C_4}}{s^2+s\frac{(C_1+C_3+C_4)}{C_3C_4R_5}+\frac{1}{R_2R_5C_3C_4}}$$

| 选定： | $C_1$ |
|---|---|
| 那么： | $k=2\pi F_0 C_1$ |
| | $C_3=C_1$ |
| | $C_4=\frac{C_1}{H}$ |
| | $R_2=\frac{\alpha}{k\left(2+\frac{1}{H}\right)}$ |
| | $R=\frac{H\left(2+\frac{1}{H}\right)}{\alpha k}$ |

图5-71　多反馈高通滤波器设计方程

379

多反馈带通




$$\frac{-H\omega_0 s}{s^2+\alpha\omega_0 s+\omega_0^2}$$

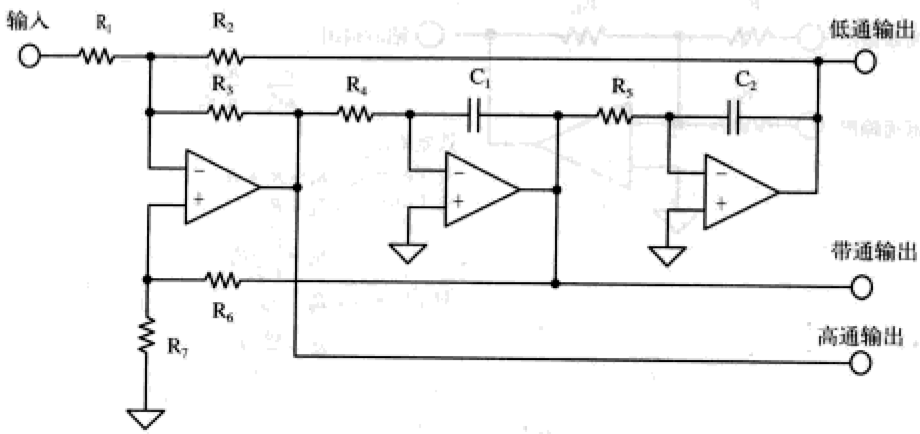
$$\frac{V_O}{V_{IN}}=\frac{-s\dfrac{1}{R_1C_4}}{s^2+s\dfrac{(C_3+C_4)}{C_3C_4R_5}+\dfrac{1}{R_5C_3C_4}\left(\dfrac{1}{R_1}+\dfrac{1}{R_2}\right)}$$

| 选定： | $C_3$ |
|---|---|
| 那么： | $k=2\pi F_0C_3$ |
| | $C_4=C_3$ |
| | $R_1=\dfrac{1}{Hk}$ |
| | $R_2=\dfrac{1}{(2Q-H)k}$ |
| | $R_5=\dfrac{2Q}{k}$ |

380

图5-72 多反馈带通滤波器设计方程

状态变量




$$A_{LP(s=0)} = -\frac{R_2}{R_1}$$

$$A_{HP(s=\infty)} = -\frac{R_3}{R_1}$$

$$\omega_0 = \sqrt{\frac{R_3}{R_2 R_4 R_5 C_1 C_2}}$$

使$R_4=R_5=R$，$C_1 = C_2 = C$

$$A_{BP(s=\omega_0)} = \frac{\dfrac{R_6 + R_7}{R_7}}{R_1\left(\dfrac{1}{R_1} + \dfrac{1}{R_2} + \dfrac{1}{R_3}\right)}$$

选定$R_1$：

$$R_2 = A_{LP} R_1$$
$$R_3 = A_{HP} R_1$$

选定$C$：

$$R = \frac{2\pi F_0}{C}\sqrt{\frac{A_{HP}}{A_{LP}}}$$

选定$R_7$：

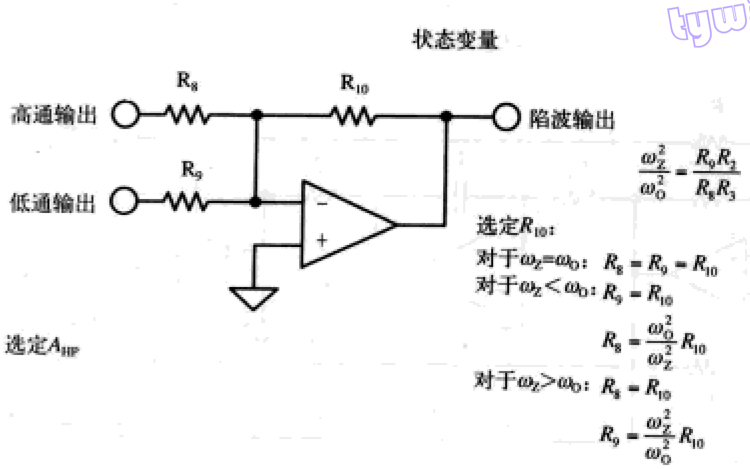
$$R_6 =$$

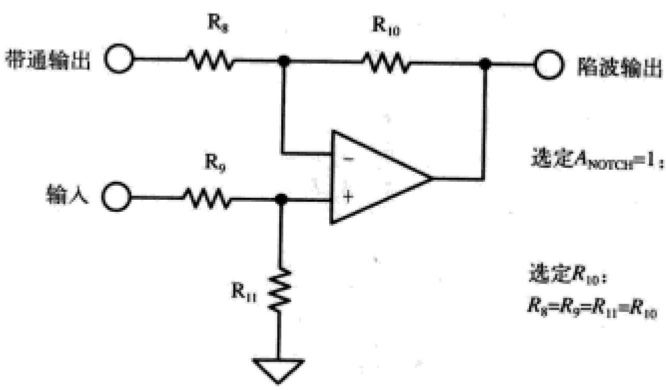
$$R_7\sqrt{R_2 R_3}\,Q\left(\frac{1}{\dfrac{1}{R_1} + \dfrac{1}{R_2} + \dfrac{1}{R_3}}\right)$$

(a)

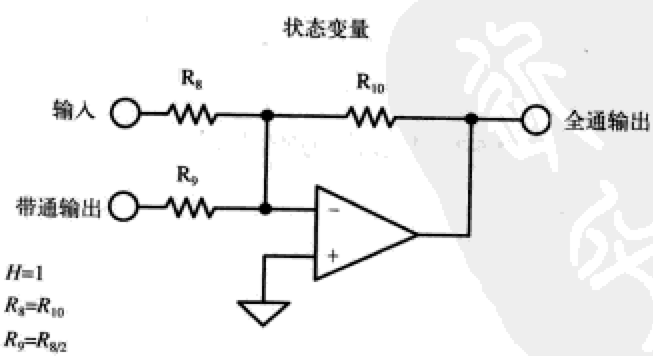
图5-73 状态变量滤波器设计方程

381


状态变量
$R_8$
$R_{10}$
高通输出
陷波输出
$R_9$
低通输出
$\frac{\omega_Z^2}{\omega_O^2}=\frac{R_9R_3}{R_8R_3}$
选定$R_{10}$：
对于$\omega_Z=\omega_O$：$R_8=R_9=R_{10}$
对于$\omega_Z<\omega_O$：$R_9=R_{10}$
$R_8=\frac{\omega_O^2}{\omega_Z^2}R_{10}$
对于$\omega_Z>\omega_O$：$R_8=R_{10}$
$R_9=\frac{\omega_Z^2}{\omega_O^2}R_{10}$
选定$A_{HP}$


$R_8$
$R_{10}$
带通输出
陷波输出
选定$A_{NOTCH}$=1：
$R_9$
输入
$R_{11}$
选定$R_{10}$：
$R_8=R_9=R_{11}=R_{10}$

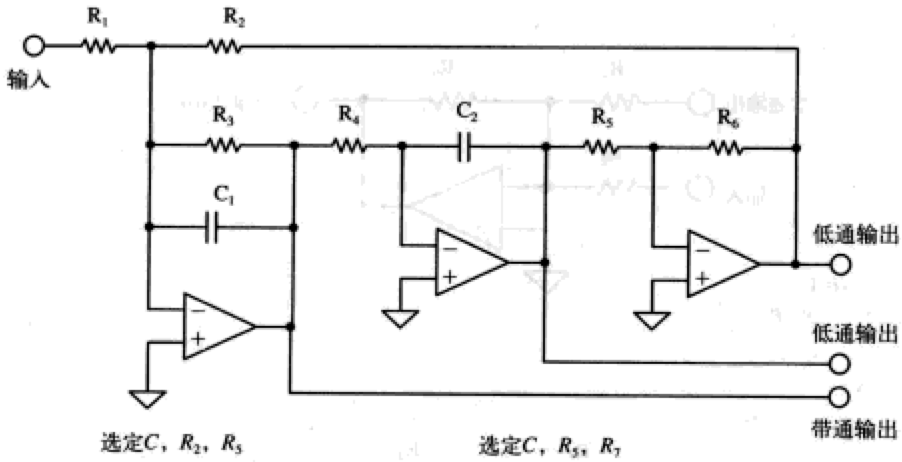
(b)


状态变量
$R_8$
$R_{10}$
输入
全通输出
$R_9$
带通输出
$H=1$
$R_8=R_{10}$
$R_9=R_{8/2}$

(c)

382

图5-73　(续)

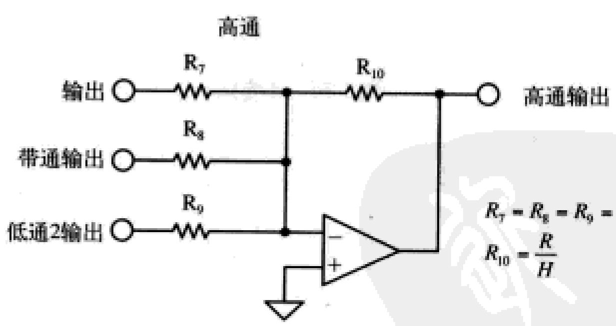



选定$C$，$R_2$，$R_5$

$$K=2\pi f_0 C$$
$$C_1=C_2=C$$
$$R_1=\frac{R_2}{H}$$
$$R_3=\frac{1}{k\alpha}$$
$$R_4=\frac{1}{k^2R_2}$$

选定$C$，$R_5$，$R_7$

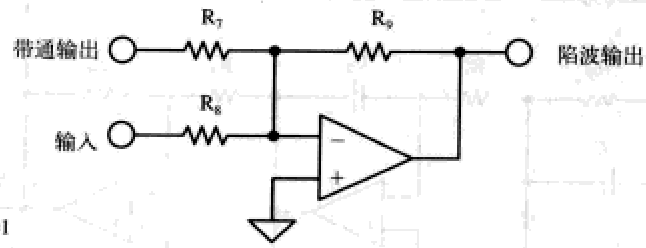
$$K=2\pi f_0 C$$
$$C_1=C_2=C$$
$$R_1=R_2=R_3=\frac{1}{k\alpha}$$
$$R_4=\frac{1}{k^2R_2}$$
$$R_6=R_5$$




$$R_7=R_8=R_9=R$$
$$R_{10}=\frac{R}{H}$$

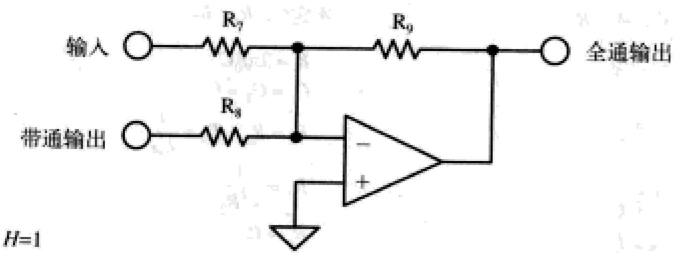
图5-74 四次幂滤波器设计方程

383




*H*=1

$R_7=R_8=R_9$




*H*=1

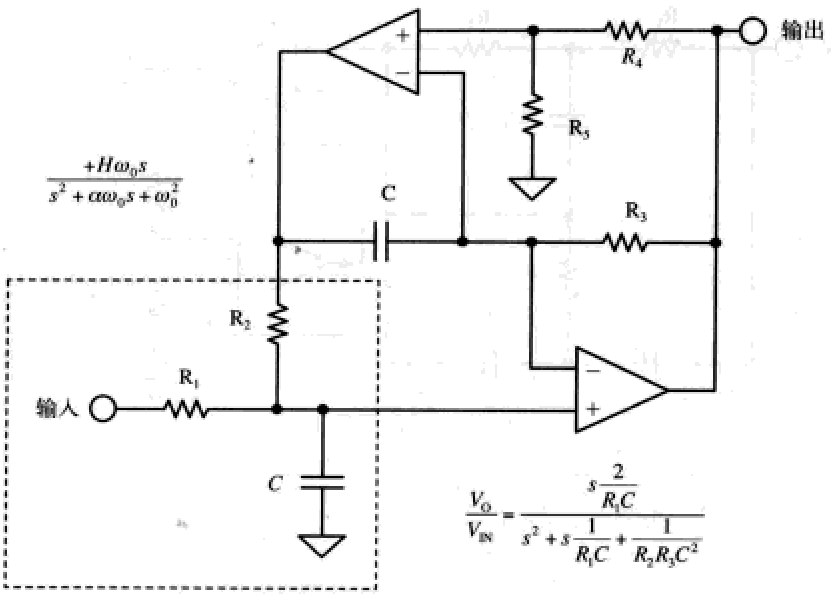
$R_7=R_9$

$R_8=R_{7/2}$



图5-74 （续）

双运放带通




| 选定： | $C$ | $R_4$ |
|---|---|---|
| 那么： | $R=\frac{1}{2\pi F_0 C}$ | $R_5=R_4$ |

$R_1=QR$

$R_2=R_3=R$

对于增益小于2的情况：

$R_{1A}=\frac{2R_1}{A_V}$

$R_{1B}=\frac{R_1 A A_V}{2-A_V}$

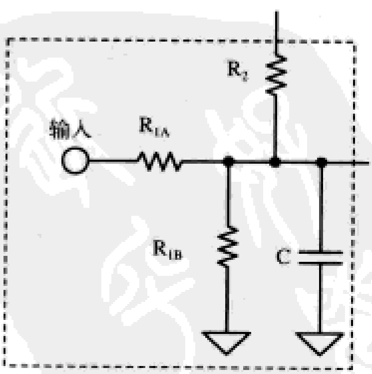
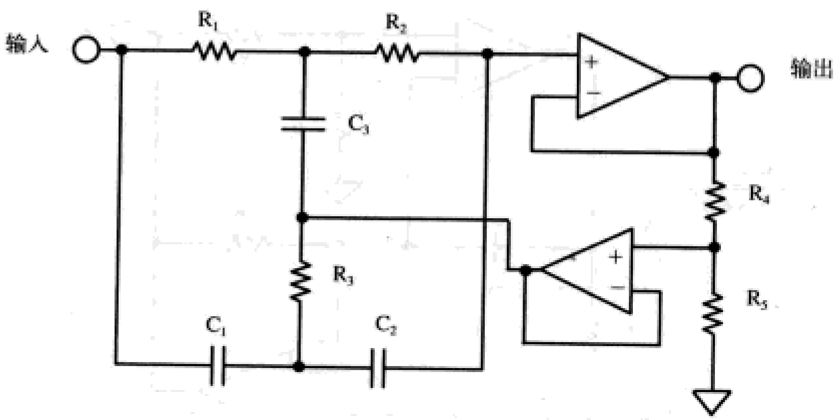



图5-75 双运放带通滤波器设计方程

385

双-T陷波

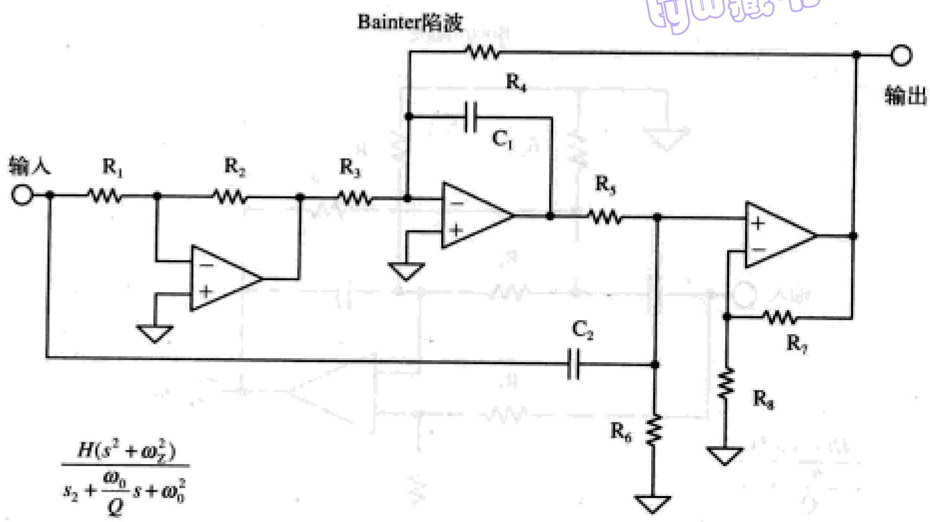



$$\frac{V_O}{V_{IN}}=\frac{s^2+\frac{1}{RC}}{s^2+\frac{1}{RC}4\left(1-\frac{R_5}{R_4+R_5}\right)s+\frac{1}{RC}} \qquad \frac{s^2+\omega_0^2}{s^2+4\omega_0(1-K)s+\omega_0^2}$$

| 选定： | $C$ | $R'$ |
|---|---|---|
| | $k=2\pi F_0 C$ | $R_4=(1-K)R'$ |
| | $R=\frac{1}{k}$ | $R_5=KR'$ |
| | $R=R_1=R_2=2R_3$ | $K=1-\frac{1}{4Q}$ |
| | $C=C_1=C_2=\frac{C_3}{2}$ | 对于$K=1$，消去$R_4$和$R_5$（即$R_5\to 0$, $Q\to\infty$） |
| | $F_0=\frac{1}{2\pi RC}$ | 对于$R \gg R_4$，消去缓冲放大器 |

386

图5-76 双-T陷波滤波器设计方程




$$\frac{H(s^2+\omega_Z^2)}{s_2+\frac{\omega_0}{Q}s+\omega_0^2}$$

$$\frac{V_{OUT}}{V_{IN}}=\frac{K_2*\left[S^2+\frac{K_1}{R_3R_5C_1C_2}\right]}{s^2+\frac{(R_5+R_6)}{R_5R_6C_2}s+\frac{K_2}{R_4R_5C_1C_2}}$$

选定$C_1$，$R_1$，$R_7$，$K_1$，$K_2$

$$C_2=C_1=C$$

$$k=2\pi F_0C$$

$$R_2=K_1*R_1$$

$$Z=\left(\frac{\omega_Z}{\omega_0}\right)^2$$

$$R_3=\frac{K_1}{2ZQk}$$

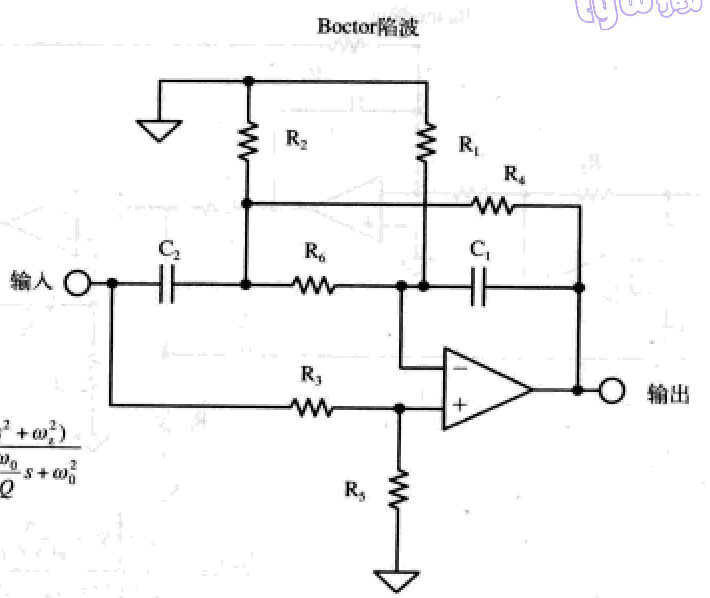
$$R_4=\frac{K_2}{2Qk}$$

$$R_5=R_6=\frac{2Q}{k}$$

$$R_8=(K_2-1)R_7$$

387

图5-77 Bainter陷波滤波器设计方程




$$\frac{H(s^2+\omega_z^2)}{s^2+\frac{\omega_0}{Q}s+\omega_0^2}$$

$$\frac{V_{OUT}}{V_{IN}}=H\frac{s^2+\frac{R_1+(R_2\parallel R_4)+R_6}{R_1(R_2\parallel R_4)R_6C_1C_2}}{s^2+\left(\frac{1}{R_6C_2}+\frac{1}{(R_2\parallel R_4)C_2}\right)s+\frac{1}{R_4R_6C_1C_2}}$$

给定$\omega_0$，$\omega_Z$，$Q_0$

选定$R_6$，$R_5$，$C_1$

$$R_4=\frac{1}{\omega_0C_12Q_0}$$

$$R_3=\left(\frac{R_6}{R_1}+2\frac{C_1}{C_2}\right)R_5$$

$$R_2=\frac{R_4R_6}{R_4+R_6}$$

$$C_2=4Q_0^2\frac{R_4}{R_6}C_1$$

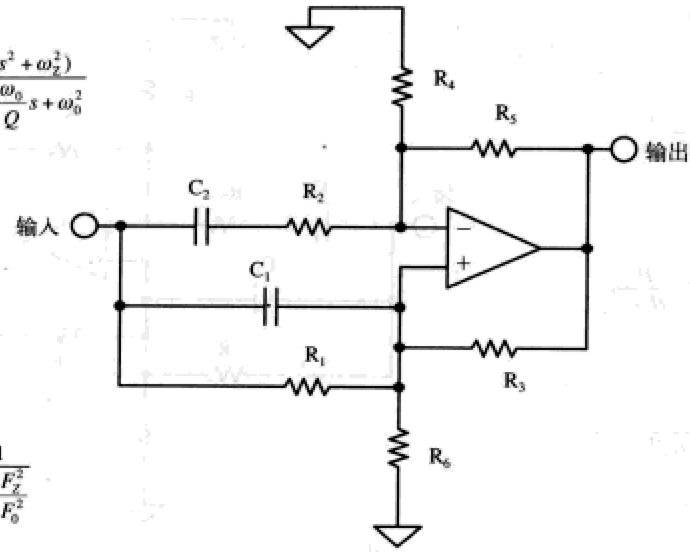
$$R_1=\frac{1}{2}\left(\frac{R_6\omega_Z^2}{R_4\omega_0^2}-1\right)$$

388

图5-78 Boctor低通型陷波滤波器设计方程

Boctor陷波

$$\frac{H(s^2+\omega_Z^2)}{s^2+\frac{\omega_0}{Q}s+\omega_0^2}$$




$$Q<\frac{1}{1-\frac{F_Z^2}{F_0^2}}$$

$$\frac{V_{OUT}}{V_{IN}}=\frac{\left(1+\frac{R_5}{R_4}\right)\left(s^2+\frac{1}{R_1R_2C_1C_2}\right)}{s^2+\left[\frac{1}{R_{EQ1}C_1}\left(1-\frac{R_{EQ1}R_{EQ2}}{R_1R_2}\right)\right]s+\frac{1}{R_{EQ1}R_{EQ2}C_1C_2}}$$

式中：$R_{EQ1}=R_1\|R_3\|R_6$

$R_{EQ2}=R_2+(R_4\|R_5)$

假设$F_Z$，$F_0$，$H$　　　　或者　　$F_Z$，$Q$，$H$

$$Q=\frac{1}{\sqrt{2\left(\frac{F_Z^2}{F_0^2}-1\right)}}$$

$$F_0=F_Z\sqrt{\frac{1}{1-\frac{1}{2Q^2}}}$$

$$Y=\frac{1}{Q\left(1-\frac{F_Z^2}{F_0^2}\right)}$$

(a)

图5-79　Boctor高通型陷波滤波器设计方程

给定：$C$，$R_2$，$R_3$

$$C_1 = C_2 = C$$

$$R_{EQ1} = \frac{1}{CY2\pi F_0}$$

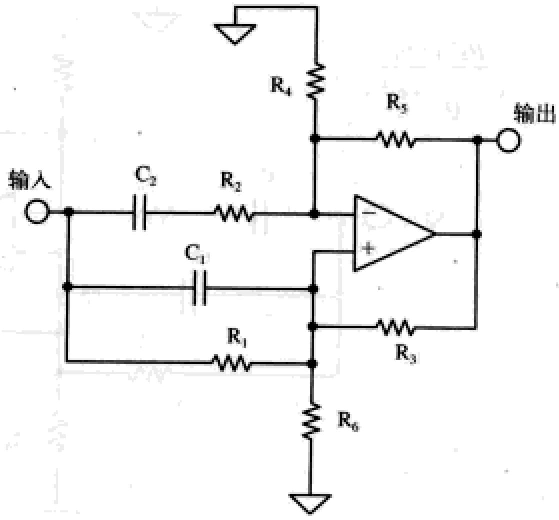
$$R_{EQ2} = Y^2 R_{EQ1}$$

$$R_4 = R_{EQ2} - R_2\left(\frac{H}{H-1}\right)$$

$$R_5 = (H-1)R_4$$

$$R_1 = \frac{1}{(2\pi F_0)^2 R_2 C^2}$$

$$R_6 = R_{EQ1}$$

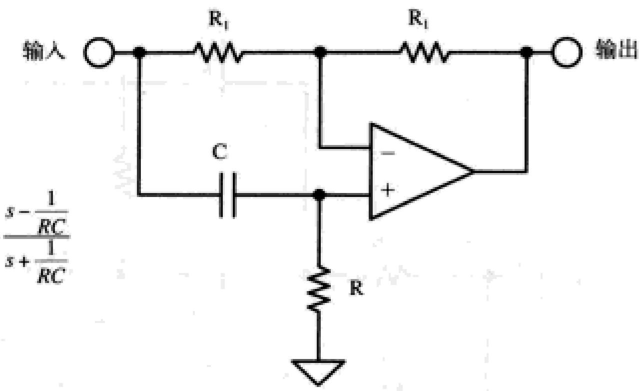



(b)

390

图5-79 （续）

一阶全通



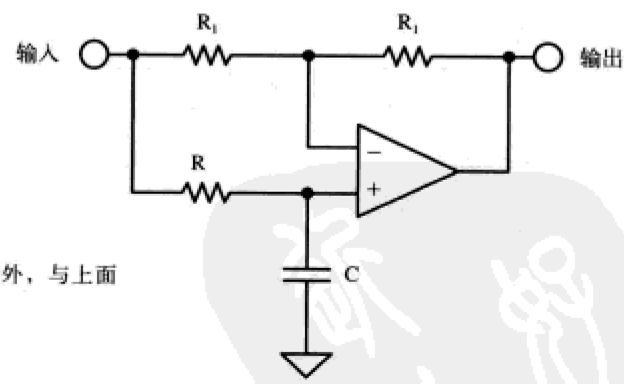

$$\frac{V_O}{V_{IN}}=\frac{s-\frac{1}{RC}}{s+\frac{1}{RC}}$$

相移$(\phi)=-2\text{TAN}^{-1}\left(\frac{RC}{2\pi F}\right)$

群延时$=\dfrac{2RC}{(2\pi FRC)^2+1}$

假设频率$F$处的相移为$\phi$

$RC=2\pi F\text{TAN}\left(-\frac{\phi}{2}\right)$

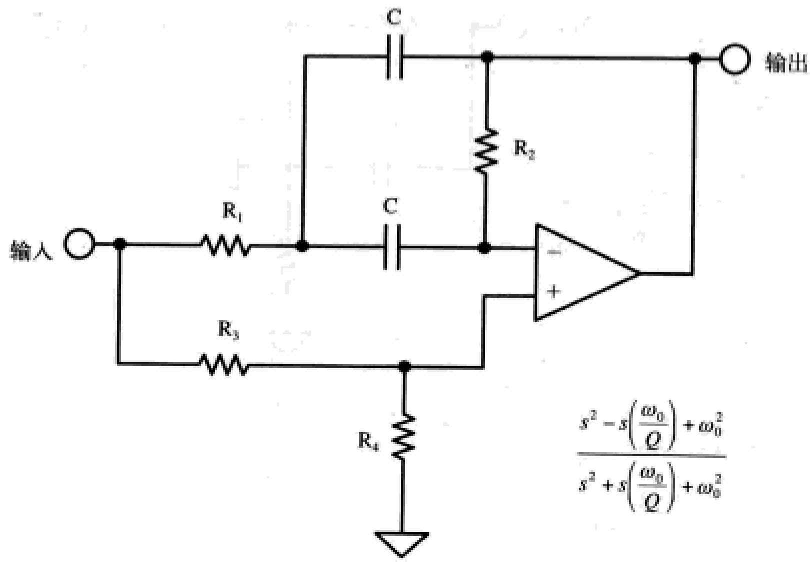



除了相位变化的符号外，与上面设计相同

图5-80 一阶全通滤波器设计方程

391

二阶全通




$$\frac{s^2 - s\left(\frac{\omega_0}{Q}\right) + \omega_0^2}{s^2 + s\left(\frac{\omega_0}{Q}\right) + \omega_0^2}$$

$$\frac{V_O}{V_{IN}} = \frac{s^2 - s\left(\frac{2}{R_2C}\right) + \frac{1}{R_1R_2C^2}}{s^2 + s\left(\frac{2}{R_2C}\right) + \frac{1}{R_1R_2C^2}}$$

给定：$C$

$$k = 2\pi F_0 C$$

$$R_2 = \frac{2Q}{k}$$

$$R_1 = \frac{1}{2kQ}$$

$$R_3 = R_1$$

$$R_4 = \frac{Q}{2}$$

392

图5-81 二阶全通滤波器设计方程

## 5.7 滤波器设计实践

前面几节都是使用数学函数论述滤波器，并且假定使用性能完美的元件来设计实现滤波器。但是使用真实元件搭建滤波器电路时，通常要进行均衡的设计分析。

搭建高于两阶的滤波器时，需要串接多个一阶、二阶滤波器电路。这些电路的频率和$Q$因数必须精确对齐，否则滤波器的总体响应就会受到影响。例如，下节的抗混叠滤波器是个五阶巴特沃思滤波器，是用一个频率$F_0$=1、$Q$=1.618的二阶滤波器、一个频率$F_0$=1、$Q$=0.618的二阶滤波器、一个频率$F_0$=1的一阶滤波器串接而成。如果任何一级电路的频率或者$Q$因数有细微偏差，总体响应与期望响应就会出现偏差。尽管设计结果可能满足要求，但是它是不够准确的。工程实践中，经常要为如何均衡滤波电路的性能进行选择。例如，我们是否真的需要非常精确的响应？如果通带出现纹波，是否会有问题？实际截止频率出现稍许偏差，是否会有问题？这些都是设计必须面对的问题，并且这些问题在各种不同的设计中也经常变化。

### 5.7.1 无源元件（电阻、电容、电感）

首先要面对无源元件问题。设计滤波器时，元件的计算值常常不是商业标称值，而电阻、电容和电感都是有标称值（standard value）。尽管可以订购特定值的元件，但是它们的实际公差都不会小于1%。可选的一个方法是使用标称值元件串联或者并联得到满足要求的元件，不过这会增加滤波器的成本和尺寸。这样不仅造成元件成本的增加，而且也增加了装配和调试等制造成本。尽管如此，滤波器设计的成功与否还受到元件的数量、公差、温度曲线和老化曲线的限制。

比较可行的方法是，应用电路分析程序计算使用标称值元件设计的滤波器的响应曲线，该程序还应该能够估计元件的温度漂移效应（effect of temperature drift）。必要时，使用并联组合的方法调整敏感元件的取值，直到响应曲线达到预期要求。许多高端滤波器CAD程序都具有这种功能。

滤波器的谐振频率和$Q$因数通常由元件的取值决定。因此如果元件的数值发生漂移，滤波器的谐振频率和$Q$因数也会随着漂移。反过来，这又导致滤波器的频率响应发生变化。特别是高阶滤波器尤其如此。

更高的滤波器阶数意味更高的$Q$因数电路。滤波器$Q$因数通常受两个或者多个元件（一般是电容元件）的比值控制，因此更高的$Q$因数电路也意味着元件的取值更加苛刻。

393

除了元件的原始公差，它的温度/时间漂移效应也必须进行估计。许多元件的温度系数（temperature coefficient，TC）在幅度和符号方面是不同的。电容尤其困难，因为它们不仅发生漂移，而且温度系数是温度的函数。图5-82所示是普通薄膜电容的温度系数曲线，通常是聚酯

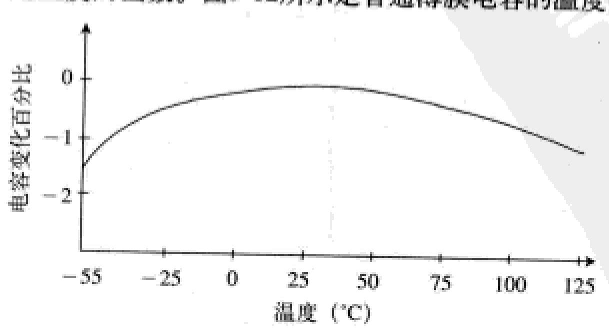



图5-82 普通薄膜电容的温度系数曲线

或者聚碳酸酯材料。具有线性温度系数的薄膜电容大都使用聚苯乙烯、聚丙烯和聚四氟乙烯电介质材料。这些材料的温度系数在100~200ppm/°C，如果必要，可以在电路中使用互补的温度系数进行补偿。

温度系数最低的电介质包括NPO（或者COG）、陶瓷（±30ppm/°C）和聚苯乙烯（−120ppm/°C）。一些塑料薄膜电容也具有有限温度系数特性，例如聚苯乙烯和聚丙烯电容。

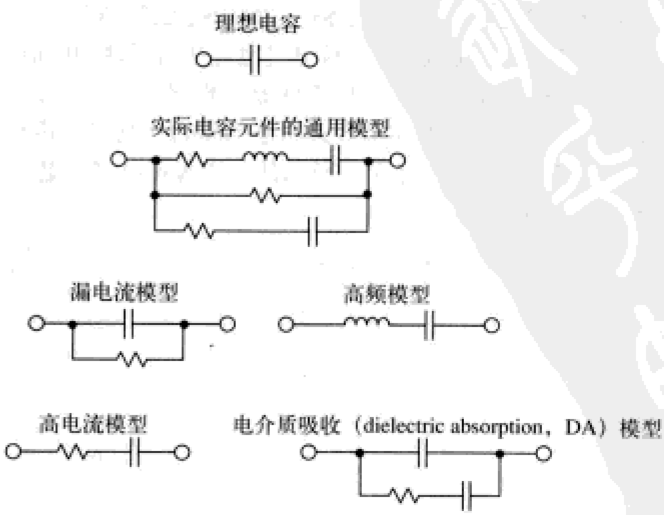
尽管可以使用各种数值的无源元件构造滤波器，但是在实际中有诸多物理限制。电容值低于10pF或者大于10μF的电容都是很难实现的。尽量避免使用电解电容。电解电容通常具有很大的漏电流，它还有一个潜在的问题是其工作电压是有极性的，如果施加在两端的交流电压造成极性反偏，它就会变成非线性器件。即使在它两端叠加了正极性直流电压，交流信号仍可能使它两端的瞬时电压达到0V，甚至变为负极性电压。薄膜电容的取值可以做得很大，但是它的体积也非常大。

394

尽可能不使用阻值小于100Ω或者阻值大于1MΩ的电阻。阻值很低的电阻需要很高的驱动电流，耗费很大的功率，这是要尽量避免的。并且也很难获取阻值很低或者很高的电阻。因为较小的电容很容易与较大的阻抗水平耦合，这就造成阻值很高的电阻具有较大的寄生效应。噪声也是随着电阻值的平方根增加的。又因为放大器的偏置电流效应，较高阻值的电阻也会形成较大的失调电压。

由于电路布局和其他原因形成的寄生电容也会影响电路的性能。在PC板上的两条线路（板的同一层面或者相邻层面）之间、相邻元件的管脚之间以及其他各种考虑不到的情况都可能形成寄生电容（parasitic capacitance）。因为这些寄生电容的值都很小，导致在高阻抗电路节点上形成更为明显的寄生效应。因此经常采用降低电路阻抗的方法来控制电路板的寄生电容。必须注意，电路板的寄生电容效应是与工作频率相关的，因为电容的阻抗随着频率的升高而降低，这就造成频率越高寄生电容效应越明显。

寄生电容效应不仅与外部因素有关，元件本身也存在寄生电容效应。大多数情况下，电容元件不仅仅是个电容，它还具有电感（元件管脚和其他因素形成）和电阻特性，如图5-83所示。图5-83是以漏电流（leakage current）和恶化功率因子（poor power factor）为指标绘制的实际电容的阻抗模型。显然，设计者都喜欢使用具有较低漏电流和良好功率因子的电容元件（如图5-84所示）。




395

图5-83　电容元件的等效电路

**电容元件比较表**

| 介质类型 | 典型电介质吸收指标 | 优　点 | 缺　点 |
|---|---|---|---|
| 聚苯乙烯（Polystyrene） | 0.001%~0.02% | 价格低<br>电介质吸收低<br>稳定性好（约120ppm/°C） | 温度高于85°C易损坏<br>体积大<br>电感效应高<br>供应商有限 |
| 聚丙烯（Polypropylene） | 0.001%~0.02% | 价格低<br>电介质吸收低<br>稳定性好（约200ppm/°C）<br>电容值覆盖范围大 | 温度高于125°C易损坏<br>体积大<br>电感效应高 |
| 聚四氟乙烯（Teflon） | 0.003%~0.02% | 电介质吸收低<br>稳定性好（约200ppm/°C）<br>高于125°C仍可工作<br>电容值覆盖范围大 | 价格高<br>体积大<br>电感效应高 |
| 聚碳酸酯（Polycarbonate） | 0.1% | 稳定性好<br>成本低<br>温度特性好<br>电容值覆盖范围大 | 体积大<br>电介质吸收限于8位系统<br>电感效应高 |
| 聚酯（Polyester） | 0.3%~0.5% | 稳定性中等<br>成本低<br>温度特性好<br>电感效应低（层叠式薄膜） | 体积大<br>电介质吸收限于8位系统<br>电感效应高（普通型） |
| NP0陶瓷（NP0 Ceramic） | <0.1% | 体积小<br>价格低、供应商多<br>稳定性好（30ppm/°C）<br>有1%公差电容供应<br>电感效应低（芯片形式） | 电介质吸收一般<br>电容最大值低（≤10nF） |
| 集成陶瓷（Monolithic Ceramic）（高K） | >0.2% | 电感效应低（芯片形式）<br>电容值覆盖范围大 | 稳定性差<br>电介质吸收差<br>高电压系数 |
| 云母（Mica） | >0.003% | 高频工作损失低<br>电感效应低<br>稳定性好（30ppm/°C）<br>有1%公差电容供应 | 体积非常大<br>电容最大值低（≤10nF）<br>价格高 |
| 铝电解电容（Aluminum Electrolytic） | 非常高 | 电容值大<br>耐流值高<br>耐压值高<br>体积小 | 漏电流高<br>有极性限制<br>稳定性差、精确度低<br>电感效应 |
| 钽电解电容（Tantalum Electrolytic） | 非常高 | 体积小<br>电容值大<br>电感效应中等 | 漏电流高<br>有极性限制<br>价格高<br>稳定性差、精确度低 |

图5-84　电容元件比较表



一般说来，在取值中等或者较低的滤波器设计中，最好使用塑料电容（推荐使用聚四氟乙烯或者聚苯乙烯）或者云母电容、金属薄膜电容。

降低寄生效应的一种方法是使用表面组装器件（surface-mounted device）。表面组装器件没有很长的管脚意味降低了管脚的电感。并且表面组装器件更小的体积意味可以更进一步优化电路布局。使用表面组装器件的缺点是，并不是所有的电容元件都有表面组装。陶瓷电容是最常用的表面组装电容元件，并且NPO系列具有最优的性能，适用于滤波器设计。陶瓷电容适用于微音扩大（microphonics）应用。电容用作运动传感器就是进行微音扩大，与应变计量仪（strain gage）相似，它把摆动变为类似噪声的电信号。

电阻也具有寄生电感（管脚引起的）和寄生电容。各种质量的电阻如图5-85所示。

**电阻比较表**

| | 类 型 | 优 点 | 缺 点 |
|---|---|---|---|
| 单体电阻 | 碳化合物电阻 | 低成本<br>大功率/小封装<br>电阻值覆盖范围大 | 大公差（5%）<br>大温度系数（1500ppm/°C） |
| | 线绕电阻 | 极小公差（0.01%）<br>极小温度系数（1ppm/°C）<br>大功率 | 存在严重电抗<br>大封装<br>高价格 |
| | 金属膜电阻 | 小公差（0.1%）<br>小温度系数（小于1~100ppm/°C）<br>中等成本<br>电阻值覆盖范围大<br>低电压系数 | 高稳定性<br>小功率 |
| | 金属电阻 | 极小公差（大约0.005%）<br>极小温度系数（小于1ppm/°C）<br>低电抗<br>低电压系数 | 小功率<br>高价格 |
| | 高兆欧电阻 | 极高阻值（$10^8$~$10^{14}\Omega$）<br>只在特殊电路中使用 | 高电压系数（200 ppm/V）<br>易碎玻璃材质（需特殊处理）<br>高价格 |
| 电阻网络 | 电阻网络厚膜电阻 | 低成本<br>大功率<br>激光微调<br>易获取 | 匹配性中等（0.1%）<br>大温度系数（大于100ppm/°C）<br>大跟踪温度系数（10ppm/°C） |
| | 薄膜电阻 | 匹配性好（小于0.01%）<br>低温度系数（小于100ppm/°C）<br>低跟踪温度系数（2ppm/°C）<br>中等成本<br>激光微调<br>低电容<br>适用于混合IC衬底 | 几何体积大<br>有限取值及有限配置 |

397

图5-85 电阻比较表

## 5.7.2 滤波器有源元件（运放）局限性

滤波器有源元件对滤波器响应也有显著的影响。在前面分析多反馈、萨伦·基、状态变量等滤波器拓扑结构时，总是把有源元件看作完美的运算放大器。也就是说，它具有下列特性：

- ❑ 无限增益
- ❑ 无限输入阻抗
- ❑ 零输出阻抗

并且这些特性不随频率变化。近些年来，尽管放大器的性能有很大提高，但是仍无法实现如此完美的放大器模型。

放大器的最大局限性在于它的增益随频率变化。所有放大器的带宽都是有限的，这主要受放大器制造材料的物理限制。负反馈理论（negative feedback theory）说明，为了保持放大器的工作状态稳定，当增益降低为单位增益时，要求放大器的响应必须是一阶的（−6dB/频程）。为了达到这个目的，需要在放大器中加入一个实极点，使相移达到180°（理想情况加入部分相位余量）时，增益下降到单位增益以下。放大器的这个滚降特性与单极点滤波器的滚降特性是等效的。因此，在简化表示中，将放大器的传递函数直接附加到滤波器的传递函数中，形成一个复合函数。运算放大器的频率相关特征对滤波器的影响程度与滤波器拓扑结构以及滤波器频率相对放大器带宽的比值有关。

萨伦 · 基滤波器结构与放大器频率响应的相关性最小。该滤波器结构对放大器的要求是，放大器响应在滤波器响应达到阻带最小衰减频率之前的频率范围内平坦，高于截止频率时，滤波器衰减依照运算放大器增益滚降曲线减小。这是因为放大器输出是相位移动的，导致输出信号反馈到输入端时形成不完全的失调调零。随着放大器开环增益下降，放大器输出阻抗随频率增加，这样使滤波器衰减变小，下降变缓。

状态变量滤波器以放大器和积分器两种模式使用运算放大器。用作放大器模式时，频率响应约束基本上与萨伦 · 基结构相同，在达到阻带最小衰减之前都是平坦的；然而用作积分器模式，要求要复杂些。一项较好的原则是：放大器的开环增益必须大于闭环增益的10倍以上（包括电路$Q$因数形成的峰值）。这条法则可以看作积分器模式必需的最小要求。该原则意味需要最小20dB的环路增益。也就是说，构建1MHz积分器的最低要求是使用10MHz单位增益带宽的运算放大器。发生该现象是因为电路的有效$Q$因数随着环路增益的减小而增大，这种现象被称为$Q$因数增强（$Q$ enhancement）。滤波器电路$Q$因数增强机制与放大器转换速率限制机制相似。没有足够的环路增益，运算放大器的“虚地”就不再是真正的“地”。换句话说，运算放大器也就不再是运算放大器了。正因为如此，积分器也不再是积分器了。

多反馈滤波器结构也受到有源元件的诸多约束。在该种滤波器结构中，$Q$因数增强依旧是个问题。随着环路增益下降，电路$Q$因数增大，滤波器参数发生变化。积分器的经验法则（环路增益至少20dB）同样适用于多反馈滤波器结构。滤波器增益也必须作为积分器方程的一个因子。

FDNR滤波器结构的实现中，对运放的要求并非很清晰。为了使电路能够正常工作，我们假定运算放大器能够驱动输入端口的信号到相同的电压，也即谐振频率点的环路增益至少为20dB。

398

一般认为在每个匹配电路分支使用两个运算放大器很有优势，使用双运算放大器便很容易实现这一点。还有一个好方法，在运算放大器中使用低偏置电流器件或者其他等效方法，FET输入运算放大器则是首选。

除了运算放大器频率的相关限制外，滤波器参数的其他因素对设计者也是很重要的。

其中一个便是输入阻抗。在“完美”模型中，我们假定输入阻抗为无穷大。假定这一点是为了保证运算放大器的输入不会成为周围网络的负载。这意味着我们可能会使用具有高阻抗电路特性的FET放大器。

因为等效阻抗（effective impedance）是真实输入阻抗与环路增益的乘积，所以输入阻抗与频率也具有微小的相关性。因为高频滤波器的网络阻抗很小，输入阻抗通常不是滤波器的主要误差来源。

**输入电容调制失真**

使用FET输入放大器还有一个微小的负效应，这就是FET放大器的输入电容随使用电压发生变化。当放大器用作反相输入配置时，例如多反馈滤波器配置，使用电压要保持为0V，这时就没有电容调制现象。然而，当放大器用作同相配置时，就像在萨伦·基电路中，就存在电容调制（capacitance modulation）失真。

有两种方法可以解决这个问题。一是保持等效阻抗很低。二是平衡输入阻抗。可以通过在放大器反馈支路增加网络电阻来平衡输入阻抗，其取值与等效输入阻抗相同。必须注意的是，该方法只在单位增益应用中有效。

从OP176数据手册中摘取一个滤波器的实例，数据手册中设计的1kHz高通萨伦·基滤波器如图5-86所示。图5-87显示了未补偿的失真曲线（曲线$A_1$）和补偿后的曲线（曲线$A_2$）。该图还显示了使用10倍阻抗的相同电路的未补偿失真曲线（曲线$B_1$）和补偿后的曲线（曲线$B_2$）。注意，补偿降低了电路失真，但是高阻抗电路的性能不如低阻抗电路的性能好。

399

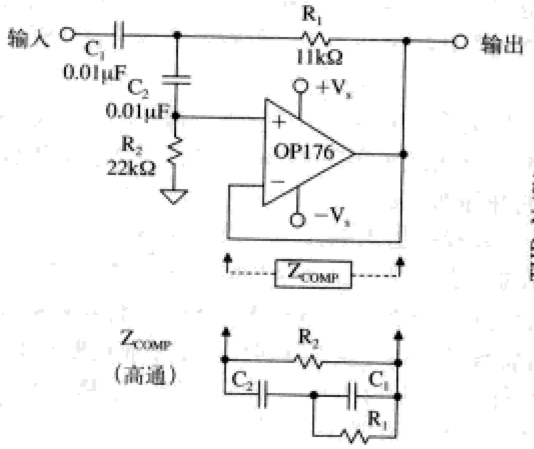



图5-86 输入电容电压调制补偿电路

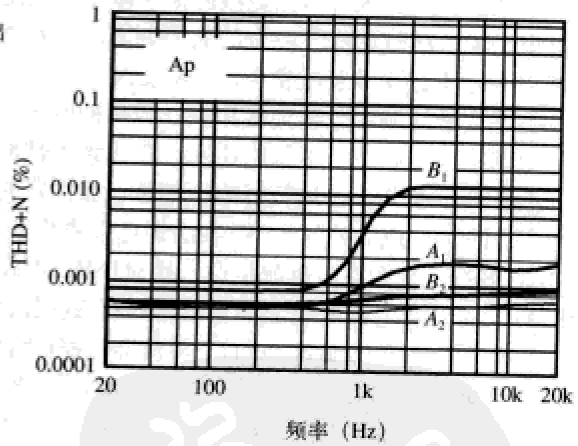



图5-87 输入电容调制引起的失真

运算放大器的输出阻抗同样影响滤波器响应。放大器输出阻抗与环路增益是除法关系，因此随着频率的增加，输出阻抗增大。如果滤波器驱动级电路的输出阻抗成为网络阻抗的重要成分，就可能会形成高频滤波器效应。

由于用于误差校正的环路增益变小，环路增益随频率下降的特性也可能影响运算放大器的失真。在多反馈滤波器结构中，反馈环路也是频率相关的，这也降低了反馈校正，导致失真增加。有时可以通过减少滤波器网络（假定是低通或者带通滤波器）中的失真元件抵消这种效应。

到目前为止，所有讨论都是使用经典的电压反馈运算放大器。电流反馈和跨阻型（transimpedance）运算放大器具有更好的高频响应，但是它们只能在萨伦·基滤波器结构中应用。这是因为电流反馈放大器反馈环路中的电容常常导致电路不稳定，并且大多数电流反馈放大器只能驱动小电容负载。因此，很难使用电流反馈放大器构建传统积分器。某些电流反馈放大器提供了一个外部管脚，用于构建良好的积分器。但是这种电流反馈放大器结构仍不能用于典型有源滤波器设计中。

电流反馈积分器都是同相输入的，因此不能够在状态变量滤波器结构中应用。并且由于电流反馈放大器的带宽由反馈电阻设定，使多反馈滤波器电路实现起来很难。电流反馈放大器用于多反馈滤波器的另一个局限性是反相端的低输入阻抗特性，这将增加滤波器网络的负载。萨伦·基滤波器之所以能够使用电流反馈放大器，是因为放大器只用于同相增益电路。能够充分利用电流反馈放大器优化高频性能的新型滤波器结构以及相关补偿措施，仍需要做更进一步的深入研究。

必须注意的最后一个问题是超出放大器动态范围的影响。$Q$因数大于0.707就会在滤波器响应中出现峰值现象（如图5-5至图5-7所示）。对高$Q$因数电路来说，大输入可能导致输入级或者输出级放大器过载。必须注意的是，相对较小的$Q$因数可能导致明显的尖峰。电路$Q$因数与增益的乘积必须小于环路增益（包括部分边界余量，20dB是个比较好的起始点）。多个放大器的滤波器结构同样如此，必须注意内部节点的电平以及输入/输出电平。如果放大器过载，它的有效$Q$因数下降，即使输出不失真也可能导致传递函数发生变化。这是因为传递函数随着输入电平增加而变化。

虽然我们主要讨论了低通滤波器，但是这些法则对高通、带通、带阻滤波器同样有效。一般说来，$Q$因数增强及有限的增益/带宽等因素不影响高通滤波器，这是因为相对于运算放大器的截止频率，高通滤波器的谐振频率是比较低的。尽管如此，请记住，默认情况下高通滤波器在放大器的截止频率处有一级低通电路。$Q$因数增强、有限增益/带宽等因素影响带通和带阻（陷波）滤波器，主要是因为两者都具有高$Q$因数特性。

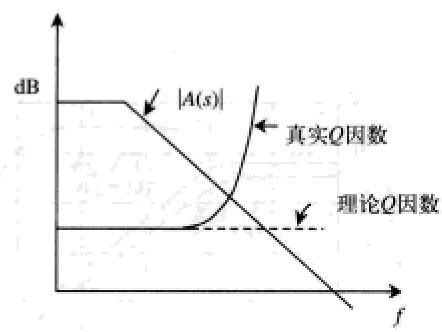



图5-88　$Q$因数增强

运算放大器频率响应的滤波器$Q$因数效应如图5-88所示。

400

举个$Q$因数增强现象的例子。在SPICE软件中，仿真一个10kHz带通多反馈滤波器，它的$Q$因数等于10，增益等于1，使用具有良好高频性能的AD848放大器作为有源元件，电路如图5-89所示。AD847的开环增益在10kHz时高于70dB，如图5-91a所示，这远大于20dB的最低要求，因此设计的滤波器能够有效工作，如图5-90所示。

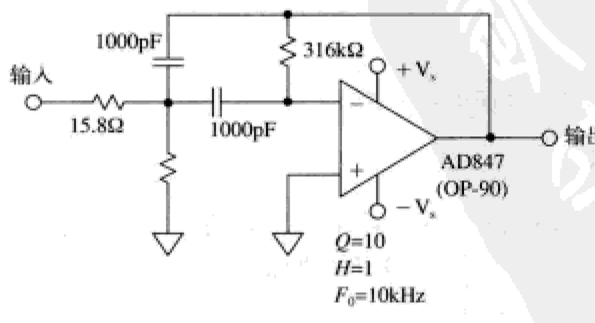



图5-89　1kHz多反馈带通滤波器

现在，我们使用OP-90替换AD847。OP-90是直流精准放大器，并且具有有限带宽特性。实际上，它的开环增益在10kHz时小于10dB（如图5-91b所示）。这里故意错误使用OP-90放大器。

从OP-90的输出（如图5-90所示）可以看出它的输出幅度比较AD847有下降，并且中心频率下移。

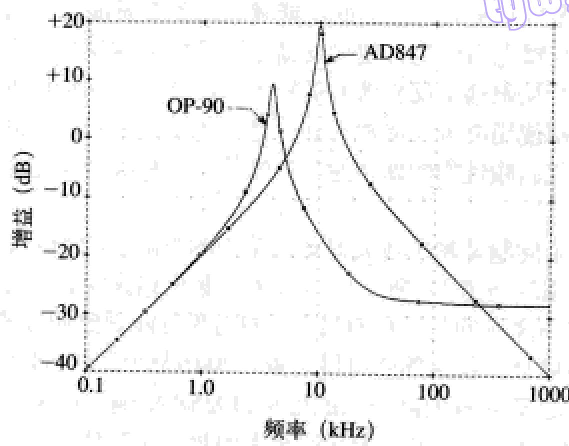
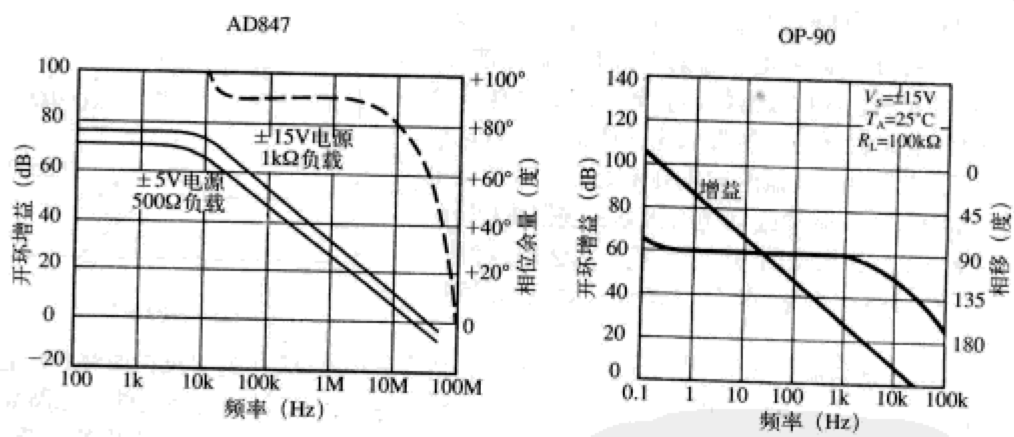



图5-90 $Q$因数增强效应




401~402

图5-91 AD847和OP-90的伯德图

## 5.8 设计实例

本节分析几个例子以演示前面讲述的概念。

### 5.8.1 抗混叠滤波器

首先，基于一系列通用指标设计无源和有源抗混叠滤波器（Antialias Filter）。有源滤波器将使用萨伦·基、多反馈、状态变量和FDNR 4种电路结构。

抗混叠滤波器的设计指标包括：

- 截止频率8kHz；
- 阻带衰减72dB，这与12位精度系统相当；
- 奈奎斯特采样频率50kHz/s；
- 选择巴特沃思滤波器响应，在衰减和相位之间取得最佳折中。

借助图5-15巴特沃思滤波器响应曲线（重绘在图5-92中），分析得到滤波器的频率比为6.25（50kHz/s，/8kHz），阶数为5。

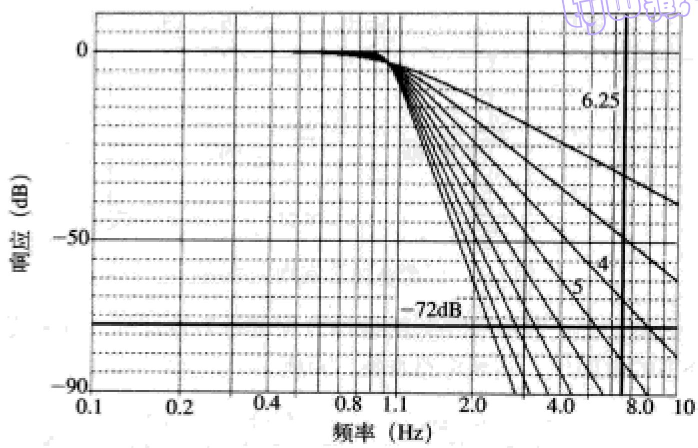



图5-92 确定巴特沃思滤波器的阶数

借助图5-26巴特沃思滤波器设计表，得到5阶巴特沃思滤波器的归一化极点：

| 电路级数 | $F_0$ | $\alpha$ |
|---|---|---|
| 1 | 1.000 | 1.618 |
| 2 | 1.000 | 0.618 |
| 3 | 1.000 | 不存在 |

403

最后一级电路是单实极点，因此没有$\alpha$值。硬件实现顺序不一定非要如此。通常，要把实极点电路放在最后一级，把二阶极点对电路按照$\alpha$值降序（$Q$因数值升序）串接。这样可以避免高$Q$值电路的内部节点过载引起的峰值效应。把单极点电路放在最后的另一个作用是限制运算放大器的噪声带宽。这在单极点被用于无源滤波器时尤其有效。

设计无源滤波器时，我们选择零输入阻抗的电路结构。尽管"传统"无源滤波器经常使用源和负载双端（termination）来连接电路，这里只关心电压传输，而不关心功率传输，因此信号源一端不进行端接处理。从参考文献2第313页的设计表中，可以得到滤波器的归一化参数值，如图5-93所示。

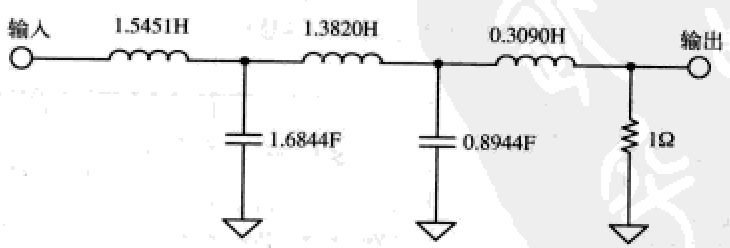



图5-93 无源滤波器归一化参数图

这些参数值被归一化为1rad/s滤波器和1Ω端接电阻。为了得到滤波器的实际参数值，所有电抗元件必须使用8kHz期望截止频率（=50265rad/s，$=2\pi 8\times10^3$）进行变尺度处理。这就是通常所说的频率尺度因子（frequency scaling factor，FSF）。同时，阻抗也必须进行变尺度处理。

在本例中，任意选定1000Ω的电阻值。为了得到实际阻抗值，我们将所有的电阻和电感乘以1000，所有的电容除以1000。这就是通常所说的阻抗尺度因子（impedance scaling factor，Z）。

尺度化处理之后，无源滤波器电路如图5-94所示。

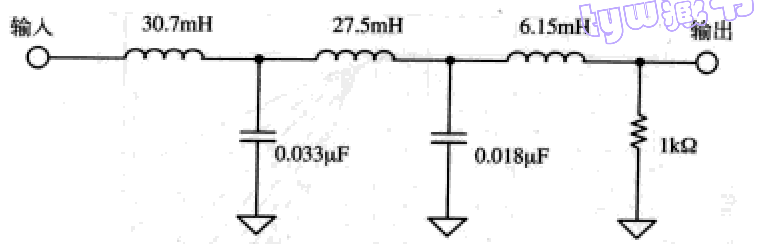
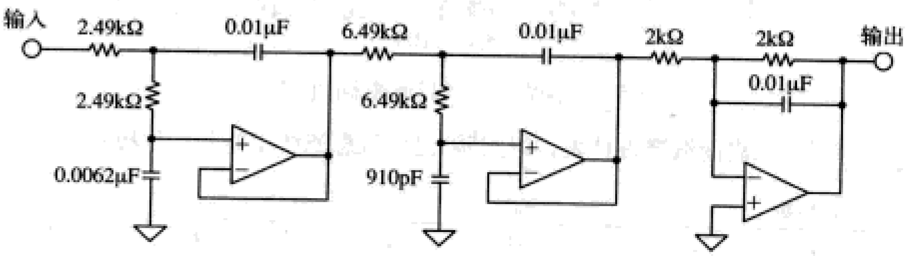



图5-94　无源滤波器实现电路图

对于萨伦·基有源滤波器，使用图5-49的设计方程进行参数计算。任意选定每级电路中电容$C_1$的值，以确定合理的电阻值。实现电路如图5-95所示。




404

图5-95　萨伦·基有源滤波器实现电路图

在萨伦·基实现电路中，元件的精确值已经舍入到最接近的标称值。为了使设计的有源滤波器能够准确工作，需要一级零阻抗驱动电路，以及运算放大器的直流偏置电流回路。使用运算放大器作为有源滤波器的驱动电路时，可以同时基本满足这两个要求。

在萨伦·基有源滤波器中，最后一级单极点电路也是使用的有源实现方法，它的电路参数配置可以像无源RC滤波电路一样准确。使用有源电路的优点在于它的低输出阻抗，某些应用场合非常需要有源滤波器的这个优势，使用开关电容结构驱动ADC输入的滤波电路尤其如此。这种输入类型在Σ-ΔADC器件和许多CMOS类型转换器件中非常通用，它还可以消除后级无源电路输入阻抗的负载效应。

图5-96显示了使用多反馈电路结构实现的有源滤波器，它使用图5-52的设计方程进行参数计算。在该电路结构中，最后一级电路使用了无源RC电路。

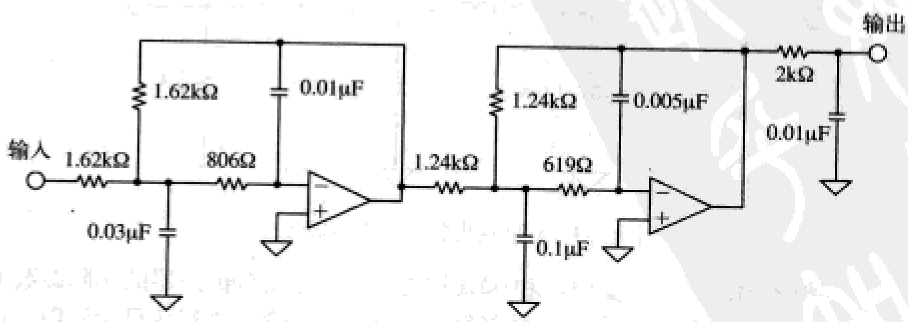



图5-96　多反馈有源滤波器实现电路图

如果在最后一级无源电路之后串接一个可选缓冲器，那么多反馈有源滤波器电路将会具有上面提到的（除限制输出放大器噪声带宽之外的）多种优点。使用上面设计实现的两种有源滤波器时，我们既可以选择同相输入模式（萨伦·基结构），也可以选择反相输入模式（多反馈

结构)。

如图5-97所示是状态变量滤波器的电路图，使用图5-55的设计方程进行参数计算。这里把电阻的取值舍入到最接近的1%公差标称值。

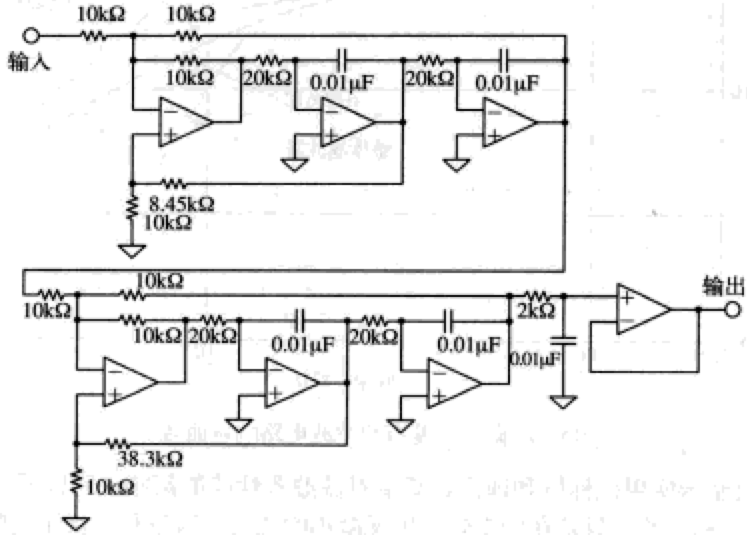



图5-97 状态变量有源滤波器实现电路图



很明显，状态变量结构比萨伦·基和多反馈结构使用更多的电路元件。但是该电路结构一方面提高了滤波器的稳定性，另一方面它的电路参数可以相互独立调节。

图5-98所示是FDNR滤波器的电路图。

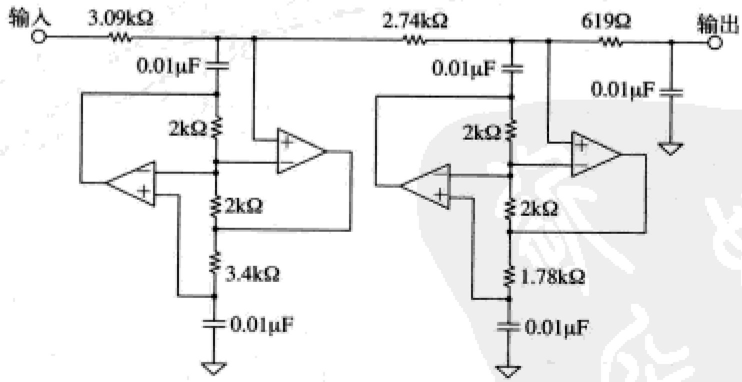
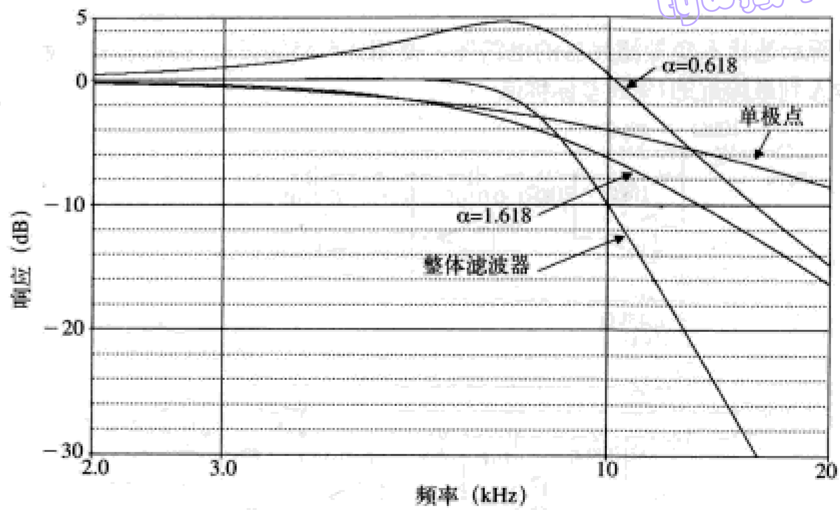



图5-98 FDNR有源滤波器实现电路图

从无源滤波器变换到FDNR有源滤波器的过程中，D阻抗元件的取值根据1F电容进行归一化处理。最后再把尺度变换到合理的取值（本设计中选择0.01μF）。

在上面的所有实现电路中，无源元件都使用标称值，而不是计算值。尽管实际取值与理想计算值的偏差造成滤波器的响应特性发生偏移，但是这种偏差的影响通常是很小的。可以使用计算机估算取值偏差对滤波器整体性能的影响，并且确定滤波器的整体性能是否可以接受。

为了估算使用标称值的影响，这里对萨伦·基电路结构进行分析。图5-99显示了滤波器三级电路各自的响应曲线，以及整体响应曲线。尽管这里分析的只是萨伦·基电路结构，但是其他电路结构的分析结果也是相近的。




406

图5-99　萨伦·基有源滤波电路响应曲线

图5-100对比显示使用标称值和理论计算值对滤波器性能的影响。可以看到，滤波器响应曲线的基本形状是相同的，只是在频率轴上出现微小的偏移。这里只分析了电阻标称值因素对滤波器响应的影响。如果要深入理解元件公差的整体影响，需要使用同样的计算方法分析所有元件的公差以及它们的温度和老化效应。

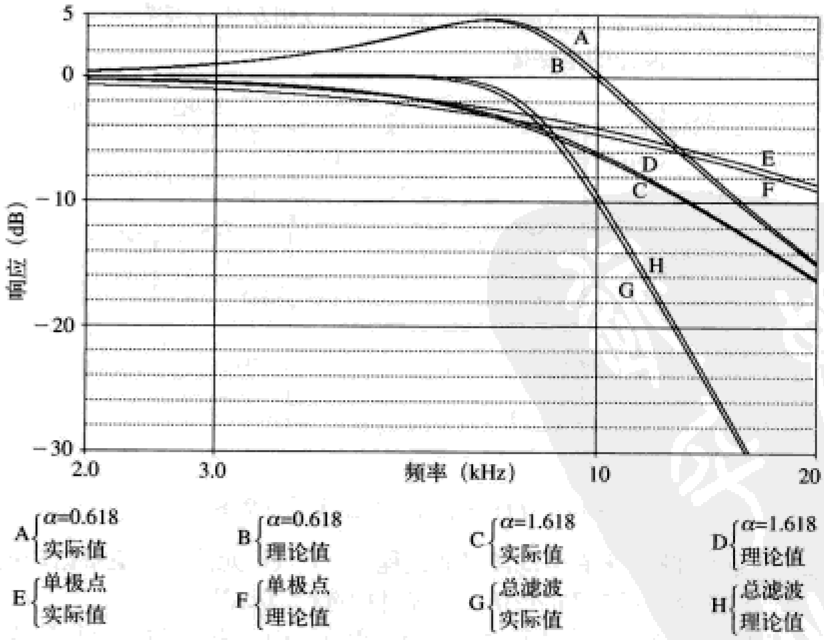



图5-100　标称值电阻对滤波器的影响

在有源滤波器应用中使用运算放大器，放大器直流电源的精度对滤波器性能的最优化是非常关键的。放大器的失调电压通过低通滤波器，放大后可能产生过度的输出失调。低频应用场合要求大阻值电阻，那么流过这些电阻的偏置电流也将产生输出失调电压。

此外，在高频应用场合，必须仔细考虑放大器的动态性能。此时，转换速率、带宽和开环增益在运算放大器选择中发挥重要作用。转换速率必须足够快，并且具有对称性，以使电路失真最小。

## 5.8.2 变换过程

下面分析滤波器的变换过程。

前面讲过，滤波器理论的基础是低通原型滤波器，通过低通原型滤波器变换可以得到其他滤波器形式。下面的例子均以1kHz、3极点、0.5dB切比雪夫滤波器为低通原型滤波器。选择切比雪夫滤波器的原因是，滤波器响应不正确时，它的表现比较明确，而巴特沃思滤波器就不具有这个特性。选择3极点滤波器，可以同时演示极点对变换和单极点变换。

低通原型滤波器的极点位置从图5-30查表得到。它们是：

| 电路级数 | $\alpha$ | $\beta$ | $F_0$ | $\alpha$ |
|---|---|---|---|---|
| 1 | 0.2683 | 0.8753 | 1.0688 | 0.5861 |
| 2 | 0.5366 | | 0.6265 | |

407

第一级是极点对电路，第二级是单极点电路。注意，这里沿用了不好的惯例，使用2个$\alpha$表示完全不同的参数。左边的$\alpha$和$\beta$表示极点在s平面上的位置坐标，这些数值将在变换算法中使用。右边的$\alpha$表示1/$Q$阻尼系数，将在物理滤波器的设计方程中使用。

在滤波器设计过程中，将使用萨伦·基电路结构构建物理滤波器，使用图5-67萨伦·基低通极点对设计方程和图5-66单极点设计方程进行电路参数计算。萨伦·基低通滤波器电路如图5-101所示。

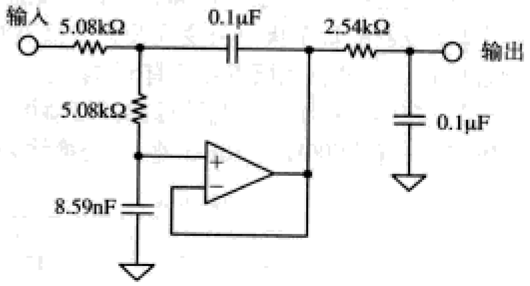



图5-101 萨伦·基低通原型滤波器电路图

使用第5节描述的计算方程，将低通原型滤波器变换为高通滤波器。变换结果为：

| 电路级数 | $\alpha$ | $\beta$ | $F_0$ | $\alpha$ |
|---|---|---|---|---|
| 1 | 0.3201 | 1.0443 | 0.9356 | 0.5861 |
| 2 | 1.8636 | | 1.596 | |

这里要注意，因为描述切比雪夫滤波器的惯例是使用误差带的终点，而不是3dB点的频率，所以$F_0$必须除以纹波带与3dB带宽的比值（见5.4节表5-1）。

继续使用萨伦·基电路构建高通滤波器，使用图5-68萨伦·基高通极点对设计方程和图5-66单极点设计方程进行电路参数计算。萨伦·基高通滤波器电路如图5-102所示。

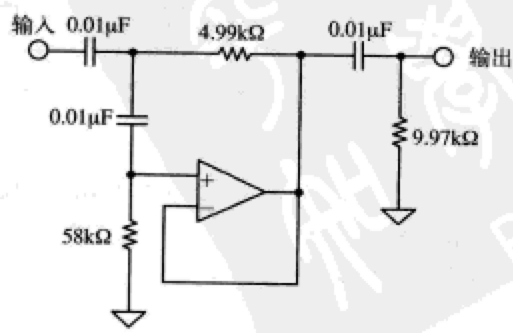



图5-102 萨伦·基高通变换滤波器电路图

图5-103显示低通原型滤波器和高通变换滤波器的响应曲线，它们关于截止频率1kHz对称。并且它们的误差带在1kHz，而不是

408 −3dB点，这是切比雪夫滤波器的特性。

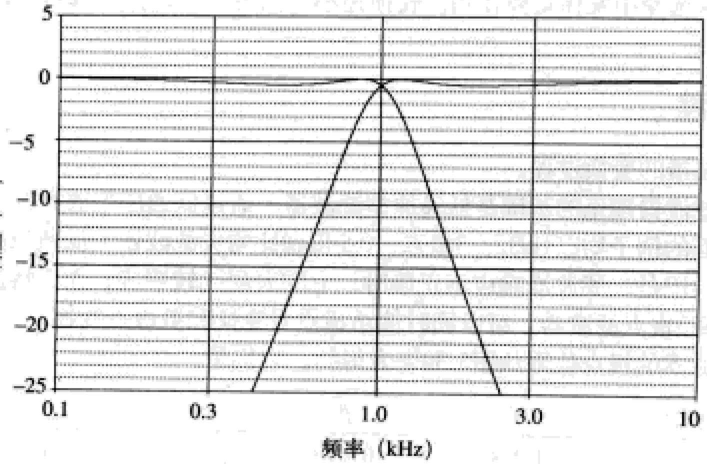



图5-103　萨伦 · 基低通和高通响应

继续使用第5节描述的计算方程，将低通原型滤波器变换为带通滤波器。带通变换时，低通原型滤波器的每个极点将变换为一个极点对，因此3极点原型滤波器变换后将有6个极点（3个极点对），此外，在原点处还有6个零点。

带通变换过程中，某些计算部分必须指定合成滤波器的3dB带宽。因此，这里把带通滤波器的带宽设置为500Hz（3dB带宽）。变换结果为：

| 电路级数 | $F_0$ | $Q$ | $A_0$ |
|---|---|---|---|
| 1 | 804.5 | 7.63 | 3.49 |
| 2 | 1243 | 7.63 | 3.49 |
| 3 | 1000 | 3.73 | 1 |

前两级电路增益不是单位增益的原因是，它们的中心频率相对于整个滤波器的中心频率会出现衰减，需要进行补偿。因为合成$Q$因数值比较适中（小于20），这里选择多反馈电路结构。使用图5-72设计带通滤波器电路，多反馈带通滤波器的电路如图5-104所示，图5-105是带通滤波器的响应曲线。409

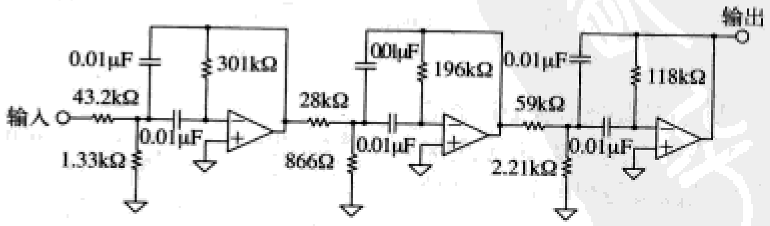



图5-104　多反馈带通变换滤波器电路图

注意，带通滤波器响应曲线关于中心频率对称，并且500Hz带宽并不是均匀分布在中心频率两侧，每边250Hz（算术对称）。这里是几何对称，两个等幅度频率点$F_1$、$F_2$的几何对称中心频率的计算方法是：

$$F_0 = \sqrt{F_1 \cdot F_2}$$

最后使用第5节描述的计算方程，将低通原型滤波器变换为带阻滤波器。带阻变换时，低

通原型滤波器的每个极点将变换为一个极点对，因此3极点原型滤波器变换后将有6个极点（3个极点对）。

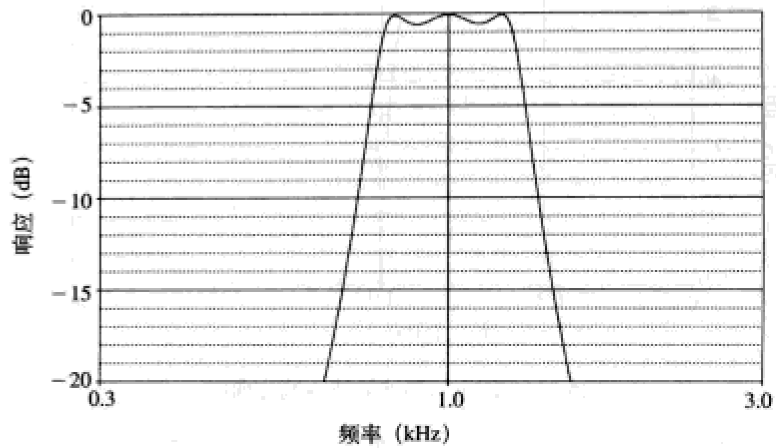



图5-105 多反馈带通变换滤波器响应曲线

与带通变换相似，带阻变换过程中，某些计算部分必须指定合成滤波器的3dB带宽。因此，这里把带阻滤波器的带宽设置为500Hz（3dB带宽）。变换结果为：

| 电路级数 | $F_0$ | $Q$ | $F_\infty$ |
|---|---|---|---|
| 1 | 763.7 | 6.54 | 1000 |
| 2 | 1309 | 6.54 | 1000 |
| 3 | 1000 | 1.07 | 1000 |

注意，带阻滤波器有三种陷波模式，分别是标准陷波（$F_0 = F_Z$，第3级电路）、低通陷波（$F_0 < F_Z$，第1级电路）和高通陷波（$F_0 > F_Z$，第2级电路）。因为同时包含所有3种陷波模式，所以选择Bainter陷波电路构建带阻滤波器。使用图5-77进行滤波器设计，增益因子$K_1$、$K_2$设定为1。Bainter陷波滤波器的电路如图5-106所示。

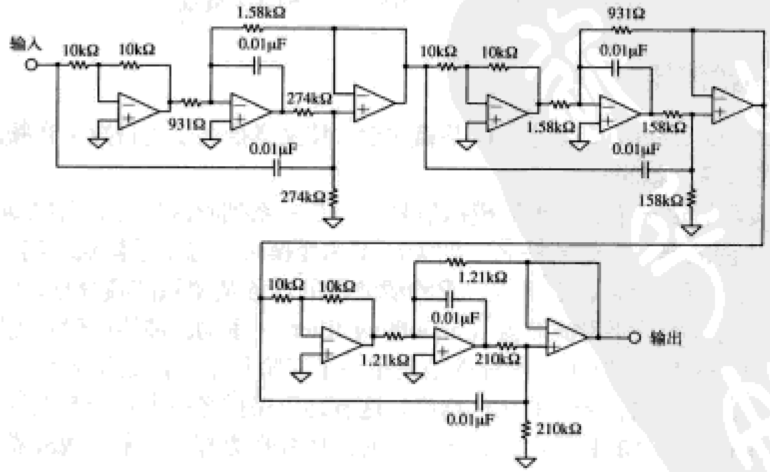



图5-106 Bainter陷波滤波器电路图

图5-107是Bainter陷波滤波器的响应曲线，图5-108是Bainter陷波滤波器响应的陷波细节。注意，它关于中心频率对称，并且是几何对称的。

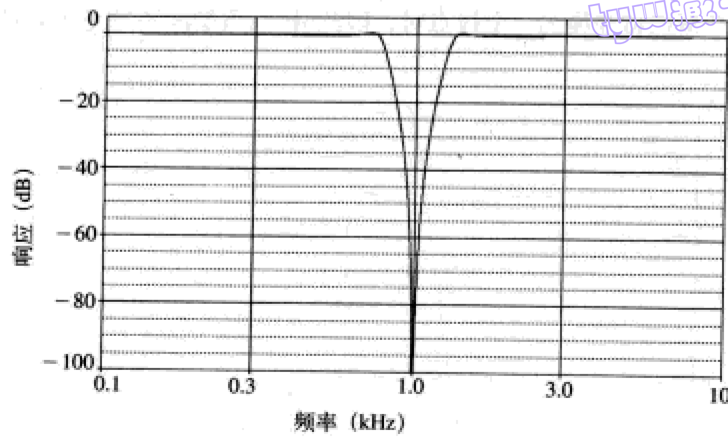



图5-107　Bainter陷波滤波器响应曲线

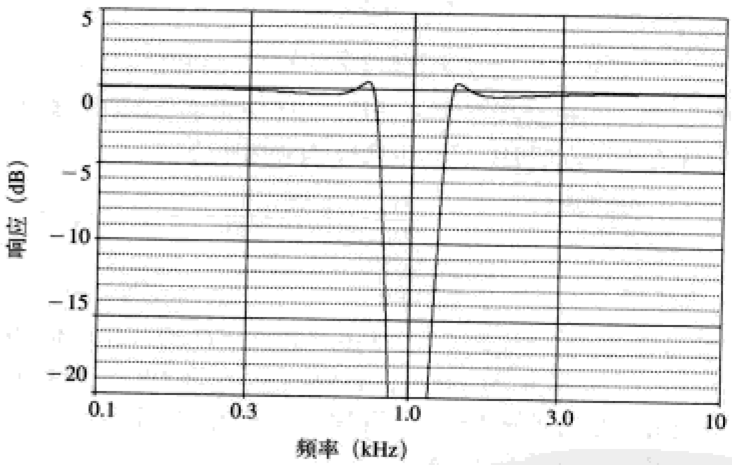



图5-108　Bainter陷波滤波器响应曲线陷波细节

### 5.8.3　CD重构滤波器

该设计摘自*Audio Electronics*杂志上的某篇文章。该文章描述了携带数字音频源的高保真板外D/A变换器（见参考文献26）。

因为D/A变换器的输出不是真正的模拟信号，而是一系列阶跃信号，所以D/A变换器的输出级必需一个重构滤波器（尽管有些名不副实）。D/A变换时，每个采样点输出一次离散电压，并且保持不变，直到下一个采样点生效。重构滤波器的任务是滤除高频分量，平滑输出波形。因此，该滤波器有时也称为平滑滤波器（smoothing filter）。重构滤波器同时也滤除变换过程中形成的虚假频率（alias）。音频工业的标准是使用一个三阶贝塞尔函数作为重构滤波器。使用贝塞尔滤波器的原因是，它有最好的相位响应，这有助于保护音乐中每个音调的相位关系。贝塞尔滤波器虽然保护了良好的相位关系，但是它的幅度分辨力却不如某些滤波器好。假设我们使用8倍过采样48kHz/s的数据流进行D/A变换，虚假频率在364kHz（8×48k－20k）位置。插值处理过程使用的数字滤波器将会滤除20kHz到364kHz之间的频率成分。假设数字滤波器的带宽边沿是30kHz，那么频率比大约为12（364÷30）。因为重构滤波器在通带内，我们以30kHz为带宽边沿使滚降特性最小化，而不是20kHz。事实上，重构滤波器的完整设计还包括一个倾

斜滤波器（shelving filter），用于补偿通带滚降。从图5-21推断，三阶贝塞尔滤波器在12倍$F_0$处只能提供55dB的衰减量，这只有9位精度。

411

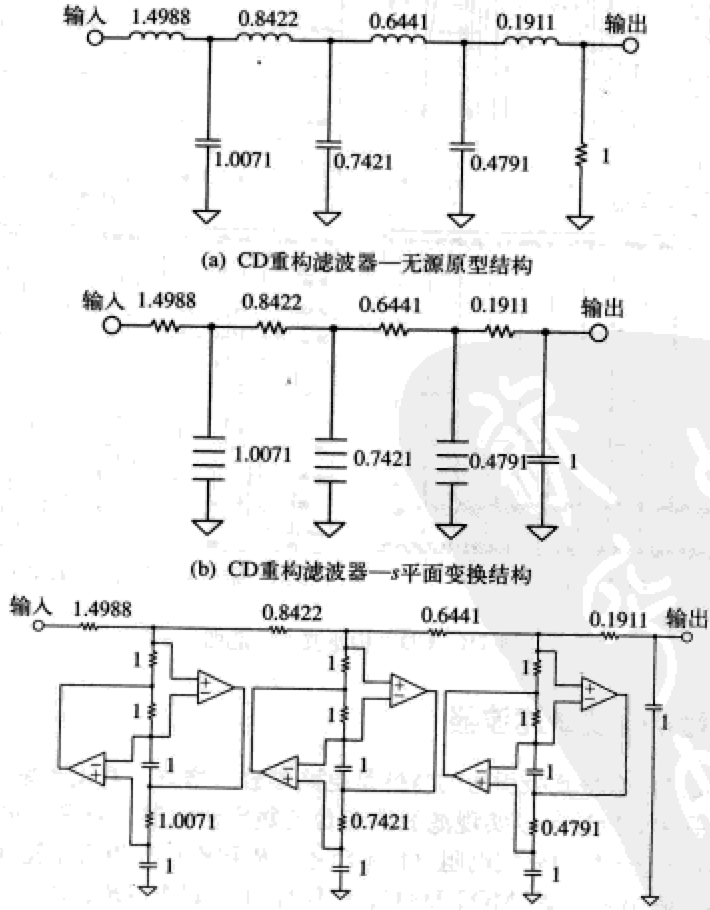
考虑使用七阶滤波器，选择0.05°等纹波误差的线性相位滤波器，那么在12倍$F_0$处的阻带衰减可以提高到120dB，接近于20位精度系统。

选择FDNR电路结构进行滤波器设计，这是比较主观的决定。选定FDNR电路的原因是，它对元件公差的敏感性比较低，运算放大器不在直接信号通路上，而是在旁路分支电路上。

首先，使用William著作中的设计图表构造无源原型滤波器，得到电路如图5-109a所示。其次，进行s平面变换，电路如图5-109b所示。该滤波器的频率归一化到1Hz，阻抗归一化到1Ω。第三，使用GIC结构替换图5-109b所示的D电阻结构，进行物理实现。并且对频率（30kHz）和阻抗（主观选定1kΩ）进行反归一化处理。频率尺度因子FSF为$1.884\times10^5$ [$=2\pi\times(3\times10^4)$]。任意选定使用1nF电容，那么阻抗尺度因子Z为5305 [$=(C_{OLD}/C_{NEW})/FSF$]。

最后，将电阻值乘以阻抗尺度因子Z。这使原来的1Ω归一化电阻变为5.305kΩ。为了简化，选择标称电阻值5.36kΩ。反推回去，新的标称电阻值导致截止频率变为29.693kHz。截止频率的微小偏移是可以接受的。

使用新的中心频率重新计算频率尺度因子FSF，并且使用该值反归一化剩余的电阻元件。整个设计流程如图5-109所示，最终的电路图如图5-109d所示。



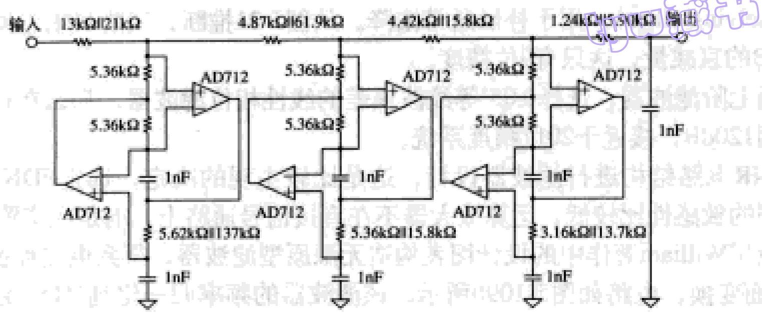

(a) CD重构滤波器—无源原型结构

(b) CD重构滤波器—s平面变换结构

(c) CD重构滤波器—归一化FDNR结构

图5-109 CD重构滤波器

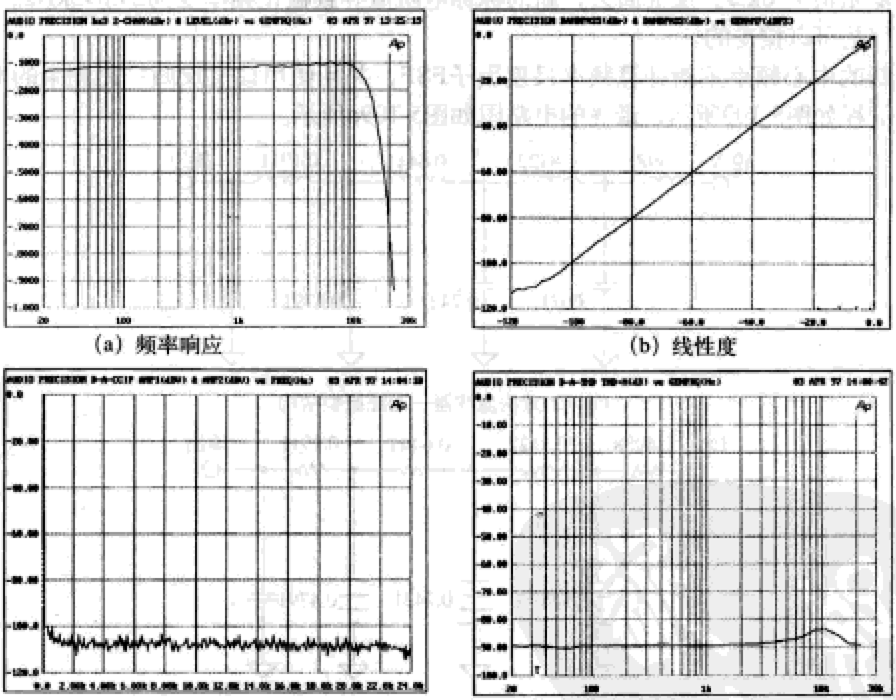
412




(d) CD重构滤波器—最终结构

图5-109 (续)

CD重构滤波器的性能如图5-110所示。



(a) 频率响应　(b) 线性度

(c) 信噪比　(d) 谐波失真和噪声(THD+N)

413

图5-110 CD重构滤波器性能曲线

### 5.8.4 数字编程状态变量滤波器

状态变量滤波器一个极具吸引力的特性是电路参数（增益、截止频率、$Q$因数）可以相互独立调节。利用这个特性可以实现滤波器参数的数字化控制。首先，简单地对滤波器进行重新配置。将决定$Q$因数的分压电阻（图5-55中的$R_6$和$R_7$）改为反相配置。新的滤波器电路如图5-111所示。使用乘法型CMOS DAC器件代替图5-111中的$R_1$、$R_2$、$R_3$和$R_4$，同时使用DAC器件实现反馈电阻$R_5$，最终电路图如图5-112所示。

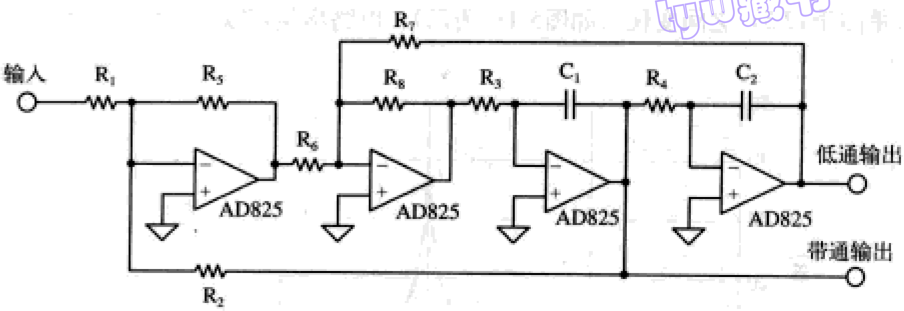



图5-111 重绘状态变量滤波器

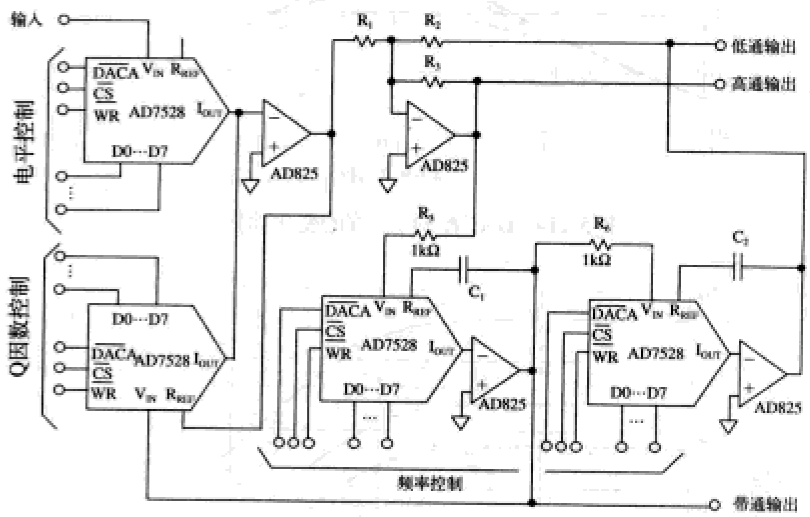



图5-112 数字控制变量滤波器

AD7528是双8位乘法型DAC器件，AD825是高速FET输入运算放大器。使用这些器件进行数字控制，滤波器频率可以在550Hz~150kHz之间变化（如图5-113所示），*Q*因数可以在大约

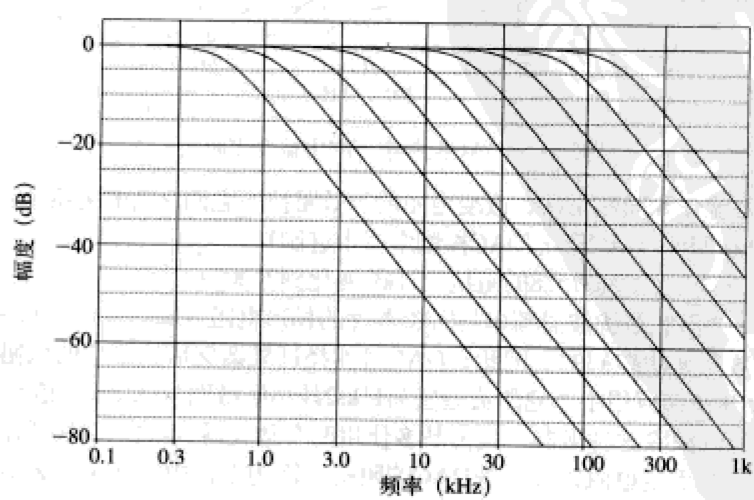



图5-113 DAC控制字下的频率响应

0.5~12.5（稍高于12.5）之间变化（如图5-114所示），电路增益可以在0~48dB之间变化（如图5-115所示）。

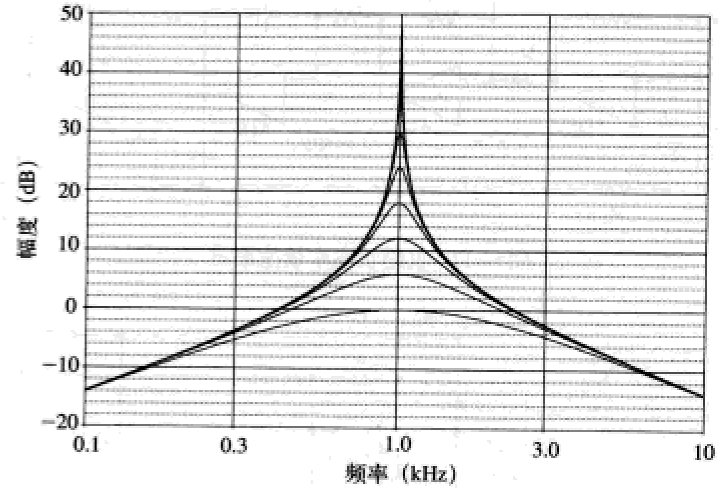



图5-114 DAC控制字下的$Q$变化曲线

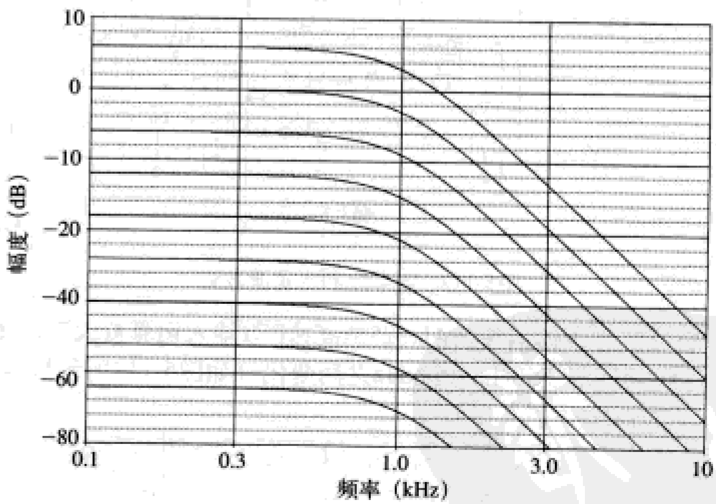



图5-115 DAC控制字下的增益变化曲线

414~415

DAC控制参数操作如同使用DAC改变电阻的等效阻抗，它们之间的关系为：

DAC等效阻抗=256 · DAC阻抗/DAC控制字（十进制）

从效果上看，这相当于AD7528的阻抗从11kΩ变化到2.8MΩ。

这种设计的一个限制是滤波器频率与DAC器件的梯形电阻（ladder resistance）相关。梯形电阻这个特殊参数是无法控制的。因此，DAC器件经过微调之后控制它的电阻比，而不是绝对电阻值。AD7528在该应用中，它的典型值为11kΩ最小值微调为8kΩ最大值微调为15kΩ。稍微修改一下电路可以消除这种限制，代价是多使用两个放大器（如图5-116所示）。修改之后，等效电阻依赖于一个固定电阻，而不是DAC的阻抗。因为电路中有两个积分器，增加运算放大器引起的额外倒置被抵消。

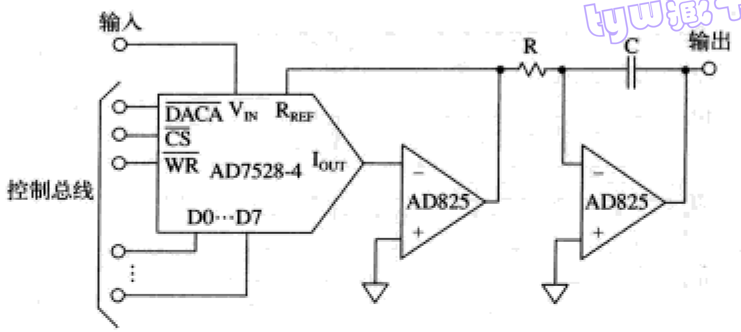



图5-116 增强型数字变量积分器

说明一下，乘法型DAC器件也可以使用模拟乘法器替换。替换后的控制信号是直观的模拟信号，而不是数字信号。我们还可以使用方便的数字电位器（digital pot）替换乘法型DAC器件。区别在于数字电位器的阻值就是最大值，而不是增加等效阻抗。

### 5.8.5 60Hz陷波器

仪表应用中的常见问题是遥测记录仪（telemetry）中的干扰。干扰的一个主要来源是电力传输线，在高阻抗电路中尤其如此。除电力传输线路径外，这种干扰的另一个路径是地回路。该问题的解决办法主要是使用陷波器滤除60Hz频率成分。因为这是一个单频干扰，可以选择使用双-T电路。

又因为陷波器期望最大衰减和最小陷波宽度，所以双-T电路期望最大$Q$因数。这就意味着电路需要使用最大正反馈（$R_5$开路，$R_4$短路）。双-T电路网络具有高阻抗特性，因此选择使用FET输入运算放大器。 416

使用图5-76设计双-T陷波器，其电路图如图5-117所示，陷波响应如图5-118所示。

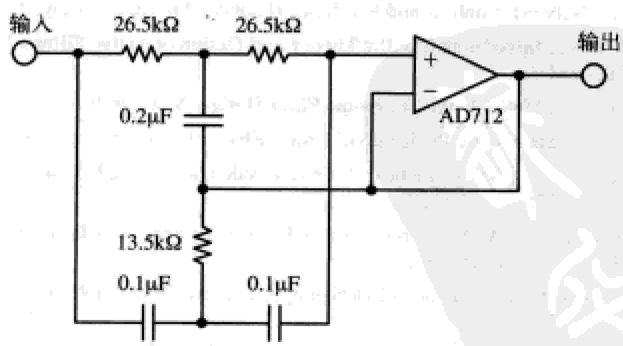



图5-117 60Hz双-T陷波器

417

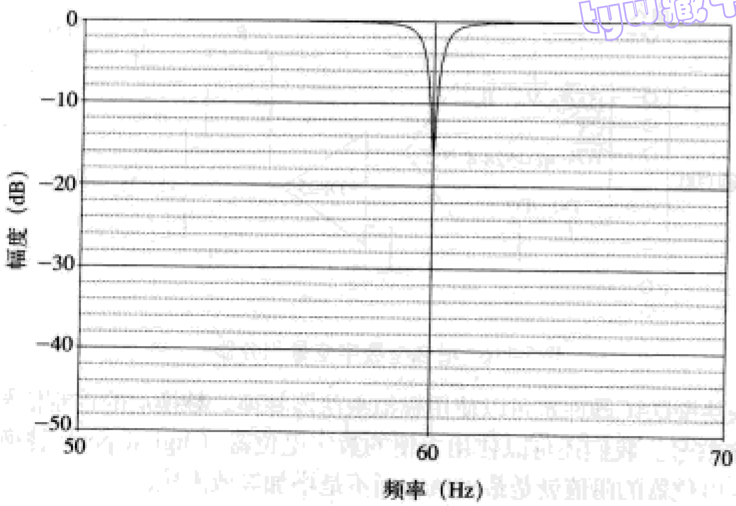



图5-118 60Hz双-T陷波响应

## 参考文献


1. A. I. Zverev, **Handbook of Filter Synthesis**, John Wiley, 1967.
2. A. B. Williams, **Electronic Filter Design Handbook**, McGraw-Hill, 1981, ISBN: 0-07-070430-9.
3. M. E. Van Valkenburg, **Analog Filter Design**, Holt, Rinehart & Winston, 1982.
4. M. E. Van Valkenburg, **Introduction to Modern Network Synthesis**, John Wiley and Sons, 1960.
5. Zverev and H. J. Blinchikoff, **Filtering in the Time and Frequency Domain**, John Wiley and Sons, 1976.
6. S. Franco, **Design with Operational Amplifiers and Analog Integrated Circuits**, McGraw-Hill 1988, ISBN: 0-07-021799-8.
7. W. Cauer, **Synthesis of Linear Communications Networks**, McGraw-Hill, New York, 1958.
8. Budak, **Passive and Active Network Analysis and Synthesis**, Houghton Mifflin Company, Boston, 1974.
9. L. P. Huelsman and P. E. Allen, **Introduction to the Theory and Design of Active Filters**, McGraw Hill, 1980, ISBN: 0-07-030854-3.
10. R. W. Daniels, **Approximation Methods for Electronic Filter Design**, McGraw-Hill, New York, 1974.
11. J. Tow, "Active RC Filters – a State-space Realization," **Proc. IEEE**, 1968, vol.56, pp. 1137–1139.
12. L.C. Thomas, "The Biquad: Part I – Some Practical Design Considerations," **IEEE Trans. Circuits and Systems**, Vol. CAS-18, 1971, pp. 350–357.
13. L.C. Thomas, "The Biquad: Part I – A Multipurpose Active Filtering System," **IEEE Trans. Circuits and Systems**, Vol. CAS-18, 1971, pp. 358–361.
14. R. P. Sallen and E. L. Key, "A Practical Method of Designing RC Active Filters," **IRE Trans. Circuit Theory**, Vol. CT-2, 1955, pp. 74–85.
15. P. R. Geffe, "How to Build High-Quality Filters out of Low-Quality Parts," **Electronics**, Nov. 1976, pp. 111–113.
16. P. R. Geffe, "Designers Guide to Active Band-pass Filters," **EDN**, Apr. 5 1974, pp. 46–52.
17. T. Delyiannis, "High-Q Factor Circuit with Reduced Sensitivity," **Electronics Letters**, 4, Dec. 1968, p. 577.
18. J. J. Friend, "A Single Operational-Amplifier Biquadratic Filter Section," **IEEE ISCT Digest Technical Papers**, 1970 p. 189.
19. L. Storch, "Synthesis of Constant-Time-Delay Ladder Networks Using Bessel Polynomials," **Proceedings of IRE**, Vol. 42, 1954, pp. 1666–1675.
20. K. W. Henderson and W. H. Kautz, "Transient Response of Conventional Filters," **IRE Trans. Circuit Theory**, Vol. CT-5, 1958, pp. 333–347.

21. J. R. Bainter, "Active Filter Has Stable Notch and Response Can be Regulated," **Electronics**, Oct. 2 1975, pp.115-117.
22. S. A. Boctor, "Single Amplifier Functionally Tunable Low-Pass Notch Filter," **IEEE Trans. Circuits and Systems**, Vol. CAS-22, 1975, pp. 875–881.
23. S. A. Boctor, "A Novel Second-Order Canonical RC-Active Realization of High-Pass-Notch Filter," **Proc. 1974 IEEE Int. Symp. Circuits and Systems**, pp. 640–644.
24. L. T. Burton, "Network Transfer Function Using the Concept of Frequency Dependant Negative Resistance," **IEEE Trans. Circuit Theory**, Vol. CT-16, 1969, pp. 406–408.
25. L. T. Burton and D. Trefleaven, "Active Filter Design Using General Impedance Converters," **EDN**, Feb. 1973, pp.68–75.
26. H. Zumbahlen, "A New Outboard DAC, Part 2," **Audio Electronics**, Jan. 1997, pp. 26–32, 42.
27. M. Williamsen, "Notch-Filter Design," **Audio Electronics**, Jan. 2000, pp. 10–17.
28. W. Jung, "Bootstrapped IC Substrate Lowers Distortion in JFET Op Amps," **Analog Devices AN232**.
29. H. Zumbahlen, "Passive and Active Filtering," **Analog Devices AN281**.
30. P. Toomey & W. Hunt, "AD7528 Dual 8-Bit CMOS DAC," **Analog Devices AN318**.
31. W. Slattery, "8th Order Programmable Low-pass Analog Filter Using 12-Bit DACs," **Analog Devices AN209**.
32. **CMOS DAC Application Guide**, Analog Devices.


418 ~ 419

# 第6章 信号放大器

*Walt Jung, Walt Kester*



John Ambrose Fleming 物理学家，真空二极电子管发明人

## 6.1 音频放大器

*Walt Jung*

### 6.1.1 音频前置放大器

音频信号前置放大器（preamplifier，简写为preamp）代表采用现代IC器件的较低电压动态范围的实用音频电路。通常说来，输入信号电平不大于10mV的放大电路就归为前置放大器。本节讨论一些基本类型的音频前置放大器，如下所示。

（1）*麦克风*（microphone）。包括用于动态、驻极体（electret）以及幻路供电（phantom-powered）麦克风的前置放大器。它们使用变压器输入电路，采用单电源或者双电源工作模式。

（2）*留声机*（phonograph）。包括在多种拓扑中用于移动磁体和移动线圈式唱机唱头的前置放大器。本节有该类电路详细的响应分析和讨论。

通常说来，当工作信号电平降至1mV左右时，系统第一级放大电路产生的输入噪声对大动态范围和大信噪比来说将变得非常苛刻。举例来说，如果输入级电路的内部噪声为1μV，输入信号电压为1mV，那么可能获得的最大信噪比只有60dB。

给定的电路系统中，输入信号的电平和信号源的阻抗一般都是固定不变的。因此，在追求最大信噪比的应用场合，处理特定信号源信号时，必须使第一级放大电路产生的输入噪声尽可能小。该原则对前置放大器设计者具有重要的指导意义：低阻抗低噪声电路设计与高阻抗低噪声电路设计的差异是非常悬殊的。

只有全面理解了与总体噪声有关的各种电路因素，才能使放大器的输入噪声真正实现最小化。这不仅包括放大器电路本身，而且包括它的外围电路。事实上，只有*充分考虑了整体电路环境*，才能实现电路噪声最小化、动态范围最大化以及信号保真逼真化。

更为复杂的是，前置放大电路不仅要完成基本增益功能，或者信号尺度化功能，而且要以某种预知的方式*改变信号的频率响应*。比如，麦克风前置放大器就是具有宽带平坦频率响应以及低噪声特性的放大器。与此相反，留声机前置放大器电路不仅要改变信号的幅度，并且还需具备特殊的频率响应特性。本节设计RIAA留声机前置放大器的主要内容是RIAA系统分析，该部分内容可用于指导选择电路元件，从频率响应的角度优化系统性能。该部分内容推导出了十分精确的函数模型，使计算机设计和实验室测量之间形成了极好的关联。

423

### 6.1.2 麦克风前置放大器

麦克风前置放大器是基本的低电平音频放大电路，因为可能要处理大动态范围的信号电平、多种类型的麦克风以及各种等级的信号源阻抗，所以它有丰富多样的组成形式。这些因素都会影响特定应用场合的电路优化。本节讨论的麦克风前置放大器既包括高阻抗麦克风也包括低阻抗麦克风，既可以包含幻路电源也可以不包含幻路电源，但是都使用变压器作为输入级。

**1. 单端、单电源、高阻抗麦克风前置放大器**

图6-1所示是简单形式的麦克风前置放大器。它是一个同相单端输入电路，对动态型和压电晶体型（piezoelectric）高阻抗麦克风非常有用。正如图中所示，通过调节增益电阻$R_{GAIN}$，它具有20~40dB的可调增益，在源阻抗不小于600Ω的音频源电路中经常使用。

不管是从通用放大的角度，还是从单电源工作的适宜性方面来说，$U_1$运算放大器对电路整体性能都有非常大的影响。以噪声性能衡量，$U_1$器件用于阻抗不小于500Ω的音频源放大时，

必须具有较低的输入噪声，要求$U_1$器件的外部电路参数能够进行调整，以使麦克风阻抗在总体源阻抗中占居主导地位。

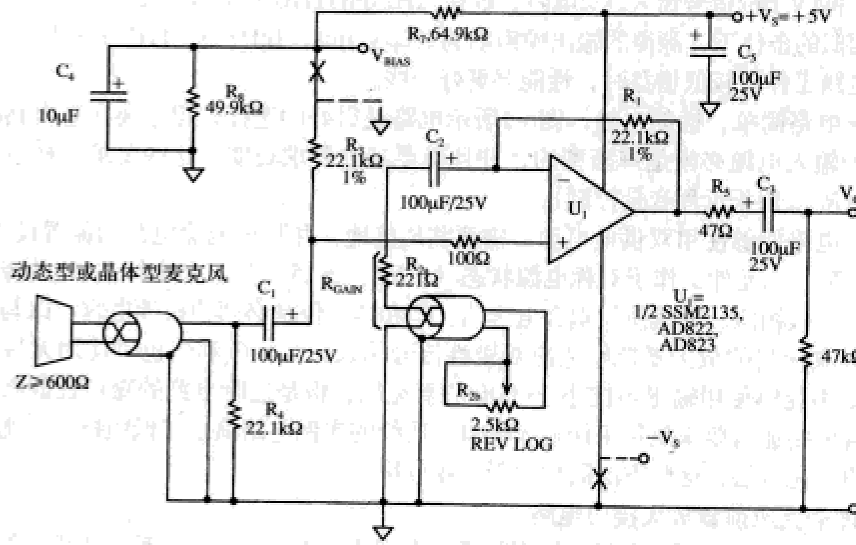



图6-1 单端单电源麦克风前置放大器

能够满足5V供电电源条件下极低噪声的器件很少，其中双运放器件SSM2135、单运放器件OP213和AD822/AD823性能优异，是低噪声前置放大电路的首选运算放大器。在非常低的供电电源场合，也可以考虑AD8541等小静态电流（quiescient current）器件。如果供电电源达到甚至超过10V，那么也可以在前置放大电路中使用其他的许多低噪声器件，比如OP275、OP270/OP470等。该电路经过简单修改，也可使用双供电电源，下面将会讲到这一点。

在该电路中，增益确定电阻$R_1 \| R_2$（这里$R_{2a}+R_{2b}=R_{GAIN}$）按比例变化，以保证它们的总体阻抗小于期望的源阻抗，即不大于1kΩ，这使得增益电阻工作在大增益状态时，形成的输入噪声尽可能小。正如图中所示，可以使用电阻$R_{GAIN}$在反馈回路中调节电路增益。从系统层面讲，改变了电路增益后就可以很好地控制麦克风或者其他低电压通道的信号电平，正如本电路一样。毫无疑问，$R_{GAIN}$也可以设为固定值。

424

因为该电路工作在单电源模式，输入/输出通过有极性电容$C_1$、$C_2$进行耦合，$C_3$、$C_4$是噪声滤波器，$C_5$是旁路电容。为了使本电路的噪声最低，放大器的偏置设置电路应该是与噪声无关的，也就是不受偏置调整时直接或者间接叠加噪声的影响（见参考文献1）。有直流信号经过的电阻（使用薄膜型电阻）形成的剩余噪声必须非常低，或者被交流旁路掉。因此，$R_1$、$R_2$、$R_3$、$R_4$、$R_7$和$R_8$最好使用金属薄膜电阻，$R_7$、$R_8$被交流旁路掉。$R_7$、$R_8$形成的2.2V偏置电压使$U_1$的输出接近于电源的中点电压值。如果使用更高的电源电压，可以调整$R_7$、$R_8$的值，以使选定放大器的输出尽可能大。比如，使用低偏置电流、轨到轨输出运算放大器时，$R_7$和$R_8$的阻值应该相等，并且取值要大（≥100kΩ）。

当该电路工作在低阻抗信号源场合时，选择OP213或者SSM2135作为$U_1$元件是最优的，但是当工作在压电晶体型或者陶瓷型麦克风等高阻抗信号源场合时，最好选择FET输入型放大器作为$U_1$元件，比如AD82x系列（或者精选的CMOS器件）。为了使该电路适应高阻抗信号源应用，$R_3$和$R_4$的取值最好不小于1MΩ，并且$C_1$要使用0.1μF薄膜型电容。

使用OP213或者SSM2135器件时，电路在最大增益处的带宽约为30kHz，而使用AD822或

者AD820器件时，带宽约为20kHz。电路的失真和噪声受$U_1$元件和信号源阻抗的影响比较明显。将电路的输入端短路，$U_1$元件选用SSM2135，当电路增益为100倍时，测得的输出噪声为110mV rms，将1V rms信号馈入2kΩ电阻，则在1kHz处的THD＋N为0.022%。如果$U_1$元件选用AD820，在相似的条件下，测得的输出噪声则为200μV rms，1kHz处的THD＋N为0.05%。这两种情况下，电路工作在较低增益时，性能要更好一些。

如果要求电路简单、性能中等，图6-1所示电路是很好的选择，但是要注意电路的设计细节。麦克风的输入电缆必须是屏蔽型的，并且不要超过要求长度。这些要求同样适用于带有$R_{GAIN}$的电缆（$R_{GAIN}$用于远程音量控制）。

为了使该电路能够使用双供电电源，需要将$R_3$接地，并且要删除电路的偏置设置元件$R_7$、$R_8$以及$C_4$。此时，$U_1$元件工作于对称电源状态（±5V、±15V等），负电源轨$-V_S$的旁路滤波模式与正电源轨$+V_S$相似。继续使用耦合电容$C_1$、$C_2$和$C_3$，但是必须为极性电容，以与使用的放大器匹配（如果使用的放大器能够适应双极性信号输入，$C_1$、$C_2$和$C_3$也可使用无极性电容）。尽管在该电路中能够使用输出阻抗小于600Ω的麦克风，但是这时电路的噪声性能将不是最佳的，并且这种电路通常要求使用平衡输入接口。后续的实例电路演示了低阻抗、平衡输出麦克风的多种噪声优化方法，这些方法同样适于专业应用。

425

**2. 驻极体麦克风前置放大接口电路**

录音与其他非关键应用场合经常使用驻极体类型的麦克风。这是一种永久极化的电容器型麦克风，通常在麦克风内放置共源FET放大器。放大后的音频信号从麦克风直流电源的同一个单端管脚输出，通常从3~10V的直流供电电源中获取。

图6-2所示是其基本接口电路，在增强与放大驻极体麦克风的输出信号方面非常有用。将该接口的比例输出信号馈入5V电源的CODEC（编解码处理）电路的LEFT、RIGHT输入端，可以进行数字化和进一步处理。直流幻路电源经由$R_A-C_A-R_B$退耦网络从5V电源管脚反馈至麦克风炭精盒，交流输出信号经由$C_{IN}-R_2$输出，并且反馈至$U_1$元件。$R_B$电阻的阻值随不同的麦克风类型和电源电压变化，图中列出的是其典型值。如果麦克风使用安静的供电电源，通过$U_2$的可选连接能够生成一个过滤过的、比例化的$V_R$。

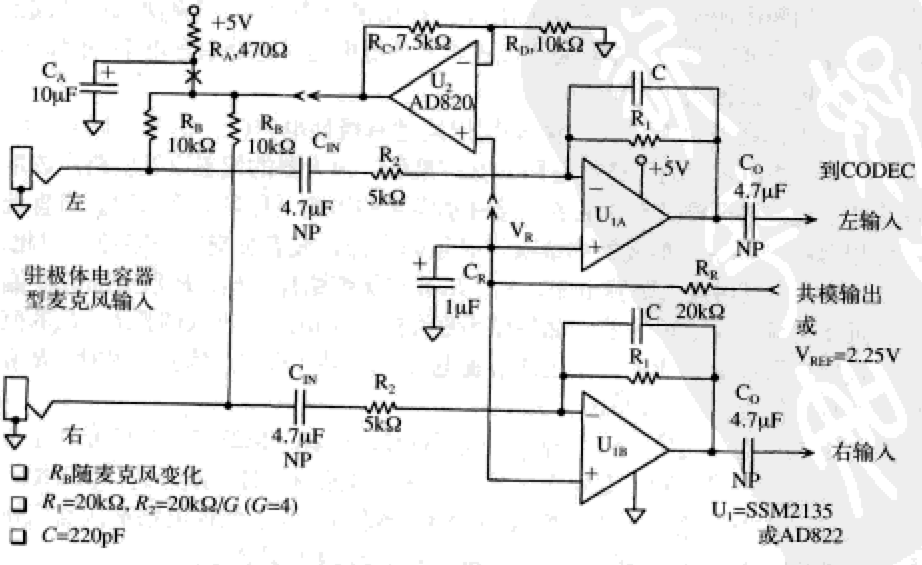



图6-2　5V电源CODEC的驻极体麦克风接口电路

$U_1$双比例放大器可以是SSM2135或者AD822，用于将麦克风信号归一化到1Vrms线缆等级电压或者100mVrms麦克风等级电压，再输入到CODEC电路。数字化之前还要对归一化的麦克风信号进行低通滤波处理。由于驻极体麦克风种类繁多，并且工作参数变化多端，通常要求多种信号电平。

该电路的放大增益为$R_1/R_2$，根据麦克风的输出信号，选择$R_2$控制电路增益$G$，可以在CODEC麦克风输入端产生0.1V rms信号。$U_1$电路反向输入，因此增益$G$既可以大于1，也可以小于1。也就是说，尽管图中列出的增益为4，我们可以将各种实际输入信号归一化到最优的CODEC电平上。放大器的低通转折频率受时间常数$R_1$-$C$控制，这会在36kHz处形成3dB衰减。$U_1$ 电路的偏置电压经参考端（或者说共模输出管脚）由CODEC电路提供，参考电压通常为2.25~2.5V。为了使低频相移最小，电路的低频时间常数$C_{IN}$-$R_B/R_2$和$C_O$-20kΩ应设置为宽带类型。在窄带应用场合，这些（无极性）电容的取值可以降至1μF甚至更低。

426

**3. 变压器耦合低阻抗麦克风前置放大器**

对于任何运算放大器来说，只有当它的特性噪声阻抗$R_n$与源阻抗$R_s$相等时，才能达到最佳的噪声性能。本小节讨论使用这一特性的麦克风前置放大器。它们利用一个输入匹配变压器，以使放大器的特性噪声阻抗$R_n$不等于源阻抗$R_s$时，放大器的噪声性能仍能够近似最优。图6-3所示就是利用该特性的一个基本电路。对于给定的源阻抗$R_s$，为了选择变压器的最优匝比，必须计算所用运放的特性噪声阻抗$R_n$。

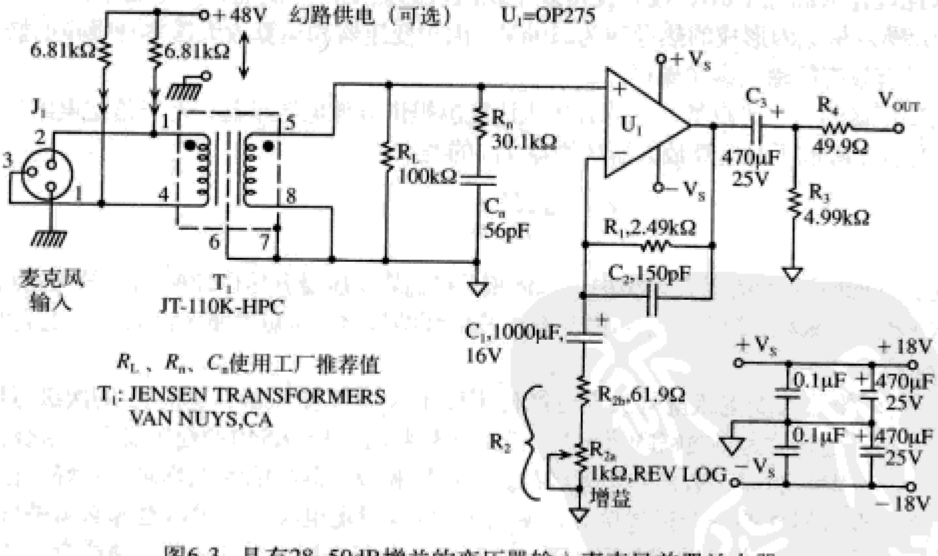



图6-3 具有28~50dB增益的变压器输入麦克风前置放大器

首先依据运算放大器的误差电压$e_n$和误差电流$i_n$数据计算特性噪声阻抗$R_n$，

$$R_n = \frac{e_n}{i_n} \tag{6-1}$$

式中$e_n$以V/$\sqrt{\text{Hz}}$为单位，$i_n$以A/$\sqrt{\text{Hz}}$为单位。变压器$T_1$的匝比可以按式（6-2）计算。

$$\frac{N_s}{N_p} = \sqrt{\frac{R_n}{R_s}} \tag{6-2}$$

式中$N_s/N_p$是变压器的次级/初级匝比。对于OP275运算放大器，$e_n$和$i_n$的值分别为7nV/$\sqrt{\text{Hz}}$、

1.5pA/$\sqrt{\text{Hz}}$，则特性噪声阻抗为：

$$R_n = \frac{e_n}{i_n} = \frac{7\times10^{-9}}{1.5\times10^{-12}} = 4.7\text{k}\Omega$$

因为$e_n$和$i_n$均随频率变化，所以$R_n$随频率变化。因此，从数据表（正如上式所示）中计算的特性噪声阻抗$R_n$的某个取值只在某个特定的频率点是准确的。如果放大器要针对特定频率进行优化，$e_n$和$i_n$必须取该频率点的误差电压和误差电流值。然而，音频放大器属于宽带电路，这里需要一条优化曲线。如果可以得到这条优化曲线，就可以在放大器的最小噪声曲线图上，以图形方式确定最优源阻抗。

427

因此，只要给定源阻抗$R_s$、运算放大器的最优特性噪声阻抗$R_n$，就可以确定变压器的最优匝比。例如，给定$R_s$为150Ω、OP275（或者其他放大器）的$R_n$为4.7kΩ，则

$$\frac{N_s}{N_p} = \sqrt{\frac{R_n}{R_s}} = \sqrt{\frac{4.7\times10^3}{1.5\times10^2}} \approx 5.6$$

OP27系列放大器也符合上述准则。

变压器通常具有很小的特定阻抗范围，因此次级阻抗能够达到5~10kΩ的变压器就显得特别有用（因为放大器的最小噪声阻抗通常具有很宽的变化范围）。Jensen公司的JT-110K-HPC变压器就非常适合这种应用场合。使用匹配变压器使电路获得的等效输入噪声（相对变压器输入来讲）仅比理论值高几个dB，或者说接近于源阻抗的热噪声。例如，在室温条件下，150Ω电阻在20kHz噪声带宽内形成的热噪声为219nV。由于变压器和运算放大器本身噪声的影响，实际电路会具有较高的输入参考噪声。

使用变压器的另一优点是，它的升压匝比能够提供有效电压增益。对于给定电路的总体增益$G_{total}$，变压器降低了对运算放大器$U_1$增益$G_{(U1)}$的要求。

$$G_{(U1)} = \frac{G_{total}}{N_s / N_p} \tag{6-3}$$

因此，在图6-3所示的组合电路中，总体增益$G_{total}$是变压器升压匝比$N_s/N_p$与放大器增益$G_{(U_1)}$（$=(R_1+R_2)/R_1$）的乘积。这使电路可以具有更高的环路增益，也就是更大的带宽、更高的精度、更低的失真等。

图6-3变压器输入麦克风前置放大电路使用JT-11K-HPC变压器，它的初级/次级匝比为1/8（150Ω/10kΩ）。运算放大器电路的增益变化范围3.3~41倍，与17.8dB的变压器增益结合在一起，可以形成28~50dB（26~300倍）的总体增益。变压器和放大器$U_1$的瞬态响应非常好。在该电路中，$U_1$使用OP275器件的一个运放单元，使用±18V双供电电源。双供电电源必须进行仔细校准，并且在紧靠$U_1$的地方要进行退耦处理，在低阻抗负载应用中尤其如此。请注意，*必须在$U_1$允许的最大电压范围内使用运算放大器*，OP275的最大工作电压为±22V。

为了得到最好的前置放大结果，电路必须使用高质量无源器件，比如，电阻器件要使用1%公差的金属薄膜电阻，$R_{2a}$要使用反对数抽头数字电位器，$C_1$、$C_3$要使用低ESR（等效串行电阻）电容。可以使用麦克风幻路供电电路（见参考文献2、3），如图6-3所示，只需使用一个48V直流电源、两个±0.1%公差的6.81kΩ匹配电阻。如果使用了幻路供电电路，必须使用变压器生产商推荐的具有良好匹配的直流馈接电阻，以优化CMR（共模抑制比），使变压器的初级直流漂移最小（见参考文献4）。请注意，因为变压器不会将初级共模直流变化耦合到次级，所以幻路供电电路对前置放大器几乎没有任何影响。输入变压器JT-110k-HPC的共模抑制比在

1kHz处约为85dB，并且越低频率处的共模抑制比效果越好。

428

麦克风前置放大器使用OP275放大器的THD＋N（总谐波失真和噪声）性能随频率变化的曲线如图6-4所示。测试条件为35dB增益，连续输入扫描产生0.5V、1V、2V和5V rms电压施加在600Ω电阻的两端。在该项失真测试以及接下来各小节的失真测试中，均使用THD＋N的多级电平扫描来测试电压转换失真的敏感性，使用输出负载来测试负载非线性的敏感性。

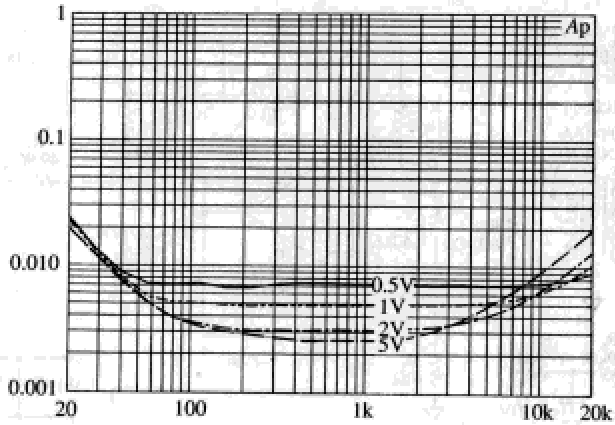



图6-4 变压器耦合麦克风前置放大器THD＋N（%）随频率（Hz）变化曲线。测试条件：35dB增益、输出0.5V、1V、2V和5V rms电压施加在600Ω电阻的两端

在图6-4的OP275测试曲线中，有三个区域：频率低于100Hz区域的失真较大，这主要是变压器造成的；100Hz~3kHz区域的失真最低；大于3kHz区域的失真又逐渐增加。在中等电平输出应用中，大部分频谱范围的THD＋N≤0.01%，高频段的THD＋N稍微高些。

该电路的–3dB带宽约为100kHz，主要受JT–110k-HPC变压器和它的端接网络的控制，该电路的源阻抗约为150Ω。该电路的带宽与源阻抗呈反比变化，源阻抗增大带宽变窄，源阻抗变小带宽变宽，应用该电路时必须考虑源阻抗这一影响因素。例如，射随器输出的电容器型话筒炭精盒的源阻抗只有15Ω左右。

**4. 极低噪声变压器耦合麦克风前置放大器**

高性能低噪声麦克风前置放大器电路如图6-5所示，它使用了较低匝比的变压器，Jensen JT-16A。该变压器具有较低的标称升压变比，约为2/1，并且针对更低噪声阻抗的放大器（比如AD797）应用进行了优化。从图中可以看出，该电路的基本结构与图6-4的变压器耦合前置放大器是相似的，增加的细节提高了电路性能。

429

该前置放大器电路的增益是可选的，使用增益开关$S_1$可以改变反馈网络的电阻$R_2$。这就使$U_1$元件的增益可以在20~50dB之间变化（也就改变了总体增益），从而使得该电路适合很多场合应用。图中所示的$R_2$步进阻值使得增益按照5dB步进改变，增益为50dB时$R_2$（总体）=15Ω，增益下降到20dB时$R_2$（总体）=588.5Ω。变压器提供的固定增益约为5.6dB。

由于AD797具有高精度、低失真的音频特点，该电路可以直接使用高效的直流耦合。这样就可以去除增益网络中用作交流耦合的大电解电容以及$U_1$元件和输出电压$V_{OUT}$之间的输出耦合电容，下面进行详细说明。AD797器件本身的最大失调电压为80μV，通过失调微调电阻$R_7$可以将AD797的失调电压调零。$R_7$可以在AD797的输入端形成±150μV电压，噪声同时被电容$C_3$旁路掉了。前置放大器正常启动之后，工作在35dB的中等增益环境，失调电压就可以完全调零。借用接地测试点TP1，采用临时弃用伺服的方法可以很好地实现失调微调。在这种条件下，

$V_{OUT}$的直流电平被$R_7$微调到小于1mV。这就将AD797的残余失调电压完全调零，同时保证增益电路具有最小的直流信号，从而使电路增益变化时，增益电路的输出起伏最小。因为伺服电路$U_{2A}$、$U_{2B}$将失调电压长期保持在100μV左右，与增益电路几乎没有交互，并且失调电压随增益的漂移只有几个mV，不需关注。请注意，为了使增益调节电路能够正常工作，$S_1$必须使用短接型开关。

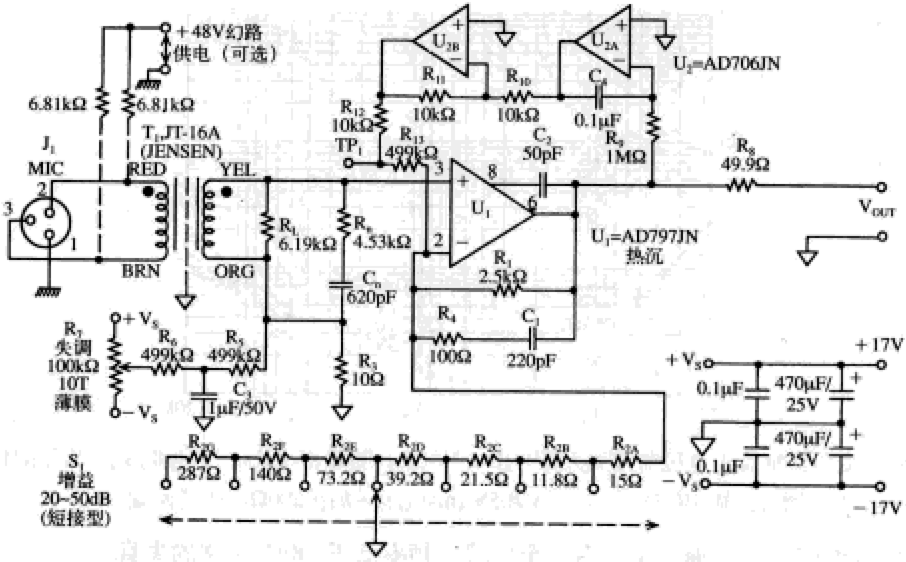



图6-5　低噪声变压器输入20~50dB增益麦克风前置放大器电路

该电路的THD＋N（总谐波失真和噪声）性能随频率变化的关系曲线如图6-6所示。测试条件为35dB增益，连续输入扫描产生0.5V、1V、2V和5V rms电压施加在600Ω电阻的两端。从曲线中可以看出，电路失真只与变压器有关，在极低频率处有很小的失真。频率大于100Hz直到最高频率处，THD＋N主要受噪声影响。

图6-5电路的–3dB带宽稍低于150kHz，主要受JT-16A变压器和它的端接网络的控制，最高增益时（50dB）带宽下降很小。与前述变压器耦合电路相似，该电路的源阻抗约为150Ω。使用该电路时的注意事项与前述变压器耦合电路相似。

430

虽然该电路经$R_8$单端输出$V_{OUT}$，然而可以简单增加一个变压器用来驱动平衡传输线对。如果驱动平衡传输线对，推荐使用具有最低失真的镍芯变压器。Jensen JT-11-DM（或者类似型号）适合该应用场合，它通过10Ω电阻耦合$U_1$的输出。

请注意，该电路适用于局部阻抗不小于1kΩ的更高负载。对于高电平输出驱动或者长线缆驱动，需要在$U_1$的输出端使用专门的大电流输出驱动器，在介绍线缆驱动器时将会专门讲述这方面的内容。$U_1$元件使用复合放大器，选择AD797作为输入级，附加跟随器型输出电路，很容易实现大电流输出驱动。推荐使用BUF04集成电路，将它连接在AD797的6脚与其他电路之间。缓冲器BUF04隔离$U_1$元件电路，使得$U_1$元件在驱动大功率负载时仍能保持最好的线性特性。还请注意，除非系统要求极大的电压摆幅，否则AD797器件不必要使用±17V的双供电电源。并且，工作于±15V常规双供电电源能够减小$U_1$器件发热量。

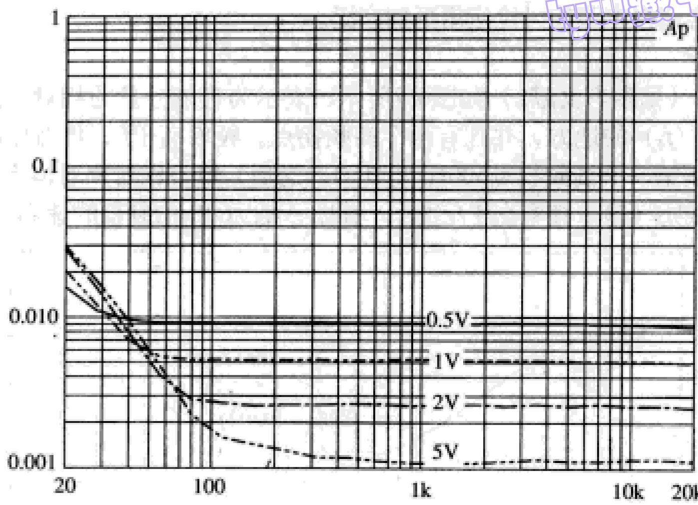



图6-6 低噪声变压器输入麦克风前置放大器THD+N（%）随频率（Hz）变化曲线。测试条件：35dB增益、输出0.5V、1V、2V和5V rms电压施加在600Ω电阻的两端

## 参考文献


1. C. D. Motchenbacher, F. C. Fitchen, **Low-Noise Electronic Design**, Wiley, New York, 1973, ISBN 0-471-61950-7.
2. G. Bore, "Powering Condenser Microphones," **db**, June 1970.
3. "ANSI Standard 268-15 (Revision 1987, amendments 1989, 1990, 1991)." American National Standards Institute, 11 W. 42nd St., New York, NY, 10036.
4. Steve Hogan, "Standard Mic Input Application," Jensen Transformers Application note JT99-0003, November, 1992.
5. W. Jung, M. Stephens, C. Todd, "Slewing Induced Distortion & Its Effect on Audio Amplifier Performance—With Correlated Measurement/Listening Results," **presented at 57th AES convention**, May 1977, AES preprint # 1252.
6. W. Jung, M. Stephens, C. Todd, "An Overview of SID and TIM," Parts 1–3, **Audio**, June, July, August, 1979.
7. Walter G. Jung, **Audio IC Op Amp Applications, 3rd Ed.**, Howard W. Sams & Co., 1987, ISBN 0-672-22452-6.
8. W. Jung, A. Garcia, "A Low Noise Microphone Preamp with a Phantom Power Option," **Analog Devices AN242**, November 1992.
9. Walt Jung, "Audio Preamplifiers, Line Drivers, and Line Receivers," within Chapter 8 of Walt Kester, **System Application Guide**, Analog Devices, Inc., 1993, ISBN 0-916550-13-3, pp. 8-1 to 8-100.
10. Walt Jung, "Microphone Preamplifiers for Audio," **Analog Dialogue**, Vol. 28, No. 2, 1994, pp. 12–18.


### 6.1.3 RIAA声音前置放大器

RIAA声音前置放大器是音频领域前置放大器应用中要求均衡频率响应的一个实例。尽管随着新数字媒体的出现，密纹唱片录音机已经逐渐消失，但是在完整的音频设备中依旧设计了声音回放电路。实际上，作为具有非平坦频率响应特性的预测型放大器，RIAA前置放大器电路包含了更加广泛的应用内涵。本小节围绕RIAA讲述声音前置放大器设计技术，并且这些技术也适用于其他频率相关的幅度设计应用中。这些技术还是非常有用的学习工具，其中包括许多优化高性能增益函数的高级方法，这些增益函数通常具有预测均衡特性（Equalization，EQ）。

431 尤其是最后两点内容使得本节的讨论应用更加广泛。

### 1. RIAA基础

RIAA均衡曲线（见参考文献1）如图6-7所示，表示为直流分量的相对值。曲线表明，最大增益在低于50Hz（$f_1$）的地方，并且有两个高频拐点。频率高于$f_1$，增益以6dB/倍频程的速率滚降，直到下降到第一个高频拐点500Hz处（$f_2$）。之后，增益保持相对恒定，直到到达第二个高频拐点约2.1kHz处（$f_3$）。频率高于$f_3$之后，增益一直以6dB/倍频程的速率滚降。

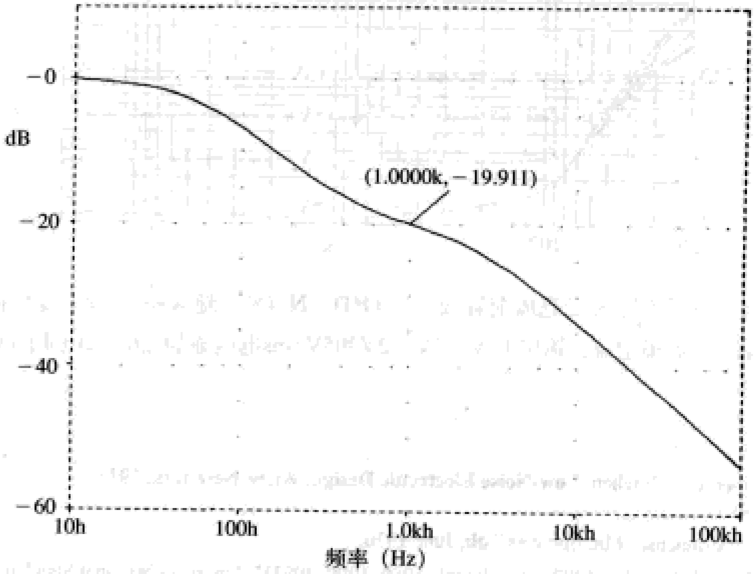



图6-7　理想RIAA逆加重曲线（时间常数3180μs、318μs、75μs）

在RIAA前置放大器电路中，设计者自行决定是否使用低频滚降（$f_0$，图中未标出）特性。频率响应可以扩展到直流分量，或者也可以在低于50Hz的低频段滚降。如果使用低频滚降，由于它降低了录音低频干扰，缓和了低频驱动过载，实际中，它通常被称为“转盘噪声(rumble)”滤波器。该滚降特性与第4个时间常数（下面将讲到）不一定要相同。

虽然频率$f_1$、$f_2$、$f_3$处的增益描述了基本RIAA曲线，但是在RIAA标准中，则是使用$T_1$、$T_2$、$T_3$三个时间常数描述基本RIAA曲线，它们的取值分别为3180μs、318μs和75μs（见参考文献1）。这里描述的$T_1$~$T_3$对应上升频率的顺序，与参考文献1中的描述顺序是相反的（但是时间常数本身是相同的）。在某些文献资料中，读者偶尔会发现与$T_1$、$T_2$、$T_3$对应的频率值，它们之间的转换方法为：

$$f_i=1/(2\cdot\pi\cdot T) \tag{6-4}$$

因此，根据给定的三个时间常数，计算它们对应的频率为：

$$f_1=1/(2\cdot\pi\cdot T_1)=1/(2\cdot\pi\cdot 3180E-6)=50Hz$$
$$f_2=1/(2\cdot\pi\cdot T_2)=1/(2\cdot\pi\cdot 318E-6)=500Hz$$
$$f_3=1/(2\cdot\pi\cdot T_3)=1/(2\cdot\pi\cdot 75E-6)=2122Hz$$

IEC一份关于基本RIAA响应的补充文件增加了第4个时间常数7950μs，使用时对应于20Hz $f_0$频率（见参考文献2）。该滚降特性的使用在美国从来没有形成标准，这里就不详细讲述。

RIAA前置放大器的特征增益（用dB表示）通常采用相对于1kHz参考频率的方法进行描述。为了方便计算RIAA曲线的值，图6-8完整列出了3个基本RIAA时间常数从10kHz到100kHz的相

对dB表。在这些数据中，需要注意几个关键点：如果以1kHz增益作为0dB参考点，频率低于1kHz，显示较高的dB值，频率高于1kHz，则显示较低的dB值（标注1，第2列）；如果以直流作为0dB参考点，那么1kHz的增益比直流增益低19.91dB（标注2，第3列）。 432

| 频率点 | VDB(6)[1] | VDB(5)[2] |
|---|---|---|
| 1.000E+01 | 1.974E+01 | −1.684E-01 |
| 1.259E+01 | 1.965E+01 | −2.639E-01 |
| 1.585E+01 | 1.950E+01 | −4.109E-01 |
| 1.995E+01 | 1.928E+01 | −6.341E-01 |
| 2.512E+01 | 1.895E+01 | −9.654E-01 |
| 3.162E+01 | 1.847E+01 | −1.443E+00 |
| 3.981E+01 | 1.781E+01 | −2.103E+00 |
| 5.012E+01 | 1.694E+01 | −2.975E+00 |
| 6.310E+01 | 1.584E+01 | −4.067E+00 |
| 7.943E+01 | 1.455E+01 | −5.362E+00 |
| 1.000E+02 | 1.309E+01 | −6.823E+00 |
| 1.259E+02 | 1.151E+01 | −8.398E+00 |
| 1.585E+02 | 9.877E+00 | −1.003E+01 |
| 1.995E+02 | 8.236E+00 | −1.167E+01 |
| 2.512E+02 | 6.645E+00 | −1.327E+01 |
| 3.162E+02 | 5.155E+00 | −1.476E+01 |
| 3.981E+02 | 3.810E+00 | −1.610E+01 |
| 5.012E+02 | 2.636E+00 | −1.727E+01 |
| 6.310E+02 | 1.636E+00 | −1.828E+01 |
| 7.943E+02 | 7.763E-01 | −1.913E+01 |
| **1.000E+03** | **8.338E−07** | **−1.991E+01** |
| 1.259E+03 | −7.682E-01 | −2.068E+01 |
| 1.585E+03 | −1.606E+00 | −2.152E+01 |
| 1.995E+03 | −2.578E+00 | −2.249E+01 |
| 2.512E+03 | −3.726E+00 | −2.364E+01 |
| 3.162E+03 | −5.062E+00 | −2.497E+01 |
| 3.981E+03 | −6.572E+00 | −2.648E+01 |
| 5.012E+03 | −8.227E+00 | −2.814E+01 |
| 6.310E+03 | −9.992E+00 | −2.990E+01 |
| 7.943E+03 | −1.184E+01 | −3.175E+01 |
| 1.000E+04 | −1.373E+01 | −3.365E+01 |
| 1.259E+04 | −1.567E+01 | −3.558E+01 |
| 1.585E+04 | −1.763E+01 | −3.754E+01 |
| 1.995E+04 | −1.960E+01 | −3.951E+01 |
| 2.512E+04 | −2.158E+01 | −4.149E+01 |
| 3.162E+04 | −2.357E+01 | -4.348E+01 |
| 3.981E+04 | −2.557E+01 | −4.548E+01 |
| 5.012E+04 | −2.756E+01 | −4.747E+01 |
| 6.310E+04 | −2.956E+01 | −4.947E+01 |
| 7.943E+04 | −3.156E+01 | −5.147E+01 |
| 1.000E+05 | −3.356E+01 | −5.347E+01 |

注意：(1) 以1kHz作为0dB参考点
(2) 以直流作为0dB参考点

图6-8 相对于1kHz与直流的理想RIAA频率响应 433

如果用增益比进行描述，就意味着理想RIAA前置放大器1kHz处的增益总是直流增益的0.101倍。在所有基于上述曲线进行的RIAA前置放大器设计中，常数0.101是独一无二的，因此可以表述为$K_{RIAA}$，或者说，

$$K_{RIAA}=0.101 \tag{6-5}$$

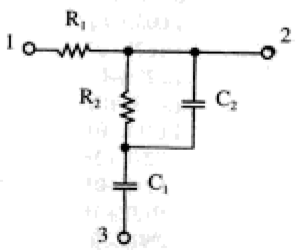
在接下来的RIAA前置放大器设计中，许多增益表达式中会出现这个常数。这里讨论的所

有例子中（以及所有的RIAA前置放大器），标准RIAA曲线的形状是固定不变的，因此设定某个给定频率点（1kHz）的增益也就定义了其他所有频率点的增益。

从图6-7的RIAA曲线中还可以看出，在较高频率处，增益特性是一直下降的。可以推断出，当电路中使用标准反馈结构时，具有完全反馈稳定特性的单位增益放大器是绝对必要的，实际上也确实是这样。虽然许多电路结构能够完成RIAA声音回放均衡功能，但是它们都必须满足图6-7所示的通用频率响应特性曲线。

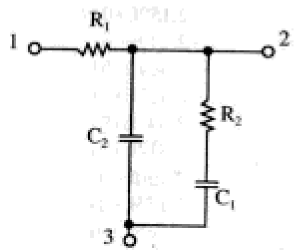
**2. RIAA均衡器电路**

实践中适用于RIAA声音还原的两个均衡器电路分别如图6-9a、图6-9b所示的电路$N_1$和$N_2$。两个电路都列出了元件的具体取值，这两个电路都能够精确地产生3个标准RIAA时间常数3180μs、318μs和75μs（见参考文献3-6）。为方便起见，能够产生理想时间常数的各个元件的理论值显示在左边，同时把元件的“最接近值（标准值）”显示在右边。设计者按照电路理论并联和/或串联RC，获取完全合适的取值。




(a) $N_1$电路

| 理论值 | 最接近值 |
|---|---|
| $R_1$=9.79kΩ | $R_1$=9.76kΩ |
| $R_2$=789.3Ω | $R_2$=787Ω |
| $C_1$=0.3μF | $C_1$=0.3μF(基值) |
| $C_2$=0.1029μF | $C_2$=0.1μF+3nF |




(b) $N_2$电路

| 理论值 | 最接近值 |
|---|---|
| $R_1$=7.290kΩ | $R_1$=7.32kΩ |
| $R_2$=1.06kΩ | $R_2$=1.05kΩ |
| $C_1$=0.3μF | $C_1$=0.3μF(基值) |
| $C_2$=0.1029μF | $C_2$=0.1μF+3nF |

434

图6-9 两个RIAA均衡器电路（$T_1$=3180μs、$T_2$=318μs、$T_3$=75μs）

毫无疑问，存在无限个可能的RC组合可供选择，但是方便实践应该是选择$R$、$C$最终取值的主导原则。电路取值的理论起点可以从任何元件开始，但是实践中电容的可选范围相对很小，首先要确定电容的取值，然后才是电阻，因为电阻的取值范围要宽泛得多。请注意，可以得到任何取值(达到几兆欧姆）的精密薄膜电阻（以特殊顺序）。这里列出的电阻值是E96系列的标称值。

设计极高标准精度的均衡器也是可能的，它的公差可以优于±0.1dB（参见参考文献8的实例数据，在文件6中也有引述）。设计过程中，存在几个明确的通用的均衡器元件选择准则，它们可能会对最终的设计精度造成严重影响。在动手设计之前，需要仔细考虑一下。

元件的*选择公差*（selection tolerance）定义为理想值（制造公差为0）相对于理论值的偏差。一个优秀的设计应该使选择公差最小，采用精心选择标准值，或者串联/并联组合元件的方法，尽可能使选择公差小于1%，最好为0。

元件的*制造公差*（manufacturing tolerance）定义为实际值相对于标示值的偏差，例如±1%、±2%等。严格规范可以有效地控制元件的制造公差，但是价格通常也是非常昂贵的，优质电容的制造公差在±1%左右。请注意，元件昂贵也意味着需要较长的运输时间。应该小心使用

标准电容元件，最好使用多个标准电容进行组合（例如，使用3个0.01μF并联构成0.03μF）。

*电路寄生效应*（Topology-related parasitics）必须给予足够的关注，它可能严重破坏电路的精度。放大器的增益−带宽积是噪声均衡器寄生误差的一个可能因素。然而，最有可能的寄生误差源却与有源反馈均衡器毫无关系。舍弃100kHz以下不补偿是最严重的误差来源。

任何情况下，为了实现高精度均衡，一旦选定了基本电路结构，设计者必须提供使用元件的质量说明，可以是精确测量报告，也可以是严格的购买公差说明。一个变通的方法是像参考文献9那样，依照参考标准迭代微调，但是该方法不适于生产。参考文献8的数据来自于参考文献9的电路。如果利用该数据，那么使用微调技术可以降低对设备精度的要求。尽管使用的比较器要求高*分辨率*（resolution），但是精度则按照使用标准在电路中传递。

很容易理解，细心地选择高质量电路元件能够得到优异的精度。比如，电路$N_1$、$N_2$使用理论值的“最接近值”（单个元件，不组合），产生的主要误差约为±0.15dB。精度优于使用并联组合$C_2$电容的$N_1$电路的3倍。强烈推荐$C_2$使用并联组合电容，否则存在3%的选择误差。

由于明显的原因，强烈推荐在该电路中使用高质量元件。不管电路中其他元件的质量如何，毫无疑问，均衡器的精度和保真度不可能优于用来定义电路传递函数的元件的质量。因此，最好的元件必须用在$N_1$（或者$N_2$）RC电路中，并且按照如下方式进行。

*电容*——制造公差可靠，耗散因子低，电介质吸收低，电感效应小，连接管脚稳定可靠、损失低。符合这些要求的电容主要包括聚四氟乙烯、聚丙烯、聚苯乙烯等电介质材料制造的薄膜型电容，尤其是1%~2%公差的聚丙烯电容。一定不要使用“高K”陶瓷电容。相反，NPO和COG等电介质材料制造的“低K”陶瓷电容具有极好的耗散因子。参考7.1节和本节最后列出的电容元件参考文献。

435

*电阻*——制造公差可靠，非线性误差小（低电压系数），温度特性稳定，连接坚固稳定，非电感管脚损失低。符合这些要求的电阻主要是金属线圈电阻以及精选厚膜电阻，或者精选军品级RN55/RN60系列金属薄膜电阻。参考第7章无源元件电阻部分的内容，以及本节最后列出的电阻元件参考文献。

这里必须指出，从低阻抗、低噪声的角度来看，电路图中推荐的无源元件取值不一定是最优的。但是，实践中经常不使用这两个“低”（低阻抗、低噪声）指标。例如，设计者经常将电路的输入阻抗降低到1kΩ，这同时也降低了输入参考噪声对电路造成的影响。然而，这反过来又要求增加放大器电路的驱动能力，同时将电容的取值增大到1~3μF，这些电容体积大，价格昂贵，购买困难。但是这在性能主导（而不是性价比）或者超低噪声放大器的电路应用中则是可以忍受的。不管电阻的绝对值大小，任何情况下元件都要进行有效屏蔽以降低噪声干扰，电容$C_1$、$C_2$的外围金属薄片必须连接到公共地或者低阻抗连接点。

$N_1$、$N_2$这两个电路完全能够满足有源和无源均衡应用。有源均衡器（反馈型）将输入电阻$R_1$连接到公共地（也就是将1−3短接），将该电路作为1+3与2之间的双端阻抗。无源均衡器则将该电路作为三端网络，放置在两级宽带放大电路之间。

### 3. RIAA均衡器的拓扑结构

实现RIAA均衡器的电路结构有许多种。根据唱机唱头的输出电平，前置放大器的1kHz增益可以在30~50dB之间变化。

流行使用的磁芯唱机唱头有两种类型：移动磁体（Moving Magnet，MM）和移动线圈（Moving Coil，MC）。移动磁体唱机唱头最为流行，适用于本节讨论的前两个电路，移动线圈唱机唱头属于更高性能的器件，尽管不便宜但是也很流行。

从功能上讲，两类磁芯唱机唱头完成的任务相似，并且为了具有RIAA平坦响应性能都必

须进行均衡处理。然而，两者在应用中的最大差别在于，移动磁体唱机唱头通常对1cm/s记录速度并且不小于1mV的输出敏感，而移动线圈唱机唱头则对相同记录速度下0.1mV量级的输出敏感。因此，在实际应用中移动线圈RIAA前置放大器的增益要比移动磁体RIAA预放大器的增益高些。一般来说，移动线圈RIAA前置放大器的1kHz增益在40~50dB，而移动磁体RIAA前置放大器的1kHz增益只需30~40dB。因为低输出电压、低源阻抗（通常在3~40Ω之间）的缘故，移动线圈前置放大器的噪声性能可能是电路性能的重要影响因素。下面讨论的电路技术则能够满足这方面的需要。

有源均衡RIAA前置放大器电路

最为熟悉的RIAA电路的通用形式如图6-10所示，因为执行均衡功能的网络$N$（即前述电路$N_1$、$N_2$）属于有源反馈路径中的一部分，因此称为有源反馈均衡器（见参考文献10、11）。这里以及下面所有的讨论中都假设电唱头输入被$R_t-C_t$正确端接，使电唱头驱动$U_1$时具有平坦的唱头(cartridge)频率响应。下面在给定的理想输入信号下分析放大频率响应。

436

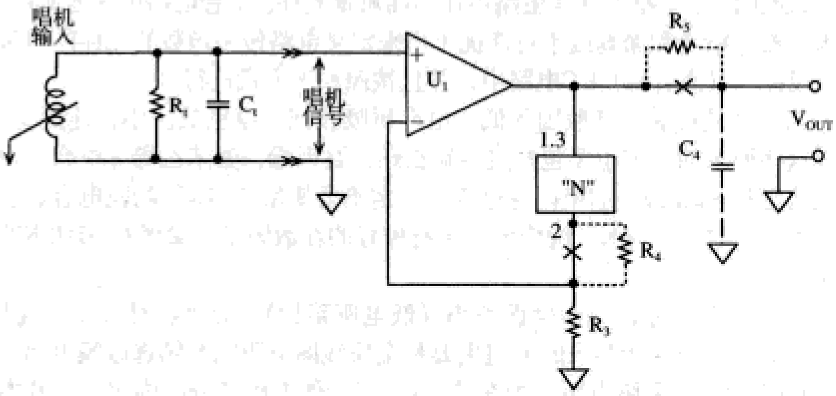



图6-10 有源反馈RIAA均衡器

假设$U_1$放大器具有足够高的增益，该电路的增益/频率特性很大程度上取决于网络$N$的性能。该电路的增益通过网络$N$和$R_3$的值设定，并且$U_1$的输出$V_{OUT}$是低阻抗的。该电路的1kHz增益由RIAA曲线以及电阻$R_1$、$R_3$定义，如式(6-6)所示。

$$G=0.101\cdot[1+(R_1/R_3)] \tag{6-6}$$

这里0.101是$K_{RIAA}$常数，$R_1$在网络N内，关于$R_4$和$R_5$，下面将会讨论。

正如前面论述，理想RIAA响应随着频率的增加而连续下降，只不过在某些较高频率点的下降小于1（如图6-7所示）。但是，图6-10的基本$U_1$电路无法做到这一点，这是因为当网络$N$的电容元件$C_1$、$C_2$的等效串行阻抗等于$R_3$时，从$U_1$的输出看，某些寄生零频率点的最小增益达到了1。在零频率处，$U_1$响应稍许下降，不再跟踪RIAA曲线。

然而，从实践结果来看，该电路的零频率效应产生的误差也许并不是很重要，这取决于零点在哪里开始下降（由增益决定）。如果在大于可闻度（audibility）的频率上（≥100kHz），性能依然很好，那么只在音频范围的高端引入一个小的均衡误差。例如，如果在100kHz处开始下降，那么20kHz处的误差只有0.3dB左右。幸运的是，在放大器以及$R_5-C_3$的后级连接一个简单的低通滤波器，很容易将该误差补偿掉。滤波器的时间常数设置为与零点$T_4$匹配，即

$$T_4=R_3\cdot C_{EQUIV} \tag{6-7}$$

式中$R_3$是设计时特定增益下的取值，$C_{EUIV}$是网络N的电容元件$C_1$、$C_2$的串联等效电容，

$$C_{EQUIV}=(C_1 \cdot C_2)/(C_1+C_2) \tag{6-8}$$

这里$C_{EUIV}$取7.6nF，$R_3$取200Ω，因此$T_4$=1.5μs，设置$R_5$和$C_3$的乘积与$T_4$相等，选定$R_5$的取值，可以计算$C_3$。

$$C_3=T_4/R_5 \tag{6-9}$$

$R_5$和$C_3$的时间常数为1.5μs，设置$R_5$=499Ω，$C_3$=3nF。该设计提高了输出阻抗，使得电路易受负载影响，必须在元件和负载之间进行折中考虑。通常来说，$R_5$应该小一些，也就是说要≤1kΩ。

在某些设计中，电阻$R_4$（图6-10用虚线表示）与网络N一起使用（例如，为了在增益高于1时使放大器稳定）。使用$R_4$时，$T_4$按照式（6-10）计算。

$$T_4=(R_3+R_4) \cdot C_{EQUIV} \tag{6-10}$$

同样设置$R_5$和$C_3$的乘积与$T_4$相等（下面将详细讲述这一点）。

437

下面两个例子将演示最为流行的使用有源反馈实现RIAA声音前置放大的方法。图6-11是直流耦合高性能RIAA声音前置放大器，使用1%精度金属薄膜电阻和1%或2%精度聚苯乙烯、聚丙烯电容。放大器$U_1$提供增益放大功能，均衡器元件$R_1$-$R_2$-$C_1$-$C_2$构成RIAA网络，使用标称值元件构建高精度RIAA网络。RIAA网络采用$N_1$电路结构，1点和3点接公共地。

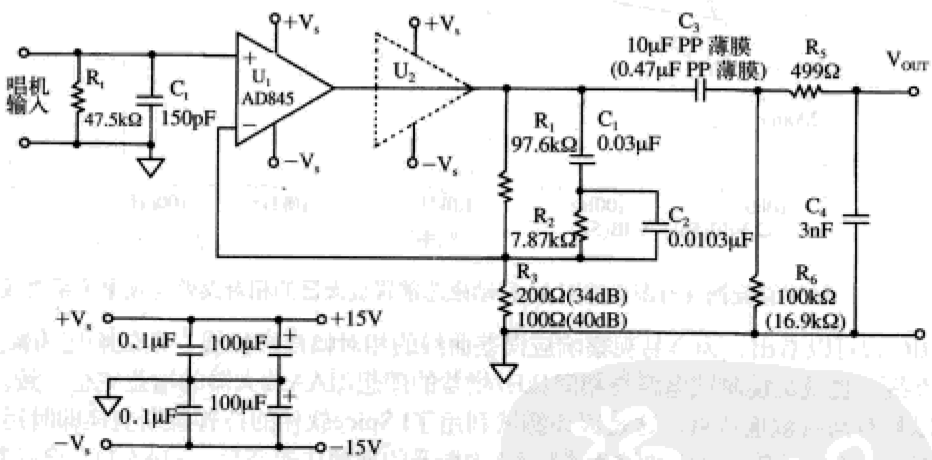



图6-11 直流耦合有源反馈RIAA移动磁芯前置放大器

前面说过，输入RC元件$R_1$-$C_1$使用推荐值（如图6-11所示），端接移动磁芯唱头。为了达到最优性能，电路必须使用理想的放大器参数。为了使唱头的电感性信号源电路具有最优噪声性能，放大器的输入电压噪声密度最好不要大于5nV/$\sqrt{Hz}$（推荐使用双极性器件），输入电流噪声密度最好不要大于1pA/$\sqrt{Hz}$（推荐使用FET器件）。不管在什么情况下，1/f噪声的转折频率都必须尽可能低。

对于双极性放大器，如果采用直接耦合唱机唱头方式，直流输入偏置电流是个潜在问题，因此在该电路中，推荐使用具有极低输入偏置电流的放大器元件。如果电路$U_1$元件使用双极性输入型放大器，为了使直流失调问题的影响最小（假定声音唱头的典型阻抗为1kΩ），它的输入电流要远远小于100nA。OP27、OP270系列放大器则能够满足这方面的应用。虽然FET输入型放大器的偏置电流通常可以忽略不计，但是它们依然具有较高的电压噪声。尽管FET输入型放大器AD845、OP42的噪声电压性能不如双极性输入型放大器的好，它们依然适合用于$U_1$元件。AD845、OP42具有高输出电流、高转换速率的共同优点，能够低失真地驱动反馈网络负

载（约为高频点的$R_3$取值）。其中，OP42具有更低的噪声，AD845则具有更高的输出电流和转换速率。

为了保证该电路在高增益时的增益准确性，放大器应该具有很高的增益带宽积，音频应用时最好大于5MHz。由于高频时具有100%完全反馈，$U_1$放大器必须具有单位增益稳定特性。为了使信号源（而不是放大器本身）的噪声能够降至最小，增益电阻$R_3$的取值相对较小，这样它产生的电压噪声相对放大器来说也就很小。

均衡器电路元件使用标称值对于保证RIAA的准确度是非常有益的。图6-12所示是34dB增益的PSpice软件仿真结果。在20Hz~20kHz的扩展尺度显示中，相对于1kHz增益的误差在±0.1dB范围内。 438

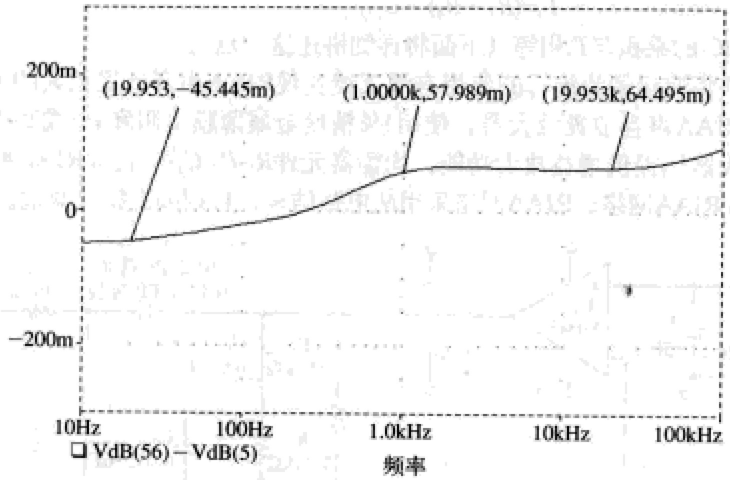



图6-12 34dB直流耦合有源反馈RIAA移动磁芯前置放大器的相对误差与频率关系曲线

从图6-12可以看出，为容易观察响应误差曲线的相对幅度被扩展，期望响应为幅度为0dB的一条直线，也就是说测试电路与相同1kHz增益的理想RIAA放大器的增益完全一致。仿真测试之所以具有高灵敏度特点，这是因为测试利用了PSpice软件的拉普拉斯变换即时运行特点。使用该PSpice评估工具，可以快速生成RIAA均衡器的理想传递函数。RIAA的主要参数包括上面讲述的3个时间常数以及理想直流增益。 439

图6-12比较模式的语法如图6-13所示，它是图6-11电路的PSpice软件的CIR文件。拉普拉斯变换细节包含在点划线框内，只需要改变ENORM的值。该参数用于不同电路之间的增益归一化处理（见图6-12中粗体字部分）。该处设置ENORM为490.7，与图6-13中$R_1$和$R_3$的理想取值匹配。分析过程中，测试电路和理想输出的新窗口将会显示如图6-12所示的相对误差响应，它的纵轴尺度与灵敏度相匹配，在图6-12中设置为±300mB。

该电路的1kHz增益可以根据式(6-6)计算，根据设定值得到增益约为50倍（34dB）。降低$R_3$的取值可以获得更高的增益，但是增益大于40dB之后均衡误差也会跟着增大，这与放大器的带宽有关。例如，假设$R_3$减小为100Ω，这时增益可以增大到约为100倍（40dB）。请注意，如果$R_3$真的设置为100Ω，$C_4$也必须跟着变为1.5nF，才能满足式(6-9)的要求。 440

```
RIAA34LP: 34 dB gain RIAA preamp with AD845
*
.OPT ACCT LIST NODE OPTS NOPAGE LIBRARY
.AC DEC 10 10 100KHZ
.LIB D:\PS\ADLIB\AD_RELL.LIB
.PRINT AC VDB(5) VDB(56)
.PROBE
VIN 1 0 AC 1E-3
VCC   52  0  +15V
VEE   53  0  -15V
* ---------- v(5) = idealized RIAA frequency response -----------------
*
* Uses Laplace feature of PSpice Analog Behavioral option
* for frequency response reference.
* ENORM = ideal U1 DC gain = 1+(R1/R3) Use ideal values for R1, R3
* T1 - T3 are time constants desired (in µs).
* Input = node 1, Laplace Output = node 5
.PARAM ENORM  = {490.7}
.PARAM T1 = {3180}       ; Reference RIAA constants, do not alter!
.PARAM T2 = {318}        ; Reference RIAA constants, do not alter!
.PARAM T3 = {75}         ; Reference RIAA constants, do not alter!
*
ERIAA 5 0 LAPLACE {ENORM*V(1)}={(1+(T2*1E-6)*S)/((1+(T1*1E-6)*S)*(1+(T3*1E-
6)*S))} RDUMMY5 5 0 1E9
*
* ---------------------------------------------------------------------
*
*    (+) (-) V+  V-  OUT
XU3   1  21  52  53  55 AD845
* Active values          Theoretical values
R1 55  21  97.6K          ; 97.9k
R2 21  8   7.87K          ; 7.8931563k
C1 55  8   30NF           ; 30nF
C2 21  8   10.3NF         ; 10.2881nF
R3 21  0   200            ; 199.9148
C3 55  100 10E-6
R6 100 0   100K
R5 100 56  499
C4 56  0   3.0000E-9
.END
```

图6-13 理想RIAA响应比较使用的包含拉普拉斯特性的PSpice电路文件

如果选择的放大器合适，该电路在整个频率范围内的失真都很低，假定使用±15V双电源供电，输出为7V rms时的失真通常低于0.01%。也可以使用较高的±17V双电源供电，但是这时AD845放大器就要使用散热器。$U_2$元件是可选的单位增益缓冲器，某些放大器电路需要使用缓冲器，较高增益或者低电抗网络尤其如此。如果$U_1$元件使用AD845放大器，不需要使用$U_2$元件。

为了扩展低频响应，$C_3$和$R_6$取值较大，$C_3$通常使用聚丙烯薄膜型电容元件。一旦使用$C_3$和$R_6$，将会形成20Hz转折频率、6dB/倍频程的转盘噪声滤波器（rumble filter）。为了使电路更为简化，只使用$C_3$作为隔直电容。因为电路的直流增益在54dB量级，放大器必须使用低失调电

压器件，并且要求失调电压对信号源不敏感。因为这些前置放大器都是高增益、低电平电路（在50Hz/60Hz时增益不小于50dB），电源电压必须精确校准，并且是无噪声的，同时还应注意电路屏蔽和布局布线。

有源RIAA均衡器的另一种实现电路是使用价格适中的交流耦合电路，该电路使用具有更高偏置电流的低噪声双极性运算放大器，比如OP275运算放大器，它的偏置电流$I_B$=350nA（最大），选用OP275使得直接耦合唱机唱头变得困难。电路形式如图6-14所示，可以与许多单位增益稳定的双极性运算放大器一起使用。

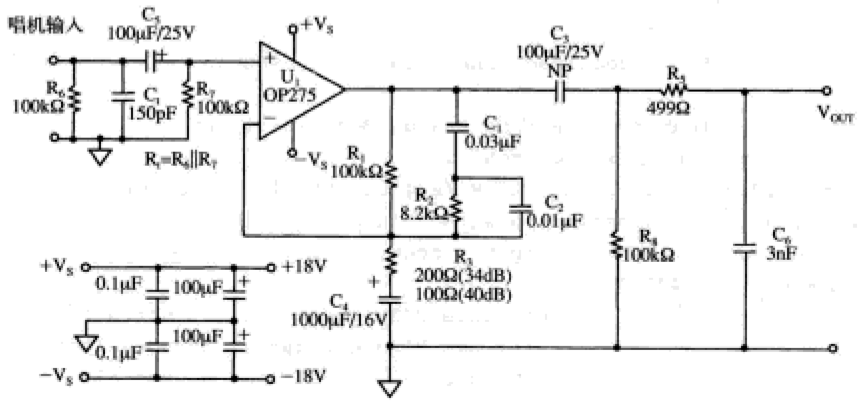



图6-14 交流耦合有源反馈移动磁芯RIAA前置放大器

在该电路中，输入交流信号通过$C_5$耦合到$U_1$元件，唱机唱头端接电阻$R_t$的值等于$R_6$与$R_7$的并联值。反馈网络电阻$R_3$通过$C_4$交流接地，$C_4$是取值很大的电解电容。这些措施将$U_1$元件输出端的直流失调降低到几个毫伏。该电路可以使用5%精度元件，使得它价格适中，易于制造。$C_3$是无极性电解电容，$R_3$-$C_4$的时间常数形成的转折频率在34dB增益处不大于1Hz。

虽然该电路的频率响应特性（没有给出）没有图6-11所示电路中的好，但是在20Hz~20kHz范围内，相对于1kHz增益的误差在±0.2dB范围内（忽略低频滚降效应）。如果期望得到更准确的频率响应，可以调整$N_1$网络元件的取值。OP275可以使用更高的工作电压，如果它的电源电压为±21V，那么输出可以达到10V rms。

441

图6-15所示是第三种有源RIAA均衡器的实现电路，它具有更高的增益、更低的噪声，适用于更高输出的移动线圈唱机唱头。它的基本电路与图6-11非常相似。图中所示较低的$R_t$、$C_t$值是移动线圈唱头的典型端接元件，要根据生产厂家的推荐值进行选择。

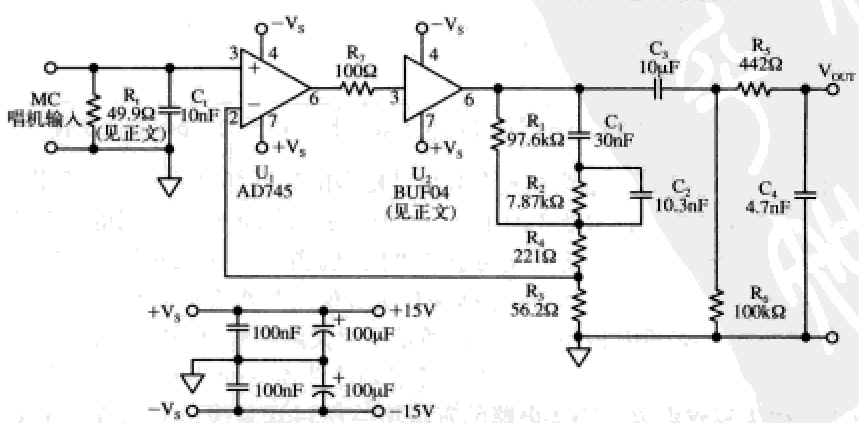



图6-15 45dB增益低噪声直流耦合有源反馈移动线圈RIAA前置放大器

为了使该电路适用于大输出的移动线圈唱头，$U_1$元件需要使用低噪声FET运算放大器AD745。与前面电路中的单位增益稳定的运算放大器不同，AD745在5倍最小增益处稳定。这就要求修改增益电阻$R_1$-$R_3$，使用附加电阻$R_4$。如图中所示的电阻比，从网络$N$（$R_1$-$R_2$-$C_2$节点）的底部电压看来，$R_3$和$R_4$形成了5:1分压器。这就满足了$U_1$元件的5倍增益稳定要求。

在该电路中，$R_3$仍用来调节电路增益，$R_1$-$R_2$-$C_1$-$C_2$依旧形成基本的RIAA网络$N_1$。由于$R_4$的存在，使用式(6-9)计算$T_4$时间常数。$C_4$设定为某个标称值，计算$R_5$。根据$N_1$网络设定的这些值以及设定的45dB 1kHz增益，得到$R_3$的值为56.2Ω，$U_1$元件不管使用AD745还是OP37低噪声器件，$R_3$的取值都能够保持电路稳定。

该电路的一些细微地方值得注意。直流增益接近于1800，如果失调电压不够小，那么可能导致$U_1$元件饱和。AD745的失调电压在全温度范围内只有1.5mV，这使得输出参考失调电压永远小于3V。尽管不对称截断会限制最大输出摆幅，但是使用±15V供电电源仍然可以获得5V rms甚至更大的输出电压摆幅。耦合电容$C_3$避免直流输出失调耦合到$U_2$元件，因此$U_1$元件直流耦合增益通路的所有负值结果都是最小的。

为了使高增益时$U_1$元件的负载最小、线性度最大，单位增益缓冲放大器$U_2$元件使用BUF04。BUF04内部配置为单位增益工作模式，不需要额外元件。请注意，缓冲放大器是可选的，并不是必需的。其他的缓冲放大器在本章的后面将会论述。

442

使用PSpice软件对图6-15电路进行分析，使用前面讲述的拉普拉斯比较技术，结果如图6-16所示。与前面一样，纵轴尺度非常敏感：±300mB（或者说±0.3dB）。因此，20Hz~20kHz范围内相对于1kHz增益的增益误差非常小，约为0.1dB。该电路的实验室测量结果与仿真结果非常一致。从声音效果来讲，±0.1dB大小的误差是不明显的。

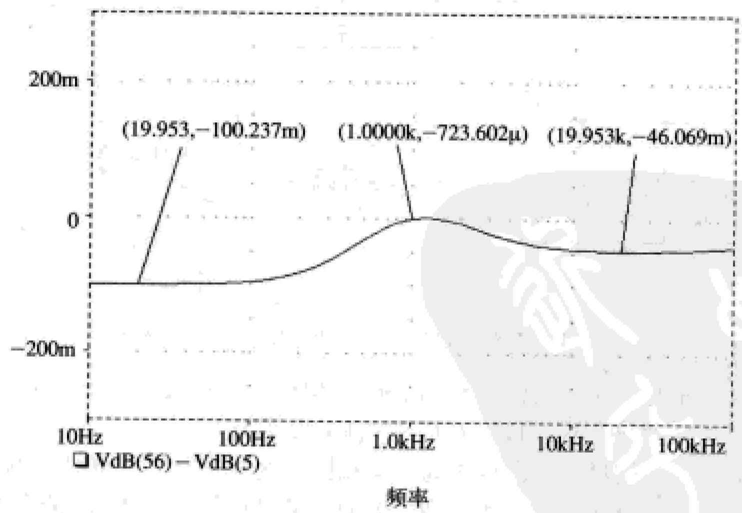



图6-16 45dB直流耦合有源反馈RIAA移动线圈前置放大器的相对误差与频率关系曲线

该电路的失真/噪声测量结果主要受噪声（与实际失真不同）的影响，频率在20Hz~20kHz范围内，输出电压在0.5~5Vrms范围内，THD＋N的测量结果不大于0.01%。与其他高增益电路相似，电路布局和元件走线对电路性能非常关键，必须仔细设计。电源电压的噪声也必须很低，并且精细校准。

该电路同时演示了有源RIAA均衡器的基本设计过程，以及用于优化最佳频率响应设计的方便的SPICE分析方法。电路中列出的元件取值并不是唯一的，相反，有很多组取值可以使用，

并且能够达到同样性能。

最后的有源均衡器电路是3个电路中最优的，简单修改后可以适用于其他应用场合（即更高增益电路）。请注意，使用噪声电压低于1nV/$\sqrt{\text{Hz}}$的AD797作为$U_1$元件，按照相同尺度降低$N_1$网络RC元件的取值，用于更低噪声的移动线圈应用也是可能的。调节$R_3$的取值低于50Ω，使$R_1$-$R_4$网络的噪声最小，电路可以达到最佳期望效果。请注意，该电路的增益可以达到50dB甚至更高，适用于极低噪声输出移动线圈唱头（需要密切关注$U_1$的最大失调电压）。

无源均衡RIAA前置放大器电路

RIAA的另一设计方法是所谓的*无源均衡前置放大器电路*（见参考文献11）。无源电路包括两个高质量宽带增益电路，这两个增益电路被一个三端无源网络$N$（$N$既可以是$N_1$网络也可以是$N_2$网络）隔离开来。增益电路的带宽很大，前置放大器的频率响应本质上由无源网络定义，因此取名为无源均衡。

443

适合RIAA声音应用的无源均衡前置放大器电路结构如图6-17所示。该电路包括两个高质量宽带增益电路$U_1$、$U_2$。精心选择这两个放大器以及它们的工作参数能够优化前置放大器的增益、噪声和过量负载特性。通过选用不同的元件值和运算放大器类型，该电路可同时用于移动磁芯（MM）和移动线圈(MC)唱头电路中。

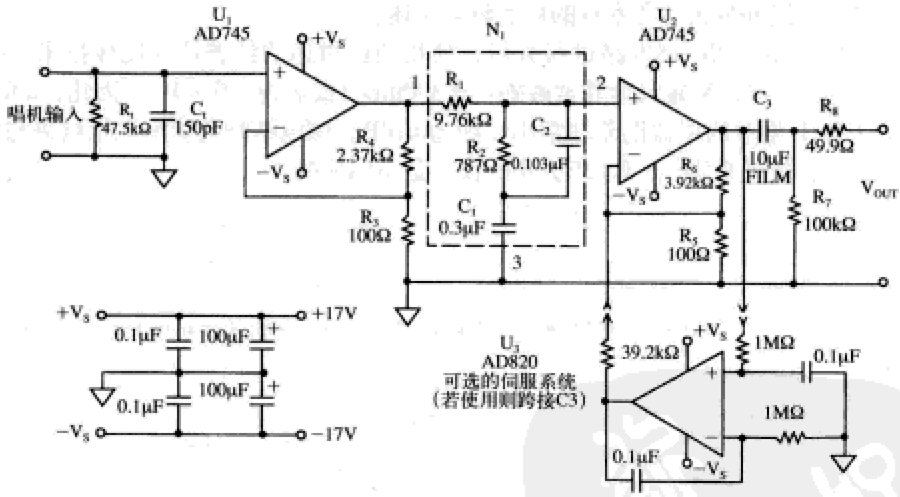



图6-17 40dB增益低噪声无源均衡RIAA前置放大器

设置增益电路$R_4$-$R_3$与$R_6$-$R_5$，可以得到期望的总体增益。该电路的1kHz增益$G$为：

$$G=0.101\cdot[1+(R_4/R_3)]\cdot[1+(R_6/R_5)] \tag{6-11}$$

两个运算放大器电路的增益可以设置为完全相同，这样可以简化电路（不一定如此）。该前置放大器电路必须从过量负载和低噪声两个方面仔细进行优化以增强电路的信号处理能力。$U_1$电路的增益可以设置为足够大，使输入参考噪声受该级电路和唱机唱头的影响最为明显，同时又不至于使高频大信号输入出现截顶/截底现象。选用工作在±18V双供电电源下、具有10V rms输出能力的放大器，使$U_1$元件能够接受400mV rms的高频输入，同时又具有适当的增益（大约25倍）。

电路的增益设置由$R_4$-$R_3$和$R_6$-$R_5$控制，如公式(6-11)的定义，1kHz增益的取值为$U_1$-$U_2$两级电路增益的乘积（24.7×40.2）再乘以中间级网络$N$的增益（0.101）。这样1kHz增益的大小为40dB。其他增益值通过改变$R_5$或者$R_3$可以得到。

该无源均衡前置放大器必须从过负载和低噪声两个方面进行优化设计。$U_1$电路的增益可以设置为足够大，使输入参考噪声受该级电路（当连接时，和唱机唱头）的影响最为明显，同时又不至于使高频大信号输入出现截顶/截底现象。为了达到这一目标，$U_1$元件必须选用具有最大供电电源的高输出能力放大器。

请注意，$U_1$元件的工作增益相对较高，它并不需要单位增益稳定。未补偿低噪声运算放大器OP37和FET输入型放大器AD745用在这里可以提供最好的信噪比。至于其他FET输入型放大器AD845以及OP17系列放大器也具有非常好的性能，不过噪声电平略微高些。

444

前述因素表明，从过量负载的角度考虑，$U_1$和$U_2$应使用"低/高"增益分配方案，但是从低噪声的观点来看，$U_1$和$U_2$则应使用"高/低"增益分配方案。实践中，选用大供电电源、低噪声器件用作$U_1$元件可以解决这一冲突。因为网络在20kHz时有接近40dB的损失，电路的输出过量负载首先在高频端表现出来。如图中所示的增益分配方案，使用±15V双供电电源，电路在20kHz时仍具有3V rms无失真输出，如果电源电压升高，无失真输出范围也将增大。

从低噪声的角度考虑，$U_1$电路之后的无源均衡网络$N$应该使用低阻抗值，这时网络$N$管脚2的噪声输出等于$U_2$的输入参考噪声。图6-17网络$N$使用图6-9a "$N_1$" 网络的RC值$R_1$-$R_2$-$C_1$-$C_2$。请注意，只要保持比率不变，图6-9中每个网络元件的取值都可以按比例改变。

低频时，放大器$U_2$的噪声不如放大器$U_1$影响大，但是依然不可忽视。$U_1$、$U_2$最好能够使用低电压噪声器件，同时它的输入电流噪声也要比较低。如果为了获取极低的噪声性能，比如为了在移动线圈前置放大器中使用，网络$N_1$的取值可以进一步减小，$R_3$也可以变得更小（这样可以降低噪声，同时得到增大增益）。例如，将$R_3$降低为56.2Ω，$U_1$元件使用OP37，可以轻松实现45dB的前置放大器。

前面讲过，对$U_1$元件使用低偏置电路的双极性放大器比较合适。选用偏置电流不大于100nA的器件，可以将信号直接耦合到移动磁芯唱机唱头。例如，OP37的最大偏置电流80nA，唱头阻抗1~2kΩ，在$U_1$上产生大约80~160μV的附加输入失调电压。对于更低直流阻抗的移动线圈唱头，产生的附加输入失调电压将会更小。同样，对于10kΩ直流阻抗$R_1$，偏置电流在$U_2$上产生的失调电压与$U_1$上的失调电压相比也是很低的。使用两个AD745运算放大器产生的全局最大失调电压，在40dB增益时能够控制在2V以内，耦合电容$C_3$实现隔离直流目的。

相比有源均衡前置放大器，无源均衡前置放大器电路放大器之间的相互影响要小一些，因此它的频率响应性能要好一些。在音频范围内，它的准确度可以达到网络元件自身的精度，只是在较高频率处的误差可能会大一些。

图6-18说明了这一点，使用OP37模型仿真图6-17电路。中间带的误差在±0.02dB量级。实践中，此电路的频率响应误差主要受网络元件公差的影响。

445

该电路也可稍作改变，用于输出失调的伺服控制。删除耦合电容$C_3$，使用跳线代替，在$U_2$的周围添加同相伺服积分器$U_3$，就可以实现伺服控制功能，如图6-17所示。使用通用同相伺服器和一个低失调电压运算放大器（例如AD820或者OP97）就可以构成同相伺服积分器$U_3$。

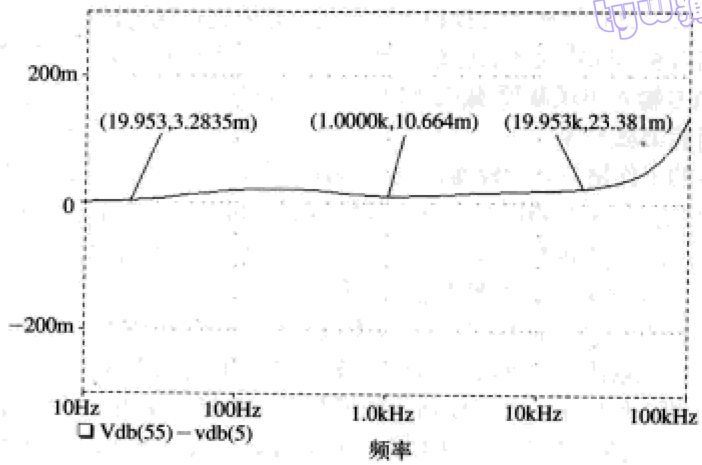



图6-18　40dB增益无源均衡 RIAA前置放大器的相对误差与频率关系曲线

## 参考文献


1. RIAA, "Standard Recording and Reproducing Characteristic, Bulletin E1," November 6, 1978, RIAA, 1 E. 57th St, NY, NY, 10022.
2. IEC, "Publication 98 (1964), Amendment #4," September 1976.
3. F. Bradley, R. McCoy, "Driftless DC Amplifier," **Electronics**, April 1952.
4. G. Korn, T. Korn, **Electronic Analog and Hybrid Computers, 2nd Ed.**, McGraw-Hill, 1972, ISBN 0-07-035363-8.
5. D. Stout, M. Kaufman, **Handbook of Operational Amplifier Circuit Design**, McGraw-Hill, 1976, ISBN 0-07-061797-X.
6. S. Lipshitz, "On RIAA Equalization Networks," **JAES**, Vol. 27 #6, June 1979, pp. 458–481.
7. P. Baxendall, "Comments on 'On RIAA Equalization Networks'," **JAES**, Jan/Feb 1981. See also: S. Lipshitz, "Author's Response."
8. Walt Jung, "The PAT-5/WJ-1 Equalization Errors" (Letters), **The Audio Amateur**, issue 3/78, pp. 49–53.
9. S. Lipshitz, W. Jung, "A High Accuracy Inverse RIAA Network," **The Audio Amateur**, issue 1/80, pp. 22-24.
10. Walt Jung, "SPICE Technique Compares Frequency Responses," **EDN**, November 25, 1993, pp. 188 and 190.
11. Walt Jung, "Topology Considerations for RIAA Phono Preamplifiers," **67th AES Convention**, November 1980, preprint #1719.
12. G. Erdi, et al, "Op Amps Tackle Noise and for Once Noise Loses," **Electronic Design**, December 20, 1980, pp. 65–71.
13. Walt Jung, "Audio Preamplifiers, Line Drivers, and Line Receivers," within Chapter 8 of Walt Kester, **System Application Guide**, Analog Devices, Inc., 1993, ISBN 0-916550-13-3, pp. 8-1 to 8-100.
14. W. Jung, R. Marsh, "Picking Capacitors," Parts 1&2, **Audio**, February & March 1980.
15. B. Duncan, "With a Strange Device," multiple part series on capacitors, **Hi-Fi News And Record Review**, April-November 1985.
16. B. Duncan, M. Colloms, "Pièce de Résistance, Parts 1–3," **Hi-Fi News And Record Review**, March, April 1987 (Duncan); June 1987 (Colloms).


446

### 6.1.4　音频线缆电路

音频线缆电路表示采用现代IC器件的中等电压动态范围的实用音频电路。音频线缆放大电路通常工作在1~10V信号电平，单端或者平衡输入/输出，中等功率水平。本节讨论基本音频线

缆电路一些基本类型。

(1) 线缆接收器 (line receiver)。线缆接收器电路具有最大噪声免疫特点，接收单端或者平衡线缆信号，提供增益输出供后继处理。

(2) 线缆放大器 (line amplifier)。线缆放大器采用低失真设计，以单端形式放大接收信号。

(3) 线缆驱动器 (line driver)。包括单端驱动器和平衡驱动器，能够以各种方式驱动信号输出信号，包括电压、摆幅、电流以及容性线缆等困难负载。

前面曾经讲述了线缆驱动和缓冲放大设计的一些概念，不过主要强调的是在视频电路方面的应用（见参考文献1-3）。本节的部分内容将会继续讲述这方面的内容，并且把它们扩展到音频线缆接收器和音频线缆驱动器应用方面。视频线缆驱动与接收方面的内容在6.2节将会继续讲述。

与视频传输系统不同，音频传输系统一般不使用端接传输线缆，因此长传输线通常表现出容性特征。因此，容性负载隔离概念对音频驱动器显得异常重要。一般说来，不管建立什么类型的实用音频电路，布局和旁路等电路设计原则是一定要注意使用的，尤其是音频缓冲和线缆驱动器电路。本节将会详细讨论这方面的内容。

在不同系统元件之间发送/接收音频信号有多种电路形式可以选择，全差分/平衡传输系统具有最好的抗低频噪声和射频噪声性能，因此，在高性能系统中经常使用，下面进行详细讨论。

使用差分/平衡传输的典型音频系统的原理图如图6-19所示。从概念上讲，图6-19所示的平衡传输系统在驱动器和接收器中可以使用多种输入/输出耦合方案。在讨论实际电路之前，先简单讲述一下耦合方法的几个要点。

447

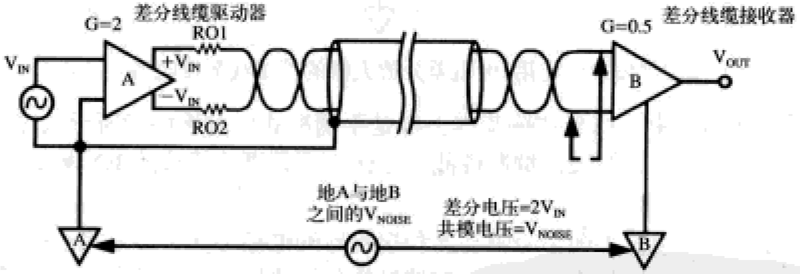



图6-19 音频平衡传输系统

变压器 (Transformer)（见参考文献4-7）是传统的音频线缆耦合元件，既可以在输入端使用，也可以在输出端使用。变压器也具有显著缺点：易受噪声影响，频率响应失真，工作电平受限。尽管这些问题在某种程度上是可以解决的，但是代价昂贵。在许多关键电路应用中，变压器的表现一般。

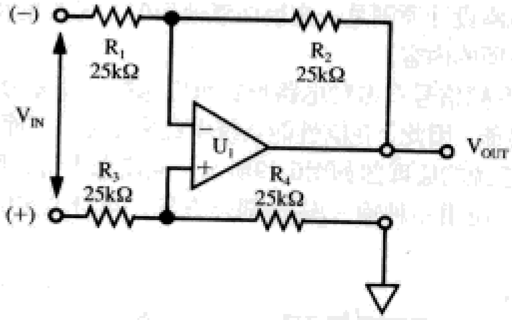
变压器的唯一突出优点是传输信号的同时还能够起隔离作用，它从两方面表现了这一点。第一方面，变压器只在一个隔离线圈的两端传输音频信号，这样就很好地把驱动器和接收器电隔离起来。变压器的共模电压（地差分电压）非常高，允许传输高达数十伏到数百伏（相对地的差分电压）的信号，使用固态电路则很难达到这一点。另一方面，精心设计的变压器在音频范围内具有很高的共模抑制比，有时甚至可以达到100dB以上。本节会讲述一些变压器隔离电路。

实践中，图6-19所示的通用系统在任何一段，既可以使用变压器耦合电路，也可以使用有源电路进行耦合。每种方法的目的是一致的，都是在以80~100dB因子抑制$A$、$B$两地噪声的同时，使生成的最终输出信号$V_{OUT}$等于$V_{IN}$。通常，如果输入端使用$\pm V_{IN}$单位增益平衡线缆驱动器，那么接收端的增益设置为1/2，这样可以使接收器的共模范围最大。

有一点值得注意，±电压驱动不必要完全平衡，虽然这样可以很好利用平衡传输的优点。事实上，驱动器尽管可能有些不对称，但是接收信号$V_{OUT}$的幅度依然正确，并且噪声抑制性能也很好。非常需要注意的是，平衡线缆驱动器的两个阻抗$R_{O1}$、$R_{O2}$必须完全相等。接收器（+）和（–）端的输入阻抗与平衡线缆驱动阻抗具有完全相同的性质，它们也必须完全相等。这么要求的技术原因是显而易见的。

**1. 音频线缆接收器**

简单回顾一下音频线缆接收器电路及其应用要点有助于理解电路的改进过程，更重要的是有助于理解电路的音频性能是如何变化的。图6-20是经典的4电阻差分放大器电路。该通用电路也就是常说的最简单的仪表放大器形式，尽管该电路的仪表放大性能会受到某些限制。在音频应用中，该电路以及相关电路统统简称为"线缆接收器"。各种仪表类型电路的发展历史可以从20世纪60年代追溯到今天的现代仪表放大器IC（见参考文献8-12和第2章）。




$$\frac{R_1}{R_2}=\frac{R_3}{R_4}$$

$$G=\frac{V_{OUT}}{V_{IN}}=\frac{R_2}{R_1}$$

448

图6-20　使用4电阻差分放大器的简单线缆接收器

今天的专业音频界中，信号传输基本上都是平衡模式（如图6-19所示）。之所以如此，主要是因为平衡模式具有很好的噪声抑制性能。相比之下，更为简单的单端模式则更易受噪声的干扰。

然而，专业音频界中，平衡信号驱动器和接收器的电路形式并不是完全一致的，它们有多种电路形式，性能各异，并且都在使用。在接触实际接收器电路之前，从共模噪声干扰方面了解一下影响电路性能的因素是非常有益的。此处将说明该如何小心选择硬件，使系统具有优异的性能，同时又能降低系统的成本与尺寸。相反，简单接收器也可以用在一般性能的电路中。

平衡系统中源与负载的相互影响

音频系统最近的某些关注重点已经放在接口电路的噪声敏感性问题上(见参考文献13、14)。下面的讨论集中在平衡系统驱动器和接收器的相互作用对噪声敏感性造成的不良影响。同时也给出解决方法方面的建议。

平衡传输系统包含一个差分输出驱动器、一根互连电缆和一个差分输入接收器，如图6-19所示。驱动器生成幅度相等、相位相反、特性（或者匹配）阻抗为$R_{OUT1}$和$R_{OUT2}$的输出信号。下面将会看到，从噪声敏感性的角度看，非常期望这两个阻抗的完全平衡，也就是匹配。驱动器接在平衡传输线缆的输入端，平衡传输线一般是屏蔽双绞线。在线缆的另一端，差分接收器接收平衡信号、（理想地）抑制共模噪声电压$V_{NOISE}$。

驱动器和接收器设计对传输的无噪声语音信号的质量具有非常大的影响。参考文献14和15讨论了有源、无源驱动器和接收器。本节讲述系统接收器的输入阻抗与驱动阻抗不互补造成的后果：有源接收器将会引起噪声敏感性降级。

从噪声引入角度来看，正在讨论的平衡传输系统可以作为桥电路进行分析，如图6-21所示。

这里，两个源阻抗$R_{OUT1}$和$R_{OUT2}$可以看作差分驱动器电压源的输出阻抗。同样，两个输入阻抗$R_{IN1}$和$R_{IN2}$可以看作差分接收器的输入阻抗。$V_{OUT}$代表桥电路的输出，它只与桥的不匹配度和共模噪声$V_{NOISE}$有关。

449

当图6-21桥电路调整为对输出最敏感时，将产生最大差分输出$V_{OUT}$，该输出是电阻元件不平衡特性的函数（要求四个电阻元件的取值为相同数量级）。下面的表达式说明该桥电路本身的共模抑制比是阻抗取值以及偏差$K_R$的函数。

$$\text{CMR(dB)}=20\cdot\lg[(1+(R_{IN}/R_{OUT}))/K_R] \tag{6-12}$$

计算该式的某些取值点表明，对于给定的阻值偏差变化$K_R$（阻抗总体偏差用分数形式表示），当$R_{IN}$与$R_{OUT}$近似相等时，CMR（共模抑制比）最小。共模抑制比最小也就意味着，当$R_{IN}$与$R_{OUT}$近似相等时，桥电路对激励电压$V_{NOISE}$异常敏感。传统精密桥电路正是利用了这一点，它的四个臂电阻名义上是相等的。这就形成了对施加电压最为敏感的特性（见第4章）。

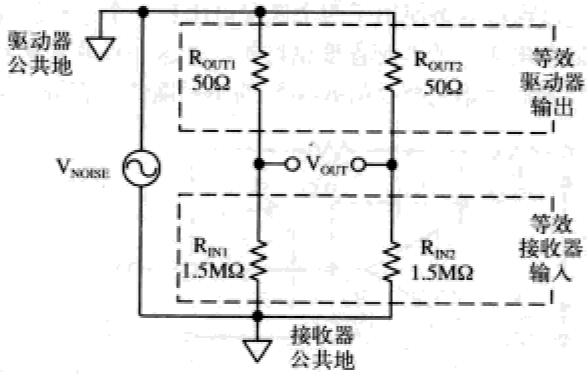



图6-21 平衡线缆音频系统（包含关键电阻和共模噪声）的驱动器/接收器概念模型

另一方面，当上下臂电阻阻值的差异非常大时，共模抑制比最大，桥敏感性最小。也就是说，当$R_{IN}$变得远远大于$R_{OUT}$时，电路性能大为改善。或者说，音频系统驱动器的输出电阻$R_{OUT}$要远远小于接收器的输入电阻$R_{IN}$。在图6-21所示电路中，上臂电阻和下臂电阻的比值为1/30 000，这就使得相对改变很大也不会对上臂（或者下臂）电阻造成损害。也即，$R_{OUT}$或者$R_{IN}$发生小的变化对输出信号的共模抑制比影响很小。

举例说明，使用图6-21中的元件值，并且假定$R_{OUT}$发生10%变化，产生的输出信号比噪声电压$V_{NOISE}$降低110dB。作为对比，如果桥电路的4个臂电阻取值相同，都发生10%的偏差，产生的输出信号仅比噪声电压降低26dB。请注意，桥电路有两个控制点，一个是给定$R_{IN}$，降低$R_{OUT}$，提高共模抑制比；另一个是给定$R_{OUT}$，提高$R_{IN}$，同样提高共模抑制比。这就说明，在$R_{IN}$和$R_{OUT}$之间取高比值电阻有助于电路保持高共模抑制比，如图6-22所示。

| $R_{IN}/R_{OUT}$ | CMR(dB)，$K_R$=0.1 | CMR(dB)，$K_R$=0.01 |
|---|---|---|
| 10 | 40.8 | 60.8 |
| 100 | 60.1 | 80.1 |
| 400 | **72.1** | 92.1 |
| 1k | **80** | 100 |
| 10k | **100** | 120 |
| 30k | **109.5** | 129.5 |
| 100k | 120 | 140 |

图6-22 高$R_{IN}/R_{OUT}$使电路对共模噪声的敏感性减小，受桥的不平衡性影响降低

450

在实际传输系统中，驱动器和接收器放在不同的地方，使用不同的电源供电，机箱公共地之间不可避免存在噪声。公共地之间的噪声电压可以依据图6-22进行预测。为了使噪声电压最小，系统的$R_{IN}/R_{OUT}$至少为1000，最好不小于10 000。在这种条件下，即使桥电路的不平衡性达到10%，它的理论共模抑制比也有80~100dB（参见中间列，引述用粗体字表示）。

前面讲过，与桥阻抗的敏感性相关，部分共模噪声电压$V_{NOISE}$在输出信号$V_{OUT}$中出现。把共模噪声电压转换为差分电压的过程称为*模式转换*（mode conversion）。必须明白，模式转换只能设法避免，而无法完全消除。一旦噪声电压作为差分信号出现，接收器是无法把它与有效信号区分出来的。

最后必须明白，本部分讲述的内容既非系统要点，也不是共模抑制影响重点，线缆接收器电路本身也有很大的影响，因为它决定电阻$R_{IN}$。下面讲述线缆接收器的内容。

*简单线缆接收器*

图6-23所示简单线缆接收器电路使用了四个匹配电阻和一个运算放大器。这个桥基差分放大器能否具有很好的性能与电阻比的匹配程度密切相关，这一点*非常重要*。运算放大器本身也很重要，但是电路的实际限制因素主要是$R_1$-$R_4$桥臂的不平衡性（直流、交流都是如此）。

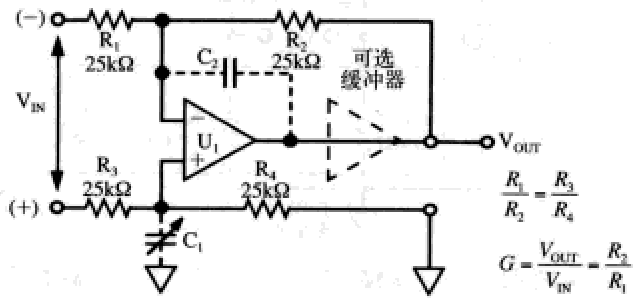



图6-23 带有可选高频微调与缓冲输出的简单线缆接收器

该电路从某种程度上讲是微不足道的，因为它的主要成分是四个匹配电阻和一个好的音频运算放大器。尽管该电路确实可以工作，但是它抑制噪声的能力怎么样却又是另外一回事了。$C_1$、$C_2$是可选的，用来微调高频共模抑制比。环路单位增益缓冲器也是可选的（下面将会讲述）。

该电路以及线缆接收器的作用是抑制共模噪声，前面也讲到了这一点。但是即使$U_1$元件使用高质量运算放大器，噪声抑制效果最好也只能达到电阻匹配时的性能。更准确地讲，电阻比值$R_1/R_2$和$R_3/R_4$必须完全匹配才能很好地抑制噪声（电阻的绝对值重要性相对小些）。

从同一个供应商的同一批元件中仔细地选择四个1%公差电阻，可以形成总体误差0.1%的电阻比值匹配度，可以达到66dB的共模抑制比。四个1%公差电阻中，只要有一个电阻的实际公差大于1%，那么共模抑制比就下降到46dB。一般说来，这类电路最差的共模抑制比为：

$$\mathrm{CMR(dB)}=20\cdot\lg[(1+(R_2/R_1))/4K_R] \tag{6-13}$$

式中，$K_R$是分数形式的*个体电阻公差*。在使用四个*孤立*电阻（不是来自同一个供应商，或者不是同一批次）时该计算公式非常有效。*净匹配公差*为$K_R$的单元件网络的共模抑制比计算公式变为：

451

$$\mathrm{CMR(dB)}=20\cdot\lg[(1+(R_2/R_1))/K_R] \tag{6-14}$$

任何情况下，都假定高质量*放大器*的共模抑制比不小于100dB。

式(6-13)显示，由于四个非精选1%电阻公差形成的共模抑制比最差只有34dB。很明显，为了获取良好的稳定噪声抑制性能，此类电路需要四个同时制造/微调的单衬底电阻。使用该技

术的厚膜和薄膜网络电阻元件可以从Caddock和Vishay-Ohmtek公司获得，他们生产的电阻比值的匹配误差可以低至0.01%，甚至更低。

一些仿真试验可以更清楚地了解电阻比值匹配的重要性。图6-24显示了图6-23差分放大器的多种直流匹配效应，电阻$R_1$的匹配度分为0.1%不匹配度（上端曲线）、0.01%不匹配度（中间曲线）和完全匹配（底端曲线）三种情况。该图显示的共模误差与频率曲线也说明了完美的直流平衡下的电抗不平衡情况，这是由电路内部的电容不匹配引起的，表示存在寄生电容导致不平衡。

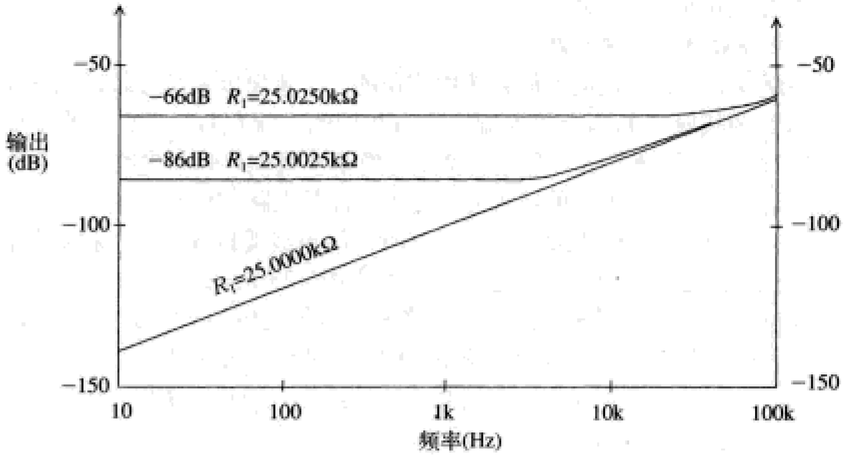



图6-24 各种$R_1$微调（仿真）情况的简单线缆接收器的共模抑制与频率关系曲线

差分放大器使用匹配阻抗时的交流匹配效应（这时$C_2$和$C_1$也匹配）随着频率变换将会形成平坦的共模误差（未画出）。作为对照，10%电容不匹配在频率低于10kHz形成明显的共模误差增大。显然，对于宽带音频应用，交流和直流都要保持良好的桥臂比值，才能获取平坦的共模抑制比−频率变化曲线。$R_2/R_1$和$R_4/R_3$节点的电容值也必须平衡。实践中，只有$C_1$-$C_2$使用很低的平衡寄生电容才能满足这一点。

有一点值得注意，该电路有一个非常期望的次级特性，分压效果降低了输入共模电压。这样使电路实际上具有过压保护功能。一般，为了在恶劣环境中使用，实际线缆接收器要求具备某种输入保护功能，以允许共模电压超过电源轨电压。接收器的增益设置电阻又增强了该功能。图6-23的共模输入范围为$(1+(R_3/R_4))\times V_{CM(U1)}$，差分输入电阻为$R_1+R_3$。因为$R_1$-$R_4$的电阻比匹配很好，电路的增益非常稳定。

实现简单线缆接收器功能

为了给线缆提供比较高的阻抗，此类简单线缆接收器通常应用25kΩ以上的输入阻抗。如果与50Ω输出阻抗一起使用，那么基本上$R_{IN}/R_{OUT}$的比值为500（参见前面讨论与图6-22）。给定匹配良好的电阻网络以及低的平衡寄生电容，推荐$U_1$放大器使用AD711、AD744（单路放大器）和AD712、AD746 、OP249、OP275（双路放大器）。如果使用10~25kΩ输入阻抗，那么放大器要求极低电压噪声是不必要的。高转换速率和输出驱动能够输出干净的高频、大幅度信号，驱动600Ω负载。如果要求驱动低阻抗负载，可以使用环路单位增益缓冲器（连接在$U_1$元件和负载/反馈点之间）增强标准运算放大器的输出电流。BUF04或者（跟随器连接）AD811器件都是很可用作单位增益缓冲器（后边将会讨论）。 452

从直流和交流微调/平衡的观点来看，将图6-23电路的电阻和放大器同时集成在一个单片集

成电路中是非常有效的。ADI公司的SSM2141与SSM2143就是这种集成电路，属于低失真、高共模抑制比的音频线缆接收器，SSM2141的净增益为1，SSM2143的净增益为0.5。SSM2141的电阻值如图6-23所示，SSM2143则使用12kΩ/6kΩ电阻。

在应用图6-23类型电路（或者驱动电阻性负载的其他电路）时，设计者必须牢记附加到四个电阻上的任何外部电阻都可能降低共模抑制比，除非保持阻值按比例增大。这里可以对这一点进行说明，假设使用线圈电阻并且发生2.5Ω或者0.01%的失配情况，如果没有调平衡的话，这种失配可能将共模抑制比（从25kΩ完美匹配）减低到86dB。使用这种电路一定要注意线路平衡，驱动信号源的阻抗不大于25Ω。

使用简单线缆接收器的其他问题

影响多个平衡线对在大规模高性能系统中应用的一个重要因素是接收器负载平衡问题。理想情况下，音频线缆接收器的两个输入端应具有相同的交流负载。图6-23的简单线缆接收器（以及其他类似电路）无法满足这一要求，也就是说基本线缆接收器电路无法为两条输入线缆提供平衡负载。请注意，这与电路的实现元件无关，而是电路结构本身的缺陷。

当使用互补信号源$V_{IN}$和$-V_{IN}$驱动图6-23电路时，简单线缆接收器在$R_1$和$R_3$支路将表现出不平衡输入电路特性，这是由于反馈支路造成的。对于图6-23所示的类似电阻取值，流过$R_1$的电流是$R_3$的3倍。这也就是说，两个输入端口为两条输入电缆提供不同的负载。

在具有多个平衡传输线对的大规模系统中，输入线缆的电流失衡是很严重的，这是因为相对于完全平衡负载，电流失衡形成的效应场是无法消除的。因此，使用简单线缆接收器电路的音频传输系统存在潜在的串扰损伤。

另一方面，尽管简单线缆接收器电路对大规模系统没有进行平衡优化，但是它还是非常适用于一般应用场合。只要电阻$R_1$-$R_3$的取值相对较高（20kΩ以上），用于小规模系统或者有限规模系统是足够胜任的，它们的I/O线缆相对较短，数量较少，不使用屏蔽电缆，源阻抗很低。在这种应用场合，SSM2141和SSM2143是非常有效的单片IC线缆接收器解决方案。

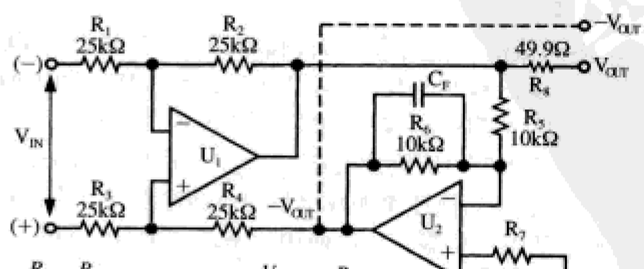
平衡线缆接收器

对于高性能应用场合，音频线缆接收器的两个输入端相对信号源的负载必须是相等的，也就是说，必须是真正平衡的。至少有两种电路满足可以这一要求，适用于平衡系统的专业应用。

平衡反馈差分线缆接收器

BBC公司的David Birt分析了简单线缆接收器电路，提出了一种改进的平衡电路，如图6-25所示（见参考文献7）。这里$U_1$元件使用与图6-23相同的四电阻网络，同时使用第二个单位增益反相器$U_2$的反馈支路驱动$R_4$电阻的参考端，$R_4$原来接地（如图6-23所示）。这样做达到了两个效果：一是$R_1$-$R_3$支路的输入电流的幅度变得相等，或者说平衡；二是电路增益减半。

453




若$\frac{R_2}{R_1}=\frac{R_4}{R_3}$并且$R_5=R_6, G=\frac{V_{OUT}}{V_{IN}}=\frac{R_2}{2R_1}$

图6-25　使用推挽反馈的平衡线缆接收器

与图6-23对比，尽管使用了相似的电阻比值，图6-25电路增益$V_{OUT}/V_{IN}$为1/2，或者为–6dB。然而，它在$U_2$的输出端还提供了一个可选互补输出$-V_{OUT}$。与图6-23相似，该电路的增益保持稳定，同样要求精准的电阻比值。

因为存在两个反馈支路，所以该电路对于差分输入信号保持$U_1$元件的输入为零电位。然而，在$U_1$元件上依然可以看到共模信号，电路的共模范围为$(1+(R_3/R_4))\times V_{CM(U_1)}$。电路的差分输入阻抗为$R_1+R_3$。从图中可以看出，电路可以分解为一个简单线缆接收器（左半部分）和一个反相器（右半部分）。同样，图6-23简单线缆接收器增加反相器$U_2$也可以变为平衡线缆接收器。该电路的性能将在下面讨论。

交替平衡线缆接收器

其他仪表放大器类型能够实现完全平衡输入负载，但是在其他方面却不是很理想。例如，它是标准的放大器电路（这里未画出），使用2到3个放大器，由于是同相输入，它的输入阻抗很大（见参考文献8-11）。这类电路作为音频线缆接收器的缺点是，它的增益和共模范围都有限。并且更重要的是，它的4个电阻不仅用来设置增益，而且还用于输入过载保护。因为这些电阻也影响电路的增益和共模抑制比，它们的比值也必须精确匹配。导致的结果是，使用这种放大器的音频线缆接收器并不实用（要求8个以上的匹配电阻，2到3个放大器）。

“全反相”平衡线缆接收器

如图6-26所示的电路非常具有吸引力，它非常适合音频线缆接收器应用。所有放大器都是反向输入，该电路可以配置为很高的共模电压与很高的输入阻抗。既然两个放大器都没有共模电压，使用图中所示的电阻比值，该电路的共模抑制比优于其他给定的电阻匹配的情况。该电路的共模范围为$(R_1/R_2)\times V_{OUT(MAX)U_1}$，差分输入阻抗为$R_1+R_3$。

454

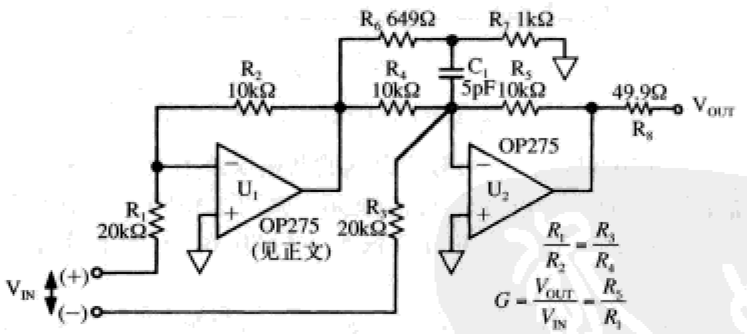



图6-26 全反相平衡线缆接收器

该电路具有不一般的理想优越性，使用单个电阻$R_5$进行增益调节，并且不改变共模抑制比。增益可以从很低到大于1变化，具有很大灵活性。正如图中所示，它使用平衡信号驱动，但是请注意，它也可以使用单端信号在（+）或者（–）端驱动，因为使用的反相放大方式，即使输入反相也不改变电路增益。使用附加的比例输入电阻对（图中未画出），可以对多个输入进行求和。本图中增益设置为0.5，与线缆接收器系统的通常需求是一致的。

该电路也因其基本形式而得名（见参考文献8~11）。不过请注意，该电路中的可选相位补偿电路用于增强高频共模抑制比。小电容并联支路$R_4$的取值用于补偿$U_1$的增益带宽乘积，使$U_2$的±CM（共模）信号的相位匹配最大。然而，对于增益带宽乘积大于几兆赫兹的运算放大器，以及实际的电阻取值，将变得难于控制小电容的取值。$R_6$-$R_7$-$C_1$形成的T型网络通过分压降低了$C_1$的等效电容值。标称分压比可以使用式(6-15)近似。

$$K_C = 1/(2\pi \ \mathrm{BW}_{(U_1)}R_4C_1) \tag{6-15}$$

式中$K_C$是$R_6$-$R_7$形成的分压比。本例中，$U_1$的闭环带宽约为5MHz，$K_C$约为0.6，使得$C_1$的等效电容约为3pF。电路寄生、负载效应以及元件变化使得$C_1$很不精确。然而，一旦对给定的元件和电路布局进行了补偿，10kHz共模抑制比提高30dB是可能的（对没有相位补偿而言）。这个微调网络虽然不属于电路的基本功能，但是对音频系统十分有用。

455

平衡线缆接收器的性能

在$G$=0.5、$V_s$=±18V、10V rms输入扫描、20Hz~50kHz频率范围以及80kHz滤波器带宽的相同条件下，测试图6-25与图6-26平衡线缆接收器电路的共模性能。图6-25电路中$U_1$元件使用SSM2141，$U_2$元件使用OP275反向器，电容$C_F$=68pF。图6-26电路使用OP275和0.005%匹配电阻网络，$C_1$网络的取值如图中所示。测试结果如图6-27所示。

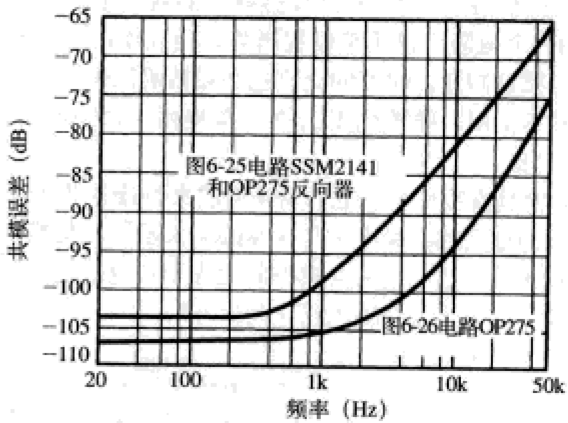



图6-27 平衡线缆接收器共模误差与频率关系曲线

两个电路都具有很好的性能，1kHz频率以内的共模误差不大于−100dB。在更高频率点，图6-26电路的性能更优异，这可能是由于电路中使用了微调技术（图6-25中不能使用微调技术）。即使在最差条件下，10kHz频率处的共模误差依然小于−80dB，对于未微调电路来说也是非常不错的。

这里也收集了这两个电路的THD＋N数据，尽管在大部分频率处噪声基底数据占主要成分，但是两个电路仍然存在值得关注的差异。图6-28显示的是图6-25电路的THD＋N与频率关系曲线，电路使用SSM2141、OP275器件，100kΩ负载、1V/2V/5V/10V rms连续输入扫描、±18V双供电电源。低电平扫描情况下，噪声基底数据占主要成分，5V/10V扫描时高频处出现失真升高的现象。该电路如果使用600Ω负载，失真也会升高（图中未画出）。

456

在相似输入驱动和供电电源条件以及使用600Ω负载的情况下，图6-26电路的性能曲线如图6-29所示。数据显示该电路的负载与频率相关性相对较小，这主要归因于OP275具有较高的转换速率，针对600Ω负载具有更大的输出驱动能力。

图6-26“全反相器”电路的THD＋N性能随频率变化的关系曲线与其说受实际失真限制，不如说受噪声的限制更多一些。该电路具有很强的灵活性，可以使用其他运算放大器和输入电阻搭建，也可以按照前面所说使用单电阻实现增益控制操作。

上面讲述的线缆接收器能够提供很好的电路性能。然而，如果输入阻抗达到25kΩ量级，受驱动阻抗不匹配的影响，它们的共模误差会变得非常严重。由于线缆接收器设计者没有关于

最严重驱动阻抗特性的相关经验，这个问题很难解决。因此，存在两种方法能够保证，即使在驱动阻抗不匹配的情况下，线缆接收器依然具有高共模抑制比性能。一种方法是使线缆接收器电路的输入阻抗足够大，这样即使阻抗不匹配度达到10%，依然具有很好的共模性能（如图6-22所示）。另外一种方法是线缆接收器使用线缆变压器，提供很高的共模抑制和电隔离特性。下面将讨论这两种方法。

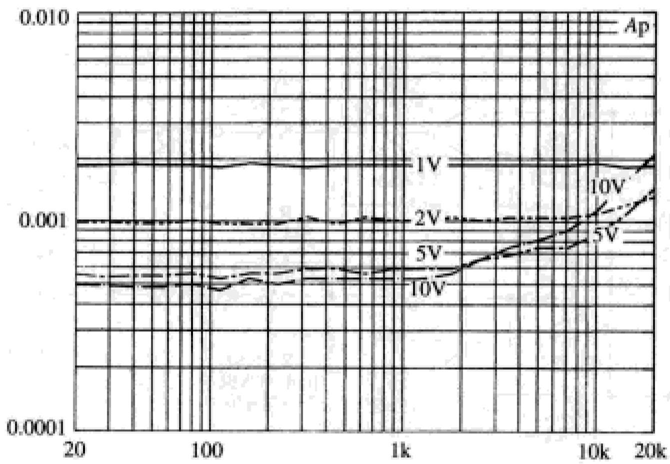



图6-28　图6-25平衡线缆接收器的THD＋N与频率关系曲线

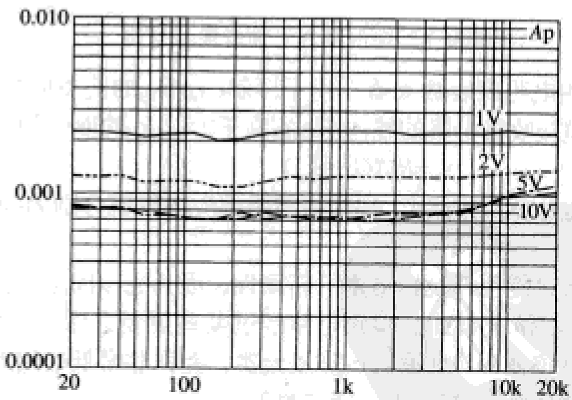



图6-29　图6-26平衡线缆接收器的THD＋N与频率关系曲线



缓冲输入平衡线缆接收器

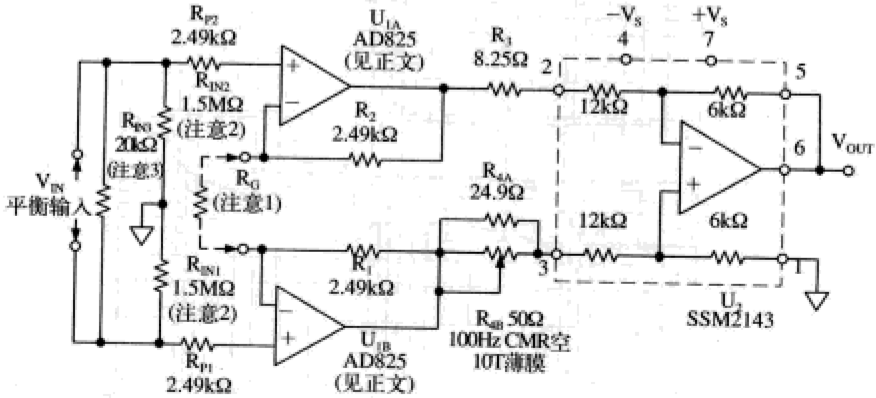
图6-30电路代表一种经典的3个运算放大器构成的仪表放大器，该电路经过精心设计和优化专门用作音频线缆接收器（见参考文献16）。$U_{1A}$和$U_{1B}$放大器内部使用FET输入缓冲电路，这就使得其内部的兆欧偏置电阻能够用作$R_{IN1}$和$R_{IN2}$，大大降低了线缆接收器对源负载和共模误差的敏感性。可选阻抗$R_{IN3}$用于差分端接输入线缆。保护电阻$R_{P1}$和$R_{P2}$能够限制故障电流下降到安全水平，这样就允许输入端电压超过正常工作电压，起到输入保护作用。输入电路可以使用双放大器，也可以使用单个放大器，各自的性能如下所述。

电路中，$U_{1A}$和$U_{1B}$（$G_1$）的差分增益通过$R_1$-$R_2$-$R_G$设置，如式(6-16)所示。

$$G_1=1+[(2R_1)/R_G] \tag{6-16}$$

式中，$R_1=R_2$，$R_G$在高增益时使用。不使用$R_G$时，第一级电路具有单位增益。

尽管$U_1$的差分增益如式(6-16)所示，但是它的共模增益为1，因为电路简单地将共模信号直接连接到输出。因此信号的差分形式和共模形式都可以使用$U_1$电路的输入表示。不过，请注意，因为$U_1$使差分信号和共模信号具有不同的增益，所以共模抑制比中可能包含潜在净增益。实践中意味着电路获得的整体共模抑制比高于$U_2$本身的共模抑制比，而不管整体共模抑制比到底是多少。




注意：
(1) 增益大于0.5时使用电阻$R_G$（见文字说明）
(2) $R_{IN1}$和$R_{IN2}$的不匹配度不大于1%
(3) 使用$R_{IN3}$作为可选线缆端接电阻

图6-30 缓冲输入平衡线缆接收器

$U_2$电路是个预微调四电阻仪表放大器，用于压制$U_{1A}/U_{1B}$的共模成分，同时以1/2因子放大差分信号。为了使该线缆接收器电路的整体净增$G$高于0.5，$R_G$的取值如式(6-17)所示。

$$R_G=R_1/(G-0.5) \tag{6-17}$$

如果设置整体净增益为1、2或者4，那么增益阻抗$R_G$的取值分别为4.99kΩ、1.69kΩ和715Ω（使用最接近的标称值）。

熟练的模拟设计人员可能会怀疑该电路的新颖性，因为它以固态形式已经存在了30多年了（见参考文献9）。尽管真实情况如此，但该电路经过某些更新之后在音频应用中确实很好用。首先，如前面所说，$U_1$电路使用FET输入运算放大器，允许非常低的偏置电流，负载输入十分小。本质上，$R_{IN1}$和$R_{IN2}$使用1%公差电阻以确定源阻抗。

458

因为FET放大器在这里异常重要，需要精心选择。$U_{1A}$和$U_{1B}$的类型一定不是易于发生信号翻转的通用型放大器，通用型放大器可能输出大信号和共模输入的组合（见第7章“过压”内容）。图6-30测试的所有放大器类型都具有FET输入电路，使用±15V双电源工作时，共模范围不小于±10V。注意，如果输入端发生过量驱动现象（即大于电源轨），任何运算放大器都可能工作不正常。在测试的三种类型放大器中，AD825对过量负载工作最稳定，AD845次之，但是它的共模性能最好。AD845的宽带工作特性是个突出优点，在退化之前具有更好的高频性能。最后，FET输入结构不易受射频整流的影响，在射频环境中使用音频线缆接收器时这一点显得尤为重要（见第7章RFI内容）。

$U_2$器件的选择对共模抑制比也有重要影响。尽管有许多单位增益四电阻仪表放大器能够实现$U_2$元件的功能，这里选择时不侧重它的单位增益特性（这里是0.5）。为了得到最高的共模抑制比性能，要通过$R_3$-$R_4$电阻精心微调$U_2$网络平衡。$R_{4B}$既可以是薄膜型可微调电阻，也可以是

精心挑选的固定电阻。图中所示取值的微调范围超过±0.05%，足可以将任何SSM2141器件的失调电压调零。在下面的性能数据中，$U_2$元件使用SSM2141就利用了这一微调技术，电路的基准低频共模抑制比约为110dB。

缓冲输入平衡线缆接收器的性能

为了演示这些概念，对图6-30电路进行了大量测试，其中$U_1$元件$A$和$B$的位置使用了许多单/双IC运算放大器，$U_2$元件使用SSM2141器件。尽管由三个运算放大器组成的仪表放大器结构从原理上讲，在不影响$U_2$元件本身的共模抑制比具有的共模性能时，能够提供潜在增益。但是工作在相对较低的整体增益时，该现象并不像所说的那么真实（即1、2、4倍）。并且，它也依赖$U_1$和$U_2$元件的专业性能。因此，构成$U_1$、$U_2$电路的器件的共模抑制比将会影响共模性能测量。

测量电路使用1型音频精密系统，工作在修改串扰测量模式，通道$A$驱动测量电路，通道$B$监控通道$A$的输出。这样可以在20Hz~200kHz频率范围、低频不小于130dB动态范围时，进行窄带扫描跟踪分析。结果是，共模误差曲线以1V rms$U_2$元件0dB校准输出电平作为参考，电路增益0.5（即$R_G$开路），电路驱动信号为2V rms，电源电压±13V。

459

图6-31显示的共模误差结果包括一对单运放AD825器件、一对单运放AD845器件以及一个双运放AD823器件。使用图6-30中$U_1$电路的各种器件，增益0.5。所有器件的共模误差在3kHz频率以下低于–90dB，AD845的低频共模误差更是低于–100dB。所有器件在20kHz转折频率处的共模误差不大于–80dB，完全能够满足应用需求。

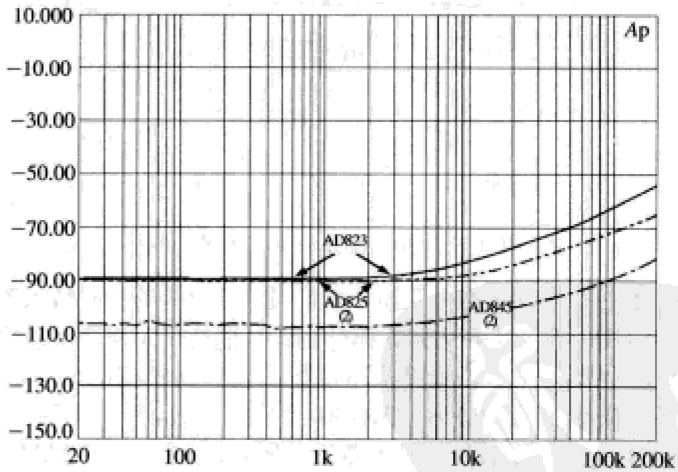



图6-31 图6-30电路的共模误差（dB）频率（Hz）关系曲线

尽管测试结果曲线显示了各种器件的电路性能，但是这些数据并不能完全说明它们的未来命运。测量样本曲线之间可能相差几个dB，这是不得不考虑的因素。然而，值得注意的一点是，如果器件本身包含高共模抑制比输入电路，那么它的性能表现就非常好。比如AD845器件，它包含高共模抑制比共射共基放大器（cascode）输入电路，在20kHz时它的共模抑制比依然高于100dB。然而，由于共射共基放大器电路要求足够的偏置调节空间，AD845的动态范围也确实小于AD823和AD825。

使用SSM2141和SSM2143有源线缆接收器时，必须注意它们对源阻抗不匹配具有的高度敏感性。正如上面讨论，问题主要来自于源与负载的相对阻抗，以及它们的不匹配程度。即使电路有一个优化控制的高共模抑制比接收器，比如SSM2141或者SSM2143，但是在实际使用中，也可能仅仅因为没有控制好源阻抗而导致共模抑制比下降。

在相对无法控制的真实音频系统接口电路中，经常会出现几欧姆的源阻抗不匹配。如果接收器使用20kΩ量级阻抗，源阻抗为50Ω左右，这种不匹配程度足以破坏简单线缆接收器的共模抑制比性能。这可以使用桥电路的共模抑制比公式(6-12)进行计算说明，阻抗$R_{OUT}$为50Ω和55Ω（10%不匹配度），$R_{IN}$阻抗为20kΩ。20kΩ负载时，这种不匹配度破毁了电路的共模抑制比，源阻抗不匹配度为10%时，共模抑制比只有72dB（如图6-22所示）。

图6-30的缓冲电路结构很好地解决了这个问题，两组匹配/不匹配源阻抗的共模误差曲线如图6-32所示。在这些测量中，图6-30电路又使用了AD825和AD845运放对，整体增益0.5，$R_{IN3}$=20kΩ。源阻抗50Ω匹配以及10%不匹配。电路使用50Ω阻抗信号源，分为源阻抗匹配和不匹配两种条件。对于每种器件类型，图中分别使用50/50（匹配）和50/55（不匹配）两条曲线分别标识，可以很清楚地看到源阻抗不匹配造成的共模误差上升。

460

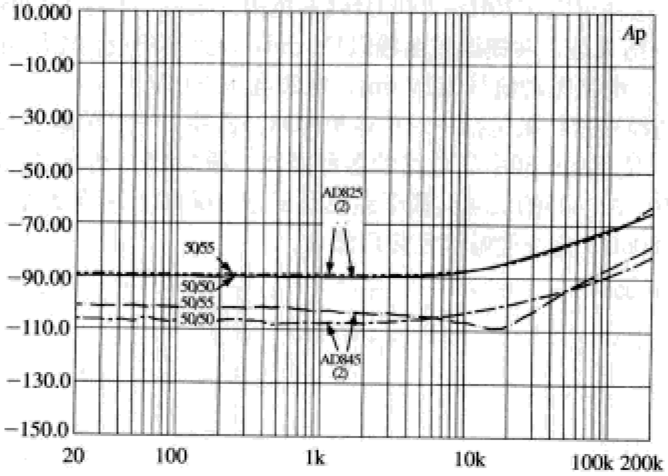



图6-32 图6-30电路的共模误差（dB）频率（Hz）关系曲线

在AD825的一对曲线中，即使在源阻抗不匹配度高于10%的相对较大的测量条件下，共模误差性能下降依然小于1dB。AD845整体共模抑制比性能优于AD825，源阻抗匹配时，它在低频段的共模误差低于−100dB。尽管源阻抗不匹配使它的共模抑制比下降了几分贝，即使在20kHz时它的共模误差依然低于−100dB。图6-30电路$U_{1A}$、$U_{1B}$使用AD845可以得到最高的宽带共模抑制比（然而，一定要注意器件的动态范围限制）。但是，考虑到AD825优异的过量负载保护性能，它才是最佳选择，这里推荐使用AD825。

这些测量表明，较高的$R_{IN}$有助于降低系统CMR降级对源阻抗不匹配的敏感性。设计者可以选择使用较高的输入阻抗$R_{IN1}$和$R_{IN2}$，以进一步降低对信号源的敏感性。

变压器输入线缆接收器

音频信号共模隔离的经典解决方法是使用线缆输入变压器（见参考文献4、5）。线缆输入变压器的匝比通常为1∶1，提供电隔离和很高的共模击穿电压。如果电路需要真正的电隔离，那么线缆输入变压器是最好的（也可能是唯一的）选择。变压器在中级到高级音频共模性能、一般到中级音频共模性能、电路单元之间、以及要求与差分源阻抗变换无关等电路中应用广泛。然而，这些应用是以某些成本为代价的。高质量变压器价格昂贵，一般是单片IC成本的10~20倍，与等效的固态元件相比，它的封装尺寸也相对较大。

设计者根据具体的系统需求，最终决策时必须综合考虑上述所有因素。追求的是高性能电

路时，不管是考虑使用完全固态线缆接收器解决方案，还是使用完全基于变压器的线缆接收器解决方案，电路都不可能简单，成本也不可能低。性能是价格换来的。

461

有趣的是，当要求近乎完全的低频共模抑制时，或者完全自由调节操作时，混合线缆接收器解决方案是个很好的选择。使用线缆变压器缓冲的简单线缆接收器如图6-33所示。电路结合了简单线缆接收器和变压器的共同优点，结构简单，性能优异。

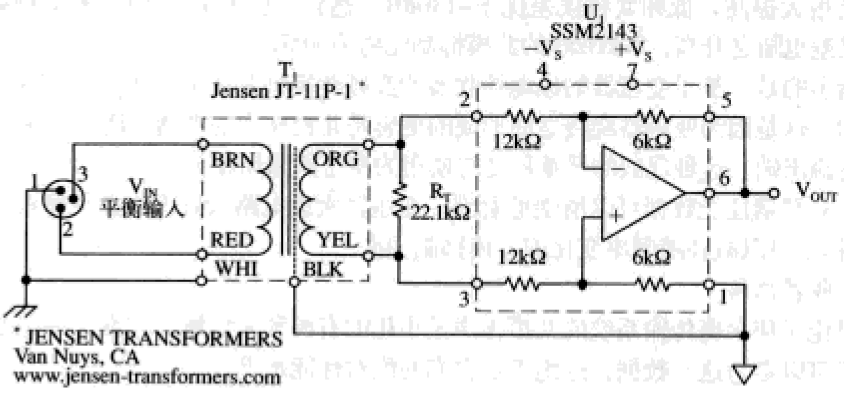



图6-33 变压器输入线缆接收器电路

电路共包含3个元件：变压器$T_1$、次级端接电阻和线缆接收器$U_1$。注意，这种组合使变压器既可以工作在平衡模式（如图中所示），也可以工作在单端模式（$U_{1-2}$接地）。使用模式对共模抑制比性能有很大影响，下面将会讲述。变压器次级使用10kΩ净电阻进行端接，它由RT和$U_1$的12kΩ输入阻抗组成。如果使用其他端接形式，或者其他$U_1$元件，RT要进行适当调整（见参考文献17）。电路净增益是负载变压器初级/次级匝比与$U_1$电压增益（0.5）的乘积。由于$T_1$在图中所示负载下有电压损失，电路整体增益约为0.35（−9dB）。如果需要更高增益，可以使用SSM2143的另一种工作模式，将12kΩ输入电阻和6kΩ输出电阻对调，这时工作增益为2。

图6-33的共模抑制比测量结果如图6-34所示。测试电路条件与前面讲述的缓冲平衡线缆接收器测量相似，以$U_1$输出1V工作电平作为参考。

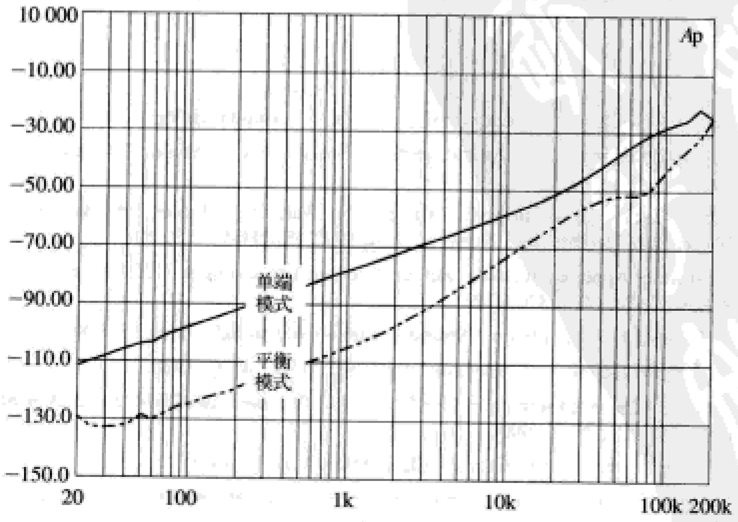



图6-34 图6-33中变压器输入线缆接收器电路的共模抑制比误差，包括单端模式和平衡模式

从测试结果可以看出一些设计要点。单端模式（上面曲线），可以达到JT-11P-1变压器数据手册标明的基本性能，包括60Hz时的–107dB共模误差性能。尽管该简单缓冲操作模式提供了很好的低频共模抑制比，需要注意的是随着频率升高共模抑制比下降。在20kHz时，单端模式误差稍高于–50dB，虽然很好，但不是最好。图6-30电路的任何测试IC都比该性能高30dB。

另一方面，使SSM2143工作在平衡模式，下面的曲线是其共模抑制比性能测量结果。这比单端模式有很大提高，低频共模误差优于–130dB，达到了仪表放大器的噪声基线。稍高频率处的共模误差也随之升高，20kHz时的共模抑制比约为60dB。

462

需要指出的是，基于变压器的线缆接收器的高频共模抑制比是无法与图6-30的缓冲平衡接收器竞争的。这是因为变压器绕线之间形成的电容是共模噪声的高频滤波器，使较高频率的共模噪声到达输出端。这种现象的严重程度与使用的变压器密切相关。

不过，从测量性能数据可以清楚地看到，变压器次级电路最好工作在平衡模式（如图6-33所示），这样就可以减轻随频率变化的共模抑制损失。

线缆接收器总结

这里讨论了使平衡传输系统的共模噪声最小化的有源和无源解决方案，每种方法各有其特点。读者只可以参考这些数据，这绝不是它们的绝对性能水平。

总而言之，图6-30缓冲平衡线缆接收器提供了优异的宽带共模抑制特性，相对差分源阻抗的敏感性比较低，用户可以方便地定制它的增益、共模输入阻抗等。这里的固态线缆接收器方法具有绝对最好的高频共模抑制特性，并且共模抑制特性随频率变化曲线比较平坦。尽管示例电路工作稳定，从产品优化的角度考虑，最差条件下的最小共模抑制比需要增强。认真微调或精选$U_2$电路器件、精选$U_{1A}$和$U_{1B}$的电路器件可以达到这个目的。电路的输入动态范围可以选择不同的$U_{1A}$-$U_{1B}$成对器件类型以及对电源电压进行优化。测试的所有器件可以在最大±18V以及低至±13V的供电电源下进行工作。±15V电源电压不仅可以提供优异的电路性能，而且具有很高的输入动态范围。

基于变压器的线缆接收器方法可以提供非常好的低频共模抑制比，并且可以自由调节。当变压器与仪表放大器（作为次级缓冲）组合工作在平衡模式，如图6-33所示，低频段至中频段的共模抑制比可能进一步提高。缺点包括成本、体积以及共模抑制比随频率降级等。

463

## 参考文献


1. Walt Jung, "Op Amps in Line-Driver and Receiver Circuits, Part 1," **Analog Dialogue**, 26-2, 1992.
2. W. Jung, A. Garcia, "Op Amps in Line-Driver and Receiver Circuits, Part 2," **Analog Dialogue**, 27-1, 1993.
3. Walt Jung, "Applications for Amplifiers in Audio," Ch. 5 within Walt Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, Inc., Norwood, MA, 1992, ISBN 0-916550-10-9.
4. Deane Jensen, "Transformer Application Notes (various)," Jensen Transformers, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, (213) 876-0059.
5. Bruce Hofer, "Transformers in Audio Design," **Sound & Video Contractor**, March 15, 1986.
6. Henry Ott, Noise Reduction Techniques in Electronic Systems, 2d Ed., Wiley, 1988.
7. David Birt, "Electronically Balanced Analogue-Line Interfaces," **Proceedings of Institute of Acoustics Conference**, Windermere, U.K., Nov. 1990.
8. Robert Demrow, "Narrowing the Margin of Error," **Electronics**, April 15, 1968.
9. Robert Demrow, "Evolution from Operational Amplifier to Data Amplifier," **Analog Devices Application Note**, September, 1968.
10. Walter Borlase, "Application/Analysis of the AD520 Monolithic Data Amplifier," **Analog Devices Application Note**, 1972.

11. Jeff Riskin, "A User's Guide to IC Instrumentation Amplifiers, **Analog Devices AN244**, January, 1978.
12. S. Wurcer, L. Counts, "A Programmable Instrumentation Amplifier for 12-Bit Resolution Systems," **IEEE Journal of Solid-State Circuits**, Vol. SC-17 #6, Dec. 1982.
13. N. Muncy, "Noise Susceptibility in Analog and Digital Signal Processing Systems," **JAES**, Vol 43, No 6, June, 1995.
14. B. Whitlock, "Balanced Lines in Audio—Fact, Fiction, and Transformers," **JAES**, Vol 43, No 6, June, 1995.
15. B. Whitlock, "A New Balanced Audio Input Circuit For Maximum Common-Mode Rejection In Real-World Environments," **presented at 101st AES Convention**, November 1996, preprint #4372.
16. Walt Jung, "Practical Circuits for Quiet Audio Transmissions," **Electronic Design Analog Applications Issue**, November 17, 1997, pp. 45–49.
17. "JT-11P-1 Line Input Transformer Data Sheet," Jensen Transformers, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, 213-876-0059.

464

## 2. 音频缓冲器和线缆驱动器

音频线缆驱动器和缓冲放大器有多种电路形式，包括单端输出驱动器、差分输出驱动器以及变压器隔离驱动器等。这些通用电路形式包含许多不同的性能选项，本节将涵盖其中的大部分内容。本章的稍后一节将会讲述通用缓冲器，它们也适用于视频与仪表应用。

信号在视频带宽上的良好线性特性必须得到大输出电流电路的支持，许多用作视频驱动器（或者缓冲器）的运算放大器也确实适合用作音频驱动器（或者缓冲器）（见参考文献1~4）。适用于音频领域的视频集成放大器包括AD810、AD811/AD812、AD815、AD817/AD826、AD818、AD829、AD845和AD847。其他值得提及的视频集成放大器包括AD797和OP275，它们具有大驱动输出、线性驱动输出以及其他有用的性能特征。

大电流缓冲器基础

作为更进一步讨论的预备知识，这里首先讲述与大电流缓冲器和驱动器密切相关的一些基本原理。随着输出电流达到100mA甚至更高，旁路、接地以及布线等电路板设计细节变得非常重要，必须慎重考虑、精心设计才能获得高性能的电路系统。这里以图6-35所示的单位增益大电流音频缓冲器电路作为出发点，进行简要的说明。

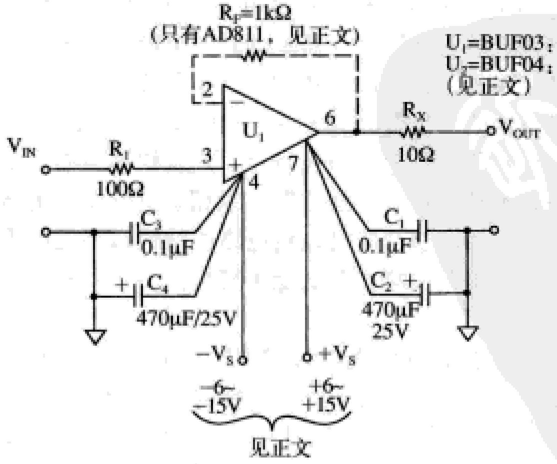



图6-35 单位增益独立缓冲器电路

首先，不管$U_1$使用什么器件，一定要保证缓冲器电路的输入、输出以及电源均不会出现寄生效应。缓冲驱动器以及其他大电流电路的物理结构必须符合高速电路设计原则，最好使用大面积敷铜的地平面，电路布局要紧凑，要使用低电容高阻抗（high-Z）节点。信号和地布线时

必须时刻牢记信号耦合问题与负载电流的回路问题（见参考文献5-7和第7章）。

此外，供电电源在靠近大电流供电管脚的地方要仔细进行旁路处理。在图6-35所示电路中，$U_1$的电源管脚$\pm V_S$处的电容$C_1$-$C_4$采用开尔文连接（Kelvin connection）就体现了这一点。这是所有大电流电路的一个标准设计原则，本节的所有驱动器应用中也都假定了这一点。

465

作为补充原则，本地低电感/低ESR射频旁路电容要放置在器件电源管脚0.25英寸以内的地方，如图中所示的$C_1$和$C_3$。它们最好是0.1μF的堆叠式聚酯薄膜型电容，或者其他低电感类型的电容，推荐使用薄膜型电容。另外，对于大峰值电流负载来说，高频旁路电容与本地、短管脚、大容量、低ESR电解电容$C_2$和$C_4$一起使用效果更好，$C_2$和$C_4$的取值一般不小于470μF/25V。请注意，电容的ESR与它的电尺寸（electrical size）和耐压值（voltage rating）呈反比关系，因此选用较大电尺寸和耐压值的电容对电路性能是有帮助的。这些电容要携带瞬时输出电流，在高频应用中，也就是开关电源应用场合，应选用铝电解电容。这些电容的最小高频阻抗分布范围广，与钽电解电容相比，不容易造成电源线谐振（power line resonance）。

缓冲器IC的直流电源管理和功率耗散也非常重要。比如BUF03和AD811器件使用±12V以上的供电电源时，即使驱动轻量级负载，它们的耗散功率也非常大。这主要是因为该类器件的静态电流保持为15~18mA，与电源电压基本无关。

可靠性设计的一个比较保守的通用原则是，如果IC器件的耗散功率大于300mW，必须使用散热片（heat sink）。对于功率大于300mW的缓冲器或者驱动器电路，尽可能考虑使用热阻（thermal resistance）最低的封装形式，并且加装合适的散热片（Thermalloy公司的2227散热片可用于BUF03或者其他TO-99器件，Aavid公司的#5801散热片可用于BUF04、AD811或者其他高耗散功率8脚DIP器件）。

该电路的输出电阻$R_X$应为10Ω，或者更大，这样可以把缓冲器和容性负载隔离开来（本章其他部分将会更多讲述这方面的内容）。为了避免容性负载可能出现的不稳定性，要形成更富裕的电路稳定边界，从电压损失的角度来看，可以使该电阻的取值足够大。

输入电阻$R_1$是类似“防弹衣”的电路安全元件。它有两个作用，一是作为寄生抑制器件，某些放大器为了保持工作稳定可能需要该元件（但这并不是绝对的），另一个不太重要的作用是，当缓冲器工作在反馈状态并且使用运算放大器驱动时，可能需要该电阻。许多缓冲器IC的内部包含从输入到输出的钳位二极管（clamping diode），在负载过大情况下，这些钳位二极管可以避免过量负载。$R_1$的作用还包括，在钳位情况下，避免过量电流馈入缓冲器IC。

由于该电路具有大带宽、低相移、低输出阻抗特点，这种快速缓冲器既可以像图中所示那样独立应用，又可以像传统方式那样用作环路缓冲器，以帮助更微弱、更缓慢的放大器驱动相对较大的负载。使用AD811或者BUF04缓冲器可以将电路的线性输出电流提高到±100mA，在使线性电流最大的同时，又保留了电路的增益和更低失真特性。

缓冲器的THD+N性能

部分单位增益缓冲器工作在纯粹独立模式的THD+N，测量结果如图6-36所示。这些结果数据是在负载600Ω、输出10V rms、供电电源±18V的共同条件下测得的。

BUF03采用开环设计，上述条件下的失真为0.15%。BUF04作为闭环电流反馈缓冲器，它的失真非常小，测量结果仅为0.004%。AD811也是电流反馈放大器，在外部使用$R_F$=1kΩ反馈电阻配置为单位增益跟随器。注意，所有电流反馈型IC都需要反馈电阻$R_F$，只不过针对不同器件，该电阻的取值可能不同。AD811的失真程度中等，在0.01%以下。

如果要在这些器件中做个选择，BUF04和AD811都可用于输出电流大于±100mA的应用场合，而输入电流在1~2μA量级。BUF03的输出电流相对较低（±70mA），但是它具有极低输入

电流的优点（约为200pA）。

双放大器缓冲器

除了可以将许多单运放配置为标准的单位增益缓冲器，部分具有大电流输出能力双运算放大器IC也可以像缓冲器那样很好地工作。使用双运算放大器对输出信号进行缓冲，不仅与单运算放大器具有相同尺寸的封装，并且可以成倍地增强缓冲器的输出驱动能力，这是个很明显的优点。

466

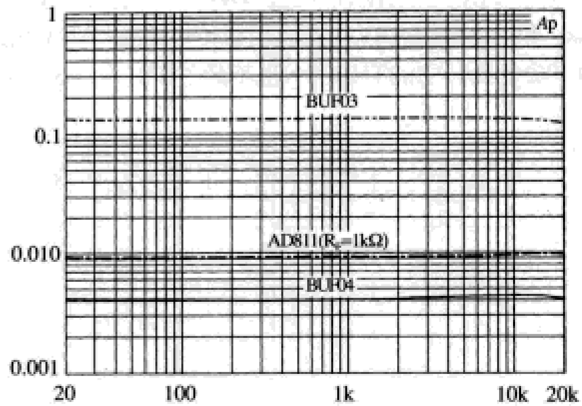
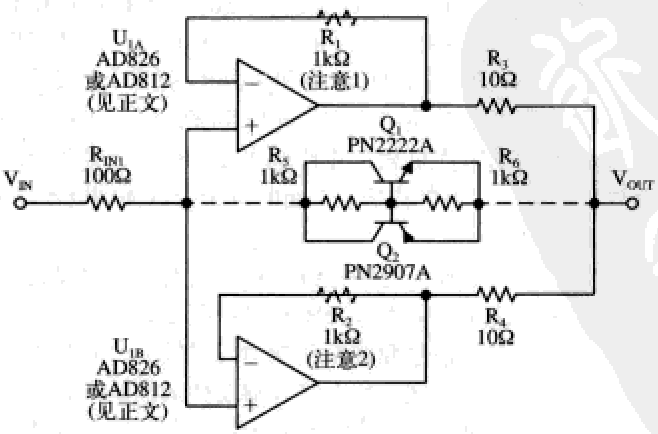



图6-36 缓冲器IC的THD＋N（%）与频率关系曲线，测试条件：
$V_{OUT}=V_{IN}=10V\ rms$、$R_{LOAD}=600\Omega$、$V_S=\pm18V$

采用两步设计方法可以成功地实现这种电路。首先，选择一个具有基本线性特性的单运放器件，并且要求该器件有对应的双运放型号。其次，设计一种方法将两个运放的输出线性地叠加在一起，并且不能存在负面影响。

适合该设计任务的候选器件包括AD817及其双运放版本AD826、AD811及其双运放版本AD812。图6-37所示的双运算放大器缓冲电路能够将缓冲器的输出电流增大到100mA以上。




注意：
(1) 使用AD826时，$R_1=R_2=0$（AD812，$R_1=R_2=1k\Omega$）
(2) 使用可选钳位器，$R_{IN1}=100\Omega$，防止过驱动问题

图6-37 可以将输出电流增大到100mA以上的低失真双运算放大器缓冲电路

如果忽略$Q_1$-$Q_2$，那么该电路可以看作一对单位增益跟随器，通过小电阻$R_3$和$R_4$在输出端并联在一起。这两个电阻从$U_{1A}$和$U_{1B}$处获取平衡的输出驱动，并且线性地将这两个信号叠加在一起。如果使用电压反馈型运算放大器AD826，因为$R_1$、$R_2$的取值为0，电路变得非常简单。如果使用电流反馈型运算放大器AD812，$R_1$、$R_2$的取值应为1kΩ（图中用点划线表示）。$Q_1$-$Q_2$双向钳位电路是可选的，如果使用它们，可以提供输入过量驱动保护功能，通过$R_5$可以调节电路的电流容限。

467

该电路的性能非常优异，如图6-38所示，这些THD＋N性能曲线的测试条件为负载600Ω和150Ω，输出电平10V rms，供电电源±18V（未选用钳位电路）。AD826使用电压反馈结构，它的失真最低，即使驱动150Ω负载，它的THD＋N也不超过0.01%，这时它的叠加峰值输出电流约为100mA。

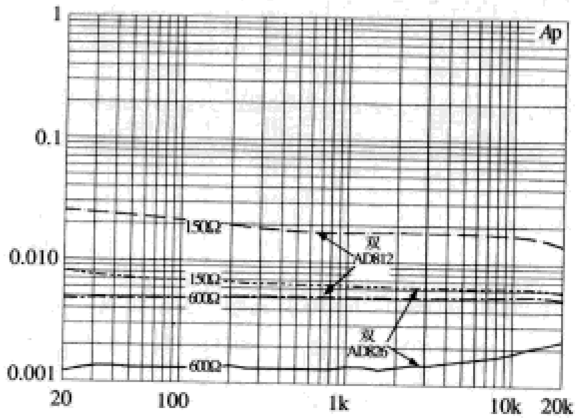



图6-38　AD826、AD812双运放缓冲器IC的THD＋N（%）与频率（Hz）关系曲线，测试条件：$V_{OUT}$=$V_{IN}$=10V rms、$R_{LOAD}$=150Ω/600Ω、$V_S$=±18V

电容负载问题

音频驱动器输出电路通常工作在电压源驱动大阻抗负载状态。当电路间使用长传输线连接时，其结果就变为驱动器连接大容性的未端接线缆（unterminated line）。驱动容性负载时，音频驱动器的稳定性是个非常困难的设计问题，同时由于各种各样的原因，它又是个不易解决的问题。如果简单的话，那么就可以用电路复杂性作为代价换取系统性能。幸运的是，存在某些标准技术使得运放驱动器可以稳定地驱动容性负载，并且这些技术可以用较为合理的直接电路形式实现。本章的下一节将会详细讲述这方面的内容，下面的讨论着重强调驱动器的线性特性。

运放器件/电路的相关失真

单端音频驱动器可以使用线性同相增益放大电路进行构建。实际上，只要选择合适的运算放大器，并且设置合适的增益，这种电路用作基本音频驱动器可以很好地工作。从电路结构上讲，推荐使用同相增益放大电路，因为它对信号源的驱动能力要求较弱，并且不改变信号的极性。然而，这种电路结构容易出现失真，为了使应用电路能够发挥最佳性能，必须仔细理解这些失真。下面主要讨论用于评价该类线缆驱动器电路的音频运算放大器的失真性能。

图6-39测试电路使用U.U.T.运算放大器，驱动500Ω和1nF负载。这是一个较为合理的紧缩性测试负载，使用不小于7V rms的输出，能够区分各类器件的失真性能。测试电路的增益设置为2倍，这使得U.U.T.运算放大器具有相对较高的输入共模电压，因此该电路结构对放大器的共模失真敏感。本节下面的测试规定（除了其他明确规定），$V_S$=±18V，分析带宽

10Hz~80kHz。

即使假定该电路的放大器具有足够的负载驱动和线性输出能力，因为共模电压的影响，仍然可能出现非线性效应。这种失真主要是由放大器两个输入端的非线性C-V特性引起的，如果使放大器（+）、（–）输入端的阻抗匹配，可以使该失真最小（见参考文献8）。如果确实要调节两个输入端的阻抗达到完全匹配，那么误差中的差分成分就是最小的，因此$V_{OUT}$中包含的失真也是最小的。

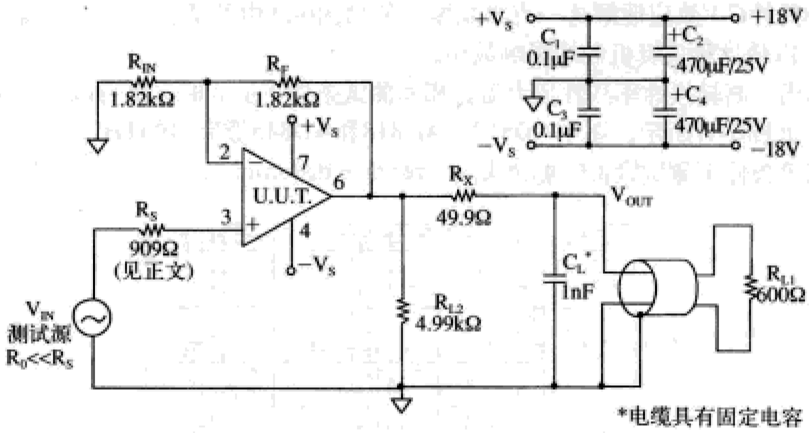



图6-39 音频线缆驱动器放大器测试电路

图6-40演示了图6-39电路的通用特性，包含了一组使用OP275运算放大器的测试曲线。OP275的输入电路使用JFET器件，相对放大器衬底具有可观的（非线性）电容。测试中，源阻抗$R_S$有多种阻值。请注意，当$R_S$和$R_F$与$R_{IN}$的并联等效阻抗相等时，电路失真最小，电路图中所示取值为910Ω。如果$R_S$偏离910Ω，阻值不管增大还是减小，电路失真都增大。较高的源阻抗$R_S$（10kΩ）可以使电路失真的恶化速度变缓（随频率变化），但是这也使得电路的整体性能更为糟糕。

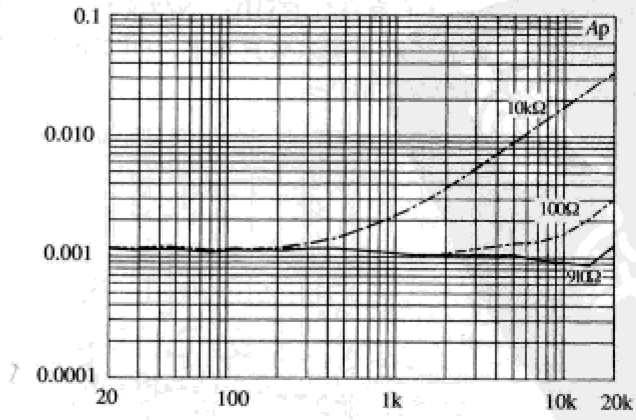



图6-40 OP275双极性/JFET输入运算放大器的THD＋N（%）与频率（Hz）的关系曲线以及跟随器模式的$R_S$敏感性对其影响($V_{OUT}$=7V rms、$R_L$=500Ω、$V_S$=±18V)

根据图中曲线建议，任何时候只要放大器工作在电压跟随器模式，必须使它们的源阻抗平衡才能保证电路失真最小。注意，OP275器件只是其中的一个例子，它对共模失真效应的敏感

469 性绝不是独一无二的。

尽管两个源阻抗平衡对电路失真性能的帮助最大，但是降低源阻抗的绝对取值也可以使电路失真减小。减小$R_S$的阻值可以使高频转折频率点在频谱上向更高频率处移动，这对电路是无害的。这种电路中的放大器失真机制的最佳全局控制方式是，使用实践可行的阻值最低的平衡源阻抗。

所有IC运算放大器，包括分立JFET和双极性晶体管型元件，尤其是JFET输入型，都或多或少地存在非线性C-V效应理解这一点很重要。使用图6-39电路测试其他放大器时，$R_S$保持为910Ω不变，可以使这种失真机制的影响最小。

使用大输出、高转换速率线性放大器，相同测试条件下形成的失真可以与测试设备的剩余失真相匹配，如图6-41所示。图中AD817、AD818和AD845放大器的THD＋N略低于0.001%，本质上等于同等条件下测试设备的剩余失真（residual distortion）。

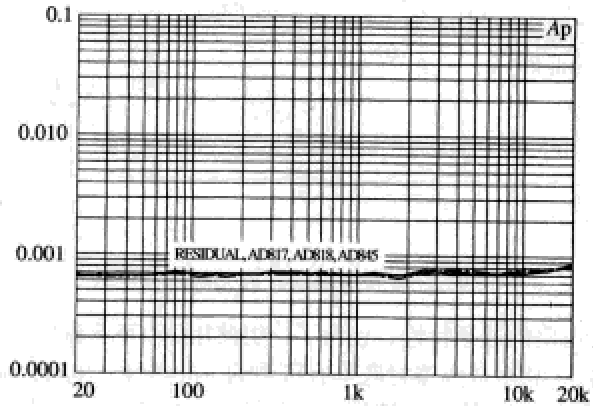



图6-41 A驱动器组的THD＋N（%）与频率（Hz）关系曲线
($V_{OUT}$=7V rms、$R_S$=909Ω、$R_L$=500Ω、$V_S$=±18V)

专门为音频应用设计的放大器类型也具有良好的THD＋N测试曲线，如图6-42所示。工业标准器件5534的THD＋N曲线接近或者稍高于剩余失真水平，OP275的THD＋N曲线稍高于0.001%水平，5532的THD＋N曲线又比OP275稍高些。

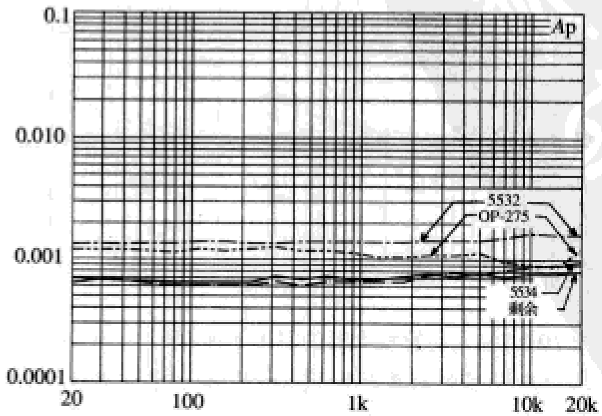



图6-42 B驱动器组的THD＋N（%）与频率（Hz）关系曲线
($V_{OUT}$=7V rms、$R_S$=909Ω、$R_L$=500Ω、$V_S$=±18V)

在源阻抗匹配以及600Ω中等输出负载的测试条件下，这些测试能够反映许多简单放大器的性能。改变测试条件，性能曲线的绝对水平将发生变化。选用不同的测试器件，比如选择工业级器件或者改变器件的供应商，性能曲线的绝对水平也将发生变化。

图6-41和图6-42的数据反映出，不仅更旧的（仍可以买到）运算放大器器件在这些测试中具有很高的性能水平，而且最近的很多新型器件在这些驱动器测试中也有很好的表现。图6-43显示了更新型的FET输入型运算放大器AD825、AD8610和AD8065的性能水平。AD825的测试条件与图6-41和图6-42中的相同。AD8610和AD8065的测试条件也基本相似，只是供电电源变为±13V，代表最大供电电源更低的运算放大器器件。

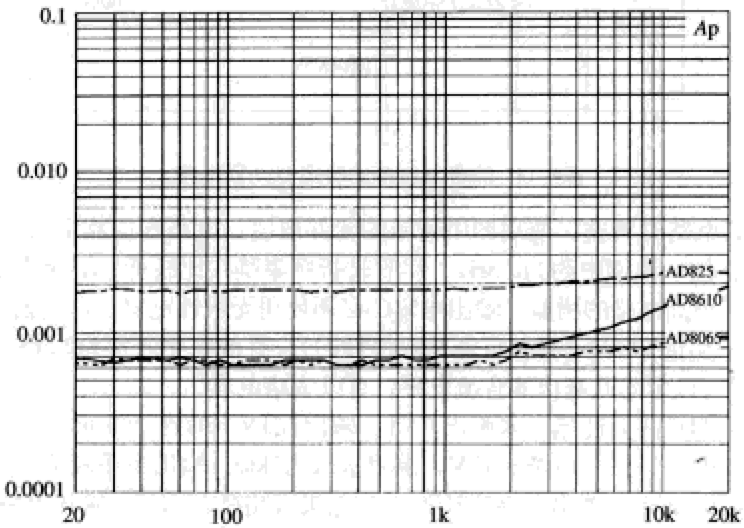



图6-43　C驱动器组的THD＋N（%）与频率（Hz）关系曲线
（$V_{OUT}$=7V rms、$R_S$=909Ω、$R_L$=500Ω、$V_S$=±13V/±18V）

请注意，后两个放大器即使使用较低的供电电源，仍能够适应不小于7V rms的输出电压摆动。在上述条件下，AD8065的失真接近于测试集的剩余失真水平，而AD8610在高频上的失真稍高些。AD825的失真更高，但是它的失真与频率几乎无关。 [470]

**3. 单端线缆驱动器**

本节讨论一些线缆驱动器电路的例子，它们驱动单端线缆，针对不同的工作环境、供电电源和电路性能进行了优化。

消费类设备的线缆驱动器

驱动器常用在前置放大器、CD和DVD播放器等消费类设备的线缆输出电路，这种电路通常是经济型的音频电路，标称增益5到10倍，供电电源从±10V到±18V，额定输出电压为2V rms到3V rms，可以驱动10kΩ以上的负载。

为了简化偏置调整，使输出直流失调的影响最小，电路使用交流耦合，从音量控制电路馈入信号。立体声工作时，电路一般使用双通道器件，该器件专门针对音频应用进行了优化设计。 [471]

该类电路如图6-44所示，使用OP275双运算放大器作为增益元件。电路输入电阻$R_1$和反馈电阻$R_3$设置为相同值，这使得$U_1$输出端的标称直流偏置接近于零。$U_1$元件的偏置电流流过这些电阻，维护耦合电容$C_1$和$C_2$的极性。

这里的偏置设置电路是由OP275放大器的PNP输入电路的偏置电流的符号引起的，如果使

用NPN输入电路的放大器，要反转$C_1$、$C_2$的极性。

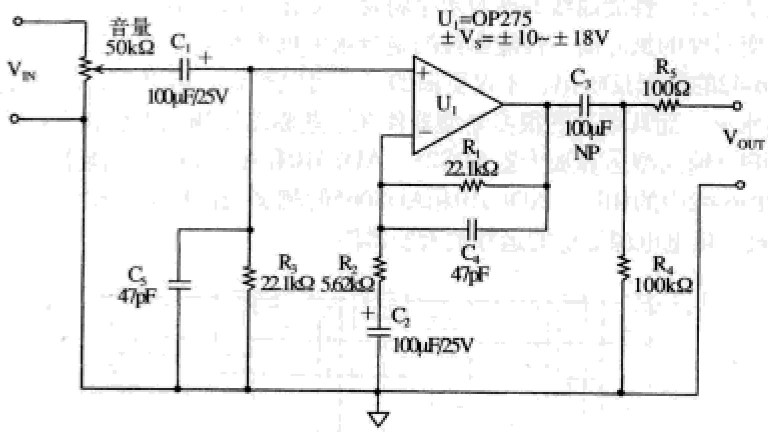



图6-44　消费类设备的线缆驱动器电路

$R_2$联合$R_1$设置电路的增益。使用图中所示的元件取值，电路增益额定为5倍。$C_2$和$R_2$设置电路的低频滚降特性，该例中约为0.3Hz。尽管转折频率确实比较低，如果需要，仅仅降低$R_2$的取值就可以适当提高电路的增益。输出电容$C_3$必须使用无极性电容，这是因为$U_1$元件输出端的最大直流电平不超过10mV（并且可能是双极性的）。直流电平通常为2.5mV左右（10mV的1/4），因此，如果可以容忍几毫伏的直流电平，可以省略电容$C_3$。

测量该电路的THD＋N性能（未画出）时，输出在1V rms到3V rms之间变化，负载包括10kΩ电阻和600pF电容，供电电源±18V，源阻抗$R_S$为1kΩ。输出电平较低时，噪声占主要成分，测试结果小于0.002%。输出电平为3V时，高频失真略微升高。尽管该电路的放大器（±）输入端的源阻抗不可能匹配（音量控制调节造成），然而它的性能依然很好。

对于低电平信号来说，噪声是主要的影响因素，如果期望更低的噪声电平，可以减小$R_2$的取值。噪声的实际最终局限主要在于音量控制元件的输出阻抗是有限的，这导致在高输出阻抗位置会引起更高的噪声电平，并且与$U_1$元件的噪声电流相互影响。比如，如果音量控制元件的有效阻抗$R_S$为10kΩ，仅仅是这一个噪声源，$U_1$元件的1.2pA/$\sqrt{\text{Hz}}$噪声电流从其上面流过时将会产生12nV/$\sqrt{\text{Hz}}$的输入参考噪声电压。图6-44驱动器电路的结构是灵活变化的，供电电源低至±10V，输出电平升高到3V rms时，失真略微升高。供电电源低至±5V时，输出可以达到2V rms，此时的失真更高一些，但是依然小于等于0.01%。

并行输出线缆驱动器

要适度提高电路的输出通常需要驱动器支持，但是受条件限制又不可能增加额外的缓冲器件。图6-45电路演示了如何使用双运算放大器搭建次级电路来提供额外的负载驱动。

472

在该电路中，使用OP275双运算放大器，$U_{1A}$电路是5倍增益的电压放大器，$U_{1B}$电路是电压跟随器，只简单地向负载提供额外的电流。电流分配受输出求和电阻$R_4$、$R_5$决定，驱动600Ω负载时，并联电路的失真小于单OP275电路。

THD＋N性能数据如图6-46所示，驱动器供电电源±18V，输出电平分别为1V、2V、5V、9V rms，负载电阻600Ω。

这是个通用的电路结构，可以使用任何单位增益稳定的双运算放大器，通过$R_1$、$R_2$可以改变为多种增益等级。对于不同的器件和增益，为了使馈入负载的失真尽可能小，$R_4$和$R_5$的比值也需要进行相应的调整。

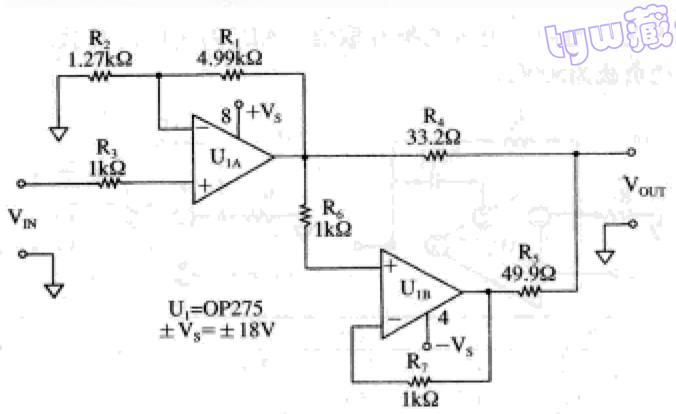



图6-45 并行输出双运放线缆驱动器

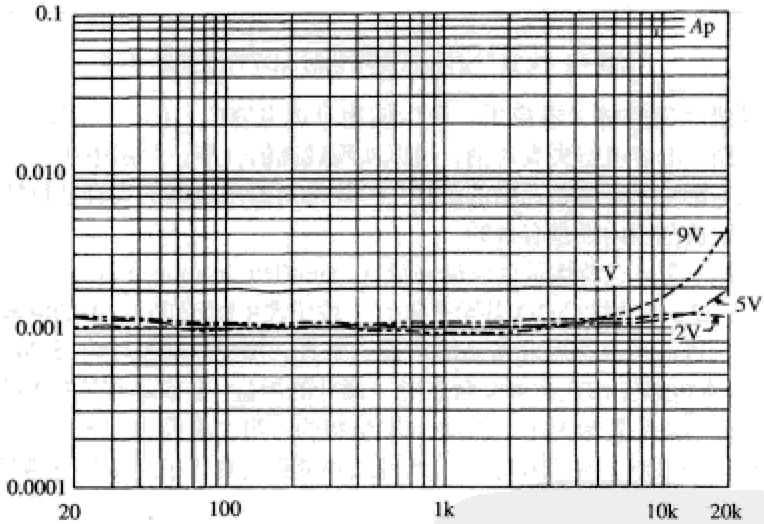



图6-46 并行输出双运放线缆驱动器的THD+N（%）与频率关系曲线

($V_{OUT}$=1V、2V、5V、9V rms，$R_L$=500Ω，$V_S$=±18V)

大动态范围的超低失真驱动器

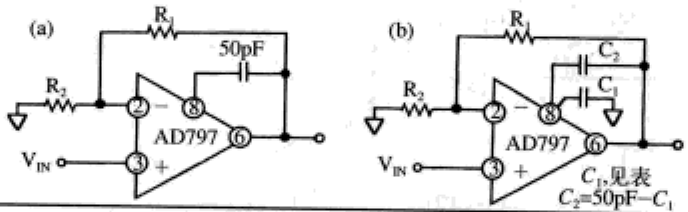
概念上，单端线缆驱动器比较简单，但是当要提升电路的动态范围和失真性能受到限制时，具体选择什么器件又是一项巨大的挑战。AD797的输入噪声小于等于1nV/$\sqrt{Hz}$，包含失真对消（distortion cancelling）输出电路，因此能够应对这种挑战。这些特征使得电路的动态范围可以同时向下限和上限扩展。

473

AD797使用单个电压增益电路，由一个折叠式共射共基放大器输入和自举电流镜像（bootstrapped current mirror）负载组成，能够提供146dB增益所必需的高增长阻抗。这个缓冲型单级电路结构与以往的多级电路器件大不相同，带宽、相位裕度、建立时间和输入噪声等性能都有所提高（见参考文献9）。

AD797用于标准电路时，像一个5脚运算放大器，如图6-47所示（这里忽略电路中的电容）。从表中*A/B*元件的取值可以看出，在最小噪声条件下使用时，$R_1$、$R_2$推荐使用相对较小的电阻值。因为阻值大于等于100Ω将会降低电路的噪声性能，必须认真选择这些电阻的值。表中列

出了增益$G$=10~1000时，电阻、电容的推荐取值。AD797可以向负载输出高达50mA的电流，它的无失真额定驱动负载为600Ω。




| | (a)/(b) | | (a) | | | (b) | | |
|---|---|---|---|---|---|---|---|---|
| | $R_1$ Ω | $R_2$ Ω | $C_1$ pF | $C_2$ pF | 3dB BW | $C_1$ pF | $C_2$ pF | 3dB BW |
| $G$=10 | 909 | 100 | 0 | 50 | 6MHz | 0 | 50 | 6MHz |
| $G$=100 | 1k | 10 | 0 | 50 | 1MHz | 15 | 33 | 1.5MHz |
| $G$=1000 | 10k | 10 | 0 | 50 | 110kHz | 33 | 15 | 450kHz |

图6-47 失真对消和带宽增强时AD797的推荐连接

对于要求顶级性能的放大器应用，可以使用可选电容$C_1$、$C_2$。在图6-47a的电路结构中，由于使用了一个额外电容进行失真对消，可以实现较高的性能，如图中所示只需要添加50pF的电容元件。这在不影响后级增益通路的前提下，能够对输出电路的失真进行补偿，这种补偿在图中所示的整个增益范围内都是有效的。

474

AD797的另外一个可选特性是*受控逆补偿*（controlled decompensation）功能，如图6-47b所示，使用电容$C_1$、$C_2$。在增益为100甚至更大时，按照表中的B列所示添加电容$C_1$，可以增加放大器的开环带宽，进而可以达到非常高的增益－带宽，增益$G$=100时为150MHz，增益$G$=1000时为450MHz。要求电路工作在高增益状态时，额外的增益−带宽是非常有效的。

AD797在多种增益配置情况下，驱动600Ω负载的一组失真曲线如图6-48所示。请注意，在低频处，数据受噪声限制，在高频处，虽然可以测量到失真，但是依然非常低。例如20kHz处

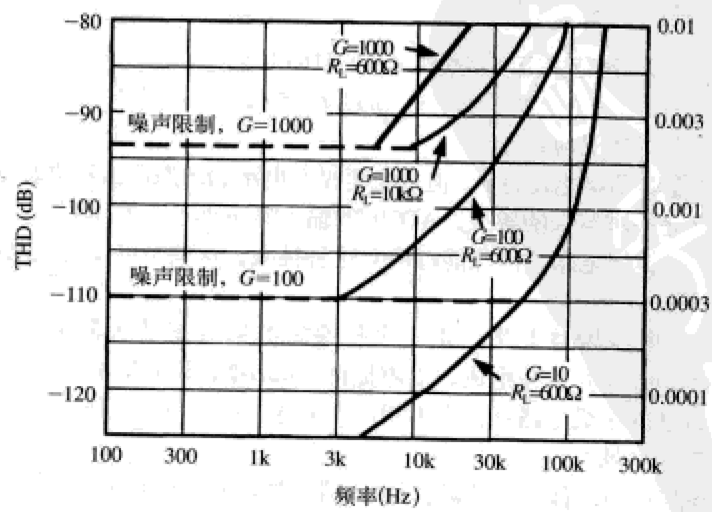



图6-48 AD797在3V rms输出时的THD（%）与频率（Hz）关系曲线（使用了图6-47的失真对消和带宽扩展电路）

475

10倍增益时的失真为0.0001%量级，这表明电路在输出3V rms时的动态范围约为120dB，甚至更高电平信号的动态范围也可以达到120dB。

另外还有一点值得说明的是AD797专有的失真对消特性，如图6-47a所示，50pF电容连接在AD797的8脚和6脚之间，6脚是器件标准电路的输出。然而，在某些特殊场合，可能需要更大的输出电流，这时可以在6脚和负载之间添加单位增益缓冲放大器。例如，可以使用图6-36或者图6-37的缓冲器来使输出电流增大到100mA以上。

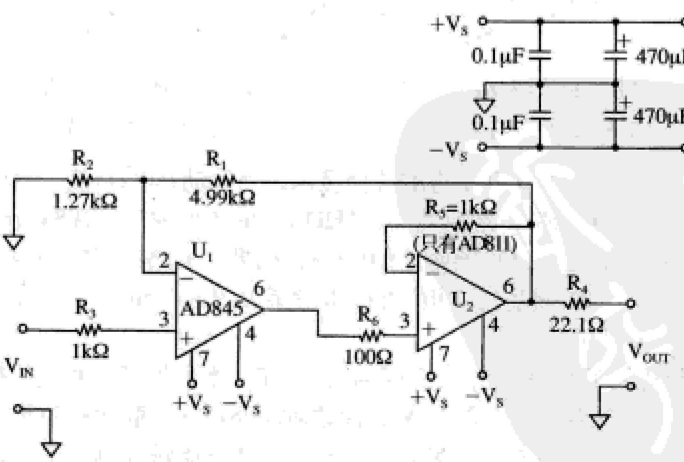
这种条件下特别值得指出的是，50pF失真对消电容要连接在AD797的8脚和缓冲器的输出之间（而不是AD797的6脚）。这步操作使得电路的失真校正（distortion correction）不仅应用于AD797的内部电路，而且也作用于外围缓冲器电路。

AD797电路的主要应用可能在于本章前面讨论的麦克风前置放大器（如图6-5所示）。在图6-5中曾经指出，BUF04用作AD797前置放大器的输出缓冲器时，工作很好。按照上面所说进行电路连接，不要忘了连接50pF失真对消电容。电路的细节留给读者以后进行练习。

电流提升缓冲线缆驱动器

如果要求电路的负载驱动能力适用于600Ω以下的负载阻抗，那么即使选用最好的运算放大器，它的输出电流以及线性等级也是达不到要求的。如果真的出现这种情况，可以考虑使用电流提升（current boosted）缓冲驱动器电路，它可以驱动低至150Ω的负载阻抗（甚至更低）。这方面应用的另外一个实例是数百英尺长的音频线缆驱动器。

图6-49所示是一个优质电流提升驱动器的电路实例，$U_1$是个电压驱动器，选用AD845器件作为其增益电路，$U_2$电路是一个单位电压增益的电流提升器，两者相互合作。电路按图中所示元件取值为5倍电压增益，通过改变$R_1$和$R_2$的取值可以很容易地改变电路的电压增益。任何情况下，如果要求电路的共模失真最小，输入电阻$R_3$的取值必须等于$R_1||R_2$（这里假定$V_{IN}$是低阻抗信号源）。




注意：（1）$U_2$=AD811或者BUF-04
（2）$U_1$、$U_2$要使用散热片

图6-49 电流提升线缆驱动器

$U_2$放大器可以选用AD811运算放大器，为简单起见，也可以选用BUF04缓冲器。如果选用AD811或者其他相似的电流反馈运算放大器（AD812等），要设计为跟随器形式，按照图中所示连接$R_5$。因为BUF04内部已经连接为跟随器，不需要在外部连接额外的反馈电阻$R_5$。

因为AD845和AD811本身的耗散功率比较大，工作在±17V供电电源时，必须使用散热片。

然而，只有在对输出要求非常高时，才会使用这么高的供电电源。使用±12V供电电源，也可以工作，并且不需要使用散热片（最大输出变得相对较低）。任何情况下，供电电源都要很好地实现交流旁路。

这里需要特别注意，一直要特别关注器件的最大安全工作电压。如果该电路选用最大额定电压为36V的器件，其产品版本的供电电源应为±17V或者更低。相似地，如果选用最大额定电压为24V的器件，其供电电源应为±12V或者更低。任何情况下，根据系统要求的最大输出摆幅，只需选择恰好合适的供电电源，这样电路的失真会比较低。

如果负载为150Ω阻抗，串联输出隔离电阻$R_4$的取值要低至22.1Ω，这样可以使电路的功率损失最小，并且输出电平可以达到7V rms甚至更高。该电路的THD＋N数据如图6-50所示，$U_2$缓冲器选用AD811。电路的测试条件为，使用±18V供电电源，输入扫描形成1V、2V、4V、8V rms输出。 476

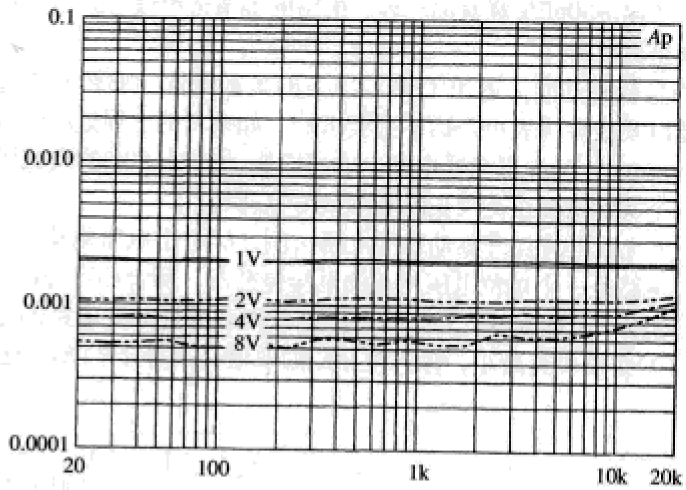



图6-50　图6-49电流提升驱动器的THD＋N（%）与频率（Hz）关系曲线
（$U_2$使用AD811、$V_{OUT}$=1V、2V、4V、8V rms、$R_L$=150Ω、$V_S$=±18V）

$U_2$电路选用AD811器件，图6-50下方的数据显示，当驱动150Ω负载，输出8V rms时，噪声和剩余失真几乎在所有电平和频率范围内都是THD＋N的主要成分。在8V rms电平上，频率大于10kHz时，失真略微升高，不过依然约为0.001%。如果$U_2$电路选用BUF04器件，在较低的输出电平上，两者的THD＋N数据是几乎相当的，但是输出为8V rms时，在高频段的失真升高的较多（不过依然低于0.01%）。 477

$U_2$元件选用这里提到的AD811或者BUF04时，要在功率和性能之间进行折中考虑。供电电源为±15V时，BUF04的耗散功率为200mW，而这时AD811的耗散功率为500mW，比BUF04的2倍还多。因此，虽然AD811的失真确实更低一些，但是它比较耗电。上文曾经提到，在能满足给定输出的前提下，要使用尽可能低的±供电电源，$U_2$选用AD811时尤其如此。

电路中的$U_1$元件可以选用其他放大器，但是不能选择性能很差的器件。这很简单，该电路很难改进AD845的性能。在合适的供电电源下，图6-43“C组”运算放大器中有三个$U_1$备选器件，AD825使用±17V供电电源或者更低，AD8610和AD8065使用±12V供电电源或者更低。在这三个备选器件中，因为AD8065的宽带失真相对最小，选用它的可能性最大（如图6-43所示）。

虽然图6-50的缓冲驱动器电路已经考虑得很详尽，但是选用AD8065将有更好的线性特性，

因为AD8065实质上工作在输出端无负载方式。这也是它具有最优性能的关键因素，因为它把驱动线性负载的任务转移给了缓冲器电路。该项电路技术的其他变形在稍后其他驱动器电路中将会重复。

复合电流提升驱动器

另一个实用的电流提升电路技术，是将两个不同放大器的有用特性组合在一起形成单个复合放大器结构，作为线缆驱动器产生非常高的性能（参考文献10-13有该基本电路的其他变形）。使用FET输入型IC作为输入级电路，50kΩ音量控制的源阻抗变化引起的直流失调变化为零，使得电路可以直接耦合。前面讲过，使用大电流宽带提升器输出电路，即使驱动的线缆阻抗低至150Ω，也有极好的线性特性。

这类复合放大器能够充分挖掘两个不同放大器的有益特性，可以针对各自的输入、输出任务分别进行优化。图6-51的低失真复合放大器使用了两个运算放大器器件，就具有这样的性能。

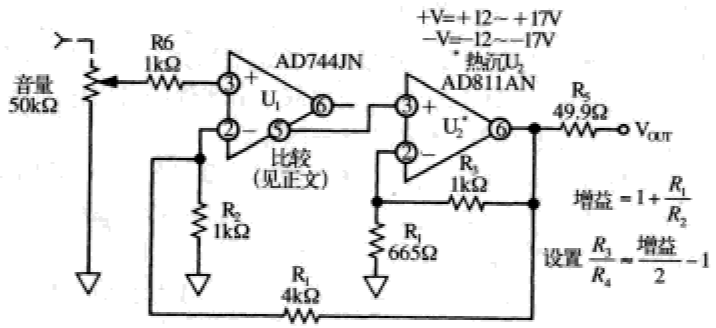



图6-51 复合电流提升线缆驱动器电路A

该电路提升性能的一个主要因素在于$U_1$电路的AD744工作在无负载状态，并且使用AD744的补偿管脚（5脚）驱动$U_2$元件。该方法（AD744独有功能）避免了$U_1$可能出现的AB类输出失真。另一个主要因素在于电路的总体增益带宽和$U_1$的转换速率以一个特定的因子进行提升，这个特定因子与$U_2$的电压增益相等，$U_2$使用AD811运算放大器，它工作在电压增益模式。这些因素增强了该电路的大驱动电流和线性负载能力，与FET输入功率运算放大器是等效的。

该电路的总体电压增益受$R_1$和$R_2$（类似传统的同相输入放大器）控制，图中增益为5。由于$U_2$电路周围也使用了局部环路，也应该精心选择$U_2$电路的增益设置电阻$R_3/R_4$的比值。这对总体增益设置电阻$R_1$和$R_2$起辅助作用，优化环路的稳定性。

也请注意，从电路的稳定性方面考虑，$U_2$的反馈电阻$R_3$存在最佳的最小取值（这对电流反馈放大器是独有的）。这里使用的是AD811，1kΩ足够了，因此就固定为该值。选择$R_4$设定$U_2$电路的增益。更进一步的设计细节在原始文献中（见参考文献2和10）。

478

复合放大器驱动600Ω典型音频负载的THD＋N性能曲线如图6-52所示，输出电平为1V、2V、4V、8V rms，供电电源为±18V。在几乎所有的电平上，噪声和剩余失真占主要成分，较高频率上失真稍微升高。

该电路也可以驱动150Ω的更低负载。注意这时的供电电源大于±12V，前面讨论AD811时曾经说过，$U_2$器件最好使用散热片。该电路的实践版本通常使用±12V供电电源，此时的电路工作状态很好。

图6-51电路可以灵活变化，可以改编为多种电路形式。尽管原创版本是使用AD744的补偿管脚（5脚）驱动输出电路$U_2$，$U_1$也可以使用传统的内部补偿运算放大器，依旧具有该电路的许多特性。

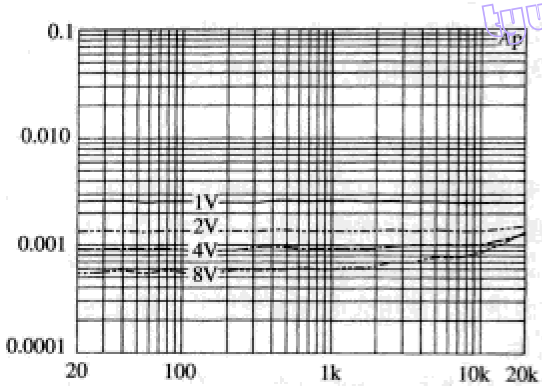



图6-52 图6-51复合电流提升驱动器A的THD＋N（%）与频率（Hz）关系曲线

（$V_{OUT}$=1V、2V、4V、8V rms、$R_L$=600Ω、$V_S$=±18V）

该电路可以把不同的器件改编为单运放形式和双运放形式，使得AD823等双FET器件在立体声电路中非常常见。相似地，AD812等电流反馈双运放器件经常用作$U_2$电路。这样，只需要使用两个IC封装就可以实现该电路的完整的立体声版本。

该电路的灵活多变特点使得它除了用作基本线缆驱动器以外，还可用于其他多种场合。比如，$U_2$电路使用AD815等大功率封装的电流反馈双运放器件，可以驱动耳机等非常低的负载，负载阻抗可以低至10Ω（见参考文献12）。

图6-53是另一个复合电流提升线缆驱动器电路，既具有上面提到的许多特性，也有一些新的特性。

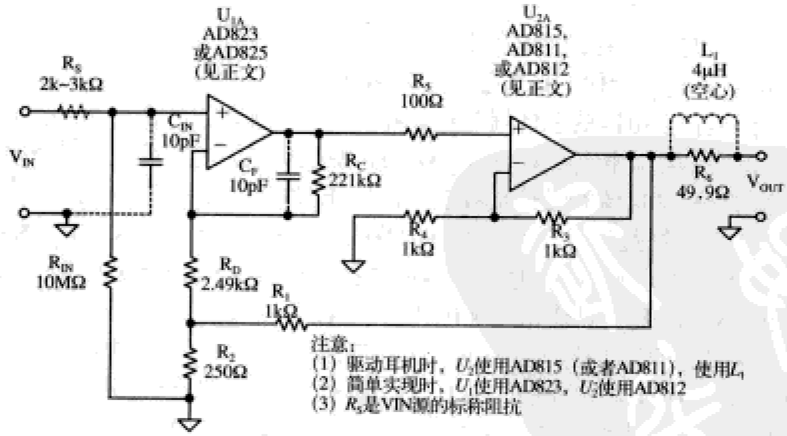



图6-53 复合电流提升线缆驱动器B

该电路与电路A相似的地方在于电阻$R_1$-$R_4$，它们的功能与在电路A中相同。通过$R_1$和$R_2$设置总体增益，通过$R_3$和$R_4$设置输出电路增益。

该电路还使用了另一对电阻$R_C$和$R_D$，在$U_1$周围形成了局部反馈环路。这使得$U_1$的有效开环带宽（就像$U_1$在总体环路中工作一样）增大。按照图中所示的元件取值，$U_1$使用AD823，环路带宽约为100kHz。这就意味着整个电路的开环带宽大于音频带宽，进一步意味着通带内的相位误差最小。

479

可选小电容$C_F$（10~20pF）对于稳定$U_1$电路非常有益，选用AD825等宽带器件尤其如此。

当使用$C_F$时，也要使用相似的电容$C_{IN}$，以使高频阻抗匹配。

电路的初级输入阻抗平衡取决于电阻$R_D$，它有两重作用。外部电阻$R_s$是音量控制的标称输出阻抗（听力范围经常使用50kΩ渐变电位器）。仔细选择$R_D$与$R_s$匹配，使用AD823时，$R_C$的取值大约是$R_D$的100倍。

使用输出电感$L_1$的必要性主要在于电路是否驱动小阻抗负载。如果驱动耳机，电感$L_1$是必要的，它可以避免因只使用$R_6$造成的额外电压损失。$R_6$在耳机和线缆驱动器中都可以使用。如果是用作耳机驱动器，PCB电路板上$U_2$周围要占用几个平方英寸的空间安置AD815的散热片（见产品数据手册）。AD811和AD812也可以驱动100Ω以上较高阻抗的耳机。

因为该电路的优点太多，这里不具体说明它的性能。不过在参考文献12中可以查阅它用作耳机驱动器的性能曲线。

**4. 差分线缆驱动器**

与差分线缆接收器不同，差分线缆驱动器的标准电路结构并不是很清晰。本节将会讨论许多以平衡模式驱动音频线缆的电路类型，对它们的性能和复杂度进行对比分析。平衡音频线缆的优点很多，最大和最明显的优点是它能抑制驱动设备和接收设备之间不可避免的系统地间噪声。

平衡音频线缆也有其他一些次要的优点。差分驱动器引入电源轨的噪声比较少，因为使用差分线缆（而不是地）形成信号回路，生成的地噪声也比较少。当使用大电流驱动长音频线缆时，它可以降低多通道串扰（channel crosstalk），这也是个非常重要的优点。下面的电路将演示多种差分线缆驱动方法。

“反相器–跟随器”差分线缆驱动器

设计2倍$V_{IN}$信号差分驱动器的直观方法是，使用相同增益的反相器和跟随器运放电路以互补方式放大单端输入信号$V_{IN}$。运算放大器的增益设置为±1，将产生相对于公共地的$-V_{IN}$和$+V_{IN}$输出，或者$V_{OUT}=2V_{IN}$的差分输出。使用OP275等双运放很容易实现这个“反相器–跟随器”驱动器电路，电路还需要使用8×20k的电阻网络（或者离散电阻），如图6-54所示。电路中，$U_{1A}$形成–1增益通道，$U_{1B}$工作在+1增益。流过平衡输出线缆的差分信号为$2V_{IN}$，差分输出阻抗为$R_A+R_B$，也就是100Ω。基于前面讲述的原因，$R_A$和$R_B$必须良好匹配。

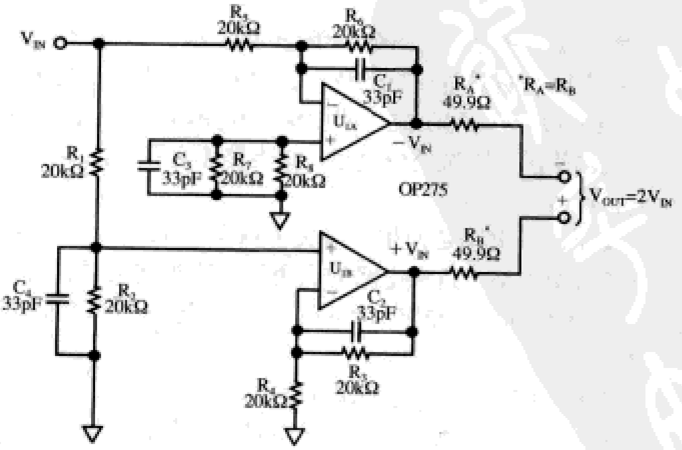



图6-54　“反相器–跟随器”差分线缆驱动器

在$U_1$电路周围使用相近阻值的增益电阻使得每个通道的噪声增益匹配，也使采购方便。此外，这也强迫从运算放大器（±）输入端看上去的源阻抗匹配。电容$C_1$、$C_2$形成超音速滚降，

增强了容性线缆的稳定性。总之，在成本如此低和电路如此简单的情况下，该电路的性能算是很高的。注意，如果$R_1$-$R_8$使用网络电阻，整个电路只需要使用8个元件。

图6-54电路的THD＋N性能如图6-55所示，供电电源为±18V，负载阻抗为600Ω，输出分别为1V、2V、5V、10V rms。大多数情况下失真约为0.001%，1V输出电平时稍高一些（在1V电平下，噪声占主要成分）。600Ω负载的输出电平大于12V rms时将出现削波失真（图中未画出）。 480

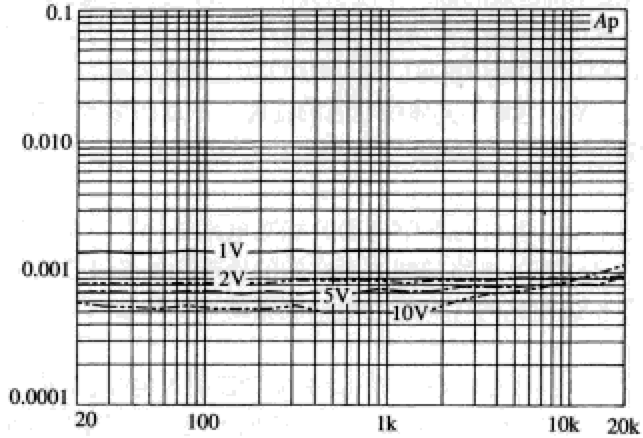



图6-55 图6-54"反相器－跟随器"驱动器的THD＋N（%）与频率（Hz）关系曲线（$V_{OUT}$=1V、2V、5V、10V rms、$R_L$=600Ω、$V_S$=±18V）

从系统角度考虑，该差分线缆驱动电路存在潜在的应用问题，必须小心使用。实际上，该驱动器电路使用了两个镜像单端驱动器，它们产生的输出电压信号以同一个公共源（$V_{IN}$）为参考点。

在驱动电缆的负载端，如果使用的接收器是高阻抗差分输入型（在线缆接收器一节曾经讲过的），那么使用该驱动器电路就不会出现问题。然而，必须注意，图6-54的差分输出端的任何一端接地都不可避免地出现负面效应。这是因为源驱动$V_{OUT}$不像在变压器线圈中那样，它不是真正浮动的。

从这一点来说，该电路是伪差分（pseudo differential）的，不应该不加区别地使用。不过，在确定的小型系统中，该电路还是具有简单的优点，也能达到较高的性能。请注意，如果按照图中所示源电阻$R_A$和$R_B$使用49.9Ω匹配阻抗，即使输出端短路，除了信号损失一半外，电路不会损坏。最后，如果接收器使用高阻抗差分负载，该电路不存在负面效应。 481

交叉耦合差分线缆驱动器

更为复杂的差分线缆驱动器电路是使用一对交叉耦合（cross-coupled）运算放大器，既存在负反馈通路，也存在正反馈通路。这种电路的通用形式称为交叉耦合豪兰电路，它借鉴了经典的电阻桥基电流泵（current pump）电路。*Pontis*在高性能仪表应用的固态变压器仿真器中描述了该电路（见参考文献13）。

从应用的角度讲，该电路结构提供了极大的灵活性，它可以使差分输出信号$V_{OUT}$与负载公共接地端无关，保持恒定。这就意味着它的任何一端都可以与公共地短接，不会造成信号电平的损失，也就是说它可以像变压器一样使用。

图6-56所示是SSM2142平衡线缆驱动器IC的应用实例。SSM2142包含一个输入缓冲器$A_1$、两个豪兰电路$A_2$和$A_3$，它们交叉耦合在一起。经过校准的多个电阻和3个运算放大器封装在一

个8脚的迷你DIP芯片内。

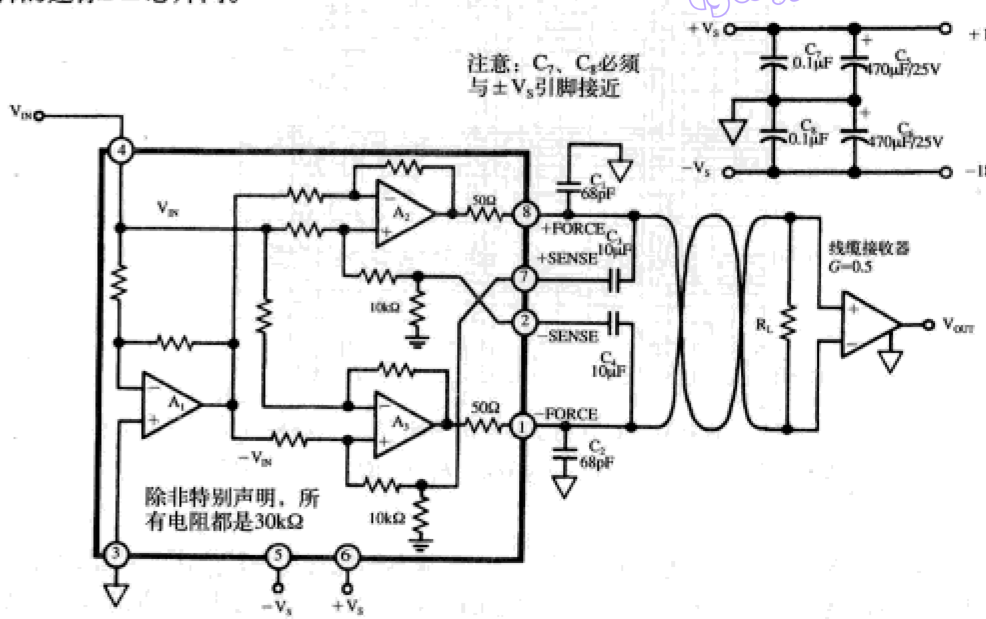



图6-56 用于平衡驱动/接收系统的SSM2142交叉耦合差分线缆驱动器

SSM2142线缆驱动器是为单端到差分转换设计的，它的增益为2，负载阻抗为600Ω。在最简单的应用中，它的输出管脚FORCE、SENSE扭合在一起（7-8、1-2）。小型薄膜电容$C_1$、$C_2$用作器件的预负载，以使电缆长度变化时能够保持稳定。使用可选电容$C_3$、$C_4$退耦电缆的直流失调，这两个电容是无极性的，最好使用薄膜电容。

另外一点值得注意的是，SSM2142电源的高频旁路问题。0.1μF低电感旁路电容$C_7$和$C_8$与器件的电源管脚5和6的距离不超过0.25英寸，正如图中所示。如果过长的布线影响了这两个电容的旁路效果，电路将会出现额外的THD失真。

在系统应用中，SSM2142与0.5倍互补增益的接收器一起使用，接收器既可以是SS2143，也可能是前面讲述的其他接收器。图6-56的完整电路包括一个完整的单端到差分再到单端的传输系统，它具有噪声隔离功能和端到端单位增益特性。

图6-57是图6-56的SSM2142驱动器电路的THD＋N性能曲线，负载600Ω，输出分别为1V、2V、5V、10V rms。1V输出曲线的噪声占主要成分，大多数较高电平的失真低于0.001%，接近于剩余失真水平，在较高频率上，失真变大，10V输出曲线最为明显。

482

这两个差分驱动器适用于600Ω或者更高负载，在约束条件内，性能良好。

有一点必须明确，这些驱动器不具有电隔离（galvanic isolation）功能，这就意味着在所有应用中，驱动器地和最终的接收器地之间必须存在一个直流回路。不过在实践中这根本不是问题。

下面的差分驱动器电路确实具有电隔离特性，在两端的地电压相差数百伏（或者是变压器的安全工作电压）时仍可以使用。

483

### 5. 变压器耦合线缆驱动器

变压器提供了独特的信号耦合方法，它能够完全隔离公共地，也就是电隔离。在前面的线缆接收器一节曾经讲过，变压器确实存在技术和实践的诸多限制，但是它的简单有效的电隔离地特性使得其在特殊应用领域能够保留一席之地（见参考文献15、16）。

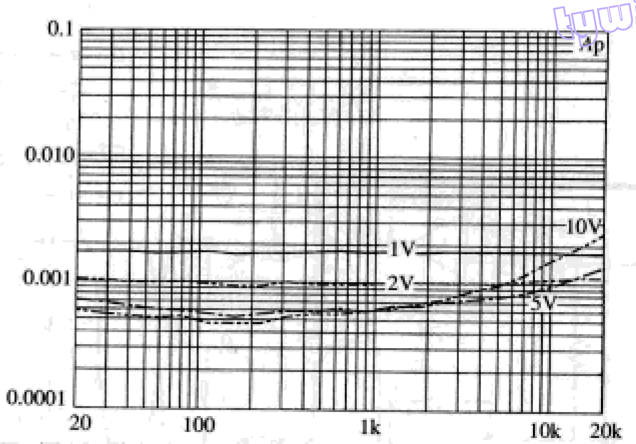



图6-57　图6-56的SSM2142驱动器的THD＋N（%）与频率（Hz）关系曲线（$V_{OUT}$=1V、2V、5V、10V rms、$R_L$=600Ω、$V_S$=±18V）

基本变压器耦合线缆驱动器

图6-58所示电路应用前面讲述的概念形成了一个基本的低直流失调、高线性驱动器，它使用了优质镍芯输出变压器。$U_1$和$U_2$形成了大电流驱动器，与图6-49的电流提升驱动器电路类似。

在该电路中，$U_1$是低失调电压FET输入型运算放大器，以使变压器$T_1$的初级线圈（primary winding）看到的直流失调最小（最大±12.5mV，一般更低些）。从失真最小的角度考虑，流过变压器初级线圈的直流电流应该尽可能小。基于同样的原因，优质薄膜型电容$C_1$用于退耦$V_{IN}$上的所有直流失调信号。

$U_1-U_2$器件组合能够提供±100mA甚至更大的输出电流，这为该电路驱动低阻抗负载提供了极大的帮助。驱动长线缆或者期望电路失真最低时，推荐使用$U_2$缓冲器。尽管图中所示的变压器耦合比为1：1，但是也可以使用其他的线圈匝比，变压器既可以升压也可以降压，使得该电路既可以驱动600Ω普通负载也可以驱动150Ω小负载。

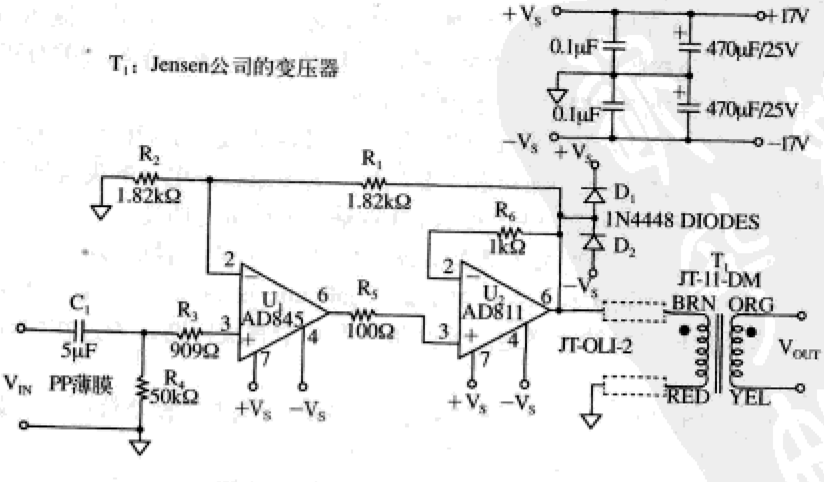



图6-58　基本变压器耦合线缆驱动器

请注意，前级电路不直接驱动变压器$T_1$，而是使用Jensen公司的两个串联隔离器件JT-OLI-2s在两者之间形成有效隔离。这两个串联隔离器件是39Ω电阻和3.7mH电感的并联组合。它们的净阻抗具有非常低的DCR，频率高于1.5MHz时阻抗变大可以形成有效的负载隔离（见产品

数据手册和参考文献17）。如图6-58中所示使用两个隔离器可以使变压器形成极好的输出共模抑制比，即使只使用一个隔离器也可以工作（只不过共模抑制比性能稍有下降），相当于使用了单个10Ω电阻。

该驱动器－变压器组合电路的THD＋N性能如图6-59所示，测试条件为：供电电源18V，连续输入扫描形成1V、2V、4V、8V rms输出，负载阻抗600Ω。测量时在变压器$T_1$和前级电路之间只使用了单个10Ω串联电阻进行隔离。（与使用两个隔离器相比，该测量结果相对保守。） 484

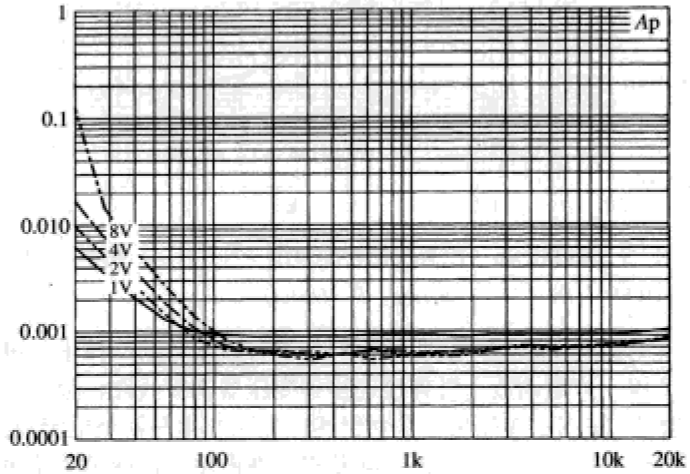



图6-59 图6-58变压器驱动器的THD＋N（%）与频率（Hz）关系曲线
（$V_{OUT}$=1V、2V、4V、8V rms、$R_L$=600Ω、$V_S$=±18V）

与前面讲述的2倍、5倍基本驱动器相比，该电路的测量数据在100Hz以上本质上是没有失真的。在100Hz以下的较低频率上，存在与电平相关、与频率成反比的失真。测量结果在输出为8V rms时在20Hz处达到最大（约为20dBm），输出电平较低时，该测量结果也相对较低。

从某种程度上讲，图中所示失真现象是音频变压器的固有特性。使用优质类型变压器，THD＋N失真会减小（但是不会完全消失），比如图6-58中使用的镍芯变压器。

实践中，有些因素会减轻图6-59所示电路低频失真的严重程度。首先，最大音频电平不可能出现在20Hz处。因此，适当降低变压器$T_1$的额定工作电压将会大大降低这种失真的影响范围。

然而，如果期望电路具有与输出电平无关的最小失真，需要采用额外的措施使变压器驱动器变得更复杂。可以在变压器周围使用有源反馈电路，以降低它对可忽略电平的非线性影响。在下面的驱动器电路中将会讨论这种设计方法。

反馈型变压器耦合线缆驱动器

虽然普通芯变压器确实比镍芯变压器便宜，但是它的失真也相对较高。如果使电路变得更复杂，那么大多数变压器的失真特性随输出电平和频率的变化方式也变得非常复杂，在更高的输出电平和更低的频率上上升得更快。普通变压器的这种特性比镍芯变压器更差，并且使音频变压器的应用变得复杂。镍芯变压器的失真特性非常低，使用时不需要进行失真校正，但是普通芯变压器则不能如此。 485

图6-60所示是另外一种变压器的一组失真曲线，它演示了普通变压器的失真特性。测试电路使用的是Lundahl公司的LL1517型硅铁C芯变压器，测试条件为：连续输入扫描形成0.5V、1V、2V、5V rms输出，负载阻抗600Ω。各个变压器的测量曲线可能发生变化，但是总体变化模式是许多音频变压器的共同典型特性。

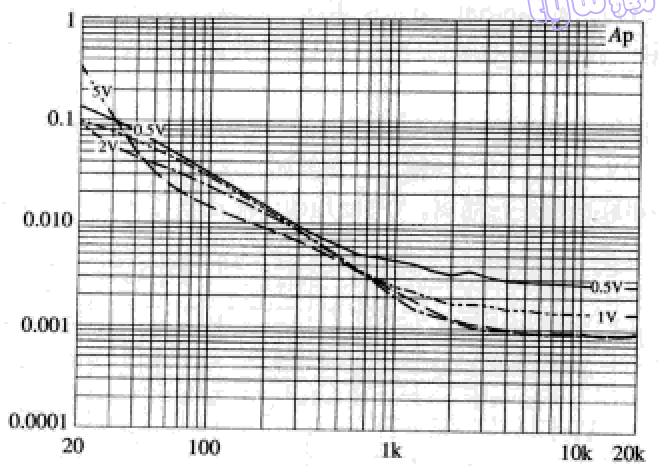



图6-60 LL1517变压器驱动器（没有反馈）的THD+N（%）与频率（Hz）关系曲线
（$V_{OUT}$=0.5V、1V、2V、5V rms、$R_L$=600Ω）

*Werner Baudisch*（见参考文献18）发明了一种非常有效的驱动器技术，可以将变压器的失真降至最小。该技术使用一个驱动放大器直接连接到变压器初级线圈，放大器使用传统的负反馈工作方式以使增益稳定。此外，还使用一个初级感应电阻产生与初级电流成比例的采样电压，并且将这个电压反馈到放大器。另一支反馈通路是正反馈电路，因此该电路也称为混合反馈驱动器（见参考文献19）。

混合反馈驱动器的这项极其有用的技术将线缆驱动器与变压器初级线圈集成到一个反馈环路，这样可以消除大部分不良的失真。实践中，通过精心调节驱动器，可以降低变压器和驱动器的失真，其结果就像只使用了驱动器电路，而没有使用变压器一样。该技术的优点是，并没有丧失变压器的内部浮动工作模式，变压器依然工作在良好的线性模式。由于混合反馈的影响，变压器的初级电阻被有效消除，这也就适当降低了次级输出的净阻抗。

图6-61所示是基本的单端混合反馈驱动器电路，它的$T_1$元件选用Lundahl公司的LL1582或者LL2811变压器，放大器选用AD845或者OP275。这些变压器包含两个1：1的初级线圈和两个1：1的次级线圈。使用时，两个初级线圈串接在一起，$T_1$的净电压传递函数为1。

为了能够校正电路的混合反馈工作，两个关键比值必须良好匹配。其中一个比值是$T_1$的初级净电阻$R_{PRIMARY}$和采样电阻$R_4$，另一个比值是$R_2$和$R_1$。它们的关系是：

486

$$R_{PRIMARY}/R_4=R_2/R_1 \tag{6-18}$$

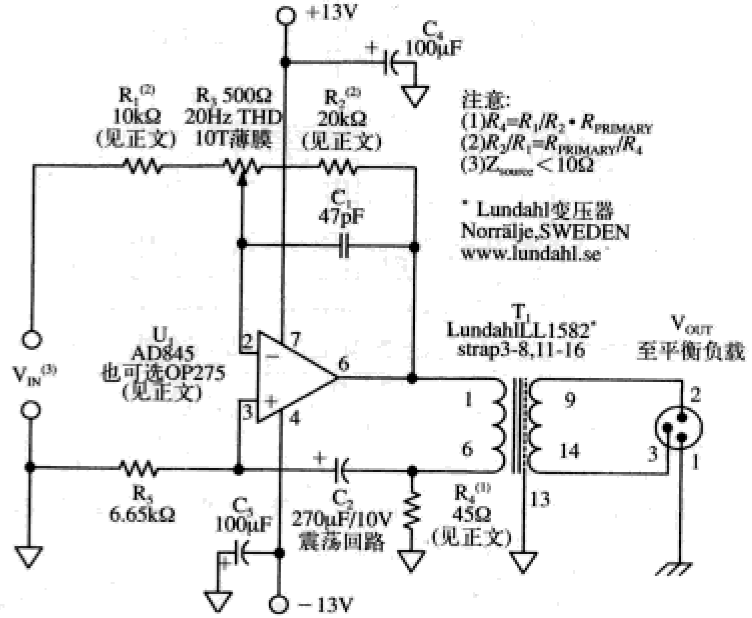
必须注意，$R_{PRIMARY}$是$T_1$的总体等效直流电阻。这里，$T_1$的初级线圈使用两个45Ω的串联电阻，因此$R_{PRIMARY}$=90Ω。驱动器电路的增益按照标准反相器计算，也就是$R_2$、$R_1$的比值。如果增益为2，那么$R_2$是$R_1$的两倍，也就是20kΩ和10kΩ。$R_4$的值可以按照下式选取：

$$R_4=R_1/R_2 \cdot R_{PRIMARY} \tag{6-19}$$

因为$R_1/R_2$=0.5，这使得$R_4$的值为$R_{PRIMARY}$的一半，也就是45Ω。

注意$R_1$的取值很重要，因此$V_{IN}$的源阻抗必须非常低（<10Ω）。这一点和其他的细微地方正是影响电路性能的关键。首先是式(6-18)描述的两组比值匹配的敏感性。只有比值进行了精心微调，电路的低频THD才能达到最小。因此，电路使用多圈薄膜型微调电阻$R_3$以校准$T_1$的各种公差和线圈电阻。其次，正反馈通路使用电容$C_2$进行交流耦合。该电容避免直流信号通过正反馈环路，也避免正反馈淹没负反馈。然而要想使低频失真降到最低，8ms（对应20Hz）时间常

数是不够的。为了解决这一问题，$C_2$-$R_5$的时间常数设置的相当长（约为1.8s），这使得20Hz处的THD可以降到最低。$U_1$元件推荐使用AD845，它与Oscon电容$C_2$一起使电路的失真最低。电容$C_2$也可以使用普通的大容量铝电解电容，只是失真会相对高一些。当然，$U_1$元件也可以选用OP275（见下面的讨论）。




注意：

(1) $R_4=R_1/R_2 \cdot R_{PRIMARY}$

(2) $R_2=R_1=R_{PRIMARY}/R_4$

(3) $Z_{source}<10\Omega$

图6-61 基本的单端混合反馈变压器驱动器

[487]

$U_1$元件选用FET输入型运放AD845，变压器$T_1$初级线圈上的最大直流电压实质上是放大器输出失调电压$V_{OS}$乘以电路噪声增益（3倍），或者说小于等于7.5mV。因为AD845的耗散功率约为250mW，使用最低可用的供电电源可以使电路的失调变化受温度的影响最小。

如图6-61所示的THD＋N性能曲线，实验室测量时使用了LL2811变压器，它与LL1582相似，只是没有法拉第屏蔽（Faraday shield）。这两个变压器非常相似，不过这里推荐LL1582用于单端驱动器电路。图6-62所示是反馈型驱动器的性能曲线，测试条件为：连续输出0.5V、1V、2V、5V rms，负载阻抗600Ω。与图6-60数据进行比较，可以看出，采取了降低失真措施之后，电路的失真性能以幅度量级降低。更重要的是，电路失真在低频处的电平相关特性被彻底消除。

这些测量数据确实代表了理想的THD＋N性能，失真程度几乎不随频率变化，只随输出电平的升高而降低。5V输出时在20Hz处可以观察到THD＋N有稍微增加。$U_1$元件选用OP275也能正常工作，不过失真稍有增加（未画出）。

尽管缺乏直接的比较数据，但是有一点值得说明，LL1517变压器也可以用于图6-61电路，$R_4$设置为9.2Ω，两个初级线圈串接在一起。不过，电路的一些附加数据与图6-61非常相似，这也揭示了该类驱动器电路潜在的局限性。

如图6-63所示是混合反馈驱动器的一组高电平THD＋N曲线，$U_1$元件使用AD8610运算放大

器，$T_1$使用LL1517变压器。测量了3条THD＋N曲线，最低的THD＋N曲线代表电路进行了最佳调零校准，另外两条曲线在低频处THD＋N有所升高，代表$R_2/R_1$比值的不匹配度分别为1%和5%。这也说明了适当调零对电路性能的影响非常关键，如果达到最佳调零，音频范围内低频处的失真可以降到最低。

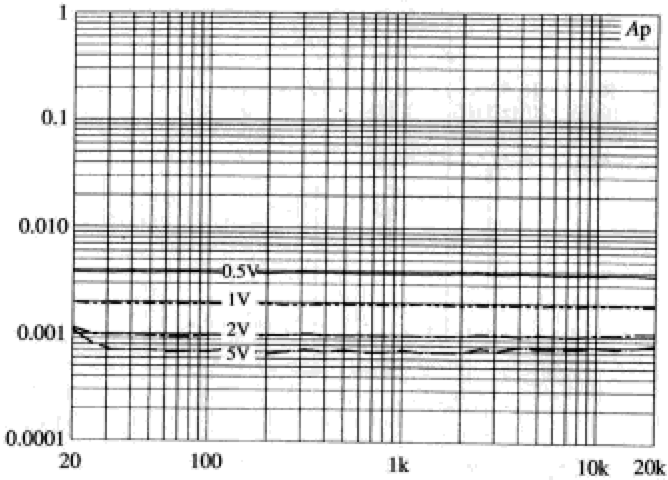



图6-62　图6-61驱动器使用LL2811变压器和AD845的THD＋N（%）与频率（Hz）关系曲线（$V_{OUT}$=0.5V、1V、2V、5V rms、$R_L$=600Ω）

通过$R_3$改变$R_2/R_1$比值，在室温时可以针对高电平输出在20Hz处形成最佳调零。推荐在其中一个电路中尽可能做这方面的尝试。切记变压器$T_1$的铜线圈的温度系数约为0.39%/°C，因此周围环境温度变化10°C就可以使最佳调零的偏差达到5%。结果就像图6-63最上面的曲线，虽然也很好，但不如绝对的理论结果好。

488

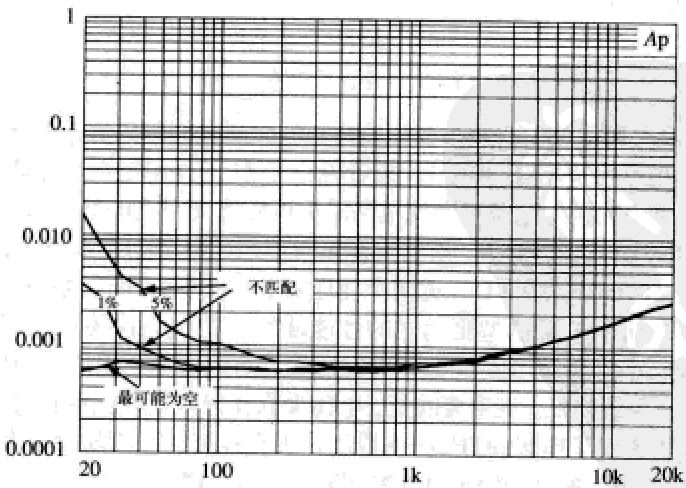



图6-63　多种调零精度下，使用LL1517变压器和AD8610的混合反馈驱动器的THD＋N（%）与频率（Hz）关系曲线

为了达到最优和最稳定的性能，该类电路在大温度范围内应用时必须针对$T_1$的铜线圈采取必要的温度补偿措施。其中一个方法是采用一个热敏器件跟踪$T_1$的铜温度系数。中心目标是温度变化时保持$R_{PRIMARY}/R_4$为常数。请注意，为了使该方法生效，$R_2/R_1$比值也不能随温度变化。

采用小公差、温度系数不大于50ppm/°C的金属薄膜电阻（或者使用低跟踪温度系数网络）可以做到这一点。

设计音频线缆驱动器时，音频变压器输出平衡也是一个重要的影响因素。如果变压器的平衡特性很差，那么在输出线缆上可能导致共模信号发生模式翻转现象（见参考文献20），这是因为较差的平衡特性可能产生寄生差模信号。变压器采用复杂的绕线技术或者法拉第屏蔽措施可以达到良好的平衡特性（即60dB甚至更高），在LL1582和LL1517中正是如此。

毫无疑问，变压器驱动器也可以工作在平衡驱动模式。给定供电电源，这种驱动模式可以使驱动电压翻倍，同时产生的失真也更低。混合反馈技术可以扩展应用到平衡驱动电路中以降低失真，降低失真的方式与前面讲述的单端电路相同。如图6-64所示是平衡驱动电路实例。

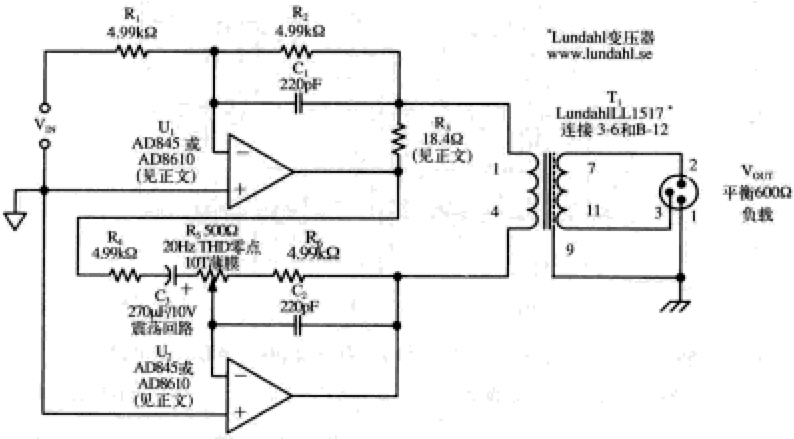



图6-64　使用混合反馈技术降低失真的平衡变压器驱动器

489

图6-64中，$U_1$-$U_2$是一对低失真运算放大器，驱动变压器LL1517。$U_1$是反相增益电路，其增益由$R_1$-$R_2$确定，驱动$T_1$的上端。$R_3$是电流采样电阻，与变压器$T_1$的初级线圈串接在一起，生成相关电压经$R_4$驱动第2个反相器$U_2$。

该电路结构改编自Arne Offenberg的混合反馈平衡驱动器电路（见参考文献21）。然而，该电路与原来的电路版本中存在两点差异。一是$U_1$电路工作在反相器模式，消除了$U_1$内部共模失真效应，二是设置驱动器的总体增益很简单，只需要调整$R_1$-$R_2$的取值。在该电路中，电阻$R_1$-$R_2$不影响失真零点（与图6-61中更简单的电路相似）。

这种电路形式中的失真零点出现在$R_3/R_{PRIMARY}$与$R_4/R_6$匹配时。为了简化，将第二个反相器的增益设置为1，这样$R_3$可以按下式选取：

$$R_3=R_4/R_6 \cdot R_{PRIMARY} \tag{6-20}$$

$R_4$-$R_6$使用图中所示阻值，那么$R_3$与$R_{PRIMARY}$相等，与LL1517变压器初级线圈串接时为18.4Ω。

对于所有驱动器电路来说，具体选择什么运算放大器对最终性能有重要影响。在使用两个放大器的电路中，双运放器件无疑最具吸引力。下面的失真测量对放大器选取具有指导意义。

如图6-65所示是图6-64平衡变压器驱动器的THD＋N性能曲线，使用LL1517变压器，连续输出0.5V、1V、2V、5V rms，负载阻抗600Ω，供电电源±13V，$U_1$-$U_2$运放器件使用一对AD8610或者AD845（两个AD8610单运放相当于一个AD8620双运放）。

这些曲线的一个有趣现象是，THD＋N都很低，并且不随频率变化，接近理想情况。该电路的低频失真零点与前面讲述的电路一样关键，输出电压最高5V时，能够观察到THD＋N在

490 20Hz处略有上升。

AD8610器件的测试数据表明，其宽带THD＋N比AD845要稍微低些（后者没有画出）。两类放大器的THD＋N的频率特性都比较平坦。

由于该电路的平衡驱动特性，其失真比图6-61单端驱动器电路要低一些，只是多了一个对输入源阻抗和增益调节敏感的零失真缓冲。可以认为该电路是使变压器失真最小化的更优秀的方法。基于这些原因，在高性能专业应用领域推荐使用平衡形式驱动器。不过也要注意该电路的失真零点随温度变化的稳定性。

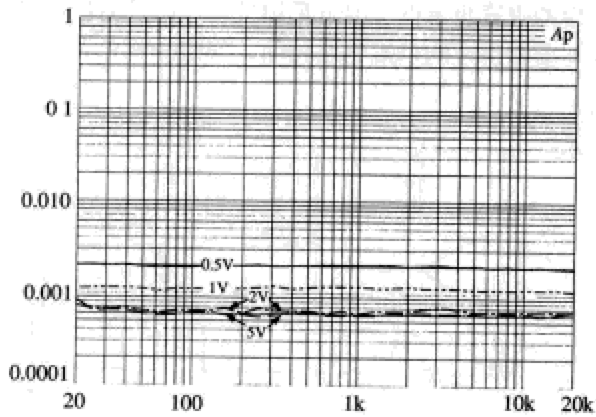



图6-65 图6-64平衡驱动器使用LL1517变压器和两个AD8610的THD＋N（%）与频率（Hz）关系曲线（$V_{OUT}$=0.5V、1V、2V、5V rms、$R_L$=600Ω）

适当选择$R_3$，该驱动器可以使用LL1517和其他类型变压器。注意，上面性能数据是运算放大器工作在非缓冲模式的测量结果。对于极低阻抗负载和长传输线缆，需要使用一对前面讲述的单位增益缓冲器，对$U_1$、$U_2$电路的输出进行缓冲。这样仍然可以保持图6-65所示的THD＋N性能，只是要应对更困难的负载。491

## 参考文献


1. Walt Jung, "Op Amps in Line-Driver and Receiver Circuits, Part 1," **Analog Dialogue**, 26-2, 1992.
2. W. Jung, A. Garcia, "Op Amps in Line-Driver and Receiver Circuits, Part 2," **Analog Dialogue**, 27-1, 1993.
3. Walt Jung, "Walt's Tools & Tips: 'Op Amp Audio: Buffers Part I'" **Electronic Design**, September 1, 1998, pp. 165, 166.
4. Walt Jung, "Walt's Tools & Tips: 'Op Amp Audio: Buffers Part II'" **Electronic Design**, October 1, 1998, pp. 103, 104.
5. Paul Brokaw, "An IC Amplifer User's Guide to Decoupling, Grounding, And Making Things Go Right For a Change," **Analog Devices AN202**.
6. P. Brokaw, J. Barrow, "Grounding for Low and High Frequency Circuits," **Analog Dialogue**, 23-3 (1989).
7. Alan Rich, "Shielding and Guarding," **Analog Dialogue**, 17-1 (1983).
8. Scott Wurcer, "Input Impedance Compensation," discussion within **AD743 data sheet**, Analog Devices.
9. Scott Wurcer, "An Operational Amplifier Architecture With a Single Gain Stage and Distortion Cancellation," presented at **92nd Audio Engineering Society Convention**, March 1992, preprint #3231.
10. W. Jung, S. Wurcer, 'A High Performance Audio Composite Line Stage' within "Applications for Amplifiers in Audio," Ch. 5 in W. Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, Inc., Norwood, MA, 1992, ISBN 0-916550-10-9.

11. Walt Jung, 'High Performance Audio Stages Using Transimpedance Amplifiers,' within Gary Galo, "POOGE-5: Rite of Passage for the DAC960," **The Audio Amateur**, issue 2, 1992.
12. Walt Jung, "Composite Line Driver with Low Distortion" **Electronic Design Analog Special Issue**, June 24, 1996, p. 78.
13. Walt Jung, "Walt's Tools & Tips: 'Op Amp Audio: Minimizing Input errors'" **Electronic Design**, December 14, 1998, pp. 80–82.
14. George Pontis, "Floating a Source Output," **HP Journal**, August 1980.
15. "Transformer Application Notes (various)," Jensen Transformers, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, (213) 876-0059.
16. Bruce Hofer, "Transformers in Audio Design," **Sound & Video Contractor**, March 15, 1986.
17. Deane Jensen, "Some Tips on Stabilizing Operational Amplifiers," Jensen Transformers AN-001, 7135 Hayvenhurst Avenue, Van Nuys, CA, 91406, 213-876-0059.
18. Werner Baudisch, "Schaltungsanordnung mit Verstärker mit Ausgangsübartrager," **German patent DE2901567**, issued July 24, 1980.
19. Per Lundahl, "Mixed Feedback Drive Circuits For Audio Output Transformers," Lundahl Transformers, Norrtälje, Sweden, www.lundahl.se.
20. Per Lundahl, "Winding Arrangements of Output Transformers," Lundahl Transformers, Norrtälje, Sweden, www.lundahl.se.
21. Arne Offenberg, "Mixed Feedback Balanced Driver Circuit," LL2811 Audio Output Transformer data sheet, Lundahl Transformers, Norrtälje, Sweden, www.lundahl.se.

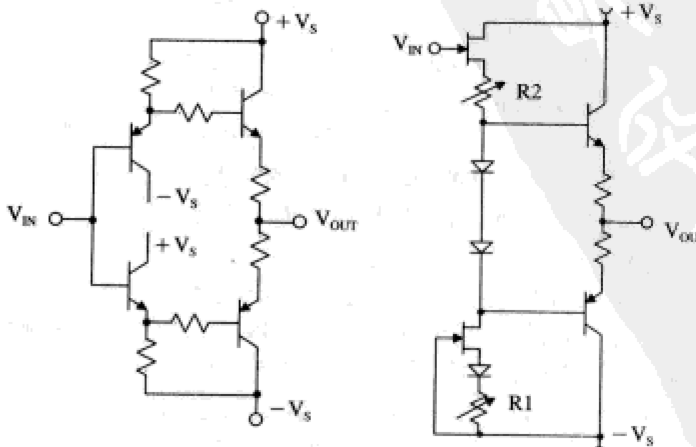

492

## 6.2 缓冲放大器及驱动电容负载

*Walt Jung Walt Kester*

### 6.2.1 缓冲放大器

早期的高速电路经常使用简单的发射极跟随器作为高速缓冲器。"缓冲器"（buffer）通常指单位增益的开环放大器。随着匹配PNP晶体管的制造越来越容易，可以大幅提高简单发射极跟随器的性能，如图6-66a所示。这种互补电路具有直流失调电压一阶对消功能，它的带宽可以大于100MHz。即使使用不匹配的分立晶体管，未经校准的典型失调电压通常小于50mV。ADI公司的混合放大器HOS-100代表了该类电路的早期实现形式，该器件是早期高速器件ADC、DAC、采样–保持器（sample-and-hold amplifier，SHA）以及乘法器等的常用模块。




(a)HOS-100双极性 (b)LH0033FET输入

图6-66 早期开环混合缓冲放大器

如果需要很高的输入阻抗，可以在互补发射极跟随器的前面使用双FET输入电路，如图6-66b所示。美国国家半导体（NSC）公司的LH0033和ADI公司的ADLH0033都采用了这种形式的缓冲器电路。

实现这些混合器件时，使用经过激光微调的厚膜电阻以使输入失调电压达到最小。比如，在图6-66b电路中，首先微调$R_1$设置匹配FET对的偏置电流，匹配FET对选用2N5911系列晶体管器件。其次微调$R_2$使缓冲器的输入–输出失调电压最小。

这些电路的带宽能够达到100MHz，并且谐波失真很小，通常低于–60dBc。不过，在驱动500Ω以下负载时，这些电路受直流和交流非线性的影响非常严重。[493]

包含这些功能的第一个单片集成电路是Precision Monolithics公司（简称PMI）的BUF03，如图6-67所示（见参考文献1）。现在PMI是ADI公司的一个分部。BUF03开环缓冲器驱动2V峰峰值信号的带宽约为50MHz。

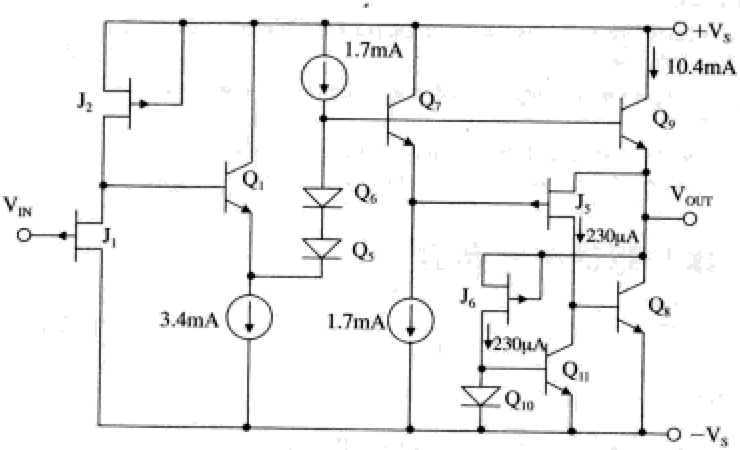



图6-67　1979年制造的BUF03单片开环缓冲器

BUF03缓冲器采用了先进的电路技术，不再需要限制带宽的慢速垂直PNP晶体管（这在1979左右的IC设计中几乎是必不可少的），这使它的电路非常有趣。

在该电路中，输入晶体管$J_1$是个FET源极跟随器，相同的FET晶体管$J_2$为它提供偏置电流，因此使得$J_1$栅极到源极的标称电压为零。$J_1$的输出送至发射极跟随器$Q_1$、二极管$Q_5$和$Q_6$，以补偿$Q_1$和$Q_7/Q_9$的基极－发射极联合压降。

流过$Q_7$的电流为常数1.7mA，因此它的$V_{BE}$也为常数。晶体管$Q_7$和$Q_9$保持固定的比例，以使在相同的$V_{BE}$压降下，流过$Q_9$的电流始终是$Q_7$的6倍。如果负载电流发生变化，$Q_9$输出电流也随之变大或变小，它的$V_{BE}$试图随之增加或降低。这种变化作用在$J_5$的栅极和源极之间，又导致$Q_8$的基极电流发生反向变化，从而继续保持$Q_9$的电流为$Q_7$的6倍。负载电流局部反馈网络在±10mA之间变化。因为$Q_9$的$V_{BE}$压降既不随输出电压也不随负载电流变化，所以$Q_9$的电流保持恒定，为10.4mA（与负载无关）。

使用1kΩ负载，输出电压为＋10V时，晶体管$Q_8$必须吸收0.2mA电流，$Q_9$为负载提供10mA电流，为$J_5$提供0.2mA电流，为$J_6$提供0.2mA电流。如果输出为–10V，$Q_8$必须吸收20.2mA电流，才能使输出到负载的电流为–10mA。除了带宽能够达到50MHz外（2V峰峰值输出），采用片上齐纳击穿微调技术（zener-zap trimming）使得它的直流失调电压通常小于6mV。

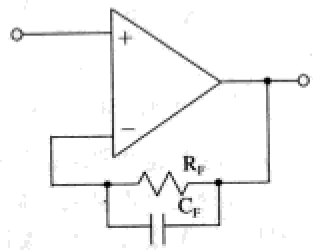
使用上述开环缓冲器的一个问题是，尽管它的带宽比较大，这些器件都没有利用负反馈电路的优点。当使用这些缓冲器驱动50Ω、75Ω、100Ω典型视频阻抗时，电路的失真和直流性能

较差。解决方法是使用一个合适的补偿宽带运算放大器（运算放大器工作在单位增益跟随器模式）。早期的单片集成运算放大器中，处理工艺局限阻碍了这种解决方法的使用，因此导致开环方法大行其道。

494

今天，所有的单位增益稳定电压或者电流反馈运算放大器都可以作为简单跟随器使用。不过，通用运算放大器工作在大增益范围以及反馈条件时，通常是需要进行补偿的。因此，运算放大器低增益时的带宽受到损害，尤其是工作在单位增益同相输入模式，更需要附加外部补偿电路。

使用片上增益设置电阻时，补偿运算放大器的目的是提供合适的闭环增益，如图6-68所示。注意这种运算放大器形式，内部配置缓冲器，通常没有反馈引脚。片上补偿也用于降低器件的寄生效应。




| AD9620 | AD9630 | BUF04 |
|---|---|---|
| 电压反馈$G$=1<br>BW=650MHz<br>$V_S$=±5V<br>1990 | 电压反馈$G$=1<br>BW=750MHz<br>$V_S$=±5V | 电流反馈$G$=1<br>BW=110MHz<br>$V_S$=±5~±15V<br>1994 |

图6-68 早期单位增益闭环集成缓冲器

许多运算放大器使用这种方式进行优化设计。Roy Gosser公司的AD9620（见参考文献2）或许是该种补偿方式的最早单片实现。AD9620是1994年发布的产品，使用±5V供电电源，带宽达到600MHz。它采用电压反馈结构，优化为单位增益。采用相似技术的较新电路版本是AD9630，它的带宽更是达到750MHz。

BUF04单位增益缓冲器（见参考文献3）发布于1994年，它的带宽为120MHz。该器件专门为大信号应用进行优化设计，它的供电电源为±5~±15V。由于具有宽泛的电源电压，BUF04不仅用作独立的单位增益缓冲器，并且可用于标准运算放大器反馈环路，增强电路的输出能力（见“音频放大器”的部分内容）。

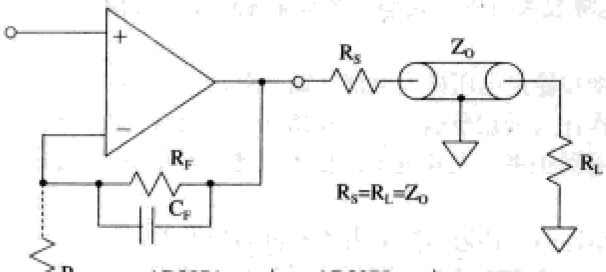
495

在许多应用中增益为2的闭环缓冲器常用作传输线缆驱动器，如图6-69所示。放大器内部配置为固定增益，以补偿源端和负载端端接造成的信号损失。50Ω、75Ω、100Ω是常见的线缆阻抗。带宽为500MHz的三缓冲器AD8074、AD8075的增益分别优化设计为1和2。带宽为260MHz的双缓冲器AD8079A、AD8079B的增益分别优化设计为2和2.2。

前面讨论的缓冲放大器都设计为单位增益或者更高的固定增益。宽带固定增益缓冲器使用起来比较简单，不需要附加增益设置元件。不过，它们依然需要电源退耦元件，并且需要合理的电路布局。

缓冲器也可用几乎所有的单位增益稳定的电压反馈运算放大器或者电流反馈运算放大器实现。这类电压反馈器件主要是单运放AD817、双运放AD826；这类电流反馈器件主要是AD811、AD8001和AD8015，以及它们对应的双运放器件。此外，在低供电电源工作场合，具有轨到轨

输出特征的运算放大器也可用作缓冲器设计。




| AD8074 | AD8075 | AD8079A/B |
| --- | --- | --- |
| 三电压反馈$G$=1<br>BW=500MHz<br>$V_S$=±5V | 三电压反馈$G$=2<br>BW=500MHz<br>$V_S$=±5V | 双电压反馈<br>$G$=2/2.2<br>BW=260MHz<br>$V_S$=±5V |

图6-69 固定增益视频传输线缆缓冲器

采用电压反馈运算放大器实现高速单位增益缓冲器时，通常在反馈环路中不需要电阻器件，这大大简化了电路实现。不过，这并不是百分之百正确的准则，因此设计时一定要参考器件数据手册的说明。电流反馈运算放大器实现单位增益缓冲器时则总是需要一个反馈电阻，阻值通常在500~1000Ω之间。因此，设计缓冲器时不仅要注意选用合适的器件与取值，并且一定要关注使用的供电电源。

## 6.2.2 驱动电容负载

不管是从系统的角度还是信号保真（signal fidelity）的角度来看，电路之间采用传输线耦合总是最好的选择，下节将会讲述这方面的具体内容。不过，完全的传输线系统设计有时几乎是不可能的，也是不现实的。此外，在高性能系统设计中，必须仔细考虑各种各样的寄生问题。其中的一个寄生问题就是放大器的负载呈容性现象，这在所有的非传输线信号耦合宽带系统中都非常严重。

496

宽带线缆驱动器的一个通用设计准则就是必须始终考虑放大器的容性负载效应。这是因为电路板的电容效应建立时间非常快，在地平面内被很薄的高$K$介质隔离开来的又宽又长的信号线尤其如此。比如，在地平面内，宽度为0.025英寸的走线被宽度为0.03英寸的$G$-10电介质隔离时，形成的电容为22pF/英寸（见参考文献4、5）。即使负载电容相对较小（<100pF）也非常麻烦，因为它虽然不会引起剧烈的振荡，但是会延长放大器的建立时间，降低系统精度。

高速放大器输出的容性负载效应不仅有害，对高质量信号是破坏作用。尽管在这样严峻的现实面前，专业的设计者还是能够采用各种技巧克服这种效应，设计出高性能的应用电路。如果系统没有采用传输线驱动，必须仔细检查远端信号是否形成容性负载。如果驱动器真的要驱动较差的容性负载，必须选用下列合适技术进行防护性设计。

如果缺乏真正匹配的传输线系统，也有许多能够驱动容性负载的技术，这些技术能够使放大器保持良好的线性特性。

定制电容负载补偿包括两种可能的方法：过补偿（overcompensation）与内部强迫大环路噪声增益穿越稳定工作区域。在特定的条件下，这两种方法都能够发挥很好的效果，因为它们降低了放大器的有效闭环带宽，使得放大器在驱动容性负载时仍能够保持稳定。

如果可能，过补偿降低了放大器的带宽，导致额外的负载电容不再对相位边沿形成危险。

不过，作为一种实践方式，放大器的补偿节点只在有限的几个新型高速放大器上有效。

这里有几个应用实例，一个是AD829，在5脚使用一个交流接地电容进行补偿。与AD829相似的最新型器件是AD8021，它采用了相似的补偿方式。通常，几乎所有外部补偿放大器总可以通过过补偿降低它的带宽。这种做法是通过降低放大器的单位增益频率来达到稳定工作的目的。

内部强迫大噪声增益穿越稳定工作区域的电路如图6-70所示，图中左侧的电容负载放大器，具有单位增益，工作不稳定，这是因为在伯德图的–12dB/倍频程滚降区域内形成了$1/\beta$开环滚降插入。在这种情况下，引入更高的噪声增益使关键插入发生在稳定的–6dB/倍频程区域，可以保持电路稳定，如图中右侧的伯德图所示。

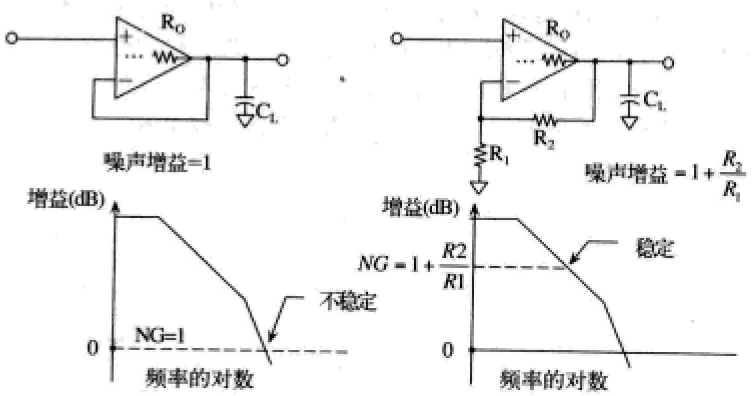



图6-70 电容负载效应对运算放大器稳定性的影响

497

为了形成更大的噪声增益（它与电路的信号增益不一定相同），可以在放大器的输入端使用电阻或者$R_C$电路，如图6-71所示。这个技巧比过补偿的应用范围要大，并且具有不需要访问放大器内部节点的优点。这就可以使用各种放大器电路，包括电压跟随器（左图）和反相器（右图）。增加额外的电阻$R_D$，它与$R_F$一起强迫电路的噪声增益高于信号增益（图中的信号增益都是1）。

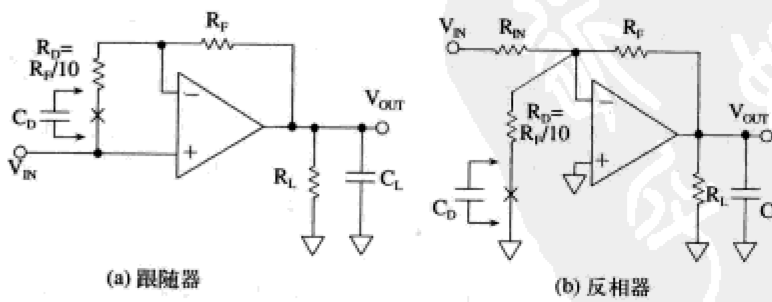



图6-71 提高（直流或交流）噪声增益增强跟随器与反相器的稳定性

假定电容负载$C_L$产生的寄生极点稍高（或者接近）于放大器的本征转折频率，因为形成了过大的相位拖尾，这种负载组合将会引起电路振荡。不过，随着在电路中加入$R_D$，受迫形成的更高放大器噪声增益产生新的$1/\beta$开环滚降插入，故意将频率点降到原来的1/10以下。这时的工作频率足够低，$C_L$在放大器本征单位增益转折频率附近引起的附加相位拖尾将不再造成振荡，能够保持电路稳定。

这种技术的一个缺点是，连接$R_D$时，放大器的直流失调和输入噪声将提高新的噪声增益倍数。不过，如果添加$C_D$与$R_D$串接在一起，放大器的失调电压能够保持不变，升高的交流噪声成分将会限制在$1/(2\pi R_D C_D)$以上的频率区域。使用这种技术时另一个值得注意的地方是，将放大器的直流工作区域与交流工作区域分隔开来，使用时要特别注意它的建立时间（见参考文献6），否则将会出现意想不到的结果。注意，图6-71的简化电路是非常通用的，实践时电路中某些元件的绝对取值要与特定的放大器匹配。

“无源”电容负载补偿如图6-72所示，是最简单的也是最流行的隔离技术，它使用一个简单的“环路外”串接电阻$R_X$隔离电容负载，可以在任何电流反馈/电压反馈、FET输入/双极性输入的放大器电路中使用。



因为这种技术可用于所有放大器，造成它非常通用。图中所示是用于大电流线缆驱动的电流反馈放大器AD811，它使用了简单的串接隔离电阻$R_X$。出于稳定性方面的考虑，该电阻的取值随放大器不同发生变化，因此使用时一定注意参考放大器数据手册。通常，数据手册会按照负载电容的宽容度给出该电阻的取值，也会绘出稳定工作的最小取值。

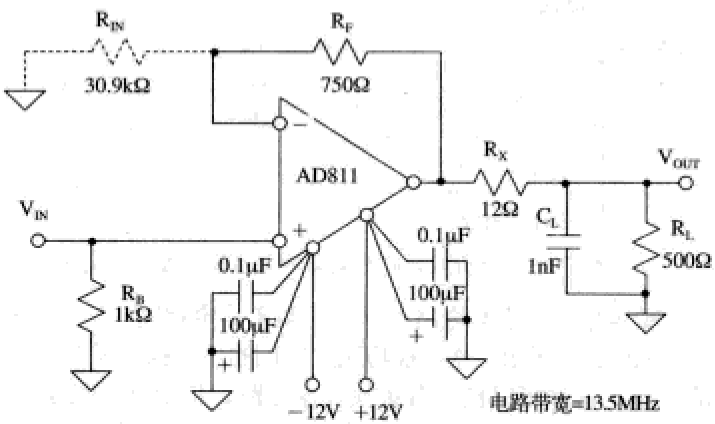



图6-72 环路外串接电阻隔离电容负载

这种方法的缺点是，$R_X$与$C_L$造成带宽损失，$I_{MAX}$与$C_L$造成电压摆幅损失、转换速率降低，$R_X$-$R_L$分压形成增益误差。增益误差可以选用$R_{IN}$进行补偿，它与$R_F$的比值应设置为$R_L$与$R_X$的比值相等。本例中，从运算放大器输出±100mA电流，灌入电容$C_L$，使$V_{OUT}$的转换速率达到100V/μs，远低于AD811固有的2500V/μs转换速率。尽管这些缺点很严重，但是因为该电容负载补偿方法简单易用，所以该方法非常常用。如果放大器没有保护，那么它在驱动电容负载时，一定要使用50~100Ω的电阻$R_X$。尽管图中绘制的是同相输入放大器，该技术也适用于反相输入放大器。

对最短建立时间要求严格的电路应用中，如果使用高速放大器，那么即使很小的负载电容也可能破坏电路的频率响应，并且这在某些时候是不可避免的。放大器驱动ADC的输入就是这方面的例子。因为高速ADC的输入通常看作是电容性的，这就表现为油与水的问题。在这些应用中，要求放大器必须稳定驱动电容负载，并且要保护电路的最大带宽与建立时间特性。为了说明这类电容负载问题，首先可以根据特定建立时间确定$R_S$与$C_L$的取值。

某些应用中，尤其是在要求驱动高阻抗ADC的电路中，并没有合适的端接电阻来衰减电阻负载的振荡效应。工作在高频时，放大器的输出阻抗随频率的升高而增大，其表现像电感一样，它与$C_L$组合在一起，可以形成尖峰，严重时甚至引起振荡。如果放大器的带宽与器件的$F_t$形成

恰好合适的比例关系，因为电容负载效应会反射回放大器的内部电路，情况会变得越发复杂。抛开这个缺点不说，大多数宽带放大器（比如AD8001）的基本性能都是非常相似的。

通常，将一个小的阻尼电阻$R_S$与电容$C_L$串接在一起能够保持电路的期望响应（如图6-73所示）。阻尼电阻的最佳取值与期望响应的确定标准有关。传统上，一般使用简单稳定性或者可接受数量的尖峰，不过一个更为严谨的测量（比如0.1%甚至0.01%的建立时间）将会得到不同的取值。对于给定的放大器，存在一组$R_S$-$C_L$曲线，如图6-73所示。这些数据在特定应用中能够帮助确定$R_S$的取值。

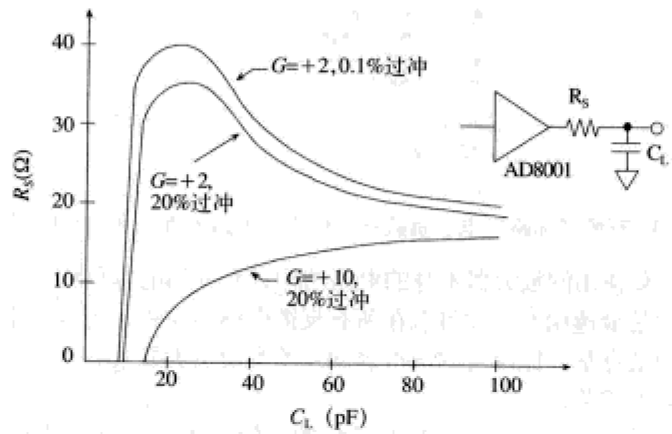



图6-73 AD8001的$R_S$-$C_L$曲线

499

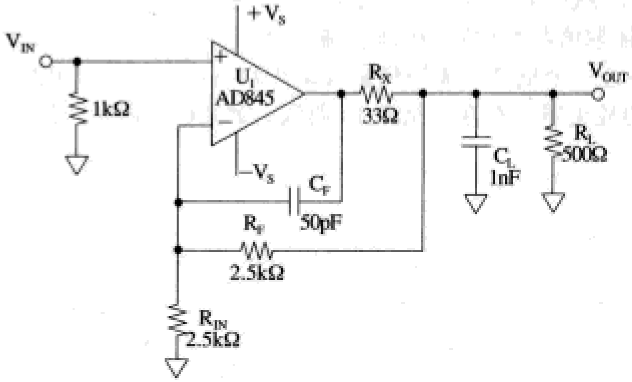
很容易解释这些曲线的基本形状。$C_L$非常小时是不需要串接阻尼电阻$R_X$的，$C_L$增大到超过某个门限时串接$R_X$就变得非常必要了。因为要求阻尼的频率点与$R_X \cdot C_L$时间常数相关，起初$R_X$的取值从6Ω急剧增大，然后随着$C_L$的进一步增加而减小。要求相对严格（比如0.1%）的曲线比不太严格的曲线（比如20%过冲）下降得更快，对于给定的$C_L$，同样的建立时间通常要求较大的$R_X$取值。对于常用增益为+2的电路结构，0.1%建立时间曲线（最上面的曲线）和20%过冲（中间曲线）的曲线如图中所示。这里还有一点需要进一步指出，更高的闭环增益将会大大缓解这个问题，并且对$R_S$的要求会降低。第三个曲线（最下面的曲线）正好说明了这一点，演示了AD8001放大器20%过冲要求时的闭环增益为$10R_X$。这与图6-70中的讨论是相关的。

$R_S$的推荐取值将会优化电路响应，但是$C_L$将会降低电路的最大带宽和建立时间性能。受限时，大的$R_S \cdot C_L$时间常数确定电路的响应。在任何特定的应用中，$R_S$的取值都是电路优化的起点，它对电路寄生以及其他次级效应都有影响。

*有源或者"环路"*电容负载补偿也可以按照如图6-74电路所示进行，该电路结构修改了无源补偿电路，提供了与$R_X$相关的直流反馈校正和低频增益误差反馈校正。与无源补偿电路对比发现，有源补偿只能与电压反馈放大器一起应用，这是因为电流反馈放大器不允许连接积分电容$C_F$。

该电路的直流反馈从输出侧的隔离电阻$R_X$处返回，这校正了电路的直流反馈。交流反馈通过$C_F$返回，高频输入时旁路掉了$R_X$、$R_F$。随着$C_F$取合适的值（对于给定的电阻，$C_F$随$C_L$变化），该电路可以调整为具有很好的瞬态阻尼响应（见参考文献6、7）。该电路的带宽有所降低，稳定工作富裕有所损失，转换速率也有所降低，但是它的直流误差非常低。该电路的主要缺点是，即使很好地选择了$C_L$和$C_F$的初始取值，也要不断根据$C_L$调整$C_F$的取值，$C_L$的任何变化都将导致电路响应偏离期望的平坦响应。该电路只能在电压反馈放大器中使用，这是因为电容$C_F$在$U_1$周

围形成了积分效应。该电路也可用作反相输入模式，只是需要将运算放大器的同相输入端接地，变为驱动低端$R_{IN}$罢了。




500

图6-74　有源“环路”电容负载补偿校正了电路的直流和低频增益误差

内部电容负载补偿使用的放大器本身的电路结构具有外部电容负载效应。对于使用者来说，这在所有补偿技术中是最透明的，它可以在所有反馈电路中应用，可以用于任何取值的负载电容。这种补偿技术的缺点是，比没有内部电容网络的类似放大器具有更高的失真，并且对电容负载的补偿与信号电平相关。

内部电容负载补偿放大器听起来好像是最好的补偿方法，因为使用者不需要做任何事情。图6-75所示是AD817放大器的简化电路图，它包含一个内部电容负载。电容负载补偿在放大器的单位增益输出电路中，靠$C_F$和电阻网络实现，图中用点划线标示。必须指出，内部$R_C$补偿网络只对特定的负载条件有效。

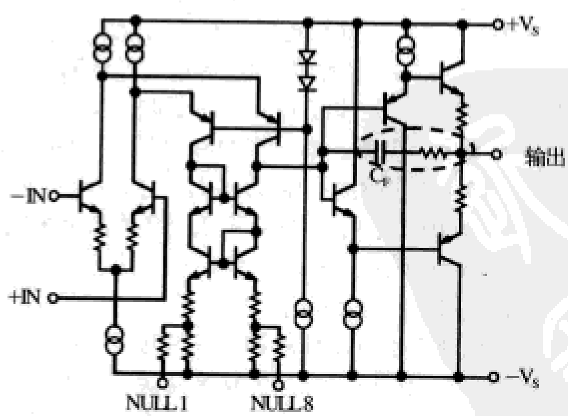



图6-75　AD817简化电路图演示了驱动电容负载时的内部补偿方法

在一般的负载条件下（非电容负载，轻电阻负载），输出电路的输入/输出电压误差有限，因此$C_F$网络引起的电压下降非常小，对AD817的高阻抗补偿节点的影响非常小甚至不造成影响。然而，在电容负载条件下（或者重电阻负载），输出电路的大电流通过$C_F$网络形成电压差，这急剧增加了补偿节点的电容。在驱动这种相对较重的负载时，较大的净补偿电容才能发挥作用，但是这样降低了放大器的速度，速度降低程度随外部电容$C_L$变化。举例作为参考，频率为10MHz时，要想在100pF电容负载上形成峰峰值为2V的压摆，要求放大器的峰值输出电流为

6.3mA。

由于内部补偿结构位于放大器的输出电路中，它动态地影响电路的总体补偿特性，它与外部反馈电路以及外部电容的大小无关。即如果没有特殊的使用要求（正确选择器件除外），它对使用者是透明的。采用内部电容负载补偿的放大器包括AD817和AD847，以及它们的双运放同胞AD826和AD827。

501

不过，使用这种内部补偿方法有些需要注意的地方。在使用无源补偿技术时，为了避免大负载电流时出现谐振现象，需要降低器件的速度，这时带宽也随之降低。当足够大的电流经过$C_F$网络产生很大的电压降时，这时有源自适应补偿技术也有同样严重的效应。相反，在小信号电平时，这种网络速度效应不是很明显，因此在某些低电平输出电路中可能出现较为严重的振铃现象。

内部电容负载补偿的动态特征如图6-76所示，测试了AD817单位增益反相器的高输出电平（左图）和低输出电平（右图）特性，电路测试条件为：$V_S=\pm15V$、$R_L=1k\Omega$、$C_L=1nF$、输入/反馈电阻为1kΩ。这两幅图中，上面的曲线是输入信号，下面的曲线是输出信号，时间尺度固定。

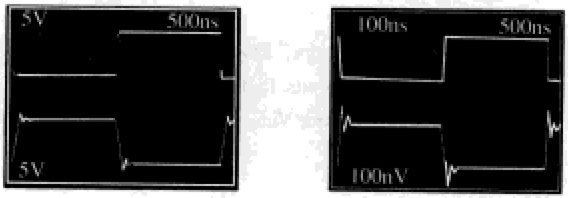



图6-76 内部电容负载补偿放大器随信号电平变化时的输出响应特性

在左边的10V峰峰值输出测试图中，为了驱动电容负载，输出适当变缓，不过建立时间依旧干净，只有很小的过冲。在这种大电平应用中，$C_L$噪声的带宽下降是很明显的。

在右边的200mV峰峰值输出图中，低电平信号表现为更高的过冲和振铃。这说明电容负载补偿放大器的性能是信号相关的，不过能够稳定驱动任何电容负载。

最后，因为该电路基于非线性原理设计，其内部网络会影响电路的失真性能和负载驱动能力，这些因素最终影响了放大器的视频应用性能。尽管这绝不意味着具有内部补偿网络的放大器（比如AD817和AD847）不能在视频中应用，但是视频电路确实不允许出现即使很小的失真、差分增益与差分相位（不具有内部补偿网络的放大器确实可以得到非常低的失真、差分增益与差分相位性能），然而具有内部补偿网络的放大器在别的方面的性能则是可比较的。

尽管上面列举的各种电容负载补偿技术具有这样那样的优点和缺点，这些技术的一个共同缺点是降低了放大器的速度（包括带宽和转换速率）。如果不能牺牲这些参数，那么匹配传输线系统则是很好的解决方案，这将在6.3节进行更为详细的讨论。

在这些电容负载补偿方案中进行电路选择时，从表面上看包含内部补偿网络的放大器提供了最佳的解决方案，因为这只需要选择合适的放大器，不需要进行其他电路设计。实际上，真正遇到电容负载应用场合时，这确实是剂“万能药”，只要使用了正确的放大器，就不再需要考虑电容负载问题了。

502

内部电容负载补偿是很微妙的，这种方法虽然方便，但是与其他没有内部$C_F$−电阻网络的类似放大器比较，它的动态自适应补偿特征常常会造成更严重的失真特性。为了得到高等级的

高频交流性能，首先要确定是否采用具有内部补偿电容负载的放大器，而不是简单地选择哪种型号的内部补偿电容负载放大器。比如，AD818是增益为2的稳定的视频运算放大器，提供了优异的视频增益与相位性能。它是AD817的简化版本，只不过没有内部电容负载补偿网络。在相似的视频电路驱动应用中，AD817表现得不如AD818稳定。

另一方面，如果你对低电平失真没有太多具体要求，那么AD817可能就是一个很好的选择。这类放大器使用起来简单方便，并且不需要过多考虑输出负载问题。 503

## 参考文献


1. George Erdi, "A 300 V/μs Monolithic Voltage Follower," **IEEE Journal of Solid-State Circuits**, Vol. SC-14, No. 6, December, 1979, pp. 1059–1065.
2. Royal A. Gosser, "Wideband Transconductance Generator," **US Patent 5,150,074**, Filed May 3, 1991, issued September 22, 1992.
3. Derek. F. Bowers, "A 6.8mA Closed-Loop Monolithic Buffer with 120MHz Bandwidth, 4000 V/μs Slew Rate, and ±12 V Signal Compatibility," **1994 Bipolar/BiCMOS Circuits and Technology Meeting 1.3**, pp. 23–26.
4. Walt Kester, "Maintaining Transmission Line Impedances on the PC Board," within Chapter 11 of Walt Kester, Editor, **System Application Guide**, Analog Devices, Inc., 1993, ISBN 0-916550-13-3.
5. William R. Blood, Jr., **MECL System Design Handbook**, (HB205, Rev.1), Motorola Semiconductor Products, Inc., 1988.
6. Joe Buxton, "Careful Design Tames High-Speed Op Amps," **Electronic Design**, April 11, 1991.
7. Walt Jung, "Op Amps in Line-Driver and Receiver Circuits, Part 1," **Analog Dialogue**, Vol. 26-2, 1992.
8. Dave Whitney, Walt Jung, "Applying a High-Performance Video Operational Amplifier," **Analog Dialogue**, 26-1, 1992.


504

## 6.3 视频放大器

*Walt Kester*

### 6.3.1 视频信号及其规范

讨论视频放大器应用之前，先回顾一下视频信号及其规范的基本知识。标准视频格式是从电子学观点定义的视频信号规范。光线照射到摄像头感光器件的表面，会产生一个电压信号，该电压值与感光器件表面特定区域接收的光线数量相关。感光器件把这个电压信息变换为标准数据格式，按顺序从摄像头输出。在携带真实的光线与色彩信息的信号中，加入同步脉冲，以使接收器件（比如监视器）能够区分输出数据序列在视频“帧”信号中的位置。

标准视频格式图像按照从左至右、从上到下逐线方式输出。视频信号交织（interlacing）技术是指先从上到下读出所有的偶数线数据，然后再从上到下读出所有的奇数线数据，如图6-77所示。

交织技术把电视图像“帧”（frame）划分为偶数“场”（field）和奇数“场”，并且使图像“帧”的显示刷新时间变为原来整帧图像刷新时间的一半。这使电视图像的闪烁现象变得更不明显。典型的广播电视帧图像的刷新速率为30Hz和25Hz，主要与线频率有关。需要说明的是，交织技术在图形显示系统中并不是必需的，刷新率高于60Hz的系统就不需要使用交织技术。 505

美国最早的黑白电视（或者单色显示器）规范为EIA RS-170，规定了商业广播电视信号所有的时序、电平等要求。美国的彩色电视信号规范为NTSC，它在RS-170的基础上进行了修改，在原来的黑白信号中加入了颜色信息来表达彩色信号。

视频信号由一系列模拟电视线信号组成。各个线信号之间使用水平同步脉冲（horizontal

sync）信号隔离开。各个电视图像场之间使用持续时间更长的垂直同步脉冲（vertical sync）信号隔离开。电视机接收信号时，电子束扫描显像管的表面，它的亮度受视频信号幅度控制，NTSC彩色电视的单根线信号的结构如图6-78所示。

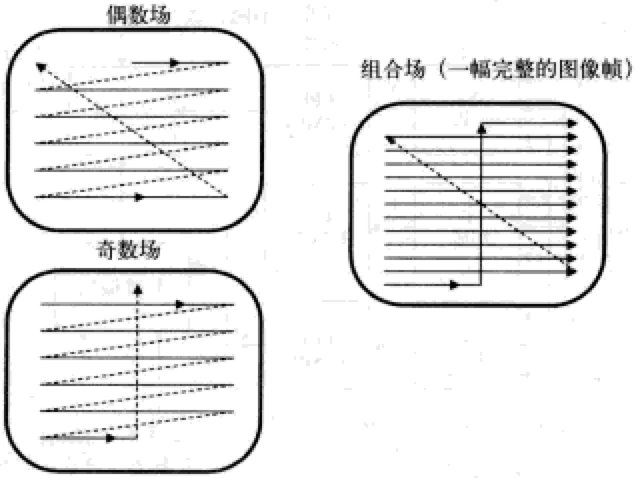



图6-77 标准广播电视交织输出格式

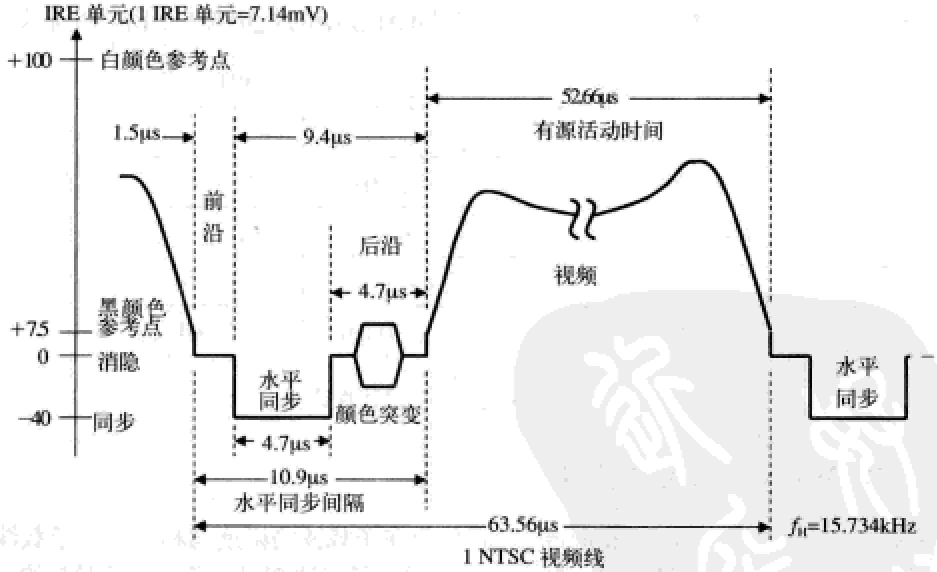



图6-78 NTSC复合彩色电视线信号的格式

电视机一旦检测到水平同步脉冲，就把电子束的位置重置到显示屏的左侧，并且移至下条线的位置。在持续时间更长的垂直同步脉冲的指示下，电子束的位置被重置到显示屏左上角、前次扫描最先两条线的中心线位置。这样本场图像就可以显示在前次场图像的中间。

NTSC彩色电视信号处理系统的简化原理框图如图6-79所示。来自彩色摄像头的三个颜色信号（RGB：红、绿、蓝）形成一个矩阵单元，产生一个流明信号（$Y$信号）(luminance signal) 和两个颜色差异信号（$I$、$Q$信号），这三个信号成分进一步组合形成所谓的复合彩色信号(composite color signal)。

NTSC彩色电视系统（主要用于美国和日本）颜色子载波的频率为3.58MHz，PAL彩色电视系统（主要用于英国和德国）和SECAM彩色电视系统（主要用于法国）颜色子载波的频率则为4.43MHz。

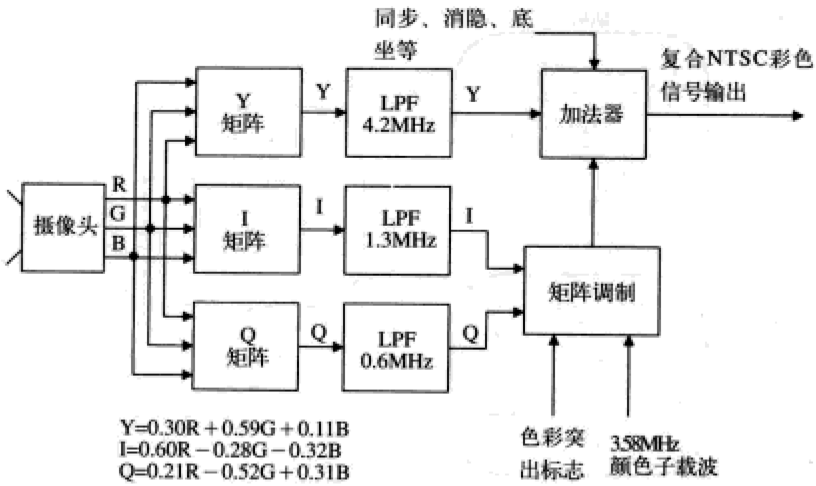



图6-79 产生复合NTSC彩色信号

以主要的频率指标为比较对象，将NTSC系统与PAL系统的差异列表如图6-80所示。

| | NTSC | PAL |
|---|---|---|
| 水平线数 | 525 | 625 |
| 颜色子载波频率 | 3.58MHz | 4.43MHz |
| 帧频率 | 30Hz | 25Hz |
| 场频率 | 60Hz | 50Hz |
| 水平同步频率 | 15.734kHz | 15.625kHz |

图6-80 NTSC与PAL信号特性比较

## 6.3.2 差分增益与差分相位规格

复合电视信号的*颜色信号*（chrominance）包含在子载波的幅度与相位中。子载波的幅度确定色彩的*强度*（intensity）或者*饱和度*（saturation），子载波相对于色彩突发时刻的相位则确定显示的准确颜色（也就是红、绿、蓝以及它们的组合）。颜色信号调制流明信号，确定色彩的相对黑白程度。为了保护颜色的真彩（color fidelity）特性，保持恒定幅度－相位颜色子载波的幅度和相位在整个黑白曲线上恒定不变是非常必要的。

颜色子载波在黑白区间上的幅度变化称为*差分增益*（用百分比表示）（differential gain），颜色子载波在黑白区间上的相位变化称为*差分相位*（用度表示）（differential phase）。家庭使用的电视信号的差分增益上升几个百分点、差分相位上升几度造成的信号质量下降是可以接受的，但是视频信号通路上的各种电路元件（比如放大器、开关等）必须符合严格的信号质量规范。这是因为信号从摄像头到达家庭用户要经过多级电路传输。不过，专业视频信号处理系统的差分增益和差分相位有更为严格的要求，通常限定在0.1%和0.1°以下。

### 6.3.3 图形显示系统的视频格式

图形显示系统有许多电路结构，图6-81所示是最通用的结构形式。它包括一个微处理器、一个图形控制器和三个颜色存储器（或者叫帧缓冲），这三个颜色存储器分别保存红、绿、蓝三种颜色数据。微处理器为图形控制器提供图像信息，图像信息通常包括位置和颜色。图形控制器负责翻译这些信息，并且将同步（sync）、消隐（blanking）、存储器管理等信号加入到要求的传输信号中。

与广播电视不同，图形显示系统的水平分辨率、垂直分辨率以及刷新率随显示器期望性能的不同差别非常大。图形显示系统的分辨率通常用*像素*（pixel）进行定义：每条线上的像素数×用像素表示的水平线数。比如，640×480就表示显示器的水平线数为480像素，而每条水平线由640像素组成。因此，单帧图像包含307 200像素。在彩色显示系统中，每个像素用RGB强度数据表示，这个数据以8位或者10位字的形式保存在颜色存储器中。

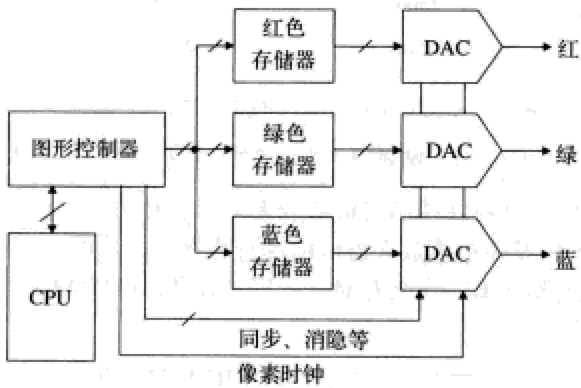



图6-81 生成RGB信号的简化图形控制系统

存储器保存每个像素的强度信息。DAC使用存储器内保存的颜色及其控制器信息将像素信息写入显示器中。专门设计的视频DAC（称为RAMDAC）大大简化了颜色查找表格式像素数据的存储。这些DAC的数据也为产生同步和消隐信号进行了专门优化。

图6-82所示是通用图形显示系统典型的分辨率（resolution）和像素率（pixel rate）指标，这里假定图形显示系统的刷新率为60Hz，并且不使用交织技术。标准的计算机显示器与电视机类似，使用了*光栅扫描*（raster scan）技术。这种技术从左至右、从上到下逐线将颜色和亮度信息写到显示屏上。显示一幅完整的图像，显示器要接收大量的信息数据，不仅包括每个像素的强度信息，而且包括水平同步和垂直同步信息。计算机工业将其格式进行了规范化处理，形成EIA RS-343A视频标准。与广播电视不同，计算机显示器的刷新率可以变化，既可以使用交织技术，也可以不使用交织技术。像素时钟的频率为所有模拟元件（比如RGB信号通路上的DAC器件）的带宽和建立时间提出了明确的要求。水平分辨率乘以垂直分辨率再乘以刷新率就是像素时钟的频率。在实际应用中像素时钟频率还增加了30%的富裕空间。

508

### 6.3.4 视频应用中的带宽

在视频应用中，运算放大器的带宽必须足够大，以保证视频信号不衰减，不发生严重的相位移动。这就暗示运算放大器的带宽必须大于最高的视频频率。视频开关以及特殊信号发生器等视频设备信号通路上的运算放大器的0.1dB带宽必须在50MHz以上，高清晰电视对运算放大

器的0.1dB带宽甚至提出了更高要求。在高频段，电路的寄生效应和负载阻抗可能严重影响系统的0.1dB带宽，这就要求系统设计中必须仔细考虑器件布局、电源退耦以及接地等，同时要考虑在运算放大器的输出端使用传输线技术。采用75Ω高质量铜轴电缆进行视频传输时，要使用源和负载端接电路，这样可以保证在运算放大器的输出端形成150Ω电阻负载。运算放大器的输出端为电抗负载时，要想精确控制系统的0.1dB带宽几乎是不可能的。

| 分辨率 | 像素率 |
|---|---|
| 640×480 | 25MHz |
| 800×600 | 38MHz |
| 1024×768 | 65MHz |
| 1280×1024 | 105MHz |
| 1500×1500 | 180MHz |
| 2048×2048 | 330MHz |

像素率=水平分辨率×垂直分辨率×刷新率×1.3

图6-82　60Hz不交织刷新率条件下典型的图形分辨率和像素率

在多数视频应用系统中，保持0.1dB带宽的最大平坦度非常重要。在闭环增益和负载条件已知的情况下，可以对电压反馈运算放大器电路进行优化，以使0.1dB带宽达到最大。在视频应用系统中，驱动100Ω或者150Ω输出负载时（分别代表50Ω和75Ω源和负载端接电缆），闭环增益为+1、+2是极其常见的。

509

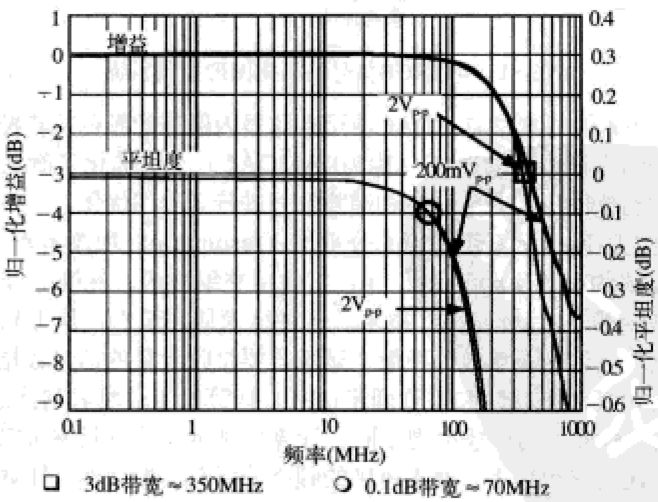



图6-83　三视频缓冲器AD8075的增益以及增益平坦度曲线（$G=+2$、$R_L=150\Omega$）

比如，三视频缓冲器AD8074（增益为+1）和AD8075（增益为+2）专门优化为驱动源和负载端接的75Ω电缆。这些器件采用电压反馈结构，包含片上增益设置电阻。如图6-83所示是AD8075缓冲器的频率响应曲线，左右两边的垂直尺度分别为1dB/格和0.1dB/格。“增益”曲线显示的3dB带宽为350MHz，“平坦度”曲线显示的0.1dB带宽为75MHz。请注意，图中小信号（200mV峰峰值）和大信号（2V峰峰值）的带宽几乎相等。

调节放大器的控制极点补偿电容以及外部反馈网络可以优化电压反馈运算放大器的带宽平坦度。然而，由于电流反馈放大器受反馈电阻与带宽之间的严格关系限制，它的优化带宽平坦度与反馈电阻的取值、电阻寄生效应以及运放封装与PCB的寄生效应等高度相关。图6-84所示是同相输入增益为+2的运算放大器AD8001的带宽平坦度（0.1dB/格）与反馈电阻的关系曲线。100Ω负载电阻代表源和负载端接的50Ω电缆。这些曲线是在使用表面组装电阻的AD8001评估板上经过测试得到的。

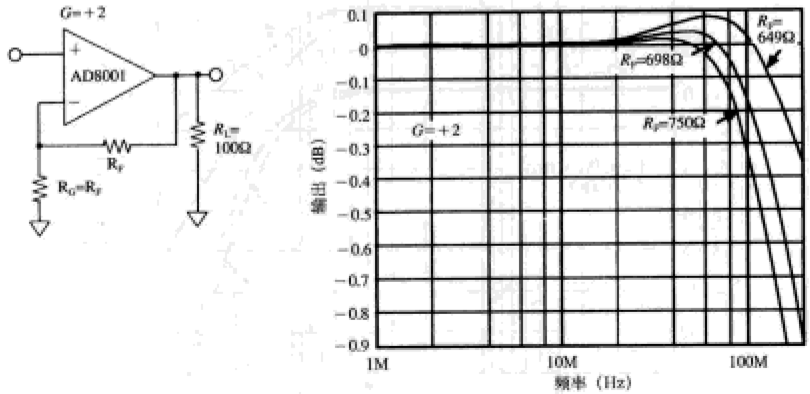
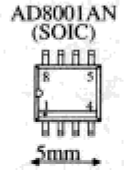



图6-84 电流反馈放大器AD8001的带宽平坦度与反馈电阻的关系曲线

510




| 增益 | −1 | +1 | +1 |
|---|---|---|---|
| $R_F$ | 649Ω | 1050Ω | 750Ω |
| $R_G$ | 649Ω | – | 750Ω |
| 0.1dB 平坦度 | 105MHz | 70MHz | 105MHz |




| 增益 | −1 | +1 | +1 |
|---|---|---|---|
| $R_F$ | 604Ω | 953Ω | 681Ω |
| $R_G$ | 604Ω | – | 681Ω |
| 0.1dB 平坦度 | 130MHz | 100MHz | 120MHz |

图6-85 DIP封装和SOIC封装的AD8001器件达到0.1dB最大带宽时的优化反馈电阻和前馈电阻取值

一旦确定了优化电阻的取值，就一定要使用1%公差的电阻元件。此外，其他结构的电阻具有不同的寄生电容和寄生电感，表面组装电阻是优化电阻的第一选择，并且在高频应用中不推荐使用直插元件。

DIP封装与SOIC封装的AD8001器件达到最优性能时的电阻取值可能稍有差异（如图6-85所示）。SOIC封装比DIP封装的寄生电容和寄生电感更低。图中数据分别显示了DIP封装和SOIC封装的AD8001器件达到0.1dB最大带宽时的优化反馈电阻和前馈电阻的取值。可以猜测，因为SOIC封装的低寄生效应，它的0.1dB优化带宽要稍高一些。

前面曾经讨论过，用作反相输入模式（*I/V*应用）时，电流反馈运算放大器对电容负载的敏感性相对要低一些。这是因为小的反相输入阻抗与外部电容并联在一起，降低了电容的效应。然而，在同相输入模式中，即使只有几个皮法的反相输入寄生电容也可能形成尖峰，造成放大

511

器不稳定。图6-86所示是在AD8004（SOIC封装、增益为+2）的反相输入端加入求和电容形成的效应曲线。请注意，即使加入的反相输入电容CJ只有1pF，也导致带宽急剧增加，尖峰急剧升高。然而，在放大器的增益为–2时，即使加入5pF的反相输入电容，也只导致带宽稍微增大，尖峰没有明显升高。

请注意，不管是用作反相输入模式还是同相输入模式，因为高速电压反馈运算放大器的正向输入阻抗和反向输入阻抗都非常大，因此都对反相输入寄生电容非常敏感。

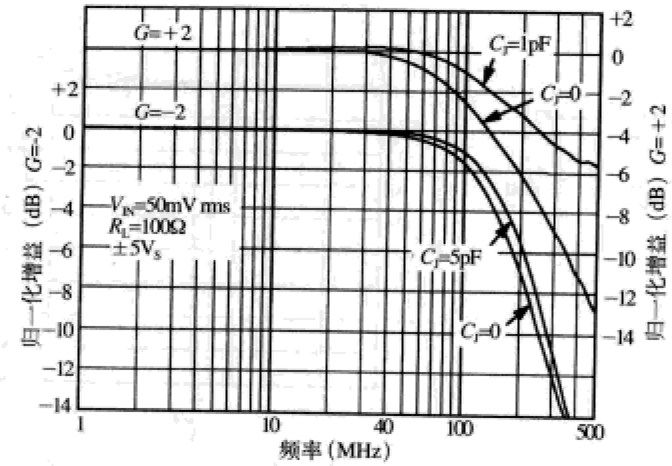



图6-86 AD8004电流反馈放大器对反相输入电容的敏感性曲线（$G$=−2、$G$=+2）

### 6.3.5 视频信号传输

在特性阻抗受控的端接铜轴电缆上，高质量视频信号的传输特性很好。铜轴电缆的特性阻抗定义为$Z_0=\sqrt{(L/C)}$，式中$L$是每英尺铜轴电缆的分布电感，$C$是每英尺铜轴电缆的分布电容。铜轴电缆的常见特性阻抗为50Ω、75Ω、93Ω和100Ω。

如果一段铜轴电缆被适当端接，那么在驱动器看来它是一个电阻负载。然而，如果铜轴电缆没有进行端接，那么在驱动器看来，它是一个与输出频率相关的电容负载。如果未端接电缆的长度远远小于驱动器输出频率的波长，负载可以看作是一个集总电容（lumped capacitance）。比如，传输20kHz的音频信号时（波长为50 000英尺，或者9.5英里），5英尺长的未端接50Ω铜轴电缆的表现就像一个150pF的集总电容（铜轴电缆的分布电容约为30pF/英尺）。

然而，在100MHz时（波长≈10英尺），未端接电缆必须看作传输线，才能计算它的驻波模式（standing wave pattern）和输出端电压。图6-87总结了不同频率的传输线特性。

- ❑ 所有互联都表现为具有一定特性阻抗的传输线特性（即使特性阻抗不是可控的）
- ❑ 传输线的特性阻抗定义为$Z_0=\sqrt{(L/C)}$，其中$L$是分布电感，$C$是分布电容
- ❑ 传输线的正确端接阻抗等于它的特性阻抗
- ❑ 如果未端接传输线的长度远远小于输出频率的波长，它的特性表现为集总电容
  - ■ 20kHz时（波长≈9.5英里），5英尺长的未端接50Ω铜轴电缆表现为一个150pF的电容负载
  - ■ 100MHz时（波长≈10英尺），5英尺长的50Ω铜轴电缆必须进行适当端接，以避免出现反射和驻波现象

图6-87 驱动电缆的传输线特性

由于存在集肤效应（skin effect）和线阻抗特性，铜轴电缆的传输损失是频率的函数，并且随着电缆类型不同而变化。比如，100MHz时，RG188A/U电缆的衰减为8dB/100英尺，

RG58/U电缆的衰减为5.5dB/100英尺，RG59/U电缆的衰减为3.6dB/100英尺（见参考文献4）。集肤效应还影响长铜轴电缆的脉冲响应。快脉冲响应在前50%输出摆幅上升得非常快，之后逐渐停止。计算表明，受集肤效应的限制，铜轴电缆传输波形在10%~90%的上升时间是0%~50%上升时间的30倍以上（见参考文献4）。 412

## 6.3.6 传输线缆驱动器测试

在适当/失当、源/负载端接的传输线缆上，测试脉冲信号的保真性是非常有必要的。下面的实验测量就是围绕这方面展开的。

为了演示高速运算放大器驱动铜轴电缆时的行为特性，考虑如图6-88所示的电路。图中AD8001驱动5英尺长的50Ω铜轴电缆，负载端使用50Ω电阻端接。在放大器的输出端（驱动端）没有进行端接。图中也给出了该电路的脉冲响应曲线。

直接将电缆的输出连接到*Tektronix*公司的644A型500MHz数字示波器的50Ω输入端进行测量。50Ω端接电阻实际上是示波器的输入。不过，这个50Ω负载不是理想的线缆端接，它的高频负载会变小（因为示波器的10pF并联输入电容造成的）。

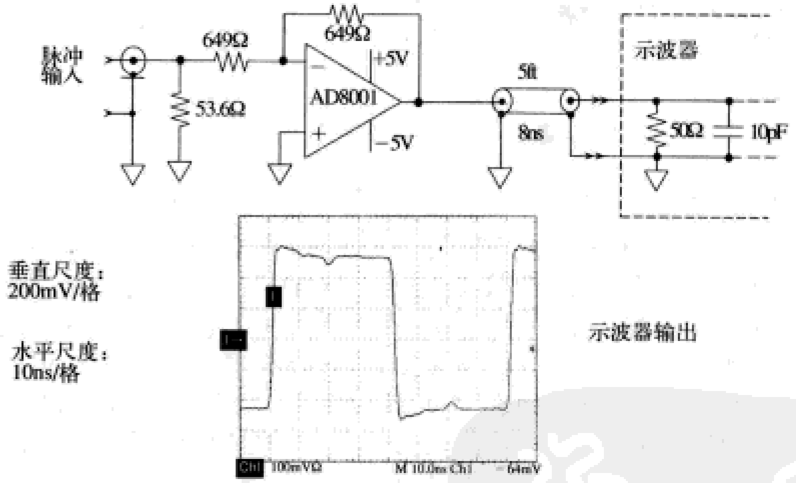



图6-88 AD8001驱动5英尺长的50Ω铜轴电缆（只有负载端接时）的脉冲响应

结果是某些脉冲上升沿被反射到源端，相位不再同步。当这些反射波到达运算放大器时，看到的是约为100Ω（频率为100MHz时）的放大器闭环输出阻抗（比线缆阻抗稍高）。

来自负载端的下降沿反射刚到达运算放大器的输出端，又被二次反射到负载，不再经历另一次的相位翻转。这就是在波形上沿看到的负向反射脉冲，它比脉冲前沿滞后16ns。这个时间差等于电缆的往返延迟（2×5英尺×1.6ns/英尺=16ns）。另一点需要指出的是，在频域（没有画出），电缆不匹配还将导致负载端的带宽平坦度出现损失。 513

图6-89所示是另一个测量实例。该电路驱动同样的铜轴电缆，这次在源端和负载端都端接了50Ω电阻。注意，该电路是驱动传输线的推荐电路，因为负载阻抗不匹配引起的一部分反射可以被放大器的50Ω源端接电阻吸收掉。该电路的缺点是它有6dB的增益损失，这是源端接电阻和负载端接电阻之间的分压造成的。

不过，该电路结构对低损失电缆进行了源和负载端接，它的突出优点是良好的带宽平坦度特性，在较低频率的应用中这个优点尤其突出。除此之外，该电路放大器工作在最优的负载条件下，也就是它的负载是电阻性的。该电路的负载为100Ω，通常它是传输线缆特性阻抗的2倍，

也就是说使用75Ω电缆时的负载阻抗为150Ω。

实践中，该电路源/负载阻抗分压形成的增益损失很容易进行补偿，只须将线缆驱动器电路的增益设置为+2。通常，视频驱动器电路采用同相输入模式以保持信号波形的符号不变，增益精确设定为+2。这样就在输入端和最终的输出端提供了净单位增益的信号传输（这里忽略了传输线损失，并且假定增益电阻具有精确的电阻比）。在实践中还应注意，该驱动器电缆可以用在多种传输线缆中，只需要改变源端的端接电阻即可。

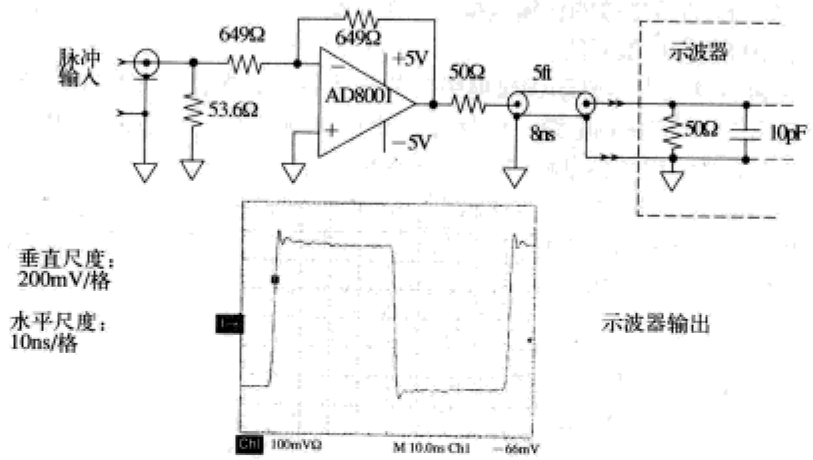



图6-89　AD8001驱动5英尺长的50Ω铜轴电缆（源和负载都端接时）的脉冲响应

也可以使用图6-90所示的只进行源端端接的电路结构，图中运算放大器使用50Ω源端端接电阻，驱动铜轴电缆。在负载端，示波器设置为1MΩ的输入阻抗，也就是示波器的输入端使用了开路电路。运算放大器输出端的脉冲前沿看到的是100Ω负载（50Ω源端接电阻串接50Ω铜轴电缆阻抗）。当脉冲到达负载时，因为负载阻抗非常大，很大一部分同相信号被反射，在负载上形成完全幅度脉冲。当反射波到达电缆的源端时，它看到的是50Ω电阻与运算放大器闭环输出阻抗（脉冲沿的上升时间为2ns时，它约为100Ω）形成的串联电阻。反射波保持同相，在示波器的输入端看来为正向反射脉冲，它比脉冲前沿滞后16ns。

514

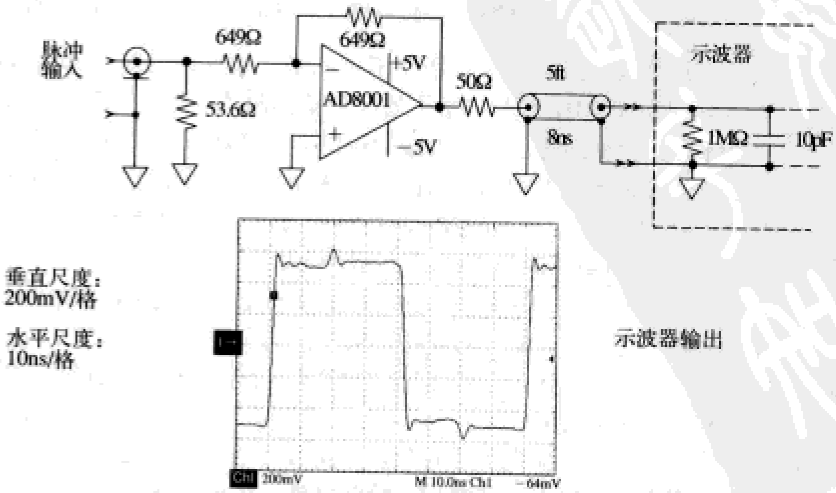



图6-90　AD8001驱动5英尺长的50Ω铜轴电缆（只有源端端接时）的脉冲响应

从这些试验可以看出，减小反射（也就是具有最大的带宽平坦度）的最优方法是源和负载都进行端接，并且设法使负载的电抗最小。这些试验都是在最严格的条件下测量的，试验时脉冲最快边沿的频率高于100MHz（这里使用了经验公式，带宽=0.35/上升时间）。

如果视频频率要求不太严格，只进行负载端接和只进行源端端接的电路也可以得到可以接受的结果，但是必须仔细阅读运算放大器的数据手册，以确定它在最大频率处的闭环输出阻抗。也就是要确定它是否比传输线阻抗低。只进行源端端接电路的主要缺点是，它要求非常高的负载阻抗（高电阻、低寄生电容）以减小能量吸收。此外，为了能够保持高频输入时的低输出阻抗，它也加重了驱动放大器的负担。 515

现在，我们做个最为严苛的试验，使用阻抗不受控的电缆（主要表现为电容负载以及很小的电感负载）代替前面图中的5英尺铜轴电缆。并且使用150pF的电容（对应5英尺长铜轴电缆的集总电容，铜轴电缆的分布电容为30pF/英尺）来模拟电缆的行为。图6-91所示是AD8001运算放大器的输出，它驱动160pF的集总电容（包括10pF的示波器输入电容）。

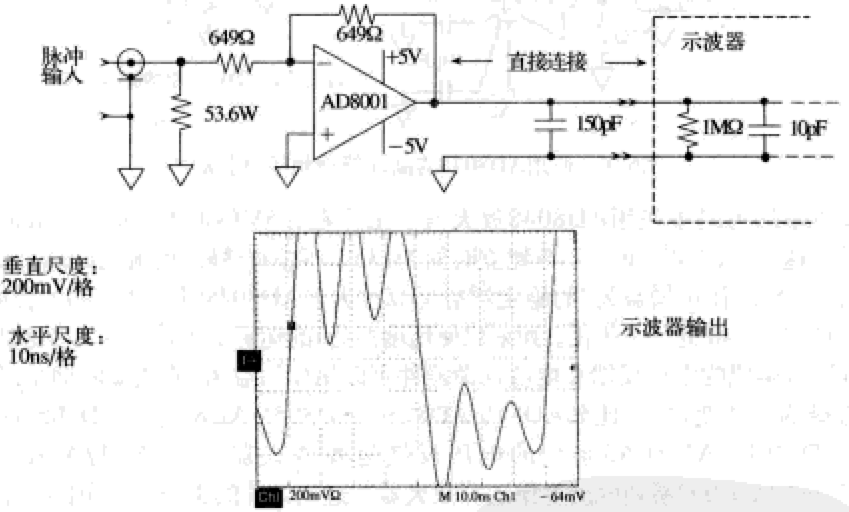



图6-91 AD8001驱动160pF‖50Ω负载的脉冲响应

请注意，受电容负载的影响，脉冲响应出现了过冲和严重的振铃现象。该例演示了在高频信号传输中使用高质量受控阻抗铜轴电缆的必要性，即使是短距离传输也该如此。如果线缆的信号分布阻抗不受控，那么可能造成脉冲波形的保真性出现严重损失，频域的带宽平坦度出现严重损失。

总之，传输线驱动器电路必须使用适当的线缆端接技术才能达到最优的响应性能。线缆端接的理想方法是在源端和负载端都使用阻值等于电缆特性阻抗的电阻进行端接（如图6-89所示）。由此带来的6dB增益损失很容易在放大器上进行补偿。次优的方法是只进行源端端接（如图6-90所示），该方法要求负载端的阻抗是足够大的电阻性阻抗，并且使用低驱动阻抗放大器。这种端接方法在负载端能够形成几乎满刻度的信号电平，使得驱动器的增益显得不是那么重要。也可以使用只进行负载端接的驱动方法（如图6-88所示），该方法对负载端的寄生效应以及放大器响应性能要求严苛。它在负载端也能提供几乎满刻度的信号电平。

在信号保真性非常重要的应用场合，要完全避免直接驱动不受控阻抗，尤其是集总电容性电缆（如图6-91所示）。 516

### 6.3.7　视频线缆驱动器

电压反馈运算放大器AD8047和AD8048为驱动视频电缆进行了优化设计，能够提供突出的性能。与前面第1章讲述的高转换速率、低失真放大器一样，它们采用了“正交核”$g_m$电路。AD8048（优化后的增益为+2）的差分增益为0.01%，差分相位为0.02°，这使得它非常适合在HDTV中应用。

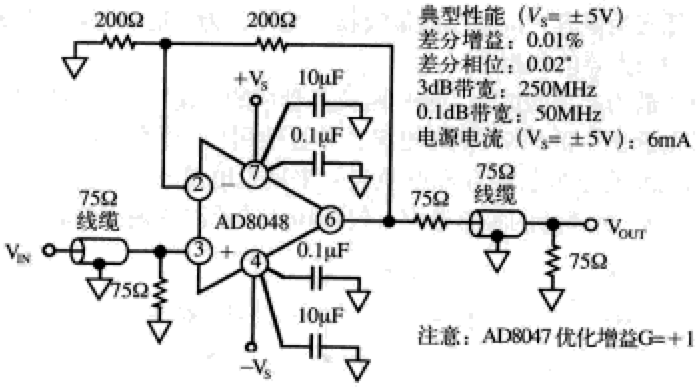



图6-92　使用AD8048的高性能视频线缆驱动器

图6-92所示的电路中使用AD8048放大器，工作在±5V供电电源时，它的0.1dB带宽为50MHz，转换速率为2000V/μs，0.1%建立时间为13ns。它的总静态电流为6mA（±5V），静态耗散功率为60mW。使用增益为2的稳定增益运算放大器AD8048时，该电路的性能是最优的，电路参数针对该增益值进行了优化。如果想使用增益为1的运算放大器，可以考虑选择AD8047。

其实有许多类似的电压反馈和电流反馈器件可以用作增益为2的线缆驱动器（不过反馈电阻可能随选择的器件变化）。比如AD818/AD828、AD8055/AD8056、AD8057/AD8058以及AD8061/AD8062/AD8063系列的电压反馈运算放大器，AD811/AD812/AD813、AD8001/AD8002/AD8003系列电流反馈运算放大器。这些器件的工作电源范围、单电源兼容性等方面有所差异，具体使用时要参考器件的数据手册。

经常会驱动不只一条铜轴电缆，这在驱动器上表现为150Ω的直流阻抗。加在75Ω负载两端的典型视频信号的最大电平为1V，这在驱动器的输出端表现为2V电压、13.3mA电流。这样输出电流能够达到50mA的视频运算放大器AD8047、AD8048等理论上可以驱动3路源和负载都进行端接的75Ω负载。不过，在这类应用中还要考虑其他一些次要因素，大输出电流可能恶化电路的差分增益和差分相位，并且放大器的闭环输出阻抗会影响多个输出通道之间的串扰。因此如果要求电路的扇出数量大于2，那么最好选用具有特殊扇出和负载能力的视频驱动器。

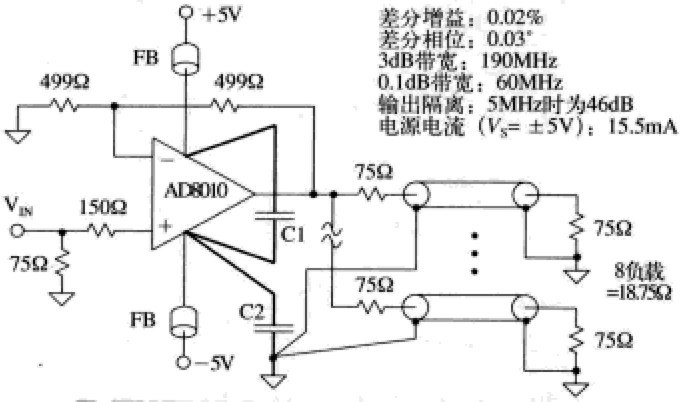
517

**视频分配放大器**

运算放大器AD8010为驱动多个并联视频负载进行了优化设计。在驱动多达8条源和负载都进行端接的75Ω视频电缆时，它的差分增益仍能够保持在0.02%，它的差分相位仍能够保持在0.03°。AD8010采用电流反馈结构，驱动8个视频负载时的0.1dB带宽为60MHz。工作在±5V供电电源时，它的典型电源电流（忽略负载电流）为15.5mA。AD8010的典型电路图如图6-93所示。AD8010有三种封装形式：8脚DIP（$\theta_{JA}$=90°C/W）、16脚宽体SOIC（$\theta_{JA}$=73°C/W）、8脚低热阻SOIC（$\theta_{JA}$=122°C/W）。

特别要注意AD8010的电源退耦设计。传统的将每个电源管脚分别旁路接地的做法对电路的差分相位误差可能造成相反的影响。这是因为在AD8010的内部有一个以负电源为参考点的

补偿电容。图6-93所示的推荐退耦技术是将3个并联旁路电容从正电源连接到负电源，再将负电源旁路接地。对于高频退耦来说，推荐使用0.1μF的表贴陶瓷电容。流过电源管脚的大电流要求附加大的钽电解电容进行二次退耦。如图中所示，与10μF/10V钽电容并联在一起的47μF/16V钽电容是必要的。负电源端的旁路接地电容$C_2$必须是单点接地。除了这里讲述的旁路电容之外，也需要在正、负电源的输入端串接铁氧体磁珠进行三次退耦处理。




FB=FERRITE BEAD (Amidon, Inc,#43101,www.amidoncorp.com)
$C_1$=$C_2$=47μF/16V Tantalum + 10μF/10V Tantalum + 0.1μF Ceramic Chip

图6-93 AD8010视频分配放大器

驱动多条电缆时另一个需要重点考虑的问题是输出端的高频隔离。因为AD8010的输出阻抗很低，它在驱动源和负载端接的75Ω负载时，输入5MHz信号，输出端的隔离度优于46dB。

### 6.3.8 差分线缆驱动器/接收器

在许多应用中需要使用差分信号驱动器和接收器电路，比如ADC的输入缓冲，使用差分工作模式可以提供非常低的二阶失真，再比如高频电桥激励器，ADSL和HDSL的平衡传输双绞线缆驱动器。

518

高质量信号传输如何通过噪声接口（各个PC板之间或者机架之间）对设计者来说始终是个挑战。采用高共模抑制比仪表放大器差分技术能够在很大程度上解决这方面的低频应用问题。这方面的例子曾经在本章的音频放大器一节详细讨论过。

在音频段，变压器、SSM2142平衡线缆驱动器、SSM2141/SSM2143线缆驱动器都能提供突出的共模抑制性能，能在噪声环境中传输低电平信号。在高频段，双绞圆线圈变压器仍可以发挥作用。

与此相比，视频信号传输问题要复杂得多。能够用于视频耦合的变压器并不是非常有效的，因为基带视频信号的低频成分只有几十赫兹，而它的带宽上限可以达到几十（甚至几百）兆赫兹。这使得视频变压器制造起来非常困难。

视频信号的另一问题是，它通常采用单端处理模式，不很容易改变到平衡线缆传输模式。与此对应，大带宽孪生导体（twin-conductor）屏蔽铜轴电缆的体积大、价格高，不容易接受。

这些因素造成的结果是，设计大带宽、低失真、高CMRR的差分视频驱动器和接收器是一项非常困难的任务。

不过，即使存在上面列举的各种困难，依然存在许多视频差分技术，它们具有比单端方法好得多的优点。在这些差分技术中，一部分使用分立元件，而另一部分则使用最新的视频差分放大器。

1. 视频差分驱动/接收方法

图6-94所示给出了两种差分传输/接收解决方案。图6-94上面给出的是理想情况，使用平衡差分驱动器驱动平衡孪生导体铜轴电缆，再驱动端接的差分线缆接收器。不过，该电路在视频段实现起来比较困难。

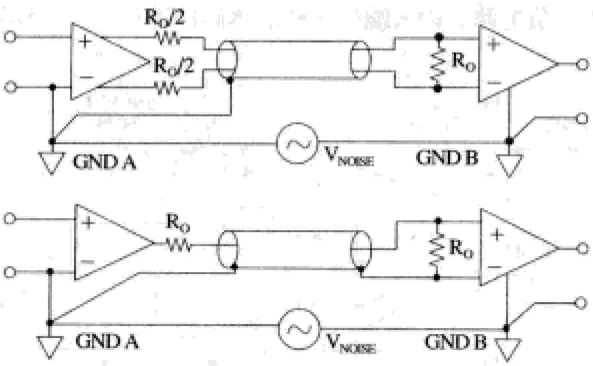



图6-94 差分线缆传输/接收的两种解决方案

图6-94下面给出的是常用的单端驱动器电路，它驱动源端端接的铜轴电缆，在发送端同轴电缆的屏蔽层接地。在接收端，铜轴电缆使用特性阻抗电阻端接，屏蔽层悬空，这样可以避免在两个系统之间出现地环路。高CMRR的差分线缆接收器抑制掉共模接地噪声。

519

2. 反相器－跟随器差分驱动器

图6-95所示的差分驱动器电路，在高速10~12位ADC、差分视频线缆以及其他输出电平为1~4V rms平衡负载中经常使用。

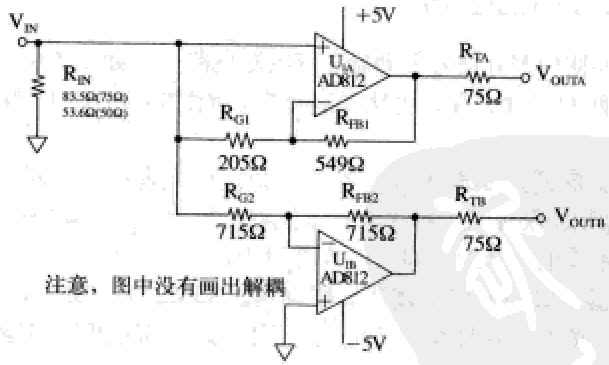



图6-95 反相器－跟随器差分驱动器

图6-95中使用了±5V供电电源，但是它也可以使用±5~±15V的供电电源。直接工作在±5V电源时，它对ADC过驱动造成的潜在破坏最小，更高供电电源的缓冲器驱动±5V的ADC时可能造成损坏，同时它也使驱动功率最小。

许多差分驱动器的性能要求是非常高的。除了要求输出失真要低以外，还要求两个信号保持良好的增益和相位平坦度。在图6-95中，使用双电流反馈放大器AD812的两个放大电路分别作为*A*通道和*B*通道的缓冲器。这比使用两个单运放器件提供了更好的开环带宽匹配特性。注意，放大器的带宽会随其制造批次发生微小变化。这里两个缓冲器的增益受各自反馈电阻和输入电阻的控制，精确为±1。B通道缓冲器$U_{1B}$是传统结构，使用715Ω的匹配电阻对，该电阻值是AD812工作在±5V电源时的最优取值。

A通道反相缓冲器$U_{1A}$自身的信号增益为+1，它受辅助反馈网络$R_{FB1}$和$R_{G1}$控制（见参考文献5）。相位匹配时，它也具有较高的噪声增益。通常，电流反馈放大器工作在单位增益跟随器模式时要使用电阻$R_{FB1}$，完全不需要增益电阻。这里，增加了输入电阻$R_{G1}$之后，$U_{1A}$的噪声增益变为与$U_{1B}$的噪声增益一致。受辅助连接$R_{FB1}$-$R_{G1}$的控制，信号增益保持为+1不变。给定$U_{1A}$和$U_{1B}$的开环匹配带宽，具有相近噪声增益的A、B通道的输出带宽也能在驱动器侧保持匹配，这对驱动器的总体匹配性能有重要影响。

在搭建驱动器电路时，必须考虑$R_{G2}$-$R_{FB2}$的电阻增益误差效应。不匹配度为2%的电阻将在A、B通道上形成0.2dB以下的增益误差。简单设计严格匹配的电阻比（不再需要微调）可以改善A、B通道之间的增益误差。

如果需要，可以通过$R_{G1}$微调通道之间的相位匹配度，以使A通道的相位与B通道匹配。因为$R_{G1}$在求和节点已被调节到最佳零点，使用一对几乎完全匹配（0.1%甚至更好）的电阻对A、B通道求和可以实现这一点。在该驱动器中，A-B通道的增益和相位匹配是非常有效的，该电路的最佳测试结果表明，工作在双150Ω负载、输出频率为10MHz时，A、B通道输出信号的增益误差的0.04dB，相位误差为0.1°。该驱动器的3dB带宽为60MHz。

520

该电路的净输入阻抗设置为标准线缆的端接阻值75Ω（或者50Ω），通过选择与RG2并联的RIN取值可以得到期望的输出结果。本例中，给定的标准输入阻抗为75Ω，RG2的取值为715Ω，那么与之并联的RIN的理想取值为83.5Ω。在图中所示的电路中，也可以使用高速、低失真的双电压反馈运算放大器，比如AD826、AD828，这样在选择电阻取值时有更大的自由度。

如果需要，可以改变该电路的增益，但是这也可能带来意想不到的效果。改变电路增益的简单方法是使用AD813、AD8013等3运放放大器，将第3个运放用作可变增益输入缓冲。如果选用的放大器的性能与AD812有差异，必须适当调整电路中的电阻取值。

### 3. 交叉耦合差分驱动器

第二种差分驱动器方法使用交叉耦合反馈技术同时得到非常高的共模抑制和互补输出。如图6-96所示，AD8002双电流反馈放大器电路作为交叉耦合反相器，两路输出强制为幅度相等，相位相反，共模电压为零（见参考文献6）。

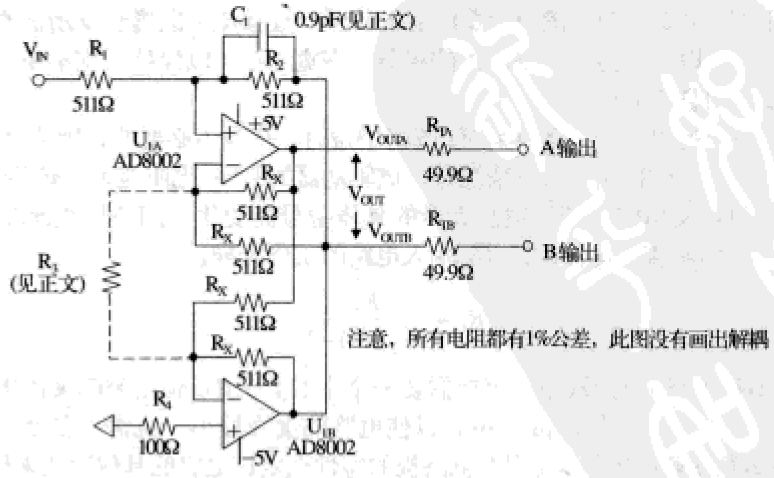



图6-96 提供平衡输出和250MHz带宽的交叉耦合差分驱动器

$U_{1A}$、$U_{1B}$和交叉耦合电阻$R_X$共同组成增益设置模块，虽然它基本上是差分输入/输出结构，但是它的电路特性更像一个电压反馈放大器，不过它的反馈端口在$U_{1A}$的（+）输入节点。

$V_{OUT}$相对$V_{IN}$的增益为：

521

$$G = \frac{V_{OUT}}{V_{IN}} = \frac{2R_2}{R_1} \tag{6-21}$$

式中$V_{OUT}$是差分输出电压，其计算公式为$V_{OUTA}-V_{OUTB}$。

式(6-21)的关系看起来不直观，它也可以按照下面的步骤进行推导。

首先，使用传统的反相输入运算放大器增益计算公式，给定输入电压$V_{IN}$，按照式(6-22)计算输出电压$V_{OUTB}$：

$$V_{OUTB} = -V_{IN}\frac{R_2}{R_1} \tag{6-22}$$

其次，因为$U_{1B}$运算放大器将$V_{OUTA}$反相，所以$V_{OUTA}$=–$V_{OUTB}$，进而达到$V_{OUT}$=$V_{OUT-}$–$V_{OUTB}$=–2$V_{OUTB}$。

第三，将公式(6-22)代入$V_{OUT}$=–2$V_{OUB}$，得到：

$$V_{OUTB} = -2\left(-V_{IN}\frac{R_2}{R_1}\right) = 2V_{IN}\frac{R_2}{R_1} \tag{6-23}$$

最后，化简为：

$$\frac{V_{OUT}}{V_{IN}} = \frac{2R_2}{R_1} \tag{6-24}$$

该电路有一些独特的优点。首先，差分电压增益受单个电阻比控制，因此不需要像传统差分驱动器那样调节两路分支的双电阻比匹配（见下面的线缆接收器内容）。其次，因为总体电路模拟了一个电压反馈放大器，对增益电阻的要求不像传统的电流反馈放大器那样严苛，所以，从$U_{1A}$看到的电阻对其取值和等效阻抗的要求都不高，取值相当低（本例中小于1kΩ）。

第三个也是非常重要的优点是，增益模块的带宽可以通过单个可选电阻$R_3$优化到期望的增益。比如，如果期望增益为20（$R_2/R_1$=10），如果不存在$R_3$，因为增益模块的增益带宽乘积又为常数（电压反馈模式的基本特征），所以电路带宽会急剧下降。然而，如果$R_3$存在，那么就可以好好利用AD8002 电流反馈放大器的有利特性。连接$R_3$可以增加驱动器的内部增益。如果$R_3$的取值合适，可以有效提高该驱动器的增益－带宽水平，以保持带宽不变（否则，带宽可能随着更高的闭环增益而减低）。

在图中所示的电路中，工作较低的2倍增益时，$R_3$是不必要的，因为这时$R_x$的阻值511Ω已经将驱动器的带宽优化到最大。请注意，该驱动器的4个$R_X$电阻匹配比较关键，不过4个$R_X$电阻的取值可以随着使用的电流反馈放大器的具体型号而变化。闭环增益比较高时，可以按照式（6-25）选择$R_3$的阻值来优化$U_{1A}$、$U_{1B}$输入电路的工作跨导。

$$R_3 \approx \frac{R_x}{(R_2/R_1)-1} \tag{6-25}$$

在高速反相反馈放大器中，可能需要一个小的高$Q$值反馈电容$C_1$来优化其频率响应的平坦度。该例中，使用了一个0.9pF的电容以使电路的尖峰最小。通常，在设计电路时可以考虑使用一个0.5~2pF的NPO电容。要根据电路板的特性选定该电容的具体数值来优化其频率响应。

图6-96所示电路的性能测试如图6-97所示，测试$A$、$B$两个输出口的频率响应，频率范围1~500MHz。测试输出电平为0dBm，通过后向端接电阻$R_{TA}$和$R_{TB}$馈入50Ω负载。

测试曲线的垂着尺度为2dB/格，测试表明该驱动器的3dB带宽为250MHz，带内起伏0.1dB。

4个$R_X$电阻以及$R_{TA}$、$R_{TB}$控制$V_{OUTA}$、$V_{OUTB}$两者的低频幅度匹配，使用1%公差的511Ω电阻，实验室测量表明它们的不匹配度在0.1dB以内。如果要求更严苛的幅度匹配，需要更精确地控制这些电阻的比值。

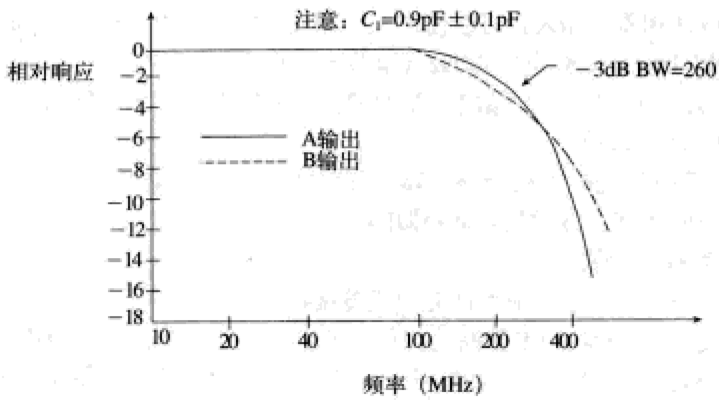



图6-97 AD8002交叉耦合驱动器的频率响应

522

因为AD8002具有非常高的增益带宽，搭建该驱动器电路时应采用射频电路的设计原则，这包括使用大的接地平面，±5V电源的旁路电容的要紧贴芯片的电源管脚。为了达到极低的寄生效应、形成极低的电感，推荐使用芯片类型的电阻（见参考文献7），并且注意优化电容$C_1$。尽管电容$C_1$通常是NPO芯片类型的，也可以考虑使用小的微调薄膜电容，因为它可以针对每个具体电路优化它的尖峰效应。

尽管该实例电路是个宽带视频放大器，但是在带宽相对较低的应用中也可以使用这样的推挽结构。比如，音频电路可以选择AD812作为$U_{1A}$、$U_{1B}$元件，也可以选择一对AD811。采用±15V的电源电压，该电路可以输出线性的平衡高电平。

**4. 完全集成差分驱动器**

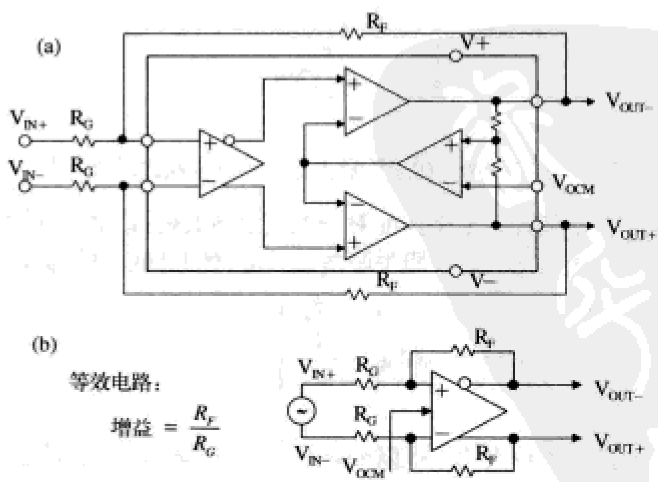



图6-98 AD8138差分驱动放大器的功能电路和等效电路

523

新型完全差分放大器AD813x系列的原理框图如图6-98所示，它为差分驱动器应用进行了优化设计。图6-98a所示是该系列器件的内部电路细节，图6-98b所示则是它的等效电路。电路增益通过外部电阻$R_F$和$R_G$进行设置，共模电压通过管脚$V_{OCM}$的电压进行设置。内部共模反馈特

性强制$V_{OUT+}$和$V_{OUT-}$的输出平衡，也就是说，两个输出端的信号总是幅度相等，相位相差180°，输出的共模电压为：

$$V_{OCM}=(V_{OUT+}V_{OUT-})/2 \tag{6-26}$$

该电路既可以使用差分输入也可以使用单端输入，电压增益始终为$R_F$和$R_G$的电阻比。

AD8138的3dB小信号带宽为320MHz（增益为+1），用作ADC驱动器时的谐波失真非常低（见第3章）。该电路具有非常高的输出增益和相位匹配特性，它的平衡结构压制了电路的偶次谐波（even-order harmonics）。

必须注意，AD8131差分驱动器与AD8138差分驱动器，在电路功能（如图6-98a所示）以及内部增益设置电阻等特性方面是非常相似的。

### 5. 电阻差分线缆驱动器

图6-99所示是一个低成分、中等性能的线缆接收器，它使用了一个视频专用的高速运算放大器。实际上它是一个标准的4电阻高速优化差分放大器，它的差分到单端增益为$R_2/R_1$。如果该电路的电阻$R_1$-$R_4$使用低阻值、直流精确、交流微调电阻，放大器使用高速、高共模抑制比运算放大器，那么该接收器将具有非常好的性能。

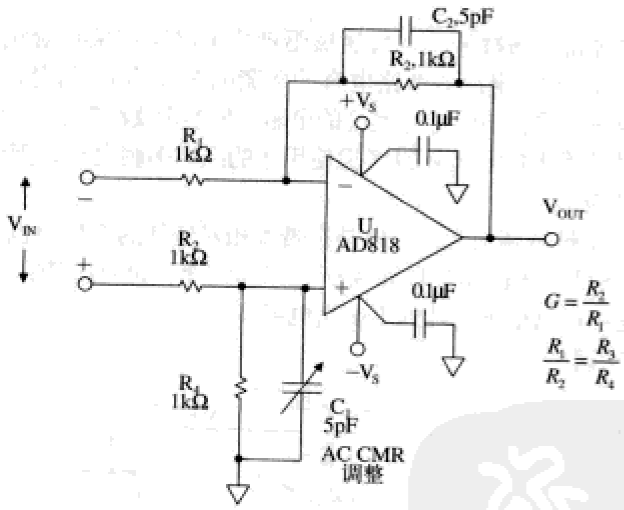



图6-99 基于AD819运算放大器的简单视频线缆接收器

从实践角度上讲，在低频段，电阻匹配对于电路总体共模抑制性能的影响比运算放大器的额定共模抑制特性更为关键。比如，电阻失配造成该电路的最低共模抑制的计算公式变为：

$$\mathrm{CMR}=20\lg\left(\frac{1+\dfrac{R_2}{R_1}}{4K_r}\right) \tag{6-27}$$



在该表达式中，$K_r$是小数形式的单电阻公差（1%=0.01等），并且假定放大器具有相对高得到多的共模抑制性能（100dB）。$R_1/R_2$、$R_3/R_4$使用1%公差的离散金属薄膜电阻形成的最低共模抑制为34dB，使用0.1%公差类型电阻则为54dB，以此类推。显然，这4个1%随机公差电阻形成的平均共模抑制性能要优于34dB，但是不会改善太多。这里推荐使用单衬底薄膜电阻网络构成双匹配电阻对，这样电路既简单，又有非常好的噪声抑制性能。Vishay VTF系列1005电阻网络就比较合适（见参考文献7），它的电阻比不匹配度为0.1%，形成的最小低频共模抑制为

66dB。

该电路有一个非常有趣的次期望特性。因为电阻网络的分压作用降低了放大器的输入电压，对放大器形成了过压保护，这就使得电路共模电压可以适当超过±5V的电源轨，而不损害放大器。如果放大器要工作在±15V的电源电压，其输入不能超过电源轨。

频率大于1MHz时，交流效应主要影响电路桥的平衡，只有$C_1$、$C_2$电容达到微调平衡才能获得最佳性能。假设通过电匹配$C_1$、$C_2$的净电容值能够消除电路布局形成的寄生电容，那么调节$C_1$就可以使电路获得最佳性能。

对于给定的具有较低的稳定寄生电容的PCB电路板，调节电容$C_1$时的每次步进最好为0.5pF，这样才可以达到最佳的高频共模抑制。使用指定的PCB衬底生产电路板时，各个元件的取值应使用微调值。良好的交流匹配对获得好的高频共模抑制是极为关键的。电容$C_1$、$C_2$应使用相似的物理介质，比如NPO陶瓷片型电容。

尽管图中所示电路为单位增益，实际上只要保持给定的电阻比，它的增益可以离散调节。实践中意味着可以使用多比率电阻网络的分支接头来改变电路的增益，只不过要按照相同的比例同时增加电阻$R_2$和$R_4$的阻值。在该接收器电路中，不存在其他的调节增益的简洁方法。

一种不影响电路共模抑制特性的连续增益控制方法是，在该接收器的后端简单增加一个增益放大器/驱动器，并且它的增益可以调节。使用AD828放大器（或者AD818双运放）可以实现这一点，只需增加两个电阻。

该电路的视频增益/相位性能与$U_1$器件的类型以及工作电压有关。选用合适的电压反馈放大器，工作电压为±10~±15V时，可以使该电路具有最大工作带宽。尽管有许多高速放大器能够在该电路中应用，然而只有专门设计的极低失真视频放大器才能达到优异的电路性能。

图中所示电路的工作电压为±5~±15V，使用AD818放大器时，NTSC视频失真最低时的工作电压不能低于±10V，这时的差分增益误差和差分相位误差分别低于0.01%和0.05°。如果AD818工作在±5V电源电压，电路失真稍有增加，这时的最低功率消耗为70mW。如果电路要求低失真，并且要工作在±5V的低供电电源环境，那么$U_1$元件就要考虑使用AD8055（或者AD8056），它的功耗只有50mW。该电路的缺点是，虽然它在一定程度上确实可以负载75Ω视频线缆，但是在使用时必须时刻注意考虑负载问题。该电路的优点是，除了固有的过压保护特性之外，它的输入信号和共模电压都有很大的动态范围。

525

**6. 反馈差分线缆接收器**

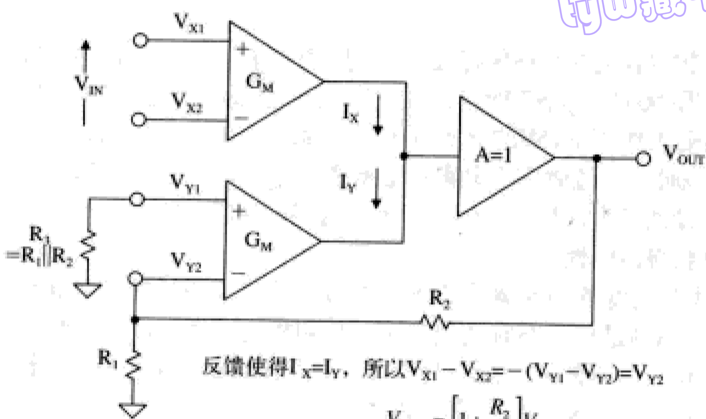
AD8129/AD8130差分线缆接收器和早期的AD830都使用了一种新颖的有源反馈放大器结构（见参考文献8）。这些器件的简化框图如图6-100所示。

AD830、AD8129和AD8130包含两组完全差分输入，分别为$V_{X1}$-$V_{X2}$和$V_{Y1}$-$V_{Y2}$。放大器内部对两个GM电路的输出进行求和，然后驱动缓冲输出电路。这类器件的总体反馈环路强制内部电流$I_X$和$I_Y$相等。反馈环路将放大器的输出反向连接到一组差分输入对，另一组差分对被差分输入信号直接驱动。

这种放大器电路结构非常重要的一个特点是，两组差分输入对提供了非常高的共模抑制。因此它的共模抑制性能不再与电阻桥相关，也不存在相应的电阻匹配问题。该放大器内部特有的宽带平衡电路以及驱动输入类似悬空的操作模式提供了很高的共模抑制性能，直流共模抑制比通常在100dB左右。

该放大器增益G的通用计算公式与同相输入运算放大器类似，

$$G=\frac{V_{OUT}}{V_{IN}}=1+\frac{R_2}{R_1} \tag{6-28}$$




反馈使得$I_X=I_Y$，所以$V_{X1}-V_{X2}=-(V_{Y1}-V_{Y2})=V_{Y2}$

$$V_{OUT}=\left[1+\frac{R_2}{R_1}\right]V_{Y2}$$

$$V_{OUT}=\left[1+\frac{R_2}{R_1}\right]\left[V_{X1}-V_{X2}\right]$$

图6-100　AD830/AD8129/AD8130有源反馈放大器结构

再重复一遍，该表达式与同相输入运算放大器的增益计算公式相同，电阻$R_2$、$R_1$的位置也与其相似。

AD8129是该系列器件的低噪声高增益（增益为10甚至更大）版本，主要用于衰减非常大的长线接收应用中。相应的AD8130是单位增益稳定接收器，它主要用于对增益要求不高的接收应用中，比如增益设置为2、以驱动源与负载均进行端接的传输线缆。

AD8129、AD8130的工作电压范围都比较大，从+5V单电源到±12V双电源均可工作，这也使得它们的共模电压范围和差模电压范围都比较大。大共模电压范围使驱动器/接收器对可以不使用隔离变压器，即使系统中驱动器地和接收器地之间的电压差异有数伏之多。这两个器件都包含有省电控制逻辑。

这两个器件具有很高的平衡输入阻抗，CMR在10MHz时可以达到70dB，提供了优异的高频共模信号抑制性能。图6-101所示是AD8130在多种工作电压下的共模抑制性能曲线，可以看出，在1MHz处的共模抑制比达到了95dB，这在不需要微调的电路中是很难得的。

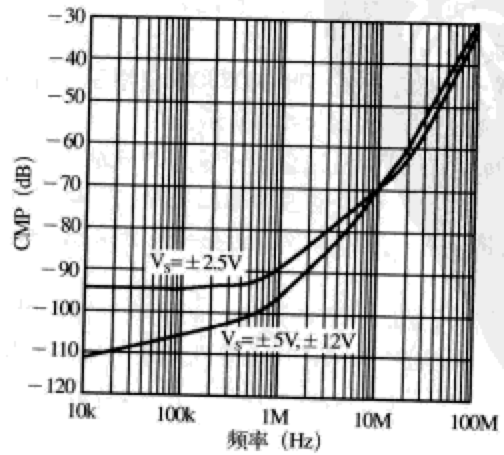



图6-101　AD8130在±2.5V、±5V、±12V条件下的的共模抑制－频率关系曲线

AD8129典型的3dB带宽为200MHz，SOIC封装的0.1dB带宽为30MHz，μSOIC封装的0.1dB

带宽则为50MHz。这些带宽指标的测量条件是：$V_S=\pm 5V$、$G=10$。

AD8130典型的3dB带宽为270MHz，各种封装的0.1dB带宽均为45MHz。这些带宽指标的测量条件是：$V_S=\pm 5V$、$G=1$。$V_S=\pm 5V$、$G=2$、$R_L=150\Omega$时，测量的AD8130典型的差分增益和差分相位指标分别为0.13%和0.15°。

527

电缆分接放大器

图6-102所示是视频电缆分接放大器的连接电路图，输入信号从铜轴电缆分接，连接到AD8130的一个输入级电路，输出信号则连接到另一个输入级电路。该电路净增益为1。从功能上讲，该电路的输入地和本地地之间以AD8130的共模抑制特性进行隔离，10MHz时一般为70dB。请注意，为了给上面部分电路的输入偏置电流提供直流通路，在源和本地地之间必须存在一个公共通路（图中所示为$Z_{CM}$）。这个阻抗并不重要，但是必须足够低，这样60Hz噪声和其他电压成分可以维持在AD8130的共模电压范围内。

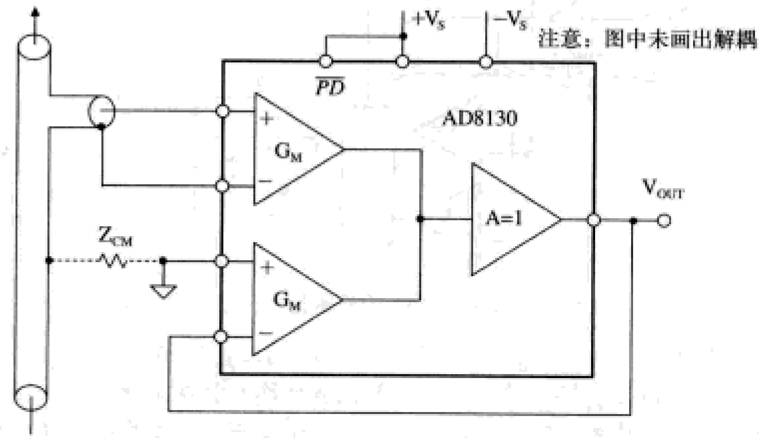



图6-102 基于AD8130的视频电缆分接放大器

正如图中所示，该电路简单有效，不需要增益设置电阻，实现方便。当然必须使用高速电路中通常的旁路电容和电源退耦。除了两个输入端必需的直流通路之外，因为AD8130的高输入阻抗特性，该电路对视频线缆的影响非常小。该电路的工作电压可以在±5~±12V之间变化，如果使用±15V供电电压，应该选用AD830器件（它不具有AD8130的省电特性）。

该电路可以用作视频中继器，只需连接阻值相等的前馈电阻和反馈电阻使放大器的增益为2、以驱动源和负载均进行端接的视频线缆（也就是图6-100中的$R_2$和$R_1$）。

该系列有源反馈放大器更进一步的应用实例见6.5节，也见器件的数据手册。

## 6.3.9 高速钳位放大器

有许多应用场合期望将运算放大器的输出钳位（clamp）到合适的电平，以避免对后续电路造成过度驱动，专门设计的高速快恢复钳位放大器则为这方面应用提供了极具吸引力的选择，可以选用这类放大器件设计外围钳位/保护电路。AD8036、AD8037低失真、大带宽钳位放大器是钳位技术取得重大突破的典型代表，它们使电路设计人员可以轻松设定高（$V_H$）、低（$V_L$）钳位电平。与使用外部钳位技术的竞争器件相比，AD8036、AD8037提供了优异的钳位性能，它们从过度驱动的恢复时间小于5ns，小信号带宽为240MHz（AD8036）和270MHz（AD8037）。

528

AD8036、AD8037具有快速精确钳位和放大特性的关键在于它们专有的输入钳位架构。这

种新型设计架构使器件的钳位误差比过去的输出钳位基电路降低了10倍以上，同时又稍许提高了器件的带宽、精度以及钳位输入多样性。

图6-103所示是AD8036钳位放大器的理想原理框图，连接为单位增益电压跟随器，主要信号通路包括$A_1$（是一个转换速率1200V/μs、带宽240MHz、高电压增益、差分－单端放大器）和$A_2$（增益为＋1的高电流增益输出缓冲器）。AD8037与AD8036的区别仅仅在于$A_1$放大器针对2倍以上的闭环增益应用进行了专门优化。

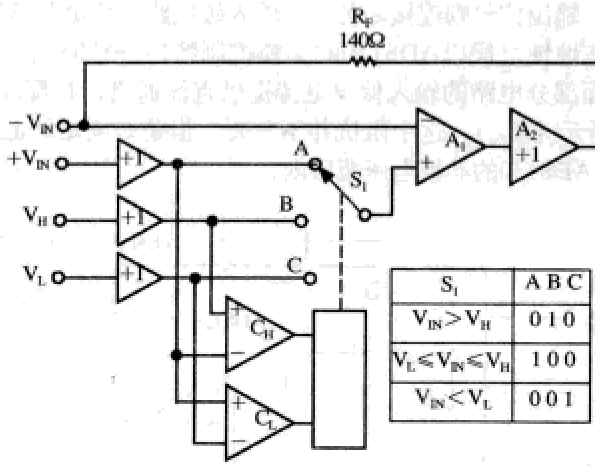



图6-103　Ad8036/AD8037钳位放大器的等效电路

输入钳位电路包括比较器$C_H$、$C_L$，经过一个译码器驱动切换开关$S_1$。在$+V_{IN}$、$V_H$和$V_L$输入之前的单位增益缓冲器将输入管脚和比较器以及切换开关隔离开来，这样既不减小后续电路的带宽，又不损害后续电路的精度。两个比较器的带宽与$A_1$元件的带宽（240MHz）基本相同，这样可以使输入信号与AD8036的有用带宽保持一致。为了演示输入钳位电路的工作过程，这里假定$V_H$的参考电平为1V，$V_L$开路，AD8036的输出经140Ω推荐反馈电阻连接到它的反相输入端，将其增益设置为＋1。请注意，因为钳位电路只影响$A_1$的同相输入端，所以主要信号通路一直工作在闭环状态。

如果将一个0~2V的斜坡电压信号施加到AD8036的$+V_{IN}$端，$V_{OUT}$应跟踪$+V_{IN}$完美地上升到＋1V，然后随着$+V_{IN}$增大到＋2V，$V_{OUT}$依旧限定在＋1V。实践中，AD8036的输出非常接近这一理想特性。随着输入斜坡电压从0V增大到1V，上限比较器$C_H$的输出处于关闭状态，下限比较器$C_L$的输出也处于关闭状态。当$+V_{IN}$刚刚超过$V_H$时（实践中，超过大概18mV），$C_H$改变状态，开关$S_1$从“A”参考电平切换到“B”参考电平。因为这时$A_1$的（＋）输入端与$V_H$连接，进一步增加$+V_{IN}$对AD8036的输出没有影响。这时AD8036是输入为$V_H$的单位增益缓冲器，只要$V_H$大于1V，它的任何变化都将在$V_{OUT}$中表现出来。

529

AD8036的负向输入操作与负钳位电平$V_L$的变化关系也基本相似，这时比较器$C_L$控制切换开关$S_1$。因为两个比较器都将$+V_{IN}$端的电压作为它们的公共参考电平，所以电平$V_H$、$V_L$的“高”、“低”定义是相对于$+V_{IN}$的。比如，如果$+V_{IN}$为0V，$V_H$开路，$V_L$为＋1V，比较器$C_L$控制开关$S_1$切换到“C”状态，AD8036将缓冲$V_L$而忽略$+V_{IN}$。

AD8036、AD8037的性能与上面描述的理想工作过程非常匹配。比较器的阈电平可以在比$V_H$、$V_L$定义的钳位阈值窗低60mV到高60mV内变化。切换开关$S_1$受电流驱动，因此当输入电压$V_{IN}$从0.9V到1.0V变化穿越比较器的输入阈值（$V_H$=1.0V）时，$A_1$的（＋）输入端从$V_{IN}$到$V_H$连续过渡。

无需与输入钳位电路设置的绝对钳位阈值进行折中考虑，非理想工作的实践效应已使AD8036/AD8037从放大模式到钳位模式的过渡变得缓和。如图6-104所示是AD8036和某个典型输出钳位放大器的$V_{OUT}$-$V_{IN}$关系曲线图，两个放大器的增益都设置为+1，“高”阈值都设置为+1V。理想钳位输出$V_{OUT}$与实际$V_{OUT}$的最大误差通常为18mV乘以放大器的闭环增益，最大误差发生在$V_{IN}$等于$V_H$（或者$V_L$）的时刻。随着$V_{IN}$在阈值上下摆动，$V_{OUT}$保持在理想值的误差保持在5mV之内。

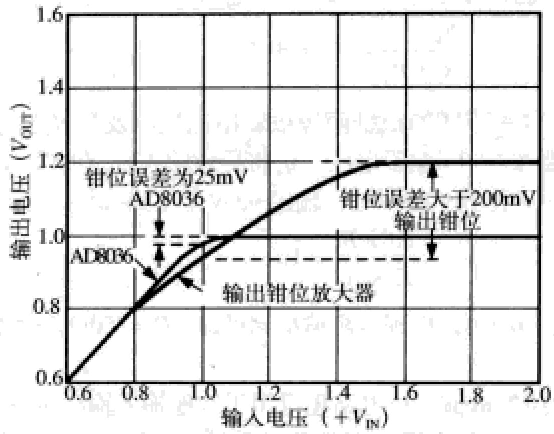



图6-104 输入和输出钳位之间的比较

作为比较，输出钳位放大器的传递曲线通常在0.8V输入的地方开始出现压缩，并且在钳位阈值200mV以上的地方还有输出电压。此外，因为输出钳位导致放大器工作在开环钳位模式，放大器的输出阻抗增大，可能会形成附加误差，恢复时间也会严重变长。

**具有钳位放大输入保护的FLASH转换器**

如图6-105所示是受AD8037（240MHz）钳位放大器驱动的8位125MHz/s闪速转换器AD9002。AD8037的钳位电压以±0.5V输入信号为参考，设置为+0.55V和–0.55V，钳位电压是通过两对806Ω/100Ω外围电阻分压器得到的。AD8037提供2倍增益，–1V偏置电压，以与AD9002闪速转换器的0~–2V的输入范围相匹配。输出信号钳位在+0.1V和–2.1V。 530

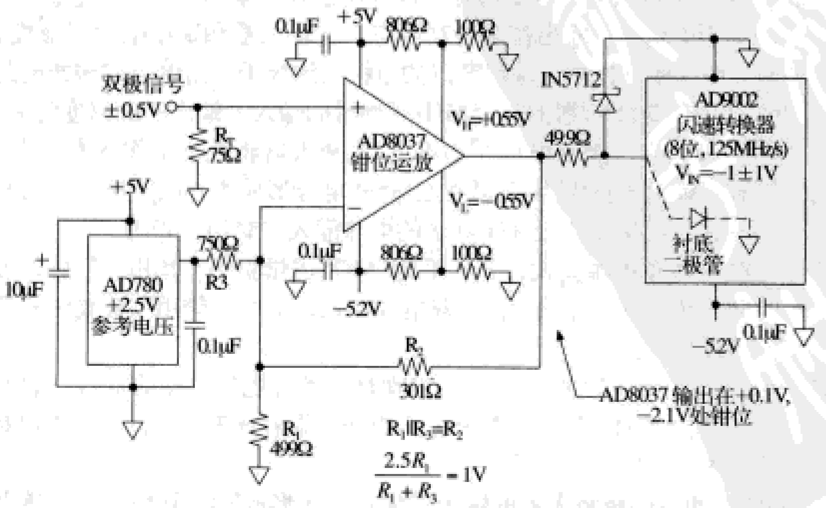



图6-105 受AD8037钳位放大器驱动的8位125MHz/s闪速转换器AD9002电路

多功能钳位电路除了保护闪速转换器免遭损坏（如果输入超过0.5V就可能造成损坏，因此前面使用了衬底二极管进行偏置保护）之外，还有其他数项重要功能。肖特基二极管1N5712是个安全阀器件，在加电时为闪速转换器增加了更进一步的保护。

设计AD8037的周围的反馈网络时必须要满足多项准则，包括特定增益，固定偏置。这使得钳位放大器的输出摆幅与转换器的目标输入范围相匹配。

反馈电阻$R_2$=301Ω，是为了根据数据手册推荐为优化带宽精选的电阻值。如果要求增益为2，那么$R_1$和$R_3$的并联电阻也必须与$R_2$（=301Ω，接近1%公差的标准电阻值）相等。

$$\frac{R_1 \times R_3}{R_1 + R_3} = R_2 = 301\Omega \tag{6-29}$$

此外，+2.5V参考器件AD780的戴维南等效输出电压以及$R_3/R_1$的分压必须等于+1V，以为AD8037的输出端提供要求的–1V偏置电压。这将导致输入$V_{IN}$为0V时，AD8037的输出摆幅偏置在–1V，并且$V_{IN}$从–0.5V变化到+0.5V时，输出从0V变化到–2V。

$$\frac{2.5 \times R_1}{R_1 + R_3} = 1\text{V} \tag{6-30}$$

联立求解方程(6-29)、(6-30)，得到电阻值$R_1$=499Ω、$R_3$=750Ω，这里要使用接近1%公差的标准电阻值。

只要适当变化外围电阻的取值，该电路也可用于其他输入输出范围。

更多的快速钳位运算放大器应用实例见参考文献9以及6.5节（当然还包括器件的数据手册）。

531

## 6.3.10　高速视频复用

视频电路一个较为常用的功能是复用器，即从$n$个视频输入中选择一路，进行缓冲处理之后再输出。许多视频运算放大器（AD810、AD813、AD8013、AD8074/AD8075）包含“禁用”工作模式，当在这类器件的某个管脚上施加一个合适的控制电平激活这种工作模式时，可以关闭运算放大器的输出电路，将器件功耗降低到更低的水平。

在AD8013器件（包含3个电流反馈运算放大器单元）中，在任何一个“禁用”管脚上施加比负供电电源高1.6V的控制电平，将使对应的放大器进入“禁用”省电状态。在这种情况下，放大器的静态电流降至0.3mA，输出端变为高阻态，在输入端和输出端之间形成高等级隔离。比如，在两倍增益的线缆驱动器中，输出节点的阻抗大约等于反馈电阻和前馈电阻的串联之和（1.6kΩ）再与12pF电容形成的并联阻抗。5MHz频率时的输入－输出的隔离度约为66dB。

如果“禁用”管脚悬空（控制电平浮动不定），放大器将处于工作状态（也就是“启用”状态）。“禁用”管脚的输入阻抗约为40kΩ电阻与5pF电容形成的并联阻抗。如果要将其电平驱动到0V（其负供电电源为–5V），那么有100μA的电流灌入“禁用”管脚。

如果器件工作在+5V单电源模式，并且采用CMOS逻辑驱动“禁用”管脚，那么它的“禁用”和“启用”时间均为50ns。如果工作在双电源模式，那么“禁用”管脚的标准逻辑输出必须发生电平变换。

当AD8013处于“禁用”模式时，可能会出现被大差分电压驱动的危险，它的输入电路包含大差分电压保护功能。其内部钳位逻辑将差分电压限制在±3V左右。AD8013对低于该阈值的电压保持很高的输入－输出隔离效果。

按照图6-106所示的方法将放大器的输出连接在一起形成3：1复用器，通道之间的切换时

间约为50ns。该电路的0.1dB带宽约为35MHz，10MHz频率时的“关闭”通道的隔离度为60dB。图中所示的简单逻辑电平变换电路对复用器的通道切换时间没有多大影响。 532

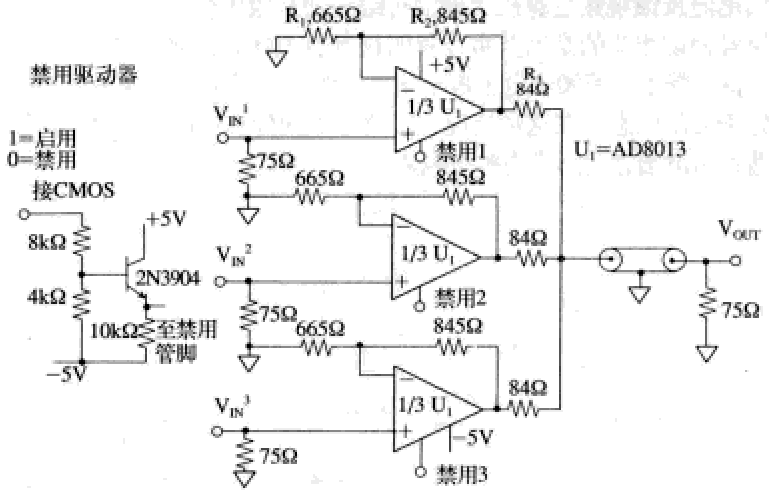



图6-106 50ns切换时间的AD8013 3：1复用器电路

实现该放大器不是那么简单，下面的解释将为电路设计的细微之处提供帮助。首先要选定反馈电阻$R_2$的阻值为845Ω，以优化AD8013电流反馈运算放大器的带宽。基于相似的原因，其他通道的对应电阻也取相同的阻值。

注意，不管哪个通道处于开启状态，它必须同时驱动端接电阻$R_L$以及净虚拟电阻$R_X/2$。这里$R_X$是等效串接电阻，其阻值等于$R_1+R_2+R_3$。为了能够提供净单位增益以及75Ω等效源阻抗，其他电阻的取值必须为图中所示值。从本质上讲，戴维南等效电阻$R_X/2$和$R_3$的阻值应等于期望的75Ω源端端接阻抗（图中所示确实等于该阻值）。

“开启”通道的净增益为+2，从75Ω输出阻抗的后端看来，这也是非常期望的。在保持上述关系的前提下，$R_1$相对$R_2$的阻值更低一些，这样可以使电路满足上述设计原则。

将两个AD8013放大器配置为单位增益跟随器，将第三个放大器设置为增益调节放大器，这就形成了一个高性能的2：1复用器，如图6-107所示。

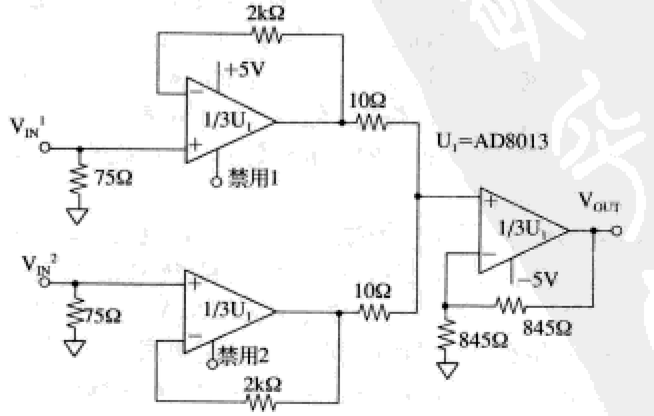



图6-107 基于AD8013的2：1视频复用器电路

该电路充分利用了放大器之间的低串扰优点，使10MHz频率时“关闭”通道的隔离度达到

了50dB。该电路的差分增益和差分相位分别为0.03%和0.07°。输出级电路的增益为+2，如果需要，可以驱动75Ω源端端接线缆。

**基于AD813电流反馈视频运算放大器的可编程增益放大器**

与上述复用器密切相关的是增益可编程的视频放大器，或者叫PGA，如图6-108所示。在AD813器件中，将“禁用”管脚的电平拉至正电源的2.5V以下就可以使对应通道失效，这也使相应的放大器处于关闭状态。在这种情况下，放大器的静态供电电流降至0.5mA，输出变为高阻态，在输入端和输出端之间形成高等级隔离。

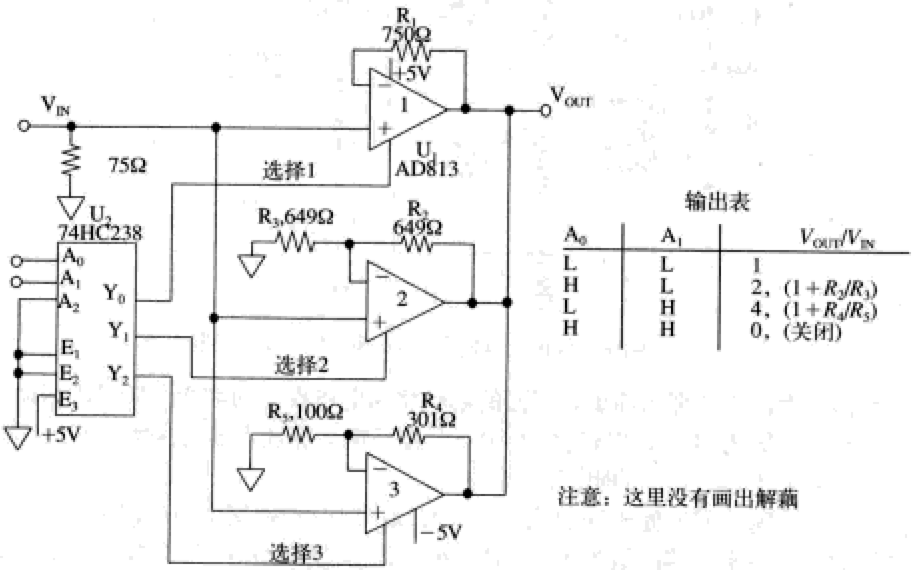



图6-108 基于AD813三电流反馈放大器的增益可编程视频放大器

如果“禁用”管脚悬空，那么放大器始终处于工作状态。工作在±5V工作电源时，如果“禁用”管脚接地，那么大约50μA的电流将从该管脚流出。如图6-108所示，“禁用”管脚的切换阈值可以直接使用+5V CMOS电路逻辑驱动，不需要进行电平变换（前面的例子则需要电平变换）。

使用双线数字控制输入，该电路可以提供三种增益设置环境。这使它在许多系统中非常流行，主要是需要信号归一化以及增益调整的A/D转换系统，比如CCD系统、超音速应用等。这些增益设置环境既可以是二进制相关调节，也可以是独立调节。AD813电流反馈放大器最为有用的特征是它的带宽不随增益的升高而降低。随着增益的升高，它的带宽保持不变。这样，在更高的编程增益应用环境中，AD813提供的有用带宽比固定增益带宽积的电压反馈放大器要大许多。

在该电路中，AD813的1通道是单位增益通道，2通道的增益为2、3通道的增益为4，第4个控制状态是关闭状态。正如图6-108的表格所示，通过调整$R_2/R_3$以及$R_4/R_5$的比率可以方便地改变各个通道的增益。按照图中所示的增益范围与取值，PGA在驱动图中所示的负载（1kΩ以上的高阻抗负载）时，其3dB带宽可以保持在50MHz，甚至更高。正如图中电路所示，降低更高增益时的电阻取值可以精确设定增益环境的带宽，$G$=1时，$R_1$=750Ω；$G$=2时，$R_2$=649Ω；$G$=4时，$R_4$=301Ω。

### 6.3.11 集成视频复用器与交叉开关

传统的CMOS开关和复用器在视频频率范围内存在一些缺点。它们的切换时间（通常为100ns左右）不够快，已不能满足今天的应用。为了驱动典型视频负载，它们需要外接缓冲器。此外，CMOS开关“开启”电阻随信号电平的微小变化（$R_{ON}$调制）会对差分增益和差分相位引入不必要的失真。基于互补双极性技术的复用器则为视频频率范围的应用提供了更好的解决方案。

AD8170、AD8174、AD8180、AD8182等双极性视频复用器的功能框图如图6-109所示，AD8183、AD8185视频复用器则如图6-110所示。这些器件提供了高度灵活性，是视频应用的理想选择，它们的差分增益和差分相位特性非常优异。这一放大器族所有器件的切换时间约为10ns，误差约为0.1%。

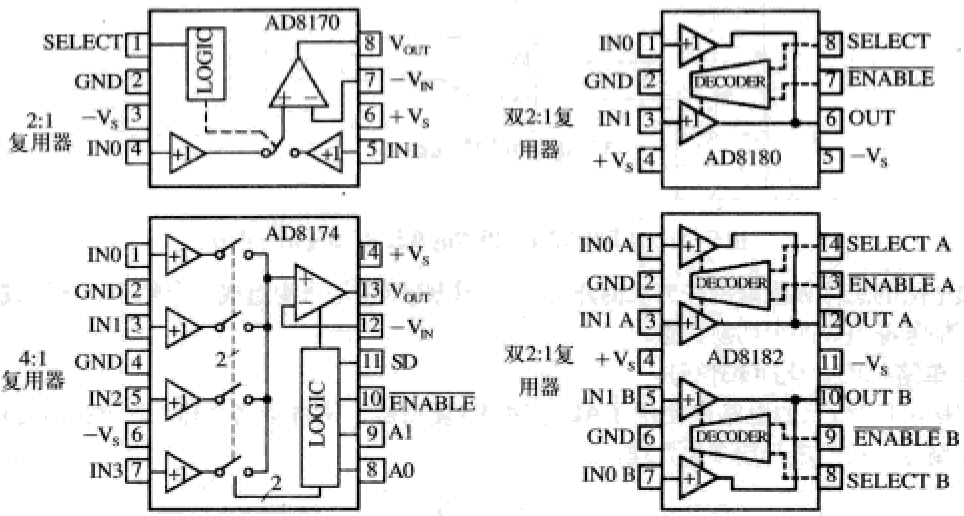



图6-109 AD8170、AD8174、AD8180、AD8182双极性视频复用器

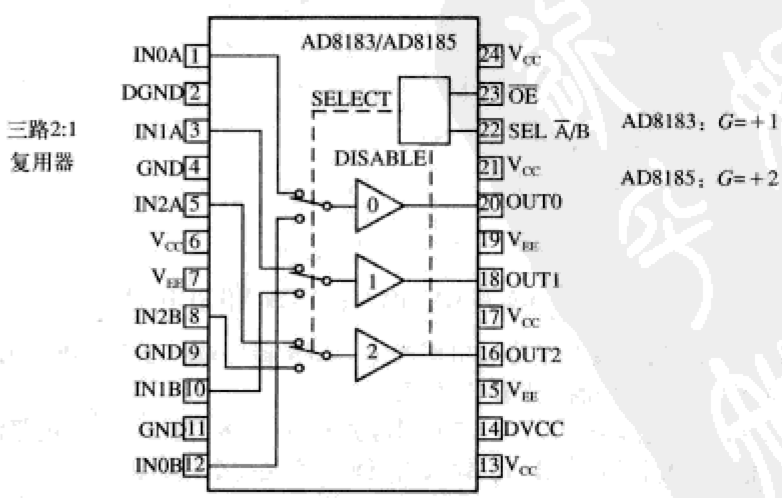



图6-110 AD8183、AD8185三路2:1视频复用器



AD8170、AD8174系列复用器包含片上电流反馈运放缓冲器，并且缓冲器的增益可以在外

部进行设置。整个运算放大器族所有器件"关闭"通道的隔离度和串扰抑制通常高于80dB。

### 1. 双RGB信号源视频复用器

图6-111所示是AD8170三路2:1复用器的一个应用电路，单个RGB监视器在两个RGB计算机视频信号源之间进行切换显示。

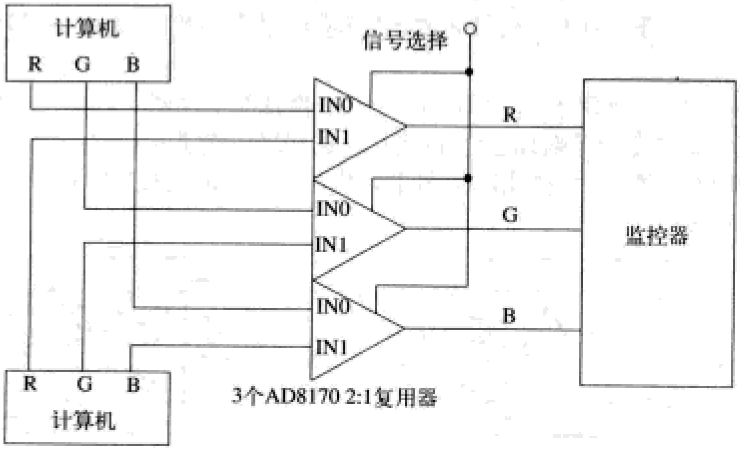



图6-111　使用3路2:1复用器的双源RGB复用器电路

该电路的总体效果是个三刀双掷开关。三个视频RGB信号源组成三个闸刀，上面或者下面的视频信号源组成两个切换状态。

### 2. 单路ADC量化RGB信号

在图6-112所示的电路中使用了AD8174 4:1复用器，使得单路高速ADC能够对扫描仪的RGB三路输出信号进行数字化处理。

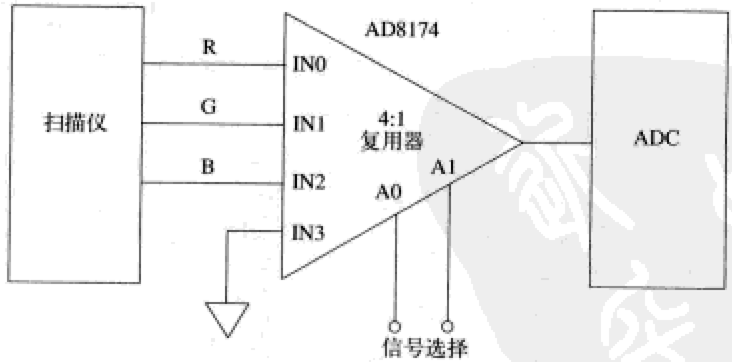



图6-112　使用单路ADC和4:1复用器数字化RGB信号

扫描仪的RGB视频信号按顺序馈入ADC器件，ADC器件按顺序进行数字化处理，使用单路ADC处理扫描仪数据大大提高了其使用效率。

536

如图6-113所示，使用两个AD8174 4:1复用器扩展为一个8:1复用器，该电路使用了AD8174的辅助使能输入信号，复用器A0和A1的输入与原来的用法完全相同。

AD8116拓展了复用器的概念，是一个完全集成的16×16缓冲视频交叉开关矩阵（如图6-114所示）。它的3dB带宽优于200MHz，0.1dB的增益平坦度可以扩展到60MHz，通道切换时间小于30ns，切换时间变化范围为0.1%，通道间串扰在5MHz时为−70dB，驱动150Ω负载时的

差分增益和差分相位分别为0.01%和0.01°，工作在±5V双供电电源时的总耗散功率为900mW。

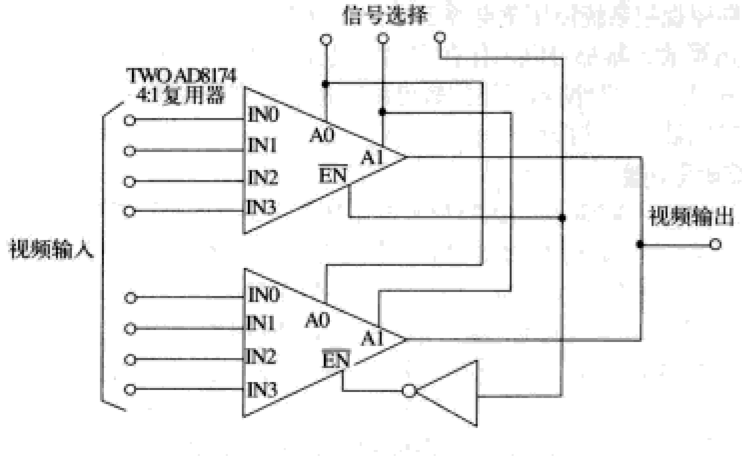



图6-113 将两个4:1复用器扩展为一个8:1复用器

AD8116包含有输出缓冲器，可以将并行交叉电路设置为高阻状态，这样使“关闭”通道无法驱动输出总线。通道间切换通过串接的数字控制器实现，串接数字控制器可以容纳多个器件形成的菊花链结构。AD8116的封装为128针、14mm×14mm的LQFP形式。交叉开关放大器族的其他器件还包括：AD8110、AD8111为260MHz、16×8缓冲交叉开关，AD8113 为60MHz、16×16音频/视频交叉开关，AD8114、AD8115为低成本的225MHz、16×16交叉开关。 537

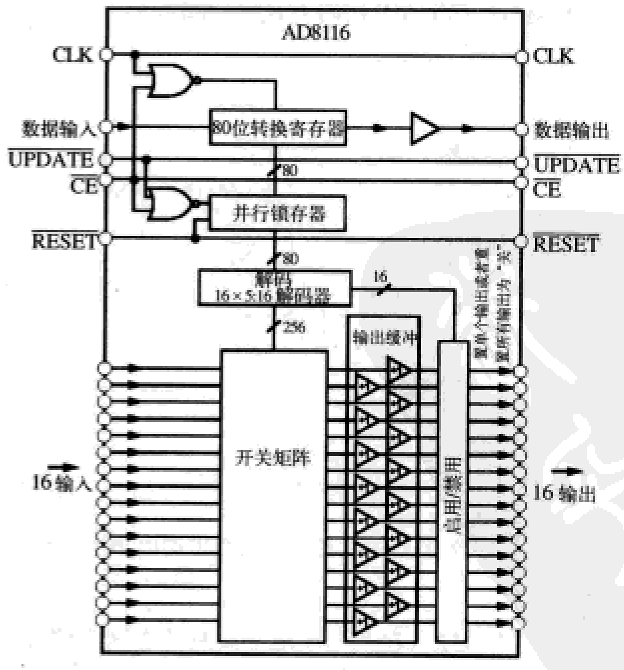



图6-114 AD8116 16×16缓冲视频交叉开关矩阵

### 6.3.12 单电源视频应用

使用±5V或者±12V双供电电源通常可以优化视频运算放大器电路的差分增益、差分相位、

带宽平坦度等性能。然而，在许多视频应用中并不需要严格的广播视频标准，从成本和功耗的角度考虑，可能期望视频系统使用单电源工作。本节演示一些单电源运算放大器的视频应用实例。这里所有的运算放大器都可以工作在±5V双电源或者+5V单电源模式（有些甚至可以工作在+3V单电源模式），同时演示了轨到轨电源以及非轨到轨电源的应用（轨到轨运算放大器拓扑结构的细节参见第1章的讨论）。

### 1. 单电源RGB缓冲器

AD8041、AD8042、AD8044等运算放大器工作在+3~+5V单电源模式时，可以提供包括地在内的RGB信号缓冲。驱动RGB监视器的信号通常由工作在+5V单电源模式的电流输出DAC器件提供。ADI公司的ADV7120、ADV7121、ADV7122等三视频DAC就是这种器件。

在水平消隐期间，DAC器件的输出电流为0mA，RGB信号被端接电阻下拉至0V地电平。如果需要不止一个RGB监视器，不能简单地将它们并联在一起，因为这会造成端接不当。因此，在连接第2个监视器之前，必须对RGB信号进行缓冲。

RGB信号把地电平作为它们动态输出范围的一部分。前面在缓冲这些信号时要求使用双电源运算放大器，而这些缓冲器件又可能是系统中唯一需要负电源的元件。这使得它们工作在多监视器应用时极为不便。如图6-115所示是单电源运算放大器作为2倍增益缓冲器的单个通道的电路图，用来驱动第2个RGB监视器。当放大器输出接地时，不需要输出电流。监视器上的端接电阻帮助将输出下拉到低电平电位。

请注意，在水平消隐期间，输入和输出都是接地的。规定RGB信号输出的最大峰值电压为700mV。AD8041的峰值输出电压为1.4V，端接电阻提供了2倍分压器。所有三个通道（RGB）的信号都可以使用多个图6-115所示电路以相似方式进行缓冲处理。另一种选择是使用四运放AD8044其中的3个电路。

538

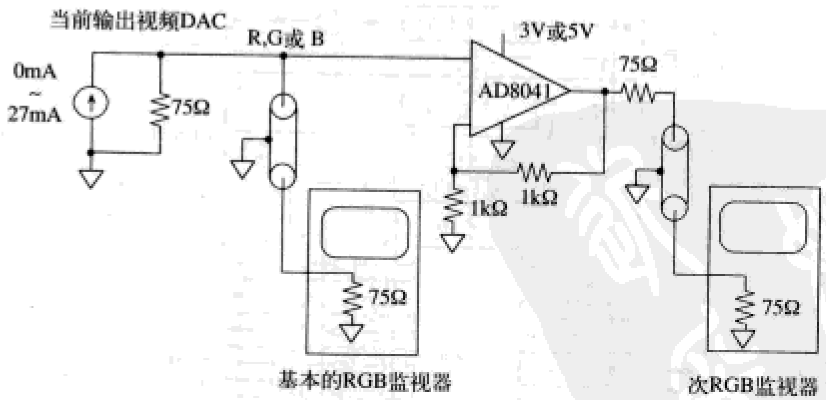



图6-115 工作在+3V或者+5V的单电源RGB缓冲器

### 2. 单电源同步消除器

某些RGB监视器只使用三路电缆，在一个电缆上同时传送同步信号和绿色（G）信号（绿色同步）。同步信号是在G信号的消隐电平位置向负向生长的脉冲信号。

在某些应用场合，比如使用ADC数字化视频信号之前，期望从G信号中消除同步脉冲。如图6-116所示是工作在+5V单电源模式的AD8041完成同步消除功能的电路图。$+V_{IN}$端的输入信号是从单电源三视频DAC器件ADV7120输出的绿色同步信号。

因为DAC器件ADV7120使用单电源进行工作，同步脉冲的最低电平为地电平，或者稍高

于地电平。AD8041的增益设置为2以补偿输出端连接端接电阻形成的2倍分压器。

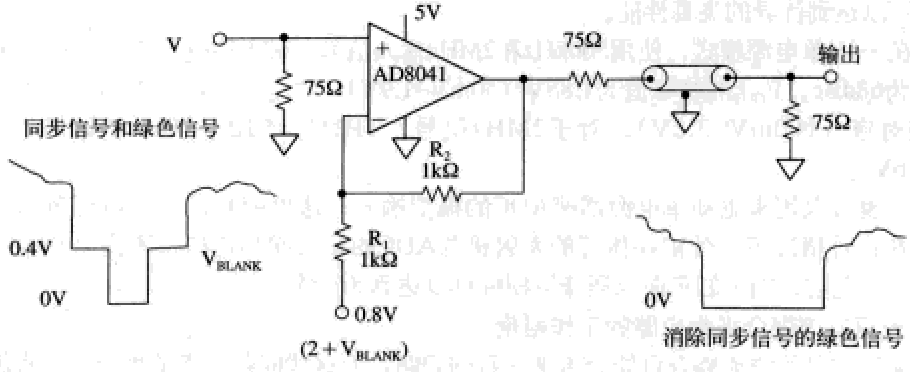



图6-116 单电源视频同步消除器

在该电路中，运算放大器必须兼容0V共模信号（AD8041系列恰好有此特性）。如果施加到$R_1$的电压高于0.8V参考电平的一半，运算放大器工作在线性放大状态，输出电压从0V电平向正电平移动。如果输入低于参考电平，运算放大器工作饱和，输出电压变为地电平。这样就消除了负向同步脉冲。

$R_1$的参考电平是$G$信号直流消隐电平的两倍，额定值为2×0.4V=0.8V。另外，如果消隐电平为地电平，同步信号为负向脉冲（在某些双电源系统中），那么$R_1$连接到地。结果是$V_{OUT}$中消除了同步信号，消隐电平为地电平。

539

**3. 低失真单电源视频线缆驱动器**

当80MHz轨到轨电压反馈运算放大器AD8031工作在单电源模式时，如果信号的共模电平为$V_s/2$，并且每个电源轨有500mV的电压裕度，那么它具有最优的失真性能。如果违反了这一原则，失真性能将会下降。然而，近地信号要求低失真特性，在运算放大器的输出端需要使用电平变换发射极跟随器。

图6-117所示是AD8031运算放大器，配置为单电源2倍增益驱动器的电路图。因为输出要驱动50Ω后向端接电缆，从$V_{IN}$到$V_{OUT}$总体上是单位增益。除了使反射最小以外，当电缆短路时，50Ω后向端接电阻还可以保护发送器免遭损坏。

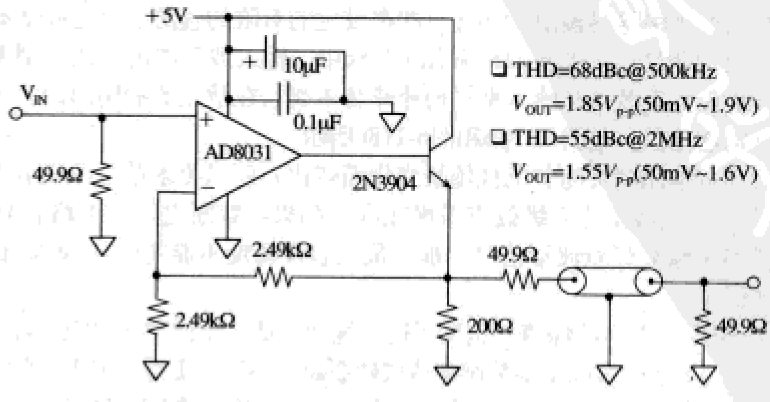



图6-117 基于AD8031的低失真0V输出单电源线缆驱动器

反馈环路内的2N3904发射极跟随器可以保证AD8031的输出电压总是停留在公共地以上的

700mV电平，这使电路失真最小。即使输出信号摆动到公共地电平以上的50mV以内，使用该电路仍然可以达到优异的失真性能。

工作在+5V单电源模式，使用500kHz和2MHz输入信号对该电路进行测试。对于500kHz信号，THD为68dBc，$V_{OUT}$的峰峰值为1.85V（50mV~1.9V）。这与峰峰值3.7V的发射极跟随器输出信号相对应（100mV~3.8V）。对于2MHz信号，THD为55dBc，$V_{OUT}$的峰峰值为1.55V（50mV~1.6V）。

该电路也可以用来驱动单电源高速ADC的模拟输入，这里ADC的输入电压范围以地电平为参考。在这种情况下，外围晶体管的发射极与ADC的输入端相连接，不需要端接电阻。在发生严重失真之前，输出的正向电压峰值摆幅可以达到为3.8V。

**4. 单电源交流耦合视频电路的工作裕度**

任意波形信号的交流耦合可能会带来一系列问题，而这些问题在直流耦合或者直流恢复系统中是根本不存在的。这些问题与波形的占空比有关，并且对接近电源轨的信号敏感，尤其是在低供电电源的交流耦合系统中。

在图6-118a中是2V峰峰值、50%占空比的方波信号。信号摆幅对称偏置在5V放大器的上下输出阈值之间。

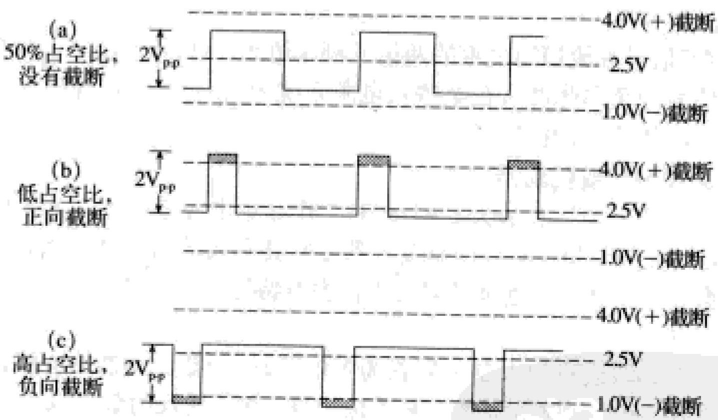



图6-118 单电源交流耦合运算放大器中波形占空比的裕度示意图

假设放大器为互补发射极跟随器输出，并且只能在设定的有限的直流电平之间摆动，设定的直流电平距每个电源轨都为1V。在图6-118b和图6-118c中，输入波形的占空比分别调整为低占空比极限和高占空比极限，同时保持输入电平的峰峰值不变。在放大器的输出端，可以看到波形的负向或者正向分别被截断，如图6-118b和图6-118c所示。

因为标准视频波形的占空比确实随着电视场景变化而变化，所以要求单电源交流耦合电路低失真工作时，必须将占空比裕度的降级效应考虑在内。如果在截断之前，电路有3V峰峰值的电压摆幅，并且要干净地恢复任意波形信号，那么最大容许幅度不能超过3V峰峰值的一半，也就是要小于1.5V峰峰值。

图6-118b和图6-118c的波形为2V峰峰值，违反了这一规则，低占空比和高占空比都出现了幅度截断现象。请注意，上面讲述的规则主要是避免造成硬截断，不过在更低信号电平时，失真会略微升高。这就建议最低失真操作需要遵守更为保守的原则，比如在复合NTSC视频放大器中。

**5. 单电源交流耦合复合视频线缆驱动器**

图6-119所示是基于AD8041的单电源2倍增益复合视频线缆驱动器。因为复合视频信号的

同步脉冲扩展到地电平以下，输入必须采用交流耦合，并且电平要向正向移动，以避免负向漂移期间出现截断现象。输入使用75Ω端接电阻，经过47mF电容交流耦合到向输入提供直流偏置电平的分压器。设置最优共模偏置电压时必须理解复合视频信号的特性以及AD8041的视频性能。

前面讨论过，占空比变化的峰峰值幅度受限信号相比交流耦合之后的峰峰值幅度，要求更大的动态摆幅。最糟的情况是，要求信号的动态摆幅达到峰峰值的2倍。占空比受限的两种情况是，占空比从低到高变化以及从高到低变化。

复合视频信号并没有这方面的要求。一种受限极限是在整个视频帧内信号非常黑，只是偶尔有些白（满强度），并且每帧至少有一个最小宽度的亮斑。

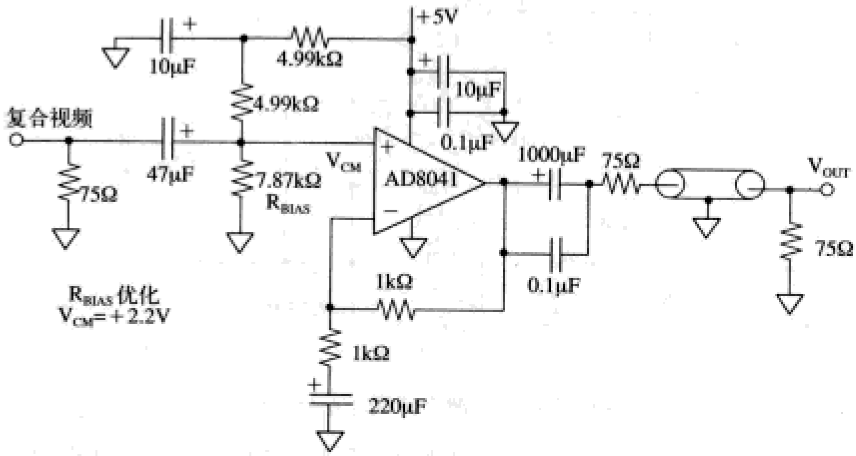



图6-119 单电源交流耦合复合视频线缆驱动器，差分增益0.06%，差分相位0.06°

另一种极限是视频信号在每处全白。为了与复合视频规范兼容，这个信号的消隐间隔和同步脉冲将发生负向漂移。水平和垂直消隐间隔的组合限制该信号的最高电平（全白）的持续时间为75%。

占空比在上述极限之间变化的结果是，1V峰峰值复合视频信号乘以2倍增益之后在运算放大器的输出端要求大约3.2V峰峰值的动态电压摆幅，以使任意占空比的复合视频信号无失真地通过。

AD8041系列器件不仅具有丰富的信号摆幅能力，可以适应要求的动态范围，而且当用交流耦合电路缓冲这些信号时，具有优异的差分增益和差分相位特性。

为了测试这一点，在电源变化时，测量了AD8041的差分增益和差分相位。当低电源轨升高到接近视频信号电平时，第一种效应是，在差分增益和差分相位受到严重影响之前，同步脉冲被压缩。因此，在负向必须具有足够的电压摆幅，以使同步脉冲无失真地通过。



当高电源轨降低到接近视频信号电平时，在峰值视频输出与电源的差异达到0.6V之前，差分增益和差分相位没有受到严重影响。因此，最高视频电平至少要比正向电源轨低0.6V。

把上面的分析考虑在内，就会发现同相输入的最优偏置点为+2.2V直流电平。工作在这一点，最大的差分增益为0.06%，最大的差分相位为0.06°。

刚开始可能感觉该电路中使用的交流耦合电容的取值非常大。这种考虑确实有一定的原因。请注意，复合视频信号有个较低的30Hz频带边沿。多个交流耦合点的阻抗，尤其是输出端，非常小。为了使相位移动和基线倾斜最小，只有使用图中所示的大电容才能达到最好的波形恢

复能力。

在普通质量的视频系统中，这些电容的取值可以减小5个百分点，这只会造成电视画面的质量有可以察觉到的略微降低。

### 6. 单电源交流耦合单端－差分驱动器

如图6-120所示电路提供了灵活的单电源差分线缆驱动解决方案，该方案使用双AD8042放大器。该节前面曾描述过交叉耦合电路的基本操作模式。输入$V_{IN}$是个单端信号，经电容耦合到前馈电阻$R_1$。AD8042每个放大器单元的同相输入偏置设置为2.5V。

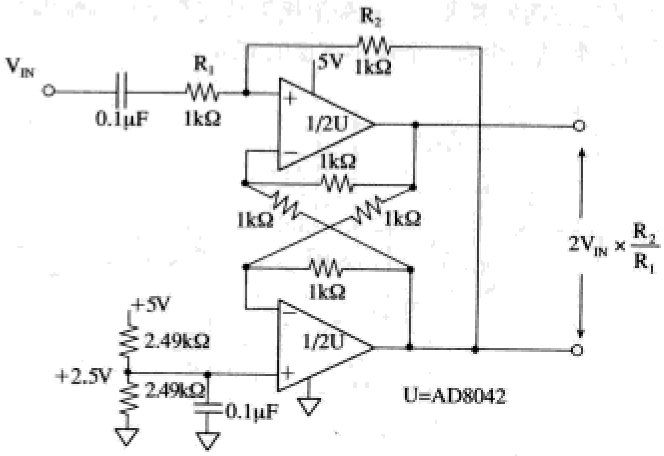



图6-120 单电源交流耦合差分驱动器

单端输入到差分输出的增益为$2R_2/R_1$，正如图中所示。如果需要，简单改变其中一个电阻（$R_1$或者$R_2$）的取值就可以调整增益值。为了低相移地处理低频信息，可能需要增大输入电容。

还应指出，这里没有输出耦合电容，差分连接负载不需要耦合电容。输出端偏置在2.5V左右。

543

## 参考文献


1. W. A. Kester, "PCM Signal Codecs for Video Applications," **SMPTE Journal**, No. 88, November 1979, pp. 770–778.
2. "IEEE Standard for Performance Measurements of A/D and D/A Converters for PCM Television Circuits," **IEEE Standard 746-1984**.
3. Walt Kester, "Maintaining Transmission Line Impedances on the PC Board," within Chapter 11 of Walt Kester, Editor, **System Application Guide**, Analog Devices, Inc., 1993, ISBN 0-916550-13-3.
4. William R. Blood, Jr., **MECL System Design Handbook** (HB205, Rev.1), Motorola Semiconductor Products, Inc., 1988.
5. Dave Whitney, Walt Jung, "Applying a High-Performance Video Operational Amplifier," **Analog Dialogue**, 26-1, 1992.
6. Walt Jung, Scott Wurcer, "Design Video Circuits Using High-Speed Op-Amp Systems," **Electronic Design Analog Applications Issue**, November 7, 1994.
7. Vishay chip resistors and type VTF networks, www.vishay.com.
8. Walt Kester, "Video Line Receiver Applications Using the AD830 Active Feedback Amplifier Topology," within Chapter 11 of Walt Kester, Editor, **System Application Guide**, Analog Devices, Inc., 1993, ISBN 0-916550-13-3.
9. Peter Checkovich, "Understanding and Using High-Speed Clamping Amplifiers," **Analog Dialogue**, Vol. 29-1, 1995.
10. "Chapters 1, 2, and 4," within Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, Inc., Norwood, MA, 1995, ISBN 0-916550-16-8.


544

## 6.4 通信放大器

*Walt Kester*

通信系统中的信号通路元件必须具有大的高频率动态范围。动态范围主要受放大器、混频器等有源器件的失真和噪声影响。过去，通信应用的放大器主要是具有合适的特殊指标的"增益模块"。这些放大器通常有特殊的增益、带宽、失真等指标，作为一个系统进行专门设计，并且作为一个完全自包含的独立封装进行购买。这种封装本身实际上是个通信领域的放大器子系统。

不过今天的运算放大器具有几百兆赫兹带宽、噪声低、动态范围大、供电电源灵活配置，使得它们很适合用于构建通信系统的增益模块。这些运算放大器很容易配置为特定的工作增益，并且具有良好的性能。

### 6.4.1 通信专用指标

高频运算放大器要想在通信领域使用，除了应用传统的运放交流指标（带宽、转换速率、建立时间）进行说明外，还需要应用通信领域的专用指标进行规范。通信专用指标包括谐波失真性能、无杂散动态范围（spurious free dynamic range，SFDR）、交调失真（intermodulation distortion）、二阶/三阶截断点（IP2、IP3）、噪声和噪声指数（noise figure）。图6-121列出了这些指标。

本章的这部分内容将会讲述这些指标，以及如何在无线/有线通信的放大器中使用它们。此外，这部分内容也会讲述一些专用放大器，比如可变增益放大器（VGA）、CATV驱动器、xDSL驱动器等。

545

- ❑ 噪声
  - ■ 输入噪声（RTI）
  - ■ 输出噪声（RTO）
- ❑ 失真
  - ■ 二阶和三阶截断点（IP2、IP3）
  - ■ 无杂散动态范围
  - ■ 谐波失真
- ❑ 单频
- ❑ 多频
- ❑ 带外
  - ■ 多频功率比（MulTitone Power Ratio，MTPR）
  - ■ 噪声系数（Noise Factor，NF）、噪声指数（Noise Figure，NF）

图6-121 通信系统的动态范围指标

### 6.4.2 失真指标

一个频谱纯净的正弦信号通过放大器（或者其他有源器件）时，将会产生许多谐波失真成分，这与放大器的非线性特性及其严重程度有关。不过，简单测量多个单频点的正弦波产生的谐波失真是无法完全衡量通信放大器的潜在性能的。大多数通信系统都有多个信道，它们按照频率层叠在一起，经常要求使用两个以上频率点产生的交调失真来评定放大器的等级。

交调失真在中频和射频领域应用特别广泛，是设计无线电接收机时的重点考虑问题。测量

两个频点产生的失真成分要比测量单频正弦信号产生的谐波失真或者总体谐波失真有用得多。

图6-122所示是两个频点生成的二阶和三阶交调产物。图中显示了两个频点$f_1$和$f_2$通过非线性器件产生的二阶和三阶成分。二阶成分位于$f_2+f_1$和$f_2-f_1$，距两个频点比较远，经过滤波可以消除。位于$2f_1+f_2$和$2f_2+f_1$的三阶成分也可以通过滤波进行消除，但是位于$2f_1-f_2$和$2f_2-f_1$的三阶成分距原始频点比较近，想要滤除它们很困难。

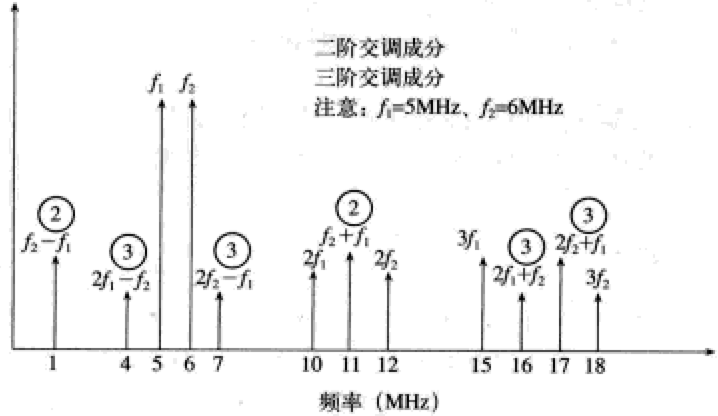



图6-122　二阶和三阶交调失真成分

在多个信道频率等间隔分布的通信系统中，三阶交调成分尤其令人讨厌。如果三阶交调成分的幅度较高就会掩盖掉有用小信号。

经常使用三阶截断点（third order intercept point，IP3）来表述三阶交调，如图6-132所示。两个频谱纯净的单频信号馈入通信系统中，输出信号的单频功率（用dBm表示）以及三阶成分的相对幅度（以单频信号为参考）作为输入信号功率的函数绘制在图6-132中。基本成分是图中斜率为1的曲线。如果系统的非线性以幂级数形式展开，那么可以看出信号每增大1dB，二阶交调幅度增大2dB，即图中斜率为2的曲线。相似地，信号每增大1dB，三阶交调幅度增大3dB，也就是图中斜率为3的曲线。给定一个低压双频输入信号和两个数据点，就可以画出二阶和三阶交调曲线，正如图6-123所示（这里应用了一点和一个斜率定义一条直线的原理）。

546

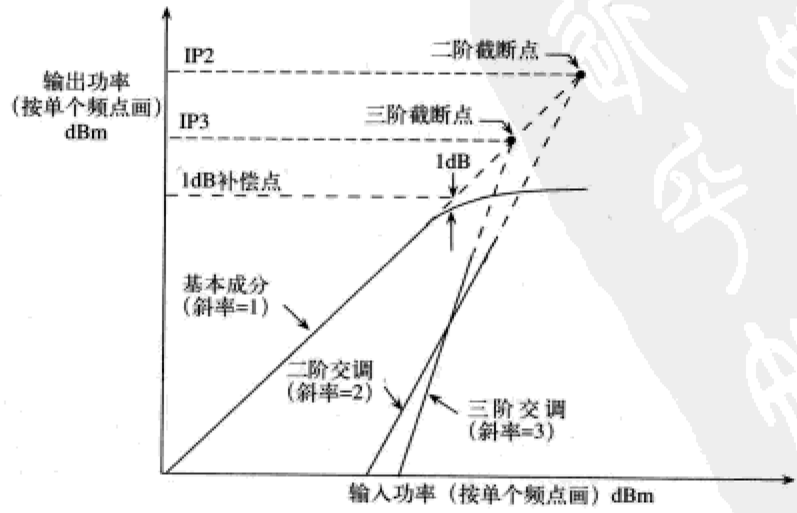



图6-123　二阶和三阶截断点和1dB补偿点

一旦输入信号达到一定幅度，输出信号开始软受限，即顶部开始压缩。这里感兴趣的参数是1dB压缩点（compression point）。该点的含义是实际输出信号与理想输入/输出传递函数相比被压缩了1个dB。在图6-123中，该点出现在斜率为1的理想直线变为点划线的地方，实际响应显示输出被压缩（弯曲实线）。

延长二阶和三阶截断直线使它们与理想输出信号线的延长线（点划线）相交，这些交点分别称为*二阶截断点*和*三阶截断点*，或者说是IP2和IP3。这些功率水平值常用作器件驱动匹配负载（通常是50Ω，但不是强制要求）时的输出功率的参考值，一般用dBm表示。

请注意，IP2、IP3和1dB压缩点是频率的函数，并且频率越高失真越严重。

547

给定一个频率，如果知道三阶截断点，就可以计算三阶交调成分的大致水平，它是输出信号电平的函数。如图6-124所示是典型宽带低失真放大器的三阶截断点值随频率变化的关系曲线。

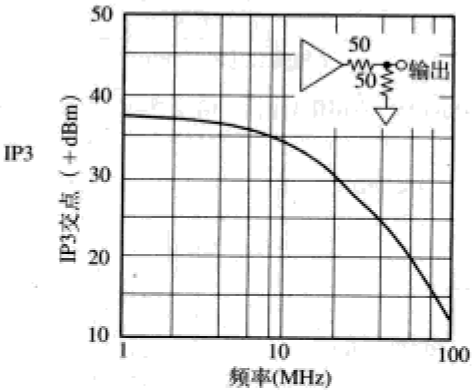



图6-124　低噪声放大器的三阶截断点和频率关系曲线

假设运算放大器的输出信号频率为5MHz，峰峰值为2V，加载到100Ω负载（源端、负载端的端接阻抗分别50Ω）。因此加载到50Ω负载两端的电压为1V峰峰值，对应+4dBm。从图6-124可知，5MHz频率的三阶截断点的值为36dBm。+36 dBm与+4dBm之间的差为32dB，该值乘以2得到64dB（以单频信号的功率为参考零点的三阶交调成分的数值）。因此，交调成分应为–64dBc（载波频率以下的dB值），或者说交调成分在输出功率以下的60dBm处。

如图6-125所示是该例的绘图分析过程。可以采用相似的方法分析输出的二阶交调成分，只不过要使用相应的IP2的数据。

548

通信系统的另一个常用指标是*无杂散动态范围*，即SFDR。图6-126显示了该项指标的两个实例。单频SFDR（左边图形）定义为信号（或者载波）与有效带宽内*最强*杂散的比值。这里的杂散可能与信号谐波相关，也可能无关。SFDR既可以用信号（或者载波）电平的参考值表示（dBc），也可以用绝对幅度的参考值表示（dBFS）。

因为大多数放大器都是软限幅器，dBc单位更常用些。在使用硬限幅器精确定义满量程大小的系统中（比如使用ADC的系统），dBc和dBFS两个单位都可以使用。使用这两个单位时，必须明确它们都是描述最大杂散幅度的。也可以定义双频或者多频SFDR（右边图形），由此可以描述包含多个载波和信道的模拟复杂信号。

*多频功率比*（MultiTone Power Ratio，MTPR）是描述多信道通信系统失真的另一种方式。图6-127所示是某xDSL系统的频率分配图。使用多个相等幅度的单频信号表示上行数据的QAM信号，在频率上等间隔分布。每个信道与输入信号（图中的空位）完全隔离，但是系统非线性

引起的交调失真导致小信号在空位上出现。

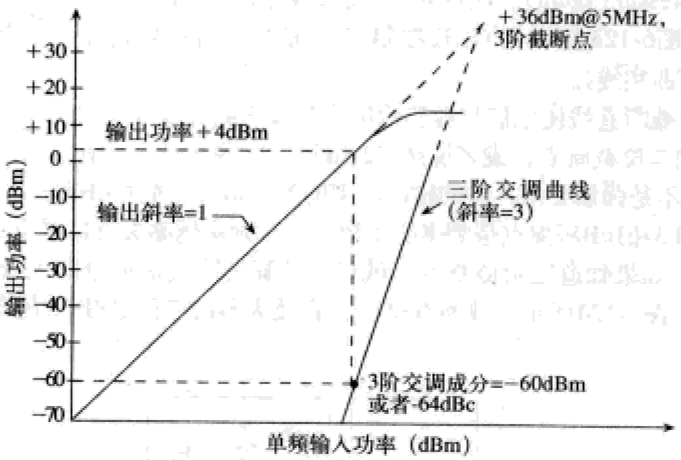



图6-125 使用IP3计算三阶交调成分的幅度

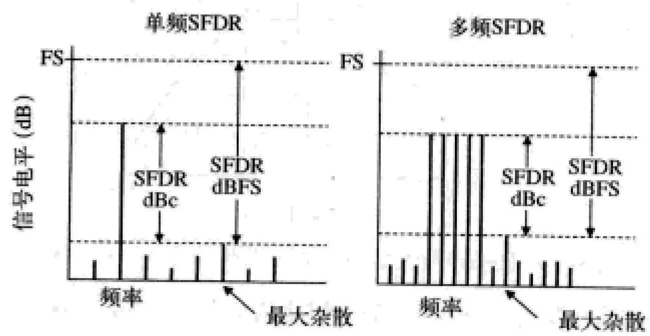



图6-126 通信系统的无杂散动态范围

单频信号的幅度与空位上的有害信号的幅度的比值定义为多频功率比，即MTPR。有一点非常重要，多频信号产生的交调成分的幅度既不能对频带内的信号形成干扰，也不能对下行数据带内的信号形成干扰。因此，这些带内产生的最大杂散的幅度与多频信号的幅度之间的差定义为带外SFDR。

549

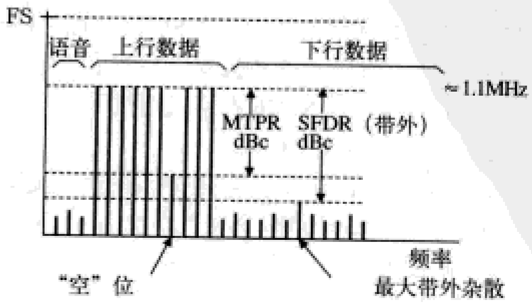



图6-127 xDSL系统中的多频功率比和带外SFDR

### 6.4.3 噪声指标

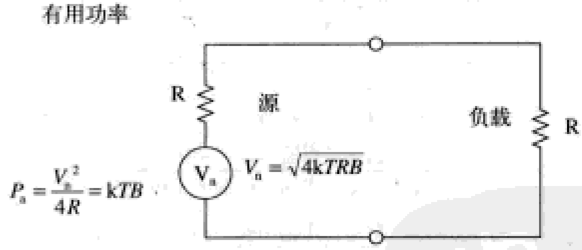
运算放大器的噪声通常用输入电流噪声和输入电压噪声进行描述，本书的第1章曾经讨论过这方面的内容。然而，通信系统的噪声则经常用*噪声指数*（NF）进行描述，如图6-128所示。这可能会引起误解，当运算放大器用作通信系统的增益模块时尤其如此。运算放大器的噪声指数不需要明确的电路条件。为了理解如何用噪声指数描述运算放大器，我们必须首先复习噪声指数的基本理论。

- ❑ 噪声指数常常用于描述输入/输出匹配条件，但不是系统的一贯要求
- ❑ 噪声指数是LNA、混频器等射频应用中的流行评价指标
- ❑ 将噪声指数用于运算放大器非常困难，噪声指数与下列参数有关
  - ■ 阻抗等级
  - ■ 反馈网络
  - ■ 闭环增益
- ❑ 不同教科书上对噪声指数有不同的定义也使应用变得困难
- ❑ 我们从基础理论开始，设法将它用于运算放大器

图6-128 通信系统中的噪声指数

第一个概念是信号源的*有用功率*（available power），它是指能从信号源获取的最大功率。图6-129把阻值为$R$的电阻作为噪声源，该噪声源的热噪声为$\sqrt{(4kTBR)}$。当负载阻抗也等于$R$时，传输到理想无噪声负载的噪声达到最大。

信号源的有用功率Pa是指能从信号源获取的最大功率。当负载阻抗与源阻抗相等时，信号源的输出达到有用功率




$k = 1.38 \times 10^{-23}$焦耳/K（波尔兹曼常数）

$T$ = 温度（室温假定为300K）

$B$ = 噪声带宽（Hz）

$P_{a(dBm)} = -174\text{dBm} + 10\lg B$

图6-129 信号源的有用噪声功率

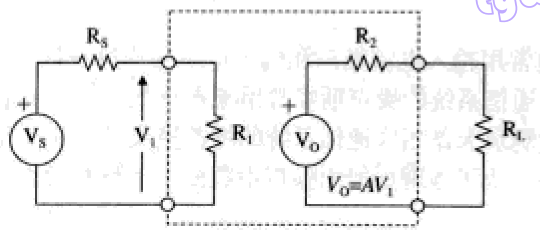
在这些条件下，从信号源获取的最大可用噪声功率降为k$TB$，这里k是波尔兹曼常数，$T$是绝对温度，$B$是噪声带宽。注意，可用功率与源阻抗的具体数值无关。

550

下一个重要概念是双端口网络的可用功率增益，如图6-130所示。使用具有内部阻抗的信号源驱动双端口网络，公式显示了信号源的可用信号功率和网络输出端的可用信号功率，可用功率增益就是后者对前者的简单比值。

这时，双端口网络的增益和噪声可以用可用功率增益$G$和噪声系数F进行定义，如图6-131所示。噪声系数F定义为总体可用输出噪声功率与仅有信号源形成的可用输出噪声功率的比值。对于电阻性信号源，源的可用噪声功率为k$TB$，仅有信号源形成的输出噪声功率为$G \cdot$ k$TB$。

注意，噪声系数$F$表示的是比值，而噪声指数NF则是$F$的dB描述。理想无噪声双端口网络的噪声系数$F$=1，因此它的噪声指数NF=0dB。




信号源的可用信号功率= $P_{as}=\dfrac{V_S^2}{4R_S}$

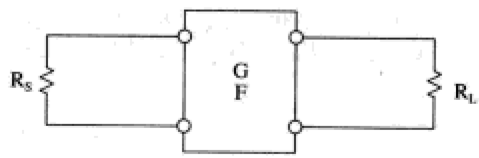
网络输出端的可用信号功率= $P_{ao}=\dfrac{V_O^2}{4R_2}$

可用功率增益= $G_A=\dfrac{P_{ao}}{P_{as}}=\dfrac{V_O^2R_S}{V_S^2R_2}$

图6-130　双端网络的可用功率增益

同样的定义可用来计算运算放大器的噪声指数NF，只是用电压噪声谱密度和电流噪声谱密度的平方更为简单，而不是使用功率或功率谱密度（如图6-132所示）。采用该方法处理不匹配条件也更为方便。**运算放大器的噪声系数F定义为总体输出噪声谱密度的平方与仅有信号源形成的输出噪声谱密度的平方的比值。**噪声指数NF=10 lgF。

557




$G$=网络可用功率增益

$$F=\text{噪声系数}=\frac{\text{总体可用输出噪声功率}}{\text{仅有信号源形成的可用输出噪声功率}}=\frac{\text{总体可用输出噪声功率}}{GkTB}$$

NF=噪声指数=10lgF

图6-131　双端网络的噪声系数和噪声指数定义

- ❑ 对于运算放大器，使用电压噪声谱密度和电流噪声谱密度的平方更为简单，而不是使用功率或功率谱密度
- ❑ 使用电压噪声谱密度分析不匹配条件也更为简单
- ❑ 电压噪声谱密度，并且使用方和根（Root-Sum-Square，RSS）
- ❑ 1 000Ω电阻25°C（300k）时的电压噪声谱密度为nV/$\sqrt{\text{Hz}}$（请记住）
- ❑ 基于电压噪声谱密度的噪声系数和噪声指数的基本定义变为

  噪声系数=$F$=总体输出电压噪声谱密度2/仅有信号源形成的输出电压噪声谱密度2

  噪声指数=NF= 10lgF

图6-132　运算放大器的噪声指数

在射频和中频增益模块中，输入阻抗是有确切定义的。不过，增益模块使用同相输入运算放大器时，输入阻抗比较高（相对于传输线阻抗），存在多种输入端接方法，它们对噪声指数都有影响。这些方法经过泛化后可用于所有双端口网络的输入端接，如图6-133所示。

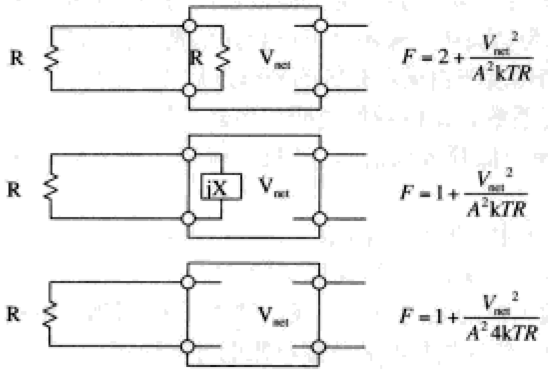



图6-133　电阻电感端接以及不端接条件下的噪声系数

假设网络的开路电压增益为$A$，总体输出噪声谱密度（除源阻抗和输入端接形成的噪声之外）等于$V_{net}$。

图6-133最上端的图是传统匹配情况，输入采用电阻性端接，并且与源阻抗匹配。在这种情况下，输入端接电阻不仅以因子2衰减信号源的电压噪声，由于它本身也是热电阻，会产生热噪声。

552

图6-133中间的图是电感匹配端接情况，常用于带宽有限，高频载波位于信号中心的电路。在这种情况下，源电压噪声以因子2衰减，并且电感端接不产生噪声，对总体输出噪声没有影响。

图6-133最下端的图是不匹配，没有端接的情况。这种情况下，源电压噪声没有衰减，因为没有输入端接所以也不会产生明显的附加噪声。该端接方式通常不用于包含射频/中频增益模块的系统，这是因为这类系统总是要求所有接口的阻抗都必须匹配。但是该端接方式可用于采用运算放大器作为增益模块的系统，因为放大器同相输入结构的输入阻抗相对较高。

如果假设网络噪声$V_{net}$相对于信号源的噪声非常小，那么很明显输入端接电阻使总体噪声指数增加了3dB，同时使总体噪声增益降低为原来的1/2，这是与没有输入端接时的最小噪声情况的比较结果。事实上，仅采用输入电阻匹配端接的无噪声网络的最小噪声指数为3dB。只有采用电感匹配端接方式才能使噪声指数降得更低。

另一方面，如果网络噪声$V_{net}$相对于信号源的噪声非常大，与不匹配、没有端接的情况相比，增加电阻匹配端接将使总体噪声指数上升6dB。

总之，采用大的信号源阻抗虽然降低了噪声指数，但是却增加了总体电路噪声。这说明了一个重要事实：*只有相同阻抗等级的噪声指数才具有可比性*。图6-134总结了放大器的这些输入端接效应对总体电路噪声和噪声指数的影响。

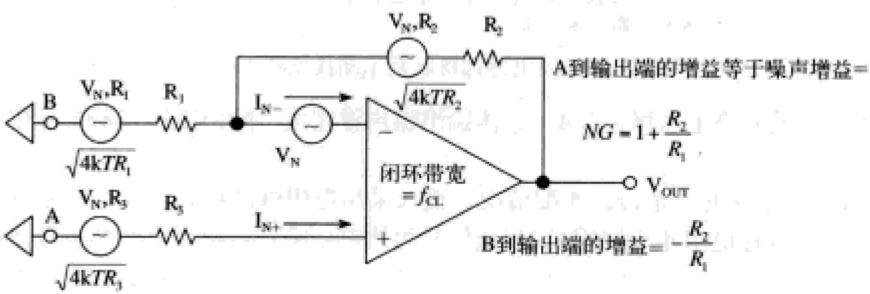
- 对于噪声比较低的网络，增加输入匹配端接电阻将使噪声指数变差3dB，电压增益降低为原来的1/2
- 对于噪声比较高的网络，增加匹配端接电阻将使噪声指数变差6dB
- 电感匹配端接经常用于中频/射频频率固定的LNA和混频器中
- 使用大的源电阻和端接电阻虽然会降低噪声指数，但是却增加了总体电路噪声
- 只有相同阻抗等级的噪声指数才具有可比性

图6-134　输入端接效应对噪声指数的影响

运算放大器的噪声包括两部分：低频噪声，它的频谱密度与频率的平方根成反比；中频和高频白噪声。低频噪声，常被称为1/*f*噪声（噪声功率符合1/*f*法则，也就是说噪声电压或者噪声电流与$1/\sqrt{f}$成正比）。1/*f*噪声谱密度与白噪声相等的频率点称为“1/*f*转折频率”。对运算放大器来说，这是个非常重要的性能系数，该值越低说明放大器的性能越好。1/*f*转折频率点可以从几赫兹（对应大多数现代低噪声低频放大器），到数百赫兹不等，最高甚至可达数千赫兹（对应某些高速运算放大器）。

在大多数高速运算放大器应用中，通常对输出RMS噪声比较感兴趣。因为带宽比较大，输出RMS噪声的主要成分是白噪声，1/*f*噪声几乎可以忽略不计。553

为了更好地理解高速运算放大器的噪声效应，我们利用图6-135所示的经典噪声模型。该模型列出了所有可能的白噪声源，包括信号源和反馈电阻的外部噪声。




$$\text{RTI 噪声}=\sqrt{\text{BW}}\times\sqrt{\begin{aligned}&V_N^2+4kTR_3+4kTR_1\left[\frac{R_2}{R_1+R_2}\right]^2\\&+I_{N+}^2R_3^2+I_{N-}^2\left[\frac{R_1\times R_2}{R_1+R_2}\right]^2+4kTR_2\left[\frac{R_1}{R_1+R_2}\right]^2\end{aligned}}$$

RTO噪声=NG × RTI噪声　　$\text{BW}=1.57f_{CL}$

图6-135　计算运算放大器的总体电路噪声

图中的公式可以计算闭环带宽内运算放大器的总体输出RMS噪声。当运算放大器的频率响应相对比较平坦时，该公式的结果很准确。然而，如果频率响应的高频峰值高于几分贝，实际噪声将比上述公式的预测结果要大，因为这时3dB截止频率前面的一个倍频程的噪声在总体噪声中占主要成分。

大多数运算放大器应用系统都设计反馈网络，以使系统的工作带宽相对平坦，并且该公式能提供较为准确的噪声估算。注意，公式中的BW是等效噪声带宽，在单极点系统中，该值等于3dB闭环带宽的1.57倍。

图6-136的表中列出了图6-135中的各种噪声对总体噪声的贡献。由于各个噪声源是互不相关的，计算了该表中的各项噪声的谱密度之后，再将它们分别平方后相加，再取平方根就得到输出噪声谱密度的方和根值。该数值乘以噪声带宽的平方根（噪声带宽等于3dB闭环带宽的1.57倍）就得到了输出RMS噪声的最终结果。

典型高速运算放大器的带宽都大于150MHz，双极性输入电路的输入电压噪声在2到$20\text{nV}/\sqrt{\text{Hz}}$之间。为了观察噪声电压，先看一下电阻的约翰逊噪声谱密度：

$$v_n=\sqrt{4kTR\cdot \text{BW}}$$

式中k是波尔兹曼常数，*T*是绝对温度，*R*是电阻值，BW是有效的等效噪声带宽（单极点系统的等效噪声带宽是3dB频率的1.57倍）。使用该公式，100Ω电阻的噪声谱密度为$1.3\text{nV}/\sqrt{\text{Hz}}$，1000Ω电阻的噪声谱密度为$4\text{nV}/\sqrt{\text{Hz}}$（室温计算，*T*为27°C，即300K）。554

| 以电压表示的噪声源 | 乘以该因子得到运放输出噪声 |
| --- | --- |
| $R_3$的约翰逊噪声为$\sqrt{4kTR_3}$ | 噪声增益$=1+R_2/R_1$ |
| 经过$R_3$的同相输入电流噪声为$I_{n+}R_3$ | 噪声增益$=1+R_2/R_1$ |
| 输入电压噪声为$V_n$ | 噪声增益$=1+R_2/R_1$ |
| $R_1$的约翰逊噪声为$\sqrt{4kTR_1}$ | $-R_2/R_1$（从$R_1$输入到输出的增益） |
| $R_2$的约翰逊噪声为$\sqrt{4kTR_2}$ | 1 |
| 经过$R_2$的反相输入电流噪声为$I_{n-}R_2$ | 1 |

图6-136 输出噪声的所有成分

双极性晶体管的基极-发射极之间会形成一个等效噪声电压源，它是集电极电流流入晶体管（无噪声的）内增大的发射极电阻$r_e$产生的“散弹噪声”。一方面散弹噪声电流与集电极电流$I_c$的平方根成正比，另一方面发射极电阻$r_e$却与集电极电流$I_c$成反比，因此散弹噪声电压与集电极电流的平方根成反比。

FET输入型运算放大器的噪声电压比双极性运算放大器大，但是因为它属于低输入偏置电流器件，电流噪声非常低（通常只有几十个fA/$\sqrt{\text{Hz}}$）。然而在运算放大器带宽大于100MHz的系统应用中，不一定非要使用FET输入型运算放大器。

运算放大器的每个输入端也存在输入电流噪声。不过对于高速FET输入型运算放大器来说，它的栅极电流非常低以致于输入电流噪声几乎可以忽略不计（只有fA/$\sqrt{\text{Hz}}$量级）。

对于电压反馈运算放大器来说，正相输入端和反相输入端的电流噪声一般是相等的，并且几乎完全不相关。宽带电压反馈运算放大器的电流噪声的典型值在0.5~5fA/$\sqrt{\text{Hz}}$之间。如果双极性输入型运算放大器使用输入偏置电流对消器，那么它的输入电流噪声将会升高，这是因为它们的电流噪声不相关，使用输入偏置电流对消器相当于（以RSS方式）增加了双极性电路的本征电流噪声。

电流反馈运算放大器的输入电压噪声比同样带宽的电压反馈放大器低一些。这是因为电流反馈运算放大器的输入电路通常工作在大电流状态，因此降低了发射极电阻，也就降低了电压噪声。电流反馈运算放大器的电压噪声的典型值在1~5nV/$\sqrt{\text{Hz}}$。

电流反馈运算放大器的输入电流噪声比电压反馈放大器高一些，这是因为前者具有较高的偏置电流。电流反馈运算放大器正相输入端和反相输入端的电流噪声通常是不相同的，一般分开进行说明，这由它独特的输入结构决定。大多数情况下，反相输入端的电流噪声相对较大。电流反馈运算放大器的电流噪声的典型值在5~40pA/$\sqrt{\text{Hz}}$。

555

噪声计算的基本原理是，不相关噪声源以“平方－和－根”形式相加。这就意味着，如果某个噪声源的幅度在系统输出噪声中所占比重低于系统其他噪声源幅度的20%，那么它对总体系统噪声的贡献低于2%，该噪声源往往忽略不计。大多数情况下，低于最大噪声源幅度33%的噪声源都是可以忽略的。假定噪声误差校正是根据包含噪声源和忽略噪声源进行确定，上述处理可以大大简化公式计算。

输出误差中占主要成分的噪声源与运算放大器的闭环增益密切相关。如果闭环增益非常大，那么运算放大器的电压噪声将是输出噪声的主要成分。增益比较低时，必须同时考虑输入电流噪声的影响，特别是在电流反馈放大器中，输入电流噪声可能大大超过输入电压噪声。

高速运算放大器电路中的前馈/反馈电阻的值在低于100Ω和高于1kΩ之间变化，因此在不知道电阻具体取值和闭环增益的前提下，很难确定它们对总体输出噪声的贡献。计算的最好方法是编写一个简单的包含所有噪声源的自动计算程序（见参考文献1中的例子）。大多数高速应用中，源阻抗低于100Ω时，可以忽略它的噪声影响。

如图6-137所示是计算AD8011运算放大器（300MHz、1mA）总输出噪声的例子，所有6个噪声源都包括在计算中。图中也给出了各个噪声源合适的乘积因子。增益$G$=2时，AD8011的闭环带宽为180MHz。最后计算中的相关因子1.57把单极点带宽转换为等效电路噪声带宽。

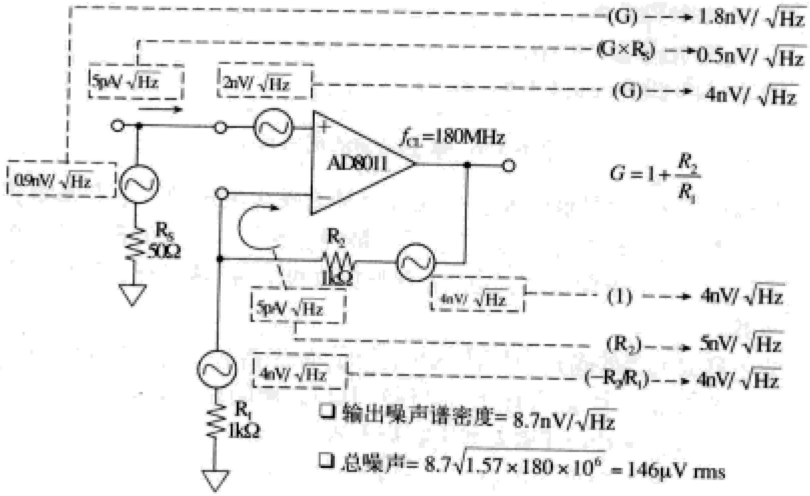
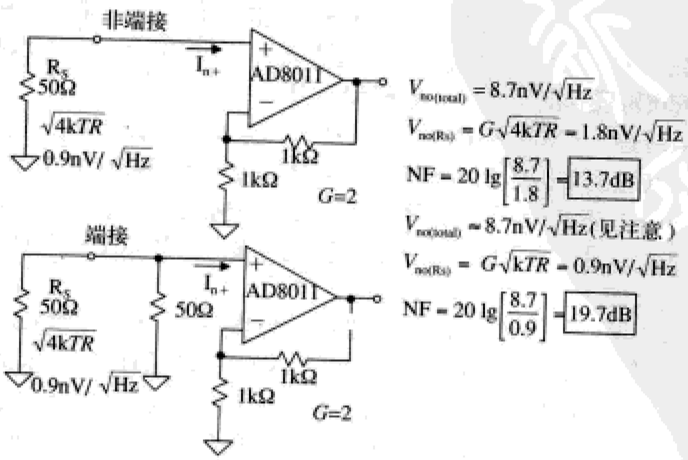



图6-137　AD8011输出噪声分析

既然已经计算了总输出噪声，下面就可以讨论噪声指数问题了。图6-138画出了AD8011的两种应用电路：上图为非端接输入情况，下图为端接输入情况。

对于非端接情况（上图），根据图6-137计算的总输出噪声为8.7nV/$\sqrt{\text{Hz}}$，这包括50Ω源阻抗的噪声。仅有信号源形成的输出噪声的计算公式为源噪声乘以噪声增益，即 $G\sqrt{4kTR_s}$=1.8nV/$\sqrt{\text{Hz}}$。噪声指数NF=20lg(8.7/1.8)=13.7dB。对于端接情况（下图），总输出噪声依然为8.7nV/$\sqrt{\text{Hz}}$，这时输入噪声电流（$I_{n+}$）实际上流过的是25Ω电阻，而不是非端接时的50Ω，但是这种差异对总输出噪声计算的影响是可以忽略不计的。




注意：输入噪声电流（$I_{n+}$）流过50Ω（未端接情况）或者25Ω（端接情况）电阻，但是它的总体效应可以忽略不计

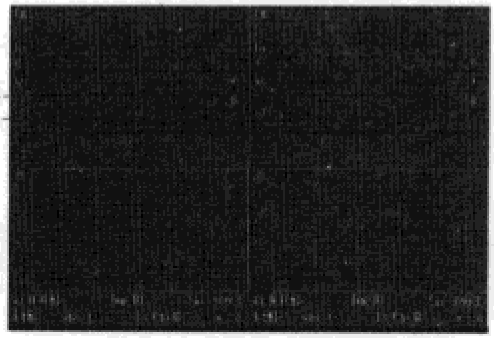
图6-138　AD8011未端接和端接输入情况下的噪声指数

不过，因为50Ω电阻分压网络的作用，这时的源噪声为$\sqrt{(kTR)}$，折合到输出端变为$G\sqrt{(kTR)}$ =0.9nV/$\sqrt{Hz}$。这时的噪声指数为NF=20lg(8.7/0.9)=19.7dB。注意，端接情况下的噪声指数比非端接情况恶化6dB。

最后请注意，噪声指数是频率的函数。图6-139显示的是使用点噪声仪测量的AD8350的噪声指数曲线，在10MHz~1GHz的频率范围内进行测量。上面曲线是噪声指数图，下面曲线是闭环增益平坦度图。

在大多数情况下，图6-135和图6-137提供的闭环带宽相对平坦，估计是足够准确的，但是，在包含确定载波频率的高频窄带应用中使用真实的点噪声指数效果则会更好。

557




点噪声指数随10MHz~1GHz频率变化，上述数据积分的测量带宽设置为4MHz，要求得到平均噪声功率

图6-139 AD8350的点噪声指数和增益与10MHz-1Hz频率关系曲线

## 6.4.4 自动增益控制中的可变增益放大器

宽带、低失真可变增益放大器在通信系统中有广泛的用途，其中一项应用是无线电接收机中的自动增益控制。由于传播路径的不断变化，通常接收能力也在一个很大的范围内变化，这就要求在接收机内进行动态范围压缩。在这种情况下，有用信息在调制包络内（不管哪种调制方式），而不在载波的绝对幅度内。比如，使用1kHz调制1MHz载波，调制深度为30%时传播的就是相同信息，而不管接收载波电平是0dBm还是–120dBm。在输入波动比较大的情况下，接收机内的某些自动增益控制电路用来将不同的载波幅度恢复到某个相同的参考电平。AGC电路就是动态范围压缩器，它对获取的多个载波周期的某个信号测量（通常是平均幅度）作出响应。

自动增益控制电路需要时间根据接收信号电平进行调节。采用峰值检测方法，可以降低对信号电平突然增加的响应时间要求，但是因为瞬时噪声峰值会激活AGC检测电路，这导致电路损失了部分稳健性。非线性滤波和“延迟AGC”在优化AGC系统方面是非常有用的。在实践中可以发现许多折中考虑，图6-140是个基本AGC系统。

AGC环路实际上有两个输出。比较明显的输出当然是幅度稳定的信号，另一个不太明显的输出是VCA的控制电压。实际上，该电压是输入信号平均幅度的一个测量。如果系统是精确尺度的，控制电压就是输入信号的一个测量，有时也称为接收信号强度指示器（RSSI）。

假设VCA的增益控制规则比较精确，VCA控制电压使得接收系统可以根据接收信号电平进行校准。

558

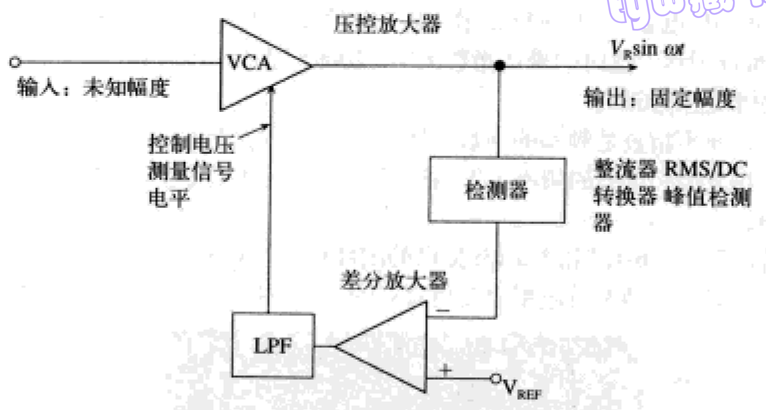
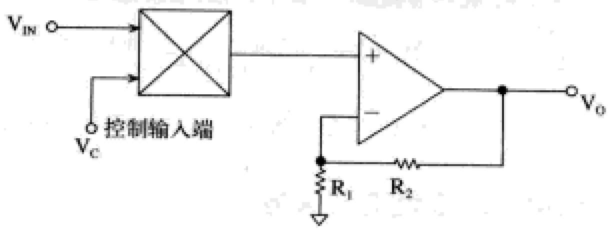



图6-140　典型自动增益控制系统

## 6.4.5　压控放大器

如图6-141所示，模拟乘法器可以用作可变增益放大器。控制电压接入乘法器的一个输入端，信号接入另一个输入端。在这种电路中，增益与控制电压直接成正比。




$$V_O = \frac{V_{IN}}{K} \times \left(1+\frac{R_2}{R_1}\right) V_C$$

图6-141　使用乘法器作为压控放大器（VCA）

大多数模拟乘法器形式的压控放大器（voltage controlled amplifier，VCA）的增益随控制电压按伏特线性变化，容易出现强噪声。不过，有时候确实需要压控放大器同时实现大增益范围与恒定带宽、相位，低噪声与大信号处理能力，低失真与低功耗，并且提供精确稳定的对数线性增益。AD600、AD602、AD603、AD604、AD605以及AD8367使用独一无二的优秀解决方案X-AMP（“指数放大器”的内容见参考文献2）达到这些需求相互冲突的目标。

X-AMP的概念比较简单：固定增益放大器，紧跟一个大范围无源衰减器，采用特殊方式改变电压控制衰减量，如图6-142所示。

AD600/AD602放大器电路专门针对低输入噪声进行了优化，负反馈电路用来准确定义它的较大的适度的放大增益（30~40dB），并且使它的失真最小。因为放大器的增益是固定的，所以它的失真、群延迟等交流和瞬时响应特性也是固定不变的。因为它的增益比较高，它的输入一般是几毫伏，总是工作于小信号响应状态。衰减网络是个7级（8抽头）*R*-2*R*梯形电阻网络。相邻两个抽头之间的比例精确为2，或者说是6.02dB，提供了精确的对数线性特性，总体衰减为42.14dB。下面将会看到，放大器的输入可以连接到任何抽头，甚至两个抽头之间，只不过这时存在±0.2dB的小偏差。总体增益可以从最大固定增益到42.14dB之间变化。AD600的固定

增益为41.07dB（电压增益113），使用该选项，整个增益范围在-1.07~+41.07dB之间。增益与控制电压的关系为$G_{dB}=32V_G+20$，这里$V_G$以伏特为单位。AD602的固定增益为31.07dB（电压增益35.8），增益与控制电压的关系为$G_{dB}=32V_G+10$。

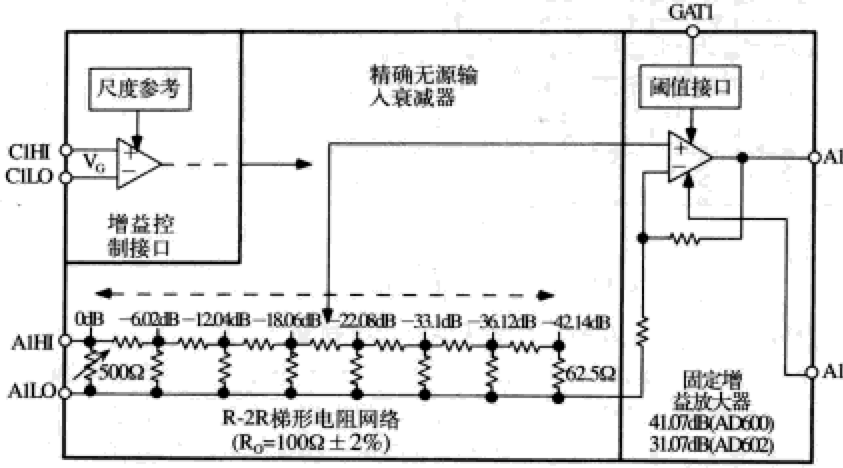



图6-142 30MHz AD600/AD602双X-AMP的单个通道

$V_G$=0时的增益经激光微调到±0.2dB的绝对精度。增益尺度受片上带隙参考电压决定（两个通道共享），并且激光微调具有高精度和低温度系数特性。图6-143显示的是AD600、AD602的增益与差分控制电压的关系曲线。在动态范围内大部分区域的偏差距理想控制曲线仅仅相差不到1dB。

为了理解X-AMP的工作原理，考虑图6-144的简单电路图。8个抽头分别与8个双极性差分对的其中一个输入端口相连接，采用电流控制跨导（$g_m$）电路，所有跨导电路的另一个差分输入端口都与放大器的增益反馈网络$R_{F1}/R_{F2}$相连接。当发射极电流$I_E$灌入任一个晶体管对时（这里没有画出），它就变为完整的放大器输入电路。

560

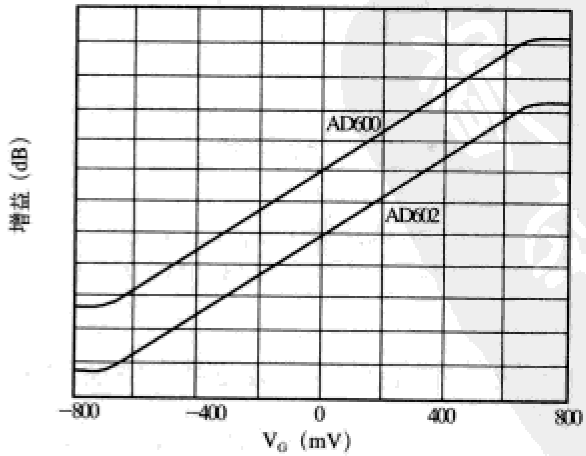



图6-143 AD600、AD602的增益与控制电压的关系曲线

当$I_E$连接到最左边的晶体管对时，信号输入直接连接到放大器，电路具有最大增益。因为电路经过精心的开路设计，并且得益于负反馈结构的帮助，即使在高频时，电路失真也非常低。如果IE突然切换到第二个晶体管对，总体增益将精确下降6.02dB，因为只有一个跨导电路处于

活动状态，电路失真依然很低。

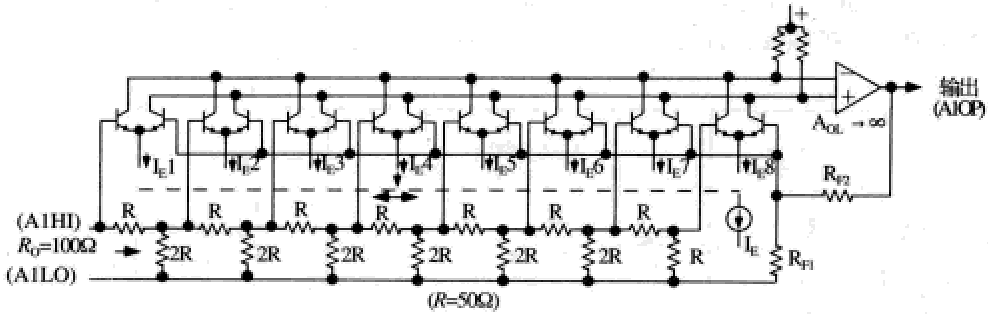



图6-144 在X-AMP的电流控制跨导电路中连续插入电阻抽头

实际上，偏置电流是*逐渐地*从第一个晶体管对传递到第二个晶体管对的。当$I_E$被两个跨导电路平分时，将有两个跨导电路处于活动状态。这就出现两个输入电路竞争控制一个运算放大器的现象，竞争的结果是一个得到整个信号，另一个只得到一半幅度的信号。

分析表明，有效增益下降不是我们最初想象的3dB，而是20lg1.5，也就是3.52dB。当把该误差均匀分配到整个工作范围时，将会形成±0.25dB的增益纹波。然而，插入电路实际上产生的是高斯分布的随机偏置电流，大部分$I_E$总是流向相邻的电路。这将使增益曲线变得平滑，降低增益纹波。当$I_E$逐步向右端切换时，总体增益逐渐下降。

X-AMP产品系列的主要特征如图6-145所示。请留意该系列的其他器件。

| | 带宽 | 失真 | 噪声 | 输入阻抗 | 电源 |
|---|---|---|---|---|---|
| AD600/602 | 35MHz | −60dBc@10MHz | 1.4nV/$\sqrt{Hz}$ | 100Ω | ±5V |
| AD603 | 90MHz | −60dBc@10MHz | 1.3nV/$\sqrt{Hz}$ | 100Ω | ±5V |
| AD604 | 40MHz | −43dBc@10MHz | 0.8nV/$\sqrt{Hz}$ | 300Ω | ±5V |
| AD605 | 40MHz | −51dBc@10MHz | 1.8nV/$\sqrt{Hz}$ | 200Ω | +5V |
| AD8367 | 500MHz | IP3=+31.5dBm@140MHz | NF=7.8dB@140MHz | 200Ω | +2.7~+5V |

图6-145 X-AMP系列的主要指标

AD600/AD602 X-AMP的总体输入参考噪声在25°C时为1.4nV/$\sqrt{Hz}$，只比100Ω电阻的热噪声（在25°C时为1.29nV/$\sqrt{Hz}$）稍高一点。不管衰减设置为多大，输入参考噪声保持不变，因此输出噪声不随增益变化，也为常数。

AD600放大器的增为113，因此输出噪声谱密度为1.4nV/$\sqrt{Hz}\times113$，即158nV/$\sqrt{Hz}$。如果最大输出为2Vrms，在1MHz带宽内的信噪比将为82dB。AD602的信噪比比AD600高10dB，为92dB。

561

## 6.4.6 用于CATV上行数据线缆驱动器的数控可变增益放大器

宽带调制解调器能够提供比拨号连接高很多的数据传输速率，因此变得越来越流行。除了接收数据（下行）之外，宽带调制解调器还能够发送数据（上行）。这就需要一个低失真数字控制可变增益放大器将75Ω同轴电缆的输出驱动到1V rms（+11.2dBm，或者60dBmV）标准电平。AD8323就是CATV上行线缆驱动器中的一员，能够满足上述应用。AD8323的增益受8位串行命令字控制，可以在53.5dB范围内确定一个合适的增益，命令字的最低位改变1位，增益变

化0.7526dB。AD8323的原理框图如图6-146所示。

AD8323有一个可变衰减核心，衰减的数控变化范围从0~–53.5dB。输入缓冲器的增益约为+27.5dB，因此，总体增益从–26~+27.5dB之间变化。在工作模式下，AD8323包含4个模拟处理功能。输入放大器（前置放大器）既可以是单端输入也可以是差分输入。前置放大电路驱动一个游标电路（vernier stage），该游标电路提供精确增益调节功能，它的分辨率为0.7526dB/LSB，提供总计约为5.25dB的衰减量。游标电路之后的DAC电路提供AD8323的主体衰减（8位，或者48dB）。

前置放大器和游标增益电路采用差分信号模式，这可以提高AD8323器件的电源功率抑制比（PSRR）和线性度。差分电流从DAC级电路馈入输出级电路，输出级电路将差分电流放大到适当水平，驱动75Ω负载。

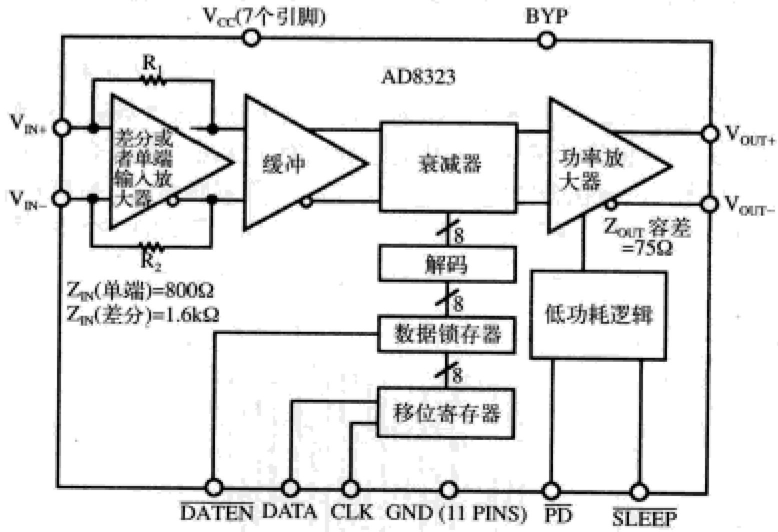



图6-146 AD8323 CATV数字控制可变增益放大器

AD8323的关键性能与成本优势在于它在上电/低功耗情况下驱动75Ω负载时的恒定动态输出能力。输出电路采用负反馈驱动差分75Ω动态输出阻抗。这就省略了75Ω外部端接电阻，与标准运算放大器输出相比，这使它的有效输出电压提高了1倍。

这些特性使得AD8323可以工作在5V单电源模式，并且能够提供要求的输出功率。在21MHz带宽，输出电平增大到1V rms（+11.2dBm，或者60dBmV）时，AD8323的失真性能为–56dBc。

AD8323的主要指标如图6-147所示。



- ❑ 支持宽带调制解调器的上行传输标准DOCSIS（铜轴电缆数据服务）
- ❑ 增益/衰减编程范围53.5dB，从–26dB变化到+27.5dB，数控步进0.7526dB
- ❑ 3线SPI数字命令接口
- ❑ 带宽大于100MHz（对于所有增益）
- ❑ 1V rms输出到75Ω负载的失真比较低：
  - ■ 21MHz时–56dBc SFDR
  - ■ 42MHz时–55dBc SFDR
- ❑ 5V单电源工作模式（133mA）
- ❑ 低功耗模式（35mA）、休眠模式（4mA）
- ❑ 加电/低功耗模式的75Ω动态输出阻抗

图6-147 AD8323 CATV线缆驱动器的主要指标

### 6.4.7 xDSL上行数据线缆驱动器

多种版本的DSL都已用于快速互联网络连接。上行数据链路要求传输+13dBm离散多频信号，它的带宽大约在144kHz和500kHz之间。离散多频信号的最大因子高达5.3，要求线缆驱动器提供最大+27.5dBm的峰值功率，可以在100Ω电话线上形成7.5V峰值电压。

离散多频调制发生在频域，信号功率分布在几个频率子带上，有时候也说是分布在几个单频上，这几个单频点在频率上依次分布开。正交幅度调制信号出现在每个子带的中心。如果一个子带的信号被另一个子带信号破坏，不管这种破坏是发生在两个相邻子带之间还是由于其他子带的谐波引起的，解码这些子带都将变得异常困难。

当要求放大器处理离散多频与其他复杂调制波形时，解析线缆驱动器输出信号完整性的传统方法包括单频谐波失真、THD、双频交调失真（IMD）或者三阶截断点（IP3）都变得不再是那么有意义了。

典型的ADSL上行离散多频信号包含多达27个QAM载波（子带或单频）信号（如图6-148所示）。多频功率比（MTPR）表示典型子带内（包含某个频点或者载波）的测量功率与选定的其他某个不包含QAM数据的子带功率的相对差异。换句话说，选定子带（或者频点）是开放的，不包含有用功率（没有携带QAM信号），形成一个闲置频率位。MTPR有时也指“闲置频率位测试（empty bin test）”，通常用dBc来表示，是所有DSL系统的一个主要指标。

563

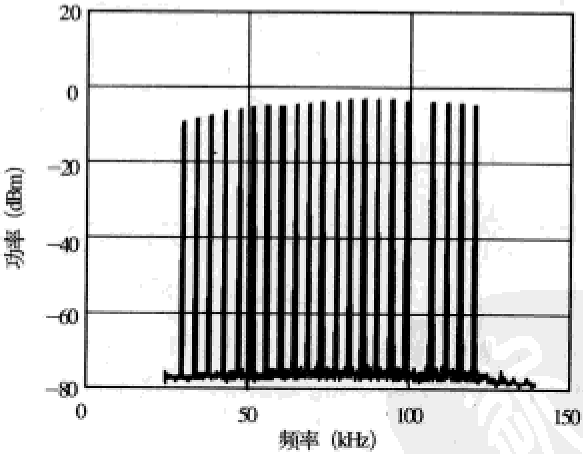



图6-148　离散多频（DMT）信号的频域表示

xDSL线缆驱动器的另一个重要指标是带外SFDR。DMT上行数据失真产生的杂散可能落入下行频率范围内，使语音信号与下行数据产生失真。

图6-149所示是基于AD8018线缆驱动器（ADI公司DSL线缆驱动器大家庭中的一员）的xDSL线缆驱动应用电路。在100Ω电话线上的峰值DMT信号可以达到7.5V。假定低失真AD8018线缆驱动器工作在5V单电源时的最大输出摆幅是4V，考虑到两个3.1Ω后向端接电阻形成的功率损失，那么该电路中变压器的升压比应为1:4甚至更高。

该电路采用升压变比为1:4的变压器将AD8018的输出耦合到电话线上。$R_1$和$R_2$是后向端接电阻，或者说是线缆匹配电阻，取值均为3.1Ω。AD8018输出端的总体差分负载为12.5Ω，其中包括端接电阻。即使在这样的条件下，AD8018输出的低失真信号的幅度与电源轨差异仍然在0.5V以内。

变压器电路在AD8018的输出端表现为复阻抗，因此出于电路稳定性考虑，应在每个放大

器的输出与地之间串接一个*R-C*网络。*R-C*网络中电阻的推荐取值为10Ω，电容的推荐取值为1nF，这样频率大于16MHz时，在放大器的输出端与地之间形成一个低阻抗通路。在放大器的输出端使用10kΩ电阻接地增强共模信号的稳定性。

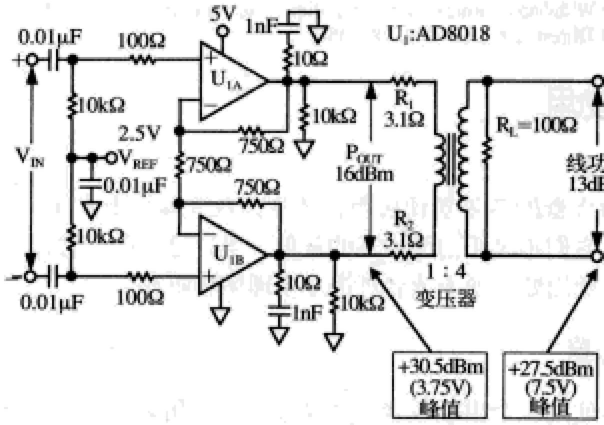



图6-149 AD8018xDSL上行数据线缆驱动器应用电路

图6-149的AD8018电路的多种供电电源的带外SFDR与上行线路功率关系如图6-150所示。

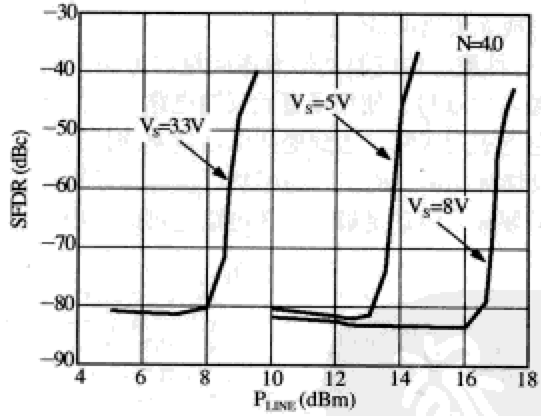



图6-150 144kHz~500kHz带外SFDR与上行线缆功率关系曲线

图6-151总结了AD8018的一些主要特征与指标。 [564]

- ❑ 双电流反馈放大器
- ❑ 带宽：130MHz（−3dB）
- ❑ 转换速率：300V/ms
- ❑ 轨到轨输出电路（$R_L$=5Ω时摆动在电源轨的0.5V以内）
  - ■ 12.5Ω负载时的功率为+16dBm
  - ■ +5V电源时的峰值功率为+30.5dBm（3.75V）
- ❑ MTPR：−70dBc（25~138kHz）
- ❑ 输出功率+16dBm、负载$R_L$=12.5Ω时，144~500kHz的带外SFDR保持在−82dBc
- ❑ 输入电压噪声：45nV/$\sqrt{\text{Hz}}$@100kHz
- ❑ 低电源电流：9mA/放大器（全功率模式）
- ❑ 待机模式：4.5mA/放大器
- ❑ 关闭模式：0.3mA/放大器

图6-151 AD8018xDSL线缆驱动器的主要特征与指标 [565]

## 参考文献

1. Bob Clarke, "Find Op Amp Noise with Spreadsheet," **Electronic Design**, December 13, 1990, or Analog Devices AN253.
2. Barrie Gilbert, "A Low Noise Wideband Variable-Gain Amplifier Using an Interpolated Ladder Attenuator," **IEEE ISSCC Technical Digest**, 1991, pp. 280, 281, 330.

566

# 6.5 放大器创新应用

*Walt Jung，Walt Kester*

本节内容讲述运算放大器的各种新颖应用，统称为放大器创新应用。这些应用涵盖很广，演示了很多创新放大器，它们不属于前面讲述的任何一类。这里的某些概念受其他出版物的启发，文中给出了它们的原始出处，便于读者更进一步理解和研究。

## 6.5.1 高效线缆驱动器

传统视频线缆驱动器使用一个串联或者后向端接电阻，用来匹配传输线缆的特性阻抗。该方案尽管很简单，但是因为负载与串联端接电阻对同一个电压造成压降，它的效能比较低。在±12V、±15V等高电源供电电压下，1V峰峰值的视频信号应用中这可能不是问题，但是如果使用±5V甚至更低电压的低电源，驱动器的富裕驱动能力则是必须考虑的问题。在这种条件下，传统驱动器可能无法形成无失真的$2V_{OUT}$信号。

如图6-152所示演示了一种解决传统驱动器效率问题的方法。在这个线缆驱动器中（改编自*Victor Keren*的电路，见参考文献1），使用了豪兰反馈电路。豪兰反馈电路使得串行端接电阻$R_5$可以适当减小，以减小它造成的压降，达到提高电路效率的目的。在运算放大器周围既有负反馈环路$R_1$、$R_2$，也有正反馈环路$R_3$、$R_4$。因为AD817具有良好的视频电路特性与线缆驱动能力，所以$U_1$元件选用它。只要输入驱动足够大，该电路也可以选用其他运算放大器。

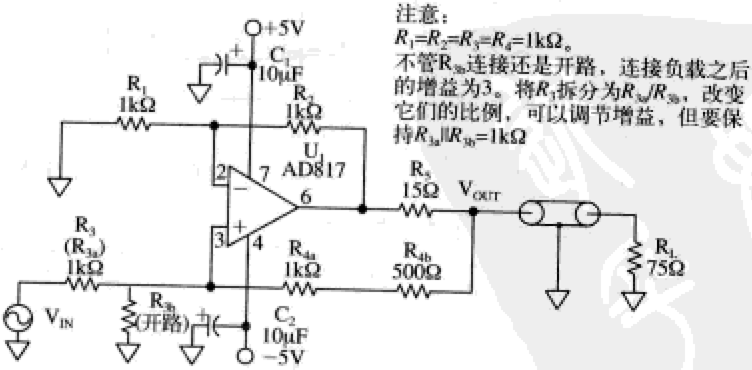



图6-152 高效视频线缆驱动器

该电路驱动75Ω线缆，$R_5$设置为15Ω。按照选定的比例，端接电阻形成的压降只有传统75Ω电阻的1/5。对于输出电压$V_{OUT}$的每个伏特，放大器只需多放大20%，也就是每伏特输出电压$V_{OUT}$的1.2倍。这使得该设计电路可以轻松工作在5V甚至更低的电源电压，并且依然能够提供1V峰峰值的无失真视频信号$V_{OUT}$。如果$R_1$~$R_5$选择适当，±反馈通路也能形成合适的合成源阻抗。

567

给定期望输出阻抗$R_o$，$R_5$以一定的比例因子与其相关，因此$R_5<R_o$。直截的设计方法是使$R_5$的阻值简单地为$R_o$的几分之一，然后再选择$R_1$~$R_4$的阻值，并且使$R_o$的阻值比较合适。在该实例电路中，$R_5$设定为$R_o$的1/5，即15Ω。

图6-152中曾经强调，最简单的设计步骤是使4个反馈电阻$R_1$、$R_2$、$R_3$和$R_{4a}$的取值相等。这也有助于选择现成的电阻来实现它们。这些电阻的阻值要比目标负载阻抗适当高些。本例中，选定它们的阻值为1kΩ。

这样$R_4$（$R_{4a}+R_{4b}$）的阻值为：

$$R_4=(R_5\times R_1+R_O\times R_2)/(R_O-R_5) \tag{6-31}$$

经过简单计算$R_4$~$R_{4a}$可以得到$R_{4b}$。如果这里的所有电阻，包括$R_{4b}$（使用两个1kΩ电阻并联实现$R_{4b}$），都用同一个排阻来实现，设计电路可以进一步简化。注意，在其他设计实例中，$R_{4b}$不可如此简单计算。不过，可以使用一个1%（甚至更好）公差的排阻代替尽可能多的分立电阻。

连接负载之后的电路增益为3，如图6-152所示。如果一定要调节电路增益，有一个特殊的方法可以实现这一点。如果要求电路具有合适的功能，这是一个必要条件，并且要同时保持合成电阻$R_o$不发生变化。比如，如果要求电路总体增益为1，$R_3$可以拆分为两个电阻$R_{3a}$=3kΩ、$R_{3b}$=1.5kΩ。注意，这降低了信号源对运算放大器的驱动能力，但是它保持$R_3$的戴维南阻抗（$R_3$为从$R_{4a}$的输入端看过去的阻抗）为1kΩ不变。同样，也可以使用相同的2kΩ阻值，这时净负载电路增益为1.5。毫无疑问，如果是完全自定义电路增益，使用一个电阻排阻几乎是不可能的，不过可以选用常见的1%公差金属薄膜电阻。

为了保持合成阻抗关系，驱动信号源$V_{IN}$的阻抗必须远远小于1kΩ。从运算放大器输出直接连接到驱动源阻抗$R_3$可以很好地实现这一点。如果$V_{IN}$的源阻抗固定并且已知，可以从$R_3$中减去这个值。

需要注意的地方（适用于所有豪兰电路）是，任何条件下，设计中都必须存在这个驱动信号源阻抗，因为电路本身不是信号源开路稳定的。比如，如果$R_3$开路，正反馈可能淹没$R_1$、$R_2$形成的负反馈，电路可能出现闭锁。

最后，尽管该电路演示的驱动器是面向75Ω、1V峰峰值标准视频信号，但该电路的设计规则也适用于其他负载阻抗与信号电平。

### 6.5.2 简单宽带噪声发生器

尽管大多数电子设计追求噪声最小化，可是在某些应用中也确实期望知道谱平坦噪声（白噪声）的数量和质量。一个这方面的例子是高频抖动信号源，它用于增强A/D转换的动态分辨率。在这些应用中，如果能预测噪声发生器的输入是非常有用的。实验结果表明，细心选择逆补偿运算放大器电路以放大它自身的输入噪声在宽带噪声发生器中是极其有用的（见参考文献2）。

图6-153电路演示了这种技术。该电路简单地选用$U_1$运算放大器作为固定增益电路，以电路增益因子$G$放大它的输入噪声，这里$G=1+(R_1/R_2)$。正如下面的描述所示，做一下简化假设可以使该过程变得更为简单。

568

有目的地选择$R_2$和$R_3$的阻值在10Ω以下，可以强制它们的约翰逊噪声成分低于放大器的电压噪声。同样，放大器电流噪声成分流经$R_2$和$R_3$转换为电压噪声也是可以忽略的。这样，电路的主要噪声就降低为$U_1$的输入电压噪声。

为了使放大器的噪声在$R_L$上能够达到给定电平$V_{noise}$，必须选定电路增益，它在$V_{OUT}$端的噪声密度为$U_1$典型噪声密度$1.7\text{nV}/\sqrt{\text{Hz}}$的2G倍。这将使$V_{OUT}$为$V_{noise}$的2倍。比如，如果$V_{noise}$的噪

声密度为50nV/$\sqrt{\text{Hz}}$，固定$R_2$的阻值为10Ω，那么$R_1$的阻值应为，

$$R_1=10\times(((2\times V_{noise})/1.7)-1) \tag{6-32}$$

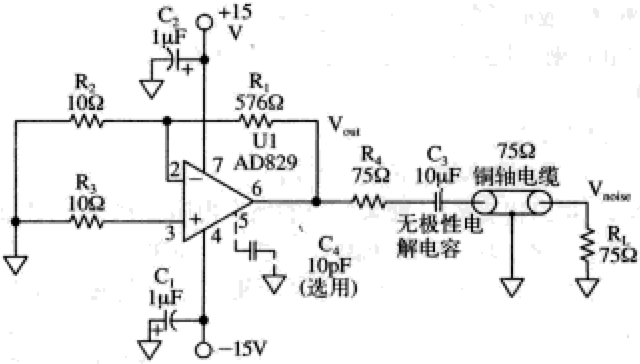



图6-153 简单宽带噪声发生器

这里$V_{noise}$的单位为nV/$\sqrt{\text{Hz}}$，1.7是$U_1$的电压噪声密度（nV/$\sqrt{\text{Hz}}$）。计算得到$R_1$的阻值应为576Ω（最接近标称值）才能形成50nV/$\sqrt{\text{Hz}}$的宽带噪声。又比如，音频领域噪声源的谱密度为1000nV/$\sqrt{\text{Hz}}$，带宽为数十万赫兹，通过计算可以得到$R_1$=11.8kΩ，$C_1$=100μF。$U_1$选用双极性输入的电压反馈运算放大器，设计一个简单有效的增益电路，就可以达到主要的电路性能。这样的放大器电路具有与频率无关的平坦的输入电压噪声响应特性（也就是白噪声特性）。ADI公司的多数高速放大器在折叠式共射共基放大器基本架构中都采用了该电路的拓扑结构。

相反，多级双极点补偿放大器OP27等（以及其他相似架构的放大器）在输出噪声响应中存在尖峰。这与其采用的频率补偿方法以及信号通路上的增益分布特性有关。选择$U_1$元件时，一定要保证它的噪声特性曲线在数个倍频程范围内具有平坦的输入参考电压噪声特性。

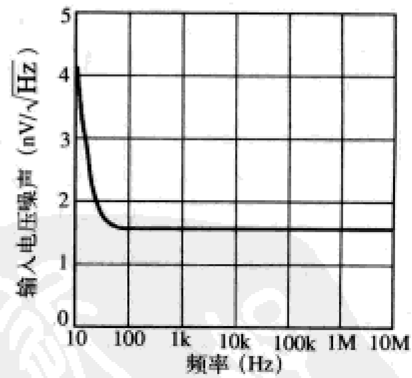



图6-154 AD829的输入电压噪声谱密度曲线

图6-154所示电路选用了AD829器件，它的输入电压噪声从100Hz以下到10MHz以上都是平坦的，如图6-154所示。在实际电路中，带宽上限与增益/补偿有关，可以采用下面描述的方法进行控制。

569

图6-153所示电路经无极性电容$C_3$进行耦合输出，在$V_{OUT}$端消除了所有的放大直流失调。电容$C_3$的取值应足够大，以使最低的噪声频率成分能够通过。如图6-154所示，该电路网络的−3dB点在100Hz左右，但是$C_3$的电容值可以改变到其他低频下限。假设远端负载电阻$R_L$为75Ω，源端端接电阻$R_4$使得该电路可以驱动75Ω标准电缆。

通常，该噪声发生器的最大用途主要在逆补偿（或者外部补偿）运算放大器中，可以很好地利用放大器的最大带宽。对于AD829来说，5脚的电容最小时（也就是说5脚没有PCB焊盘，或者将5脚剪除），它的带宽最大。相反地，如果应用需要，电容$C_4$可以降低它的带宽。5脚电容最小时，AD829的带宽可以达到500MHz，可以形成扩展响应。任何情况下，电路的−3dB有效带宽都与其增益$G$成反比。AD829 IC器件的批次不同，噪声特性可能会发生某些变化，因此可以使用$R_1$微调方法设置电路的输出校准电平。某些时候，如果电路不需要超宽带噪声，那么

可以考虑选用运算放大器AD817代替。

最后需要注意的是，双极性输入放大器AD829等一般都使用了PTAT偏置技术以设置输入差分电路的尾电流。因为放大器的等效输入噪声随着尾电流的平方根变化，这也就导致噪声输出会随温度变化。不过，温度变化50°C时，净效应导致的噪声变化低于1dB。

### 6.5.3 单电源半波与全波整流器

使用运算放大器与二极管组合，可以设计多种多样的半波、全波整流器（Half-Wave，Full-Wave Rectifier）。不过如图6-155所示的整流器电路只需要一个双运放、两个电阻，并且使用单电源进行工作（见参考文献3）。

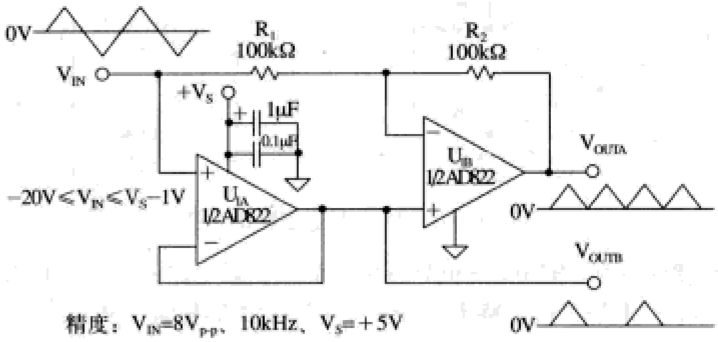



图6-155 无二极管单电源半波、全波整流器

该电路可以使用所有的单电源运算放大器，并且输入可以下拉至零电平以下。AD820（单运放）、AD822（双运放）为N沟道JFET输入结构，这使它们的输入电压可以比负电源低20V。

这些运放放大器的输出电路为互补双极性共发射极轨到轨结构，正向电流流出时，输出电阻约为40Ω，负向电流流入时，输出电阻约为20Ω。其结果是，驱动轻量级负载时，电路输出比电源轨低几毫伏。

当输入信号在地电平以上时，单位增益跟随器$U_{1A}$以及放大器$U_{1B}$环路使$R_1$开始工作。$R_1$工作的效果是使$U_{1B}$的两个输入端相等。这样没有电流流过$R_1$或者$R_2$，输出$V_{OUTA}$跟踪输入的变化。相反，如果输入信号在地电平以下，$U_{1A}$的输出强制为0V（饱和）。$U_{1B}$的同相输入为$U_{1A}$的地电平输出，该阶段$U_{1B}$工作为单位增益反相器，将输入$V_{IN}$的负向部分整流到地电平以上。

570

因此，$V_{OUTA}$的净输出为$V_{IN}$的全波整流器。此外，如果需要，$U_{1A}$的输出（$V_{OUTB}$）为半波整流结果。

该电路可以工作在3~20V的单电源。+5V单电源工作，8V峰峰值输入时，该电路在10kHz带宽上的精度优于1%。该电路的输入不要低于负电源的20V以下，要比正电源低至少1V以上。+20V单电源工作时，可以整流±18V的输入信号。

### 6.5.4 并联放大器稳定驱动负载

并联放大器可以提高电路的负载驱动能力，同时保持输出阻抗很低，并且可以降低噪声电压。如图6-156a所示是经典的层叠式并联放大器电路。该电路的输入电压噪声只有单运算放大器电路的一半，负载驱动能力却为单运算放大器电路的4倍。不过，该电路也有很多缺点。

首先，它必须分别为每个放大器设置合适的增益。其次，在每个放大器的输出端必须串接

一个电阻，以保证在运算放大器之间有相等的负载电流分配。第三，该电路的高增益输入范围有限，这是由任一放大器的内部失调造成的。

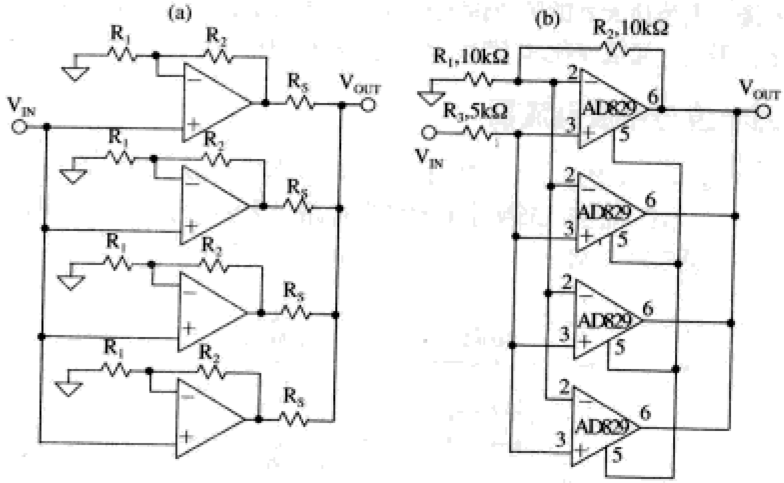



图6-156　并联放大器稳定驱动负载

图6-156b所示电路的输入电压噪声也只有单运算放大器电路的一半，负载驱动能力也为单运算放大器电路的4倍。但是，该电路大大降低了电路元件的数量，从12个电阻降低到3个电阻（见参考文献4）。此外，该电路的增益带宽乘积约为750MHz。尽管图6-156b电路结构适用于所有的外部补偿放大器（即在输出驱动器电路之前存在一个高阻抗管脚，比如AD844和AD846），然而，AD829运算放大器在视频和其他宽带应用中尤其适合在该电路中使用。

请注意，在图6-156b电路中，$R_S$外部负载共享电阻是不必要的，因为各个放大器的输出电压差异是由AD829的互补发射极跟随器驱动电路之间的轻微的失调失配造成的，并且15Ω的内部发射极电阻能够保证各个放大器之间具有相等的输出电流分配。闭环增益对这个很小的失调电压不会造成影响。

图6-156b中4个并联输出电路的最终结果是，它们形成了一个更大负载驱动、更低噪声的复合放大器，并且该电路仅仅使用了传统的反馈电路元件。与图6-156a中的电路相似，图6-156b中的电路的驱动电流提高了4倍，不过两个电路的元件数量差别很大。

571

为了理解该电路如何降低噪声，假设各个放大器的RTI电压噪声分别为$V_{N1}$、$V_{N2}$、$V_{N3}$、$V_{N4}$，总体噪声电压为$V_N$。

因为所有输入并联连接，并且都是高阻抗节点，那么，

$$(V_N-V_{N1})g_m+(V_N-V_{N2})g_m+(V_N-V_{N3})g_m+(V_N-V_{N4})g_m=0 \tag{6-33}$$

$$V_N=1/4(V_{N1}+V_{N2}+V_{N3}+V_{N4}) \tag{6-34}$$

但是因为放大器的电压噪声是不相关的，每个放大器的电压噪声谱密度是相同的，

$$V_N=\frac{1}{4}\sqrt{\left[4(V_{N1})^2\right]} \tag{6-35}$$

$$V_N=V_{N1}/2 \tag{6-36}$$

该结果表示，输入失调电压、输入失调电压漂移、CMRR、PSRR等所有不相关的参数都接近于它们的真实均值，这样就降低了器件变化可能造成的影响。

AD829的配置很灵活，其电源电压可以在±5~±15V之间，它的未补偿的增益带宽乘积为

750MHz。额定性能的标称输出电流为20mA，因此图6-156电路的负载驱动电流可以达到80mA。

单个AD829的输入电压噪声为1.7nV/$\sqrt{Hz}$，因此并联电路的输入电压噪声约为0.85nV/$\sqrt{Hz}$。为了很好地利用低电压噪声的优点，该电路必须被相对较低阻抗的信号源驱动，这是因为单个AD829的输入电流噪声为1.5pA/$\sqrt{Hz}$。因此，并联电路的输入电流噪声为3.0pA/$\sqrt{Hz}$。

请注意，在AD829电路中，$R_3=R_1\|R_2$用于偏置电流对消。因为AD829的输入偏置电流在内部没有进行补偿，它们的符号相同，大小基本上相等。如果放大器具有内部偏置电流补偿功能，或者使用电流反馈型运放，那么输入偏置电流的符号和大小可能都不一致，$R_3$的取值应为0Ω。

### 6.5.5 多电源系统的掉电顺序电路

便携式设备使用掉电技术可以延长电池的工作时间。许多新型元件为了达成这一功能都提供了掉电特性。不过，在不具有该特征时，其他设计方式也可以延长电池的工作时间。该方法在多电源系统中要求合适的电源上电顺序。

图6-157所示电路是15V单电源运算放大器驱动5V单电源ADC。在许多应用中，5V电源可以同时用于运算放大器和ADC器件，这时没有电源上电顺序问题。然而，在某些应用中，为了追求更好的系统性能，需要使用更高的电源电压来驱动运算放大器。

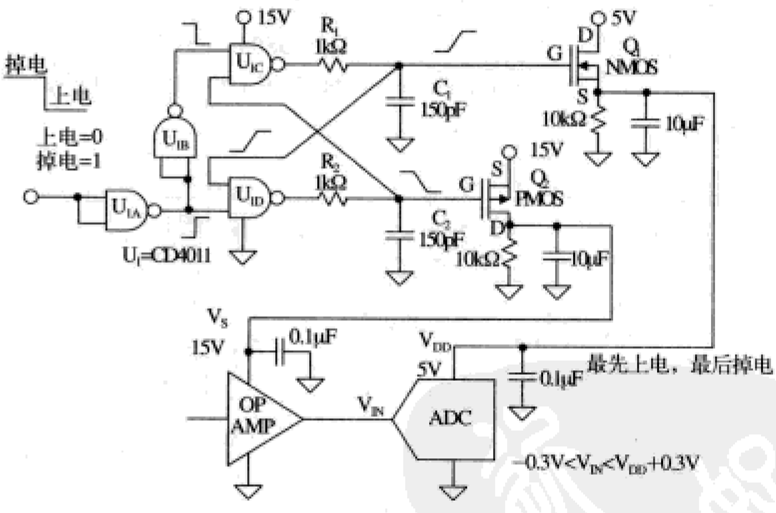



图6-157 多电源系统的掉下电顺序电路

在该电路中，MOSFET的$Q_1$和$Q_2$按照合适的顺序将5V和15V电源切换到相应器件。上电时，必须首先向ADC供电，掉电时，必须最后关闭ADC的电源。这样可以保证ADC的输入$V_{IN}$始终不会超过正电源$V_{DD}$的0.3V，也不会比负电源低0.3V，也就保护器件免遭损坏，并会产生闩锁效应（Loach–up）。



MOSFET的$Q_1$和$Q_2$被两个交叉耦合CD4011 CMOS NAND门电路（$U_{1C}$和$U_{1D}$）控制，按照顺序将5V和15V电源分别切换到ADC和运算放大器。两个门电路使用15V电源电压，以保证有足够的门驱动电压使$Q_1$、$Q_2$能够导通或关断。

为了初始化上电模式，将逻辑“0”施加到$U_{1A}$的输入端，强制它的输出为“1”。这也强制$U_{1B}$的输出为“0”，导致$U_{1C}$的输出为“1”。$R_1$-$C_1$时间常数延迟了15V电源对门电路$Q_1$的作用时间，最终导致$Q_1$的5V源极（source）开启。$U_{1C}$的延迟输出也施加到$U_{1D}$的输入端，强制它的输

出为“0”。$U_{1D}$的输出经$R_2$-$C_2$时间常数延迟，最终强制门电路$Q_2$为“0”，导致将15V施加到$Q_2$的漏极（drain），以及运放的$V_S$端。

为了初始化掉电模式，将逻辑“1”施加到$U_{1A}$的输入端，强制它的输出为“0”，$U_{1D}$的输出为“1”，最终关闭$Q_2$以及15V电源。$U_{1D}$的延迟输出施加到$U_{1C}$的输入端，强制$U_{1C}$的输出为“0”，最终强制门电路$Q_1$为“0”，关闭ADC的$V_{DD}$输入端的5V电源。

需要注意的一点是，系统电源用于总体电路时，5V电源应早于15V电源或者同时开启。同样，关闭系统电源时，首先要关闭15V电源或者同时关闭。

该电路在参考文献5的电路基础上进行了修改，文献中要求电路的上电顺序与本电路是相反的。将CD4011 NAND门电路更换为CD4001 NOR门电路很容易就改变为相反的上电顺序（15V比5V早开启，5V比15V早关闭），反转上电/掉电控制输入的“sense”逻辑，交换向$Q_1$、$Q_2$发送门驱动信号。

573

### 6.5.6 基于AD8037钳位放大器的可编程脉冲发生器

AD8036（$G \geq 1$时稳定工作）、AD8037（$G \geq 2$时稳定工作）钳位放大器（Clamping Amplifier）的输出可以精确设置，钳位电压可以控制钳位放大器的输出使其非常平坦。再结合大带宽和高转换速率的特点，使钳位放大器应用很广。

在本章的“视频应用”一节可以查到AD8036/AD8037工作方式的基本描述。如图6-158所示是电平可编程的脉冲发生器（Programmable Pulse Generator）电路（见参考文献6）。

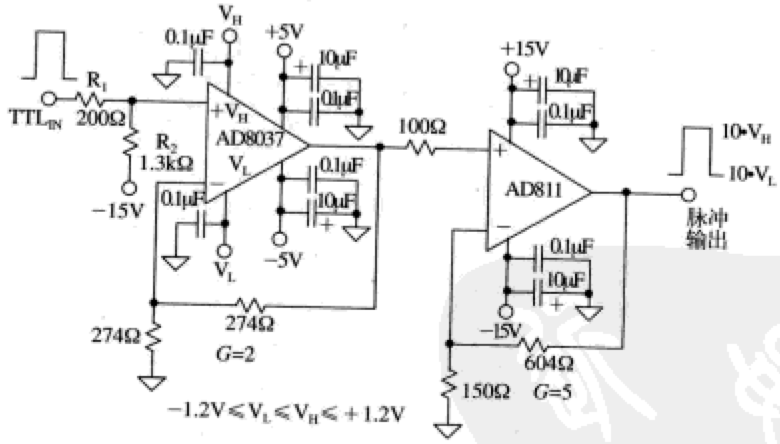



图6-158　基于AD8037钳位放大器的可编程脉冲发生器

该电路接受TTL时序信号作为其输入，在输出端产生高达2500V/μs转换速率、24V峰峰值的脉冲信号。脉冲信号的输出电平可以在−12～+12V之间通过编程任意设置。

在该电路中，AD8037的工作增益为2，AD811将其输出增强到±12V。这里选择AD811是因为它能够工作在±15V电源电压，并且具有高转换速率的特点。$R_1$、$R_2$将TTL输入信号电平变换到−2V，使得它以地电平为基准，上下对称。这可以保证高逻辑电平与低逻辑电平都可以被AD8037钳位输出。为使输出脉冲的信号电平更高，高、低输出电平受AD8037的钳位操作设置，而不受流经线性放大器的高、低逻辑电平控制。为了得到好的上升、下降时间特性，这里只使用高边沿速度逻辑。

高逻辑电平被钳位在2倍$V_H$处，低逻辑电平被钳位在2倍$V_L$处。AD8037的输出再经5倍增益

的AD811放大。10倍总体增益导致高输出电平为10倍$V_H$，低输出电平为10倍$V_L$。在这种增益环境中，±12V输出脉冲的钳位电平分别为$V_H=+1.2V$，$V_L=-1.2V$。

### 6.5.7 基于AD8037钳位放大器的全波整流器

钳位放大器AD8036/AD8037的钳位输入有时可以作为辅助输入，在这种情况下，钳位输入与放大器输入具有相近的输入带宽，当动态驱动它们时，具有某些独一无二的功能。 574

如图6-159所示是一个全波整流器电路，也叫做绝对值发生器（absolute value generator）（见参考文献6）。频率上升到20MHz时，它依然能够正常工作。如果牺牲一些性能，那么它还可以工作在更高的频率。该电路的失真性能远远优于基于二极管的全波整流器，高频时尤其如此。

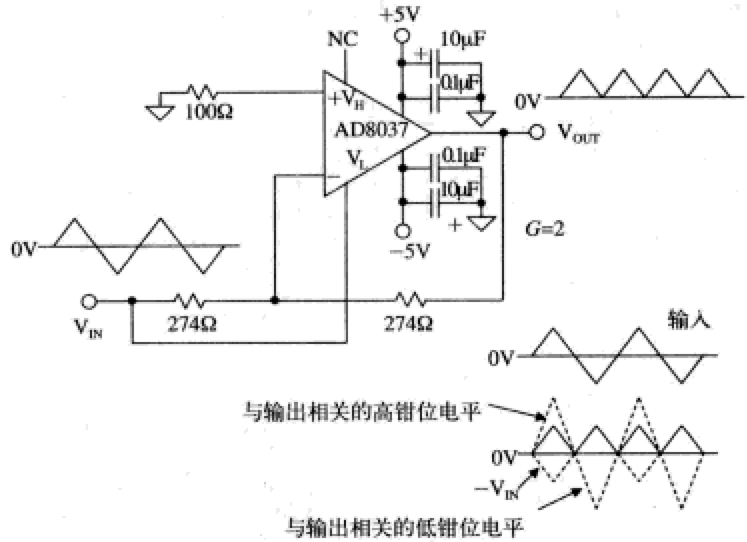



图6-159 基于AD8037钳位放大器的全波整流器

在该电路中，AD8037被配置为单位增益的反相放大器。输入$V_{IN}$同时驱动反相放大器和低电平钳位输入$V_L$。高电平钳位输入$V_H$悬空，不发挥作用。

当输入为负向电平时，放大器工作在反相放大器模式，输出与输入幅度相等、极性相反的正向信号。$V_L$受$V_{IN}$反向驱动，因此它没有钳位作用，因为正向输出信号永远高于负电平钳位输入$V_L$。

当输入为正向电平时，输出是两个分立效应的叠加结果。首先，因为反相放大器是单位增益反相结构，所以将$V_{IN}$乘以−1。这在输出端将产生一个偏置电压，不过它是动态变化的，其电平是输入电平的−1倍。其次，尽管正向输入经100Ω接地，输出还是被钳位在2倍$V_L$（为正向动态电平）处。因子为2是因为放大器的噪声增益为2。

这两个行为叠加的结果是：电路输出为正向输入信号，如图6-159所示。这样，不管是正向输入信号还是负向输入信号，电路输出总是输入信号的绝对值。如果将输入信号施加到$V_H$端，而不是$V_L$端，那么新电路的输出将变为输入信号的负绝对值。

当输入信号过零电平时，电路输出与地平面形成40mV偏置。在较宽的频率范围内，该偏置电平都是固定的，这是传统运算放大器输入与钳位输入之间切换的结果。然而，因为二极管

在正向与反向偏置之间快速切换，该电路的性能远远优于基于二极管的全波整流器。该电路可以以最小的失真整流20MHz以上的信号。

575

如果需要，增加偏置调整电路可以消除这个40mV偏置电平，只是稍微增加了电路的复杂性。将27.4kΩ输入电阻连接到反相输入端将形成0.01倍增益，但是电路增益只改变了1%。正向或者负向4V直流电平（取决于整流器的极性）馈入该输入电阻将会补偿掉40mV的偏置电平。

全波整流器在许多应用中非常常见，比如在AM信号检测、高频交流电压计以及各种数学计算中。

### 6.5.8 基于AD8037钳位放大器的幅度调制器

AD8037也可以配置为幅度调制器电路，如图6-160所示（见参考文献6）。AD8037的正向输入受足够幅度的方波驱动，在$V_H$、$V_L$高低电平处都能形成有效的钳位输出。这是较高频率的载波信号。

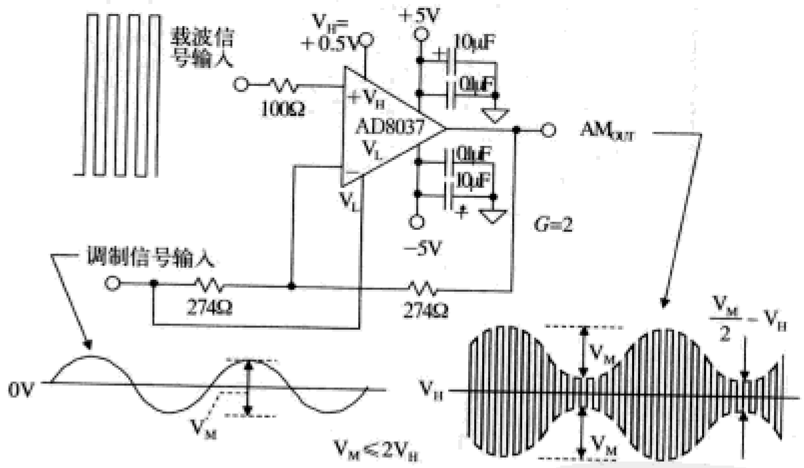



图6-160 基于AD8037钳位放大器的幅度调制器

调制信号同时施加到单位增益反相放大器的输入端和低电平钳位输入$V_L$端，出于演示需要，这里将$V_H$逻辑电平的偏置在+0.5V，不过也可以设置为其他值。

为了说明该电路的工作方式，首先考察一个更为简单的电路。如果把$V_H$、$V_L$分别偏置在+0.5V、−0.5V，载波和调制输入仍按上述方式驱动，输出将是骑在调制频率上的载频方波信号，峰峰值2V。

反相输入（调制信号）在输出端为2V峰峰值方波提供了一个可变偏置。因为电路的噪声增益为2，高、低钳位电平为输入钳位电平的2倍。

当$V_L$受调制信号而不是直流电平信号驱动时，将产生更复杂的结果。结果信号波形是夹在上、下包络之间的载频方波。上、下包络的相位相差180°，是典型的AM波形。

上包络是施加到反相输入端的波形偏置上钳位电平的作用结果。因为电路是反相输入结构，该偏置电平与输入波形的极性相反。

576

下包络是两种效应叠加的结果。首先，它被施加到反相输入端的波形偏置（与上面的简单电路相似）。该偏置电平的极性与上包络方向相同。其次，输出以偏置电平相反的方向驱动，并且该偏置电平为调制信号施加到$V_L$形成的偏置电平的2倍。这是因为电路的噪声增益为2，并

且该连接不反向，它与偏置电平的极性相反。

下包络的输出是这两种效应叠加的结果，形成了AM波形的下包络。改变调制信号的幅度可以修改调制深度。这改变了上、下包络波形的幅度。

改变施加到$V_H$端的直流偏置也可以修改调制深度。这种情况下，上、下包络波形的幅度保持不变，但是两者之间的空隙发生变化。这也改变了包络幅度与总体波形幅度的比值。

如果$V_H=+0.5V$，当调制输入的峰峰值幅度$V_M=1V$时，发生100%调制。双极性调制输入的AM输出总是受$V_H$偏置。通常，峰峰值调制幅度为$V_M$时，两个输出调制包络之间相隔$V_M/2-V_H$。

### 6.5.9 基于AD8037钳位放大器的同步插入器

视频信号通常包括主动视频区域以及水平、垂直消隐间隔，消隐间隔发生在它们各自的逆程期间。在某些系统中，消隐间隔期间要求同步信号。RGB系统中，同步脉冲通常插入到绿色信号中；复合视频系统中，它插入到单通道复合信号的消隐期间；S视频系统中，它则插入到流明信号（Y信号）的消隐期间。视频信号更为详细的内容可以在本章的视频应用一节中找到。

AD8037输入钳位放大器可以用作视频同步插入器（sync inserter），不要求同步脉冲精确的幅度与形状（见参考文献7）。如图6-161所示电路使用AD8037创建合适幅度的同步插入，同步脉冲的直流电平不影响主动视频电平。电路工作在2倍增益的同相放大模式，可以无幅度损失地驱动后向端接电缆。

577

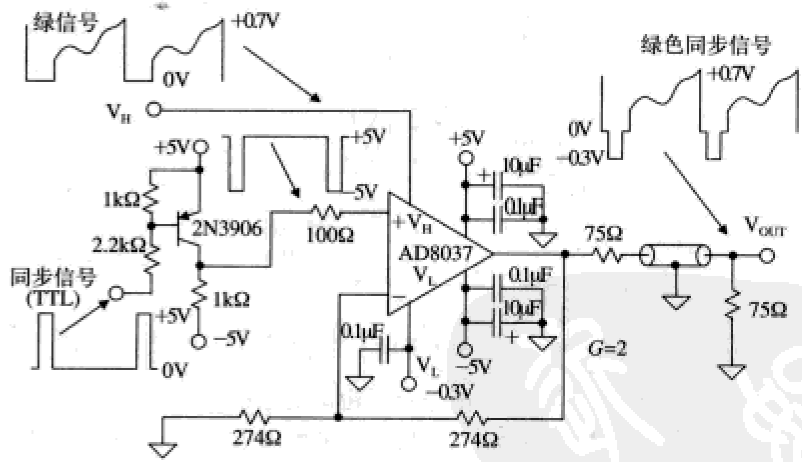



图6-161 基于AD8037钳位放大器的同步插入器

将绿色视频信号施加到AD8037的VH输入。该信号的消隐电平为0V，满量程幅度约为0.7V。TTL电平同步脉冲施加到2N3906晶体管的基极。2N3906晶体管的集电极信号是10V峰峰值幅度的负向同步脉冲，它施加到AD8037的同相输入端。

活动视频期间，施加到AD8037同相输入端的信号幅度为5V，因为该幅度大于$V_H$输入的0.7V最大正向绿色行程信号，绿色信号经2倍放大后达到AD8037的输出端。

消隐期间，AD8037同相输入端的同步信号变为−5V，AD8037的输出钳位到2倍的直流输入电平$V_L$。标准规定，同步信号以0V消隐电平为参考时应为−0.3V，该电平值从参考电压源或者简单的分压器施加到$V_L$输入。

2N3906产生的同步脉冲的高、低电平可以相对松散地定义。施加到AD8037同相输入端的高电平同步输入的电平值必须高于主动视频信号，低电平同步输入的电平值必须低于$V_L$输入的

直流电平。同步脉冲输入的上升沿和下降沿决定插入同步的时序，但是AD8037 $V_L$输入端的直流电平则总是决定同步脉冲的幅度。

2N3906 PNP晶体管作为电平变换器，简单地从正向脉冲的TTL源提供合适的驱动信号。施加到AD8037的同相输入端的同步输入既不影响输出视频的直流电平，也不决定插入同步的幅度。

### 6.5.10　基于AD8037钳位放大器的分段线性放大器

分段线性放大器经常用运算放大器反馈环路中二极管实现。当二极管是前向偏置时，它们在电阻之间切换，改变放大器的闭环增益。

这种方法有三个缺点。首先，在切换期间，二极管的前向电压降（即使使用肖特基二极管）降低了精度和速度。其次，二极管寄生电容限制了带宽。第三，二极管前向偏置电压的2mV/°C温度漂移引进了传递函数误差。图6-162所示电路利用AD8037快速精确的钳位功能可以避免这些问题（见参考文献8）。

578

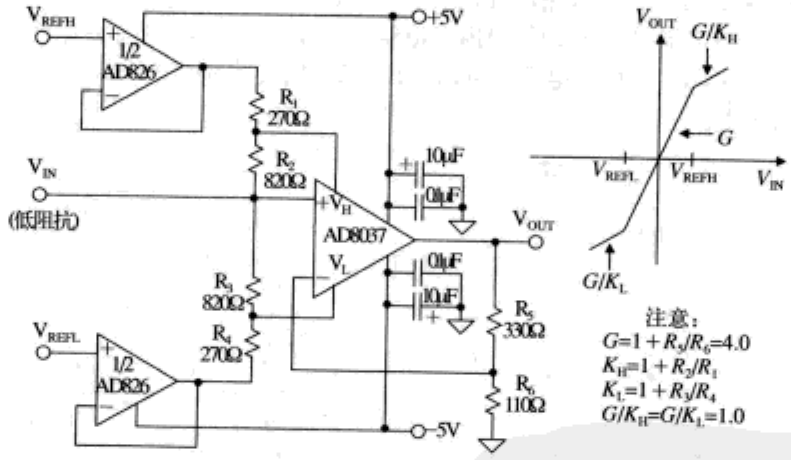



图6-162　基于AD8037钳位放大器而不是二极管的分段线性方法器

如果施加到AD8037同相输入端的$V_{IN}$信号介于钳位电平（$V_{REFH}$、$V_{REFL}$）之间，AD8037工作在标准运算放大器方式，其增益为$G=1+R_5/R_6$。如果输入信号高于上钳位电平$V_H$，放大器与输入信号断开连接，$V_H$变为同相输入信号。同样，如果输入信号低于下钳位电平$V_L$，放大器也与输入信号断开连接，$V_L$变为同相输入信号。

图6-162以图表形式演示了该电路的工作过程。当$V_{IN}$在$V_{REFH}$和$V_{REFL}$之间时，电路为标准的同相运算放大器，增益为$G=1+R_5/R_6$。当$V_{IN}$高于$V_{REFH}$，$V_H$变为放大器的同相输入端。

在这种情况下，从$V_{IN}$到$V_{OUT}$的传递函数可以分为两部分。从$V_{IN}$到$V_H$，信号以因子$K_H=1+R_2/R_1$被衰减。从$V_H$到$V_{OUT}$，增益保持为$G=1+R_5/R_6$。这导致该区域上的总体增益为$G/K_H$。当$V_{IN}$低于$V_{REFL}$时，该电路的工作相似，增益为$G/K_L$，这里$K_L=1+R_3/R_4$。

仔细进行电路布局可以保证在5MHz带宽上满足理想的非线性传递函数。稳定断点受电阻温度系数跟踪曲线、AD8037的10μV/°C偏置电压漂移以及参考电压的温度稳定性决定。

可以使用精准电压参考源或者DAC器件产生参考电压。为了保持精确，参考电压要使用快速运算放大器进行缓冲处理，比如双运放AD826，以在整个输入信号带宽上提供低的源阻抗。

模拟输入电压$V_{IN}$也应从低阻抗源驱动，比如运算放大器，以隔离$R_1$-$R_2$-$R_3$-$R_4$网络的负载效

应引起的误差。

### 6.5.11 基于AD830有源反馈放大器的积分器

AD830/AD8310采用的有源反馈放大器结构可用于产生精确的电压—电流转换器，这使得可以构建接地电容积分器（见参考文献9）。

这里讨论的设计使用AD830在高阻抗端产生双极性输出电流（如图6-163所示）。规定$R$=1kΩ，输出电流等于$V_{IN}/R$，或者说每伏特输入产生1mA输出电流。AD830的输出驱动能力将最大输出电流限制在±30mA。



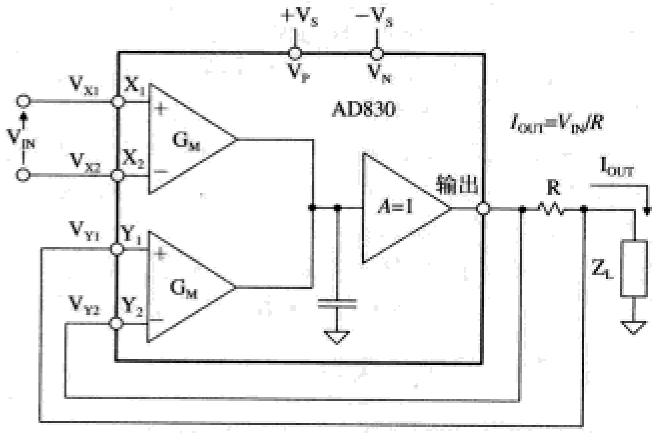



图6-163 基于AD830有源反馈放大器的恒流源电路

输出阻抗受AD830的共模抑制性能决定。60dB共模抑制产生的有效输出阻抗为1000×$R$。任何频率点的输出阻抗可以根据数据手册上提供的共模抑制数据确定。灵活的输出范围为±（$V_S$−2$V$）降低$V_{IN}$倍或者提高$V_{IN}$倍。

图6-164a所示是基于AD825的标准运算放大器积分器电路，图6-164b所示是提高型AD830接地电容电路。测试直流工作点受AD825运放电路的$R_1$确定，AD830电路的$R_1$和$C_1$确定。在两个电路中，$R_2$和$C_2$都用来确定积分器的时间常数。

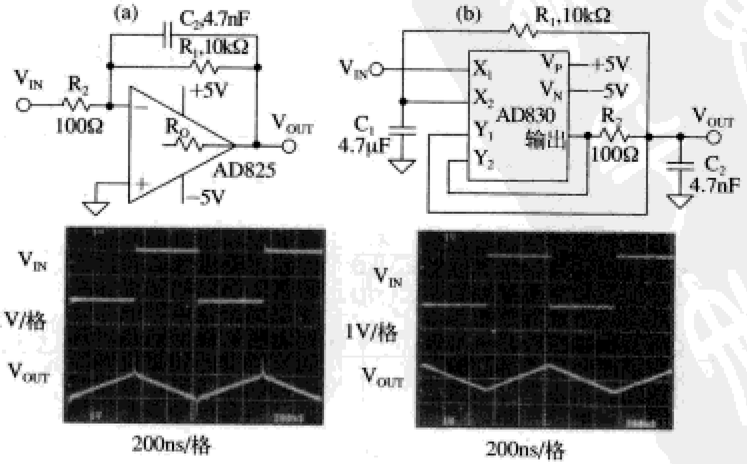



图6-164 传统运放积分器与接地电容积分器的对比

如果假设图6-164a中的运算放大器是理想的，也就是说，具有零输出阻抗、无限输入阻抗，两个电路结构的唯一差异就在于受$R_2$设置的运放积分器的无限输入阻抗特性。

然而，在真实运算放大器中，输出阻抗是有限的，并且开环增益下降时随着信号频率增加。这导致运算放大器输出端的“地平面”在高频时降级。结果是，只要输入进行切换，在输出电压波形上就会形成相对大的尖峰。

解释如下：假设输入$V_{IN}$在$-V_A$和$+V_A$之间切换，当输入为$-V_A$电平的持续时间足够满足运算放大器的建立时间，电阻$R_2$上的电流为$-V_A/R_2$，因为$C_2$被运算放大器充电导致输出增大。随着$V_{IN}$突然切换到$+V_A$，$C_2$两端的电压不会突变，因为运算放大器工作在积分器模式，它的输出也不会突变。这意味着，输入电压的变化将会强加到运放电阻$R_O$和$R_2$构成的分压器上。$V_{OUT}$端的电压变化经$C_2$耦合到运算放大器反相输入端的求和节点上。

如果$V_{IN}$由无限源阻抗的信号源产生，电压尖峰也将在输入端出现。只有当放大器正常建立之后，外部元件才能够再定义积分器的时间常数和期望的电路功能。

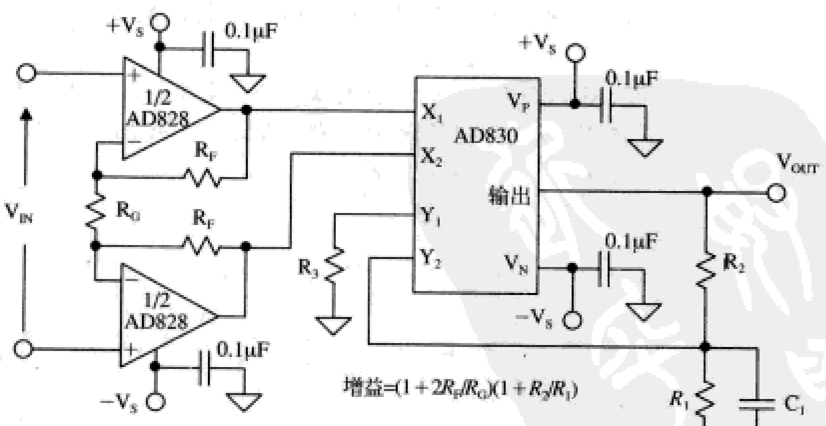
580

比较图6-164a和图6-164b的波形可以理解这一点。基于AD830的接地电容积分器的输出波形中没有尖峰，这是因为积分电容是真实接地的，此外，输入与输出是完全隔离的。因此，如果真的发生异常，它并不会反向耦合到驱动源。

从这个基本的积分器电路结构可以实现多种多样的有源滤波器电路。比如，两级这样的电路可以实现一个4次幂滤波电路。基于AD830的全通滤波器在参考文献10中有讲述。

## 6.5.12 290MHz增益—带宽仪表放大器

如图6-165所示电路将两个AD828运算放大器和AD830有源反馈差分放大器组合在一起形成高频仪表放大器（见参考文献11）。该电路工作在±5V电源电压，增益从10变化到50的电路性能如图中所示，图中还包括合适的元件取值。




注意：$V_S$=±5V

| 增益 | $R_F$ | $R_G$ | $R_1$ | $R_2$ | $R_3$ | $C_1$ |
|---|---|---|---|---|---|---|
| 10 | 1050Ω | 1050Ω | 348Ω | 348Ω | 169Ω | 60pF |
| 50 | 1150Ω | 255Ω | 127Ω | 510Ω | 100Ω | 300pF |

| 增益 | 3dB带宽 | 转换速率 | 0.1%建立时间 | 1MHz时的共模抑制比 | 10kHz时的噪声电压 | 10kHz时的噪声电流 | 失调电压 | 源电流 |
|---|---|---|---|---|---|---|---|---|
| 10 | 14.2MHz | 200V/μs | 80ns | 64dB | 15nV/√Hz | 1.5pA/√Hz | 0.6mV | 27.5mA |
| 50 | 5.8MHz | 60V/μs | 200ns | 64dB | 15nV/√Hz | 1.5pA/√Hz | 0.6mV | 27.5mA |

图6-165 290MHz增益带宽的仪表放大器

该电路可以配置为差分增益，电源电压可以从±4~±16.5V。

电路增益在AD828电路和AD830电路之间保持比例，这样可以保证两级电路的闭环带宽基本相等。在这些情况下，可以达到290MHz的增益带宽。

输入AD828电路控制有效的RTI输入电压噪声和失调电压。电容$C_1$使AD830出现增益尖峰，以补偿AD828输入电路的滚降。$C_1$的优化值必须在SPICE评估软件或者原型系统中通过多次实验决定。

请注意，$R_3$的值应与$R_1$和$R_2$的并联组合相等，以在AD830的$Y_1$-$Y_2$输入端提供一阶输入偏置电流对消功能。



### 6.5.13 任意步进衰减量的可编程增益放大器

R/2R梯形电阻网络是非常流行的电阻网络拓扑，常用于电流或者电压的6dB步进衰减器。然而，如果电阻比例设置合适，该网络修改后也可以任意地衰减步进。

衰减梯形电阻网络后面跟随一个CMOS复用器和一个固定增益放大器可以构成可编程增益的放大器（PGA），如图6-166所示。该电路具有诸多优点（见参考文献12）。

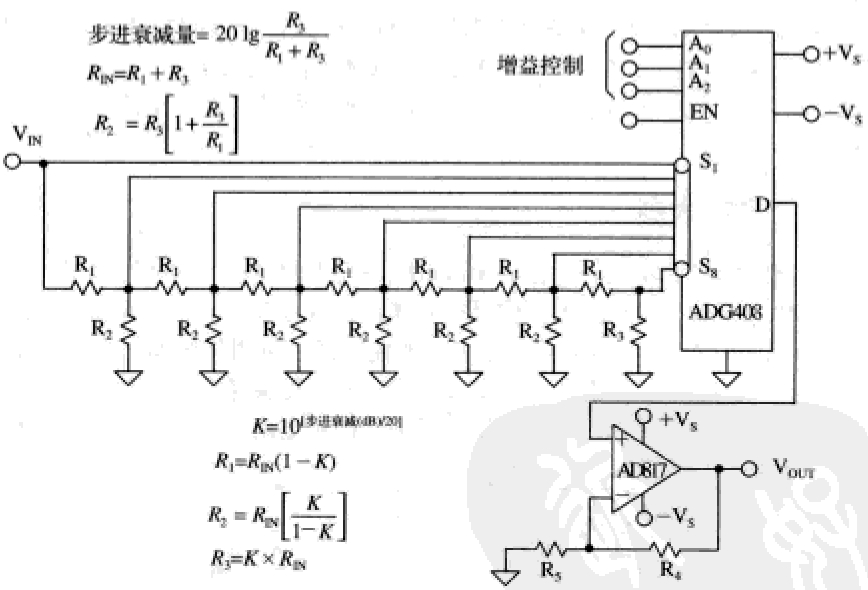



图6-166 任意步进衰减量的增益可编程放大器

首先，前面提到，步进衰减量不必固定为6dB。按照下面描述设置电阻比，可以轻松改变衰减步进。其次，该电路的带宽保持不变，与衰减量无关，这是因为运放缓冲的工作增益是固定的。最后，电路结构灵活，实践中可以选择任何CMOS复用器和运算放大器。该电路的带宽主要由输出运算放大器决定。增益环境的切换时间由复用器的切换时间以及运算放大器的建立时间决定。

图6-166所示的梯形电阻网络使用3种不同阻值的电阻：$R_1$、$R_2$、$R_3$。以dB表示的步进衰减由式(6-37)确定。

$$步进衰减量(dB)=20\lg[R_3/(R_1+R_3)] \tag{6-37}$$

并且符合下列关系

$$R_{IN}=R_1+R_3 \tag{6-38}$$

$$R_2=R_3[1+R_3/R_1] \tag{6-39}$$

582

如果$R_1=R_3$，那么$R_2=2\times R_1$。在这种情况下，$R$-2$R$梯形网络提供6dB的步进衰减量。

为了确定特定步进衰减量和特定输入阻抗下的网络电阻的取值，使用式(6-40)进行计算。

$$K=10^{[\text{步进衰减量(dB)}/20]} \tag{6-40}$$

这里，步进衰减量要取负值。

最终，按照下面的公式计算电阻的取值。

$$R_1=R_{IN}(1-K) \tag{6-41}$$

$$R_2=R_{IN}\times K/(1-K) \tag{6-42}$$

$$R_3=K\times R_{IN} \tag{6-43}$$

比如要实现–1.5dB步进衰减量，要求500Ω输入阻抗，利用上面的公式计算得到$K$=0.8414，$R_1$=79.3Ω，$R_2$=2 653Ω，$R_3$=420.7Ω。

运算放大器的增益为$1+R_4/R_5$。增益可编程的放大器的总体增益等于运放增益减去梯形网络的总衰减量。

最后需要指出，在本章的“通信放大器”一节中曾经讨论过AD60X系列X-AMP放大器，它们就采用了这种衰减方法。不过，在AD60X X-AMP系列放大器中，衰减量是连续可调的，因为它们采用的是插值电路而不是复用器电路，将电阻网络的各个抽头连接到运算放大器的输入端。

## 6.5.14　宽带仪表放大器

某些带有外部失调微调功能的运算放大器可以进行不同寻常的创造性应用。事实上，如果将两个失调调零输入看作一对辅助差分信号输入端口，就可以更清楚地看到这一点。虽然原来的设计主要是为了调节器件的失调电压$V_{OS}$，调零输入经常可用作辅助信号输入端口。这方面的例子是*Gerstenhaber*和*Gianino*设计的宽带仪表放大器（见参考文献13）。在图6-167所示的电路中，使用的运算放大器是AD817。设计用于低失真视频电路，在输入差分对发射极之间形成

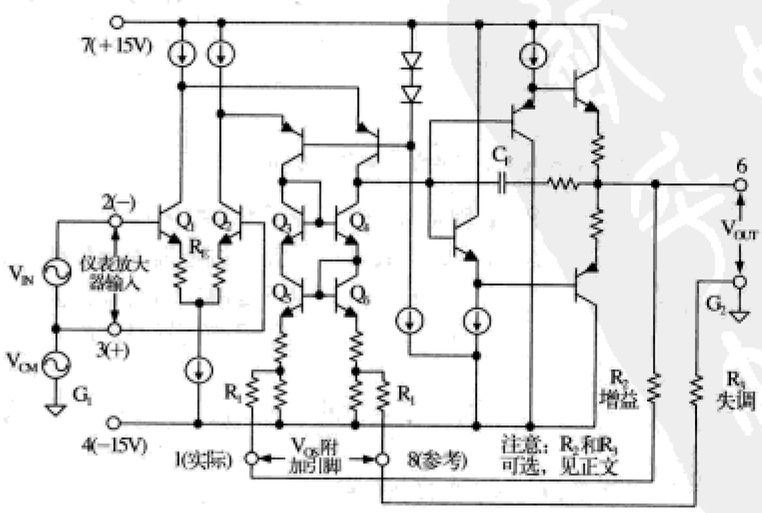



图6-167　AD817宽带仪表放大器电路

了相对较高的阻抗$R_E$，大约为1kΩ。其内部的8kΩ大电阻与$V_{OS}$调零端口管脚1和8串接在一起，这里标记为$R_1$。

583

放大器在这里的功能是仪表放大器，AD817工作在非传统模式。在反相输入端没有反馈连接。如图6-167所示，差分信号$V_{IN}$施加到管脚2和3上。通常也存在连带的共模噪声$V_{CM}$。请注意，在输入地$G_1$和输出地$G_2$之间必须存在信号返回通路，以使偏置电流通过（与标准仪表放大器一样）。输入差分对电路$Q_1$、$Q_2$产生输出信号电流，驱动正交连接的电流镜电路$Q_3$、$Q_4$、$Q_5$、$Q_6$。在电流镜的底部是平衡电阻网络，这里的功能是作为信号电流输入端。从管脚1到放大器输出管脚6之间的连接形成了负反馈闭环。平衡参考输入加载到管脚8，或者接地（图6-167所示），或者接可变的偏置电压。该电路的差分增益$G$按照式(6-44)计算。

$$G=V_{OUT}/V_{IN}=R_1/R_E \tag{6-44}$$

按照图6-167所示的阻值计算，得到增益$G$=8，带宽为5MHz。共模抑制性能非常优异，1MHz时的测量结果大于80dB。可选微调电阻$R_2$、$R_3$的作用是：$R_2$用于调节增益，$R_3$用于设置偏置电压。为了获取最优的共模抑制性能，两者的取值必须相等。

### 6.5.15 负阻抗缓冲器

在电路实践中，经常需要驱动超过选定运算放大器负载能力的更低的负载阻抗。在精密运放应用中尤其如此，更准确地说是在轨到轨的输出类型中。后一类运算放大器通常的输出阻抗为数kΩ量级，这限制了它的负载驱动，驱动小阻抗负载时会降低它的开环增益。解决这一问题的直观方法是使用单位增益缓冲，这几乎在任何应用都能解决问题。但是，普通运算放大器也可以用作缓冲器功能。一个有趣的解决方法是使用第二个运算放大器构成负阻抗发生器，并且将负阻抗的值设置为与负载阻抗相等。精心地设计之后，负载就消失了，这是因为$R_L$和$-R_L$的并联连接为无穷大。图6-168分基本电路与实践电路演示这种技术。

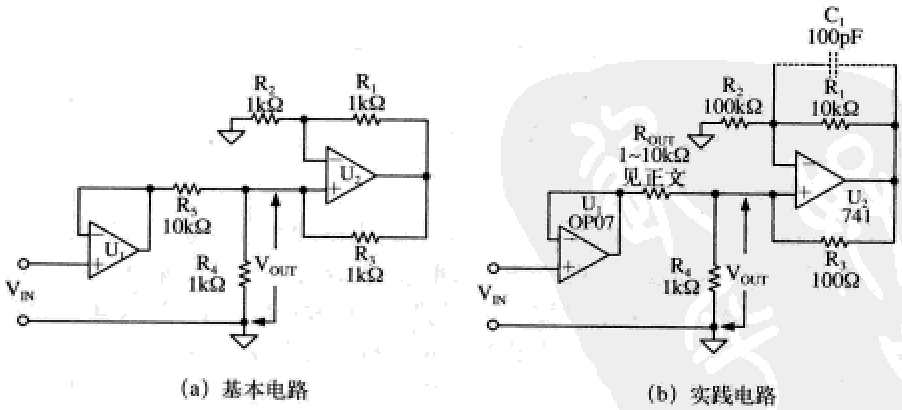



图6-168 负阻抗缓冲器电路

图6-168a所示的基本电路演示了这种技术的思想。这里运算放大器$U_1$试图驱动负载电阻$R_4$，但是由于$R_5$表现出来的输出阻抗具有高精度特性，阻止了$U_1$的这种意图。但是由于$U_2$电路的连接，输出电压$V_{OUT}$以增益$1+R_1/R_2$被放大。放大后的电压由$R_3$反馈到$V_{OUT}$节点。$R_1$-$R_4$按照图6-168所示取值，这在$V_{OUT}$节点产生了负阻抗$-R_4$。这样，驱动放大器$U_1$看到的负载阻抗不再是真实电阻$R_4$，通过测量流经$R_5$的电流可以清楚地验证这一点。如果工作效果不明显，可以采

584 用平衡电路桥技术分析该电路，要求$R_1/R_2$与$R_3/R_4$比值匹配。

不过，图6-168a电路不是非常高效的，因为工作电源电压必须为负载电压的2倍，流经$U_2$的电流也必须是负载电流的2倍。图6-168b电路采用了同样的设计思路，实践性更强些，$R_1$-$R_4$的比例经过重新调整，降低了电源功耗，使$U_2$的增益有富裕空间，不过$R_1/R_2$与$R_3/R_4$依然保持了相同的比值。在实践电路中，不需要$R_5$，$U_1$可以直接驱动负载。这样设计充分利用了$U_1$类型运算放大器的精密特性。$U_2$几乎可选用能够提供负载电流的任何运算放大器。

### 6.5.16 交叉耦合仪表放大器提供更强的CMR

仪表放大器的主要优点是放大低电平差分信号时的共模抑制能力。尽管大多数仪表放大器在100Hz以下时的表现良好，然而随着频率的升高，它们的共模抑制性能急剧下降。如图6-169所示是复合仪表放大器电路，它的共模抑制性能比传统电路有大幅度提升（见参考文献15）。它包括三个仪表放大器，$U_1$、$U_2$单位增益连接，并且它们的输入交叉耦合。仪表放大器U3放大$V_{O1}$与$V_{O2}$之间的差异部分，同时抑制共模信号。图6-169选用的AD623仪表放大器，不过该电路也可以使用其他的仪表放大器。

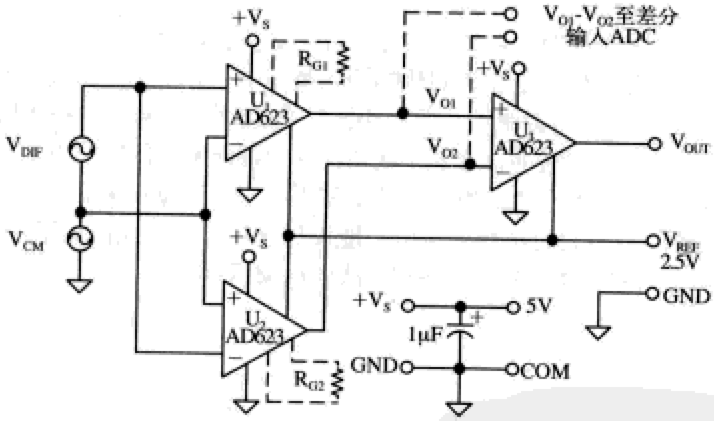



图6-169 第三个仪表放大器跟随两个交叉耦合的相似仪表放大器随频率变化能够提供非常高的共模抑制性能

因为$U_1$、$U_2$的共模响应是相关的，所以$V_{CM}$引起的输出共模误差也是相近的。$U_3$的共模误差表现为共模信号，稍后被抑制掉了。同时，期望的差分信号$2V_{DIF}$表现为$V_{O1}-V_{O2}$，被$U_3$以单位增益进行放大处理。图6-169所示的总体增益为2，不过改变$R_{G1}$、$R_{G2}$的取值可以编程改变总体增益因子。请注意，因为$U_1$、$U_2$的共模误差是相关的，它们的匹配特性是不必要的。

该电路的最大优点是，复合仪表放大器在扩展频率范围内具有良好的共模抑制性能。比如，图中所示的增益为2，在$V_{O1}$或者$V_{O2}$端测量的结果是，10kHz及其以上时，共模抑制性能为60dB量级。然而，在$V_{OUT}$端（$U_3$的输出端），共模抑制性能提升到85dB，提高了20dB。复合仪表放大器的低频共模抑制转折频率约为6kHz，而不是在$V_{O1}$或者$V_{O2}$处的测量的500Hz。更高增益时，比如增益为100（通过设置$R_{G1}=R_{G2}=2.05\text{k}\Omega$），低频共模抑制性能提升到110dB以上，转折频率约为2kHz，10kHz时的共模抑制性能依然高于100dB。在这些测量中，$+V_S=5\text{V}$，$V_{REF}=2.5\text{V}$。 585

尽管实例电路是单电源工作的，它也可使用双电源仪表放大器。另一种可能的工作模式为，用$V_{O1}$、$V_{O2}$驱动ADC的差分输入端，这样就不必要使用仪表放大器$U_3$。ADC的输入信号尺度可以通过$R_G$、$V_{REF}$进行匹配设置。

## 参考文献


1. Victor Koren, "Line Driver Economically Synthesizes Impedance," **EDN**, January 6, 1994 p. 79. See also: "Feedback and Amplification," **EDN**, May 26, 1994 pp. 106.
2. Walt Jung, "Simple Wideband Noise Generator," **Electronic Design**, October 1, 1996, p. 102.
3. Lewis Counts, Mark Murphy, JoAnn Close, "Diode-less Rectifier Takes Rail-to-Rail Input," **EDN**, October 28, 1993.
4. Moshe Gerstenhaber, Mark Murphy, "Paralleled Amplifiers Drive Loads Quietly," **EDN**, April 23, 1992, p. 171.
5. John Wynne, "Simple Circuit Adds Power Down," **Electronic Design**, January 7, 1993, p. 116.
6. "AD8036/AD8037 APPLICATIONS," within **Data Sheet for AD8036/AD8037 Low Distortion, Wide Bandwidth Voltage Feedback Clamp Amps**, www.analog.com.
7. Peter Checkovich, "Clamp Amp Serves as Sync Inserter," **Electronic Design**, October 14, 1996, pp. 132, 134.
8. Brian Harrington, "Piecewise Linear Amplifier Eschews Diodes," **EDN**, October 12, 1995, pp. 112–113.
9. Eberhard Bruner, "Turn Feedback Amp Into Integrator," **Electronic Design**, July 10, 1995, pp. 101–102.
10. Eberhard Bruner, "Simple All-Pass Filter," **Electronic Design**, June 26, 1995, pp. 106–108.
11. Paul Hendricks, "Instrumentation Amplifier Has 290MHz GBW," **EDN**, May 12, 1994, p. 86.
12. Victor Koren, "Programmable-Gain Amp Uses Arbitrary-Attenuation Step Ladder," **Electronic Design**, April 16, 2001, p. 99.
13. Moshe Gerstenhaber, Mike Gianino, "Op Amp Doubles As Instrumentation Amplifier," **EDN**, September 15, 1994, p. 164.
14. Elliott Simons, "Negative Resistor Cancels Op Amp Load," **EDN**, May 24, 2001, pp. 108.
15. Moshe Gerstenhaber, Chau Tran, "Composite Instrumentation Amp Extends CMRR Frequency Range 10×," **Electronic Design**, February 4, 2002, pp. 65, 66.


586

## 6.6 复合放大器

*Walt Jung*

"复合运算放大器（composite op amp)"的含义非常丰富，最常用的含义是指，运算放大器输入端或者输出端的辅助电路将混合的放大器组合在一起，这很有意义，因为将普通放大器组合在一起总体性能得到增强，能够达到新的性能水平。

这类复合放大器直观的运放性能增强内容在本书的其他部分已有讲述。比如，在本章的"缓冲放大器"一节，以及本章的"音频"一节的专用缓冲器，都可以找到复合运算放大器的身影。在这些实例中，标准输出电路缓冲的设计步骤是使用单位增益缓冲器，它的电源电压与要缓冲的运算放大器相同。只要这个缓冲器有足够的带宽，就是一个简单的直观设计。只需将缓冲器插入到运放和负载之间，在运放和缓冲器的周围连接反馈，就构成了复合放大器。

提高运算放大器性能的一种非常实用的方法是将两个IC器件或者标准运放IC以及离散晶体管混合在一起。这样的组合称之为*复合放大器*。在特殊的应用场合，精心设计的复合运算放大器常有比标准运算放大器的突出得多的性能。这是因为复合放大器针对独特性能进行优化，而这在标准运算放大器中是无法做到的。

然而，任何时候只要将输入（或者输出）电路附加到运算放大器，提供附加的电压增益，那么复合运算放大器的开环增益/相位工作特性可能就会出现稳定性问题，需要进行测试。请注意，即使附加了单位增益稳定的运算放大器，也要进行稳定性测试，因为附加电压增益提高了复合放大器的净开环增益。从下面的实例电路中将会清楚地理解这样一点。

本节讲述的复合运算放大器分为下列四类：

- 多运放复合放大器
- 升压（Voltage-Boosted）输出复合放大器
- 增益提升（Gain-Boosted）输入复合放大器
- Nostalgia复合运算放大器

这些内容都包含一至多个电路实例。

### 6.6.1 多运放复合放大器

最简单的复合放大器电路采用两个（或多个）运算放大器，合并在一起形成单个等效复合放大器。这种电路主要用在失调控制、增益能力提升、输出摆幅扩展等应用场合。

587

**1. 双运放复合放大器**

最灵活的复合放大器由两个运算放大器组成，两个运算放大器的输入都可以应用。如图6-170所示是这方面应用很好的电路实例（见参考文献1）。

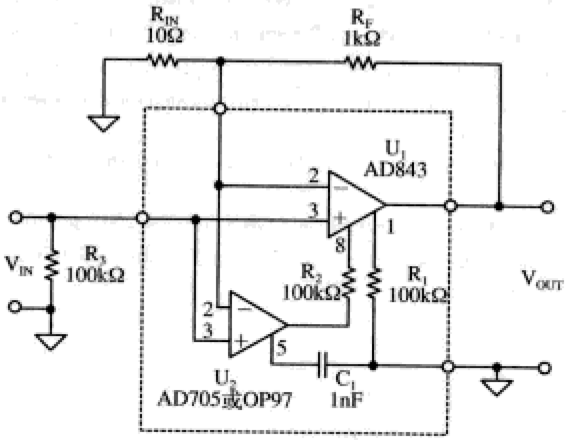



图6-170　低噪声、低漂移双运放复合放大器

在该电路中，$U_1$是高速FET输入型运算放大器AD843。FET输入型器件通常在快速数据采集应用中具有优异的性能，它们的失调和漂移通常高于最好的双极性运算放大器。将快速AD843与低失调、低漂移、高$\beta$输入器件（$U_2$）组合在一起，可以得到两者的最优性能。失调和漂移本质上降低到$U_2$的最大指标等级，60μV失调，0.6μV/°C漂移，100pA偏置电流（如果选用OP97E器件）。复合放大器的电路组成如图中点划线方框所示，可以作为4管脚运算放大器使用。

$U_1$和$U_2$的输入并行连接在一起，同时放大输入信号。$U_1$器件直接驱动负载和反馈环路。$U_2$经连接到$U_1$管脚8的100kΩ电阻$R_2$驱动$U_1$的失调调零输入。$R_1$在反向失调输入管脚1处提供互补电阻。$C_1$在$U_2$管脚5处过量补偿$U_2$。请注意，前面描述的3个管脚是AD843或者AD705、OP97器件独有的。$U_1$、$U_2$的信号输入、输出、供电电源管脚都是标准的，电路工作在常用的±15V电源电压。

图6-170所示电路的同相增益为101倍，由$R_F$和$R_{IN}$确定。不过，也可以设置为其他增益，包括同相与反相模式。该电路更为详细的技术分析在参考文献2中。

**2. 低压单电源到高输出电压接口**

在许多应用中，需要把低工作电源的运算放大器输出连接到更高电压或者双工作电源的系统。各种低压稳定斩波运算放大器就是这方面的实例，如果没有设计简单的互联接口，它们是

无法在高电压电源系统中应用的。

如图6-171所示的电路演示了单电源低压稳定斩波运算放大器AD8551是如何在±15V双工作电源中应用的。

588

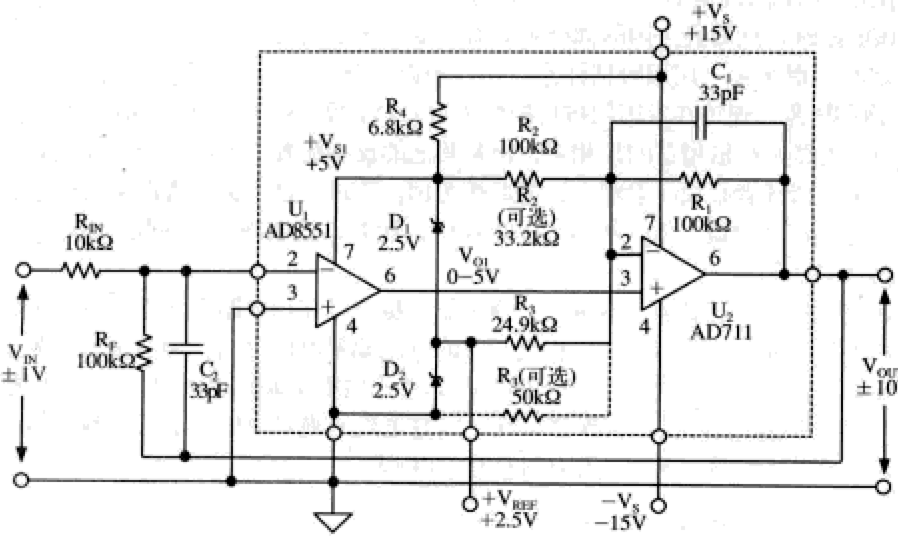



图6-171 稳定斩波160dB增益、低压单电源工作、高输出电压复合放大器

在该电路中，$U_1$元件AD8551是复合放大器的精密输入电路，工作在5V单电源模式，该电源电压通过参考二极管$D_1$、$D_2$从15V主电源轨产生。精选$R_4$控制供给给$U_1$的电流大小，使得两个二极管产生的电源能够满足$U_1$的工作要求。

为了将$U_1$的0~5V输出摆幅接口变换到±10V电压范围，$U_2$的输出电路既是电平变换器，又是增益放大器，提供了6倍标称增益，使用直流偏置电压提供要求的变换电平。$R_1$-$R_3$电阻以及5V电源构成参考电路，完成增益放大与电平变换。6倍增益能够将$U_1$的0.833~4.167V正输出摆幅放大到要求的电压范围，这个电压范围即使在非轨到轨输出的运算放大器中也是适用的。

该电路的优点在于$U_1$的输出是无负载的，因此可以工作在完全特性增益状态。AD8551的典型完全增益为145dB。再加上$U_2$电路的15.6dB附加增益，$U_1$、$U_2$形成的复合放大器的净开环增益超过了160dB。此外，由于$U_2$内部是标准的发射极跟随器输出电路，因此如此高的增益还是应用在相对较低阻抗负载的电路中。因此该复合放大器的直流精度非常高，并且$U_2$具有缓冲器功能，该复合放大器的性能在相当大的负载范围内保持不变。

如图6-171所示，电压偏置网络使用了两个2.5V参考二极管，从$D_2$提供2.5V参考输出$V_{REF}$。该电路经常应用在包含5V电源器件的系统中。此外，也可以选用单个5V参考二极管，不过同时要改变连接电阻$R_2$、$R_3$的取值。

为了补偿$U_2$附加电压增益对系统造成的影响，复合放大器电路使用了两个反馈电容$C_1$、$C_2$。请注意，除该电路之外，在其他任何电路中，这两个电容（也可能只使用了一个电容）的取值需要进行相应的调整。将低压方波信号施加到输入端，并且使最终输出的峰峰值为100mV量级或以下，同时观察输出步进响应是否良好阻尼，过冲是否非常小，可以最终确定电容$C_1$、$C_2$的取值。

电容$C_1$保证了$U_2$电路的稳定性，$C_2$对主反馈环路的总体带宽实施控制。通常，$U_2$放大器的带宽要大于$U_1$电路。不过，相对来说，对$U_2$直流精度的要求就不再是那么苛刻。图6-171所示

的AD711是一种可行的选择，但是也可以使用其他类型的器件。为了简化，没有画出电源滤波电路，这里也应该使用复合放大器传统的电源旁路方法。

589

从系统范围内来看，复合放大器的特性像一个工作电源为±15V的运算放大器，其输入共模范围与使用的$U_1$器件的指标相同。总体环路反馈与传统反馈电路相同，也就是$R_F$、$R_{IN}$以及$C_2$。应用该电路时，点划线之内的部分可以看作单个运算放大器，通过外部元件调节电路特性适用于特定的应用场合。应用时请注意，由于电路过度负载时的恢复时间较长，一定要避免$U_1$-$U_2$出现饱和现象。通过在反馈阻抗周围添加11~12V的背靠背钳位网络可以解决这个问题。

尽管图示电路是10倍增益的反相器，但是其他的反相配置，比如积分器以及同相电路也是适用的。这里提请读者必须注意观察$U_1$的共模范围。不过，这不会出现严重的问题，因为这样的放大器总是用在高增益、低共模输入的电路中。比如，该电路可以应用在具有±10V输出范围的5V电源桥放大器。

毫无疑问，有许多运算放大器输入、输出器件也可以在该电路中使用。适用于$U_1$的更为通用的低压器件是AD8541。和AD8551相比，它的直流偏置电压更高，增益更低。为了达到最优的动态范围和线性特性，$U_1$电路的输出偏置在$U_1$总体供电电源$V_{S1}$的中点，如果需要，$V_{S1}$可以不使用5V电源。使用电阻$R_1$~$R_3$实现该特性。这些电阻的绝对取值不是很关键，但是要保持它们的比值不变。简单起见，可以选用100kΩ的通用排阻。

## 6.6.2 升压输出复合放大器

许多电路在提升标准运算放大器的输出摆幅方面非常有用。这些电路或者可以获取更大的摆幅（也就是说接近电源轨），或者可以将标准IC器件的标称摆幅扩展的更大（比如扩展到约40V摆幅）。在这两种应用中，还可能期望同时将负载驱动提升到100mA以上。

### 1. 升压轨到轨输出驱动器

现在的电子系统都需求运算放大器具有轨到轨输出能力。但是并不是所有放大器都是按照轨到轨输出进行设计的，因此这种需求并不是总能得到满足。毫无疑问，只要现成的IC器件能够满足应用需求，使用这些标准的货架IC运算放大器就是很好的选择。有时也可能要为不具有轨到轨功能的标准运算放大器器件增加输出电路。在运算放大器的外部使用共发射极（或者共源极）分立晶体管器件，可以实现轨到轨输出能力。图6-172所示的电路就是这方面的例子。

在该电路中，$Q_1$和$Q_2$是互补缓冲器晶体管，提供轨到轨输出摆幅。电路工作过程如下：$R_4$和二极管连接$Q_3$上的电压降驱动$Q_1$。该电压从$U_1$的正电源轨获取，因此$Q_1$的静态偏置电路与$U_1$的静态电流有关。相似地，$R_3$和$Q_4$上的电压降驱动$Q_2$，该电压从$U_1$的负电源轨获取。$Q_1$-$Q_3$对、$Q_2$-$Q_4$对构成镜像电流源，提供流入$Q_1$-$Q_2$的静态偏置电流。$U_1$的静态电流约为400μA，根据图6-172所示的电阻取值，$Q_1$-$Q_2$的偏置电流约为10mA。

为$U_1$运算放大器增加的输出电路提供了附加的电压增益，电流增益提升了25倍，本质上是$R_4/R_9$以及$R_3/R_{10}$的比值。这样，为了从$Q_1$-$Q_2$得到100mA输出，$U_1$只需提供4mA电流。$R_2$上的电压摆幅相对较低，可以工作在±6V低电压电源，也可以工作在±15V电源。

图6-173所示的仿真数据曲线演示了图6-172复合放大器在驱动85Ω负载时的突出特性。该电路的开环增益显示在最上端，也就是复合增益曲线，低频增益超过130dB，在630kHz附近穿越单位增益。中间是OP97运算放大器的增益特性曲线，与前者的差异在于13dB的附加增益。最下面是复合放大器的闭环增益–频率特性曲线，闭环增益为20dB，通过$R_6$、$R_7$进行设置（作为标准反相器）。

590

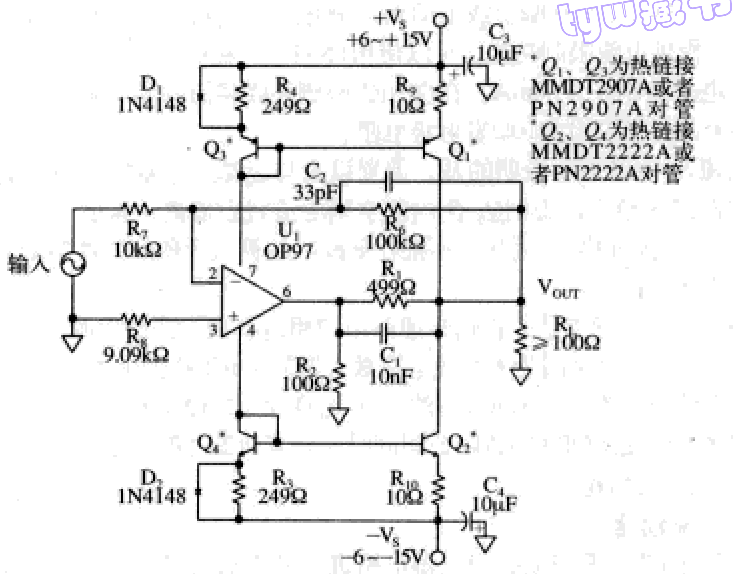



图6-172 升压轨到轨输出复合运算放大器

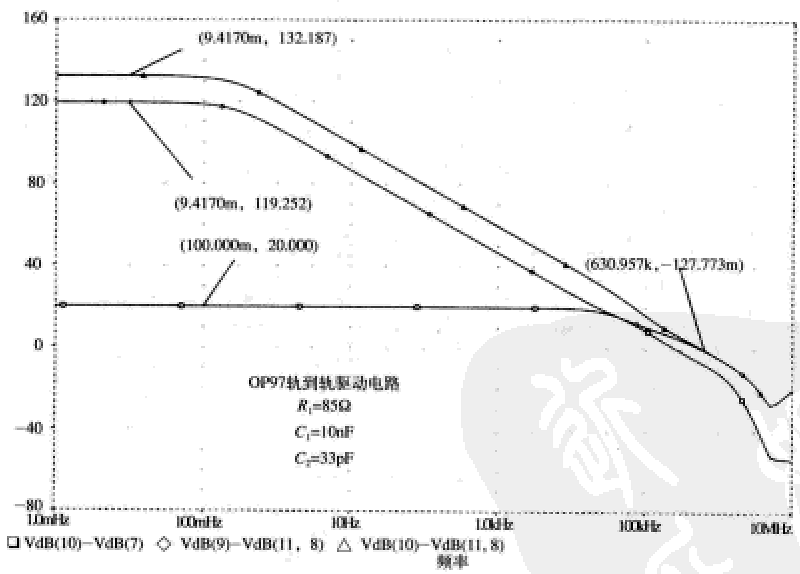



图6-173 图6-172复合运算放大器的增益－频率特性曲线

在实现该电路时有几点需要特别注意。$C_1$和$C_2$可以控制带宽。$C_1$降低高频处的增益，从复合增益曲线稍微低于100kHz开始可以看出这一点。$C_2$降低闭环增益，从50kHz左右的地方开始。要求更高的闭环增益时，可能根本不需要电容$C_2$。

591

在两个镜像电流源晶体管之间采用热耦合方法可以实现偏置控制目的。实现该功能的最简单方法是使用双单元封装，SOT-363或者SM-8封装的器件（见参考文献3、4）。此外，还可以使用TO92封装的PN2222A和PN2907A类型等效器件，使两个平坦侧面相对，另外两个侧面粘合在一起。

图6-172所示电路可以将100Ω负载驱动到2V轨电压，受$R_9$和$R_{10}$上的电压降限制。跨越$R_4$和$R_3$的并联硅二极管提供电流限制功能，可以使用1N4118二极管，或者二极管连接晶体管。这样可以将峰值输出电流限制在±60mA。在$Q_1$和$Q_2$两侧并联相似的晶体管器件，也可以得到更大的输出电流，每个晶体管要附加10Ω发射极电阻。

图6-172所示提升电路需要说明的是，偏置设置与运算放大器的静态电流有关。这就要求电流必须在一定范围内稳定，否则$Q_1$-$Q_2$内的空闲电流将会偏离正常值，要么偏低（导致额外失真），要么偏高（导致过热）。因此，不推荐更改$U_1$运算放大器的器件类型，除非对新器件的偏置环路进行了重新分析。

这类电路的另一个注意点是，在信号通路中使用运算放大器的电源管脚，在SPICE软件中根本不存在这样的模型。这是因为大多数运算放大器的SPICE模型根本没有建立电源电流模型，这也反射到输出电流上。不过，ADI公司的OP97运算放大器模型确实建立了这些电流的正确模型，因此，使用者可以使用OP97（ADI公司同时还有其他器件的模型）轻松地复制该电路。在第7章将对这些模型进行讨论。

**2. 高升压输出驱动器**

对图6-172所示的基本升压复合放大器电路进行稍微的关键性改变，可以使它的输出摆幅更高，±15V电源轨时比标准±10V摆幅的2倍还高。图6-174所示即是改进后的基本电路。 592

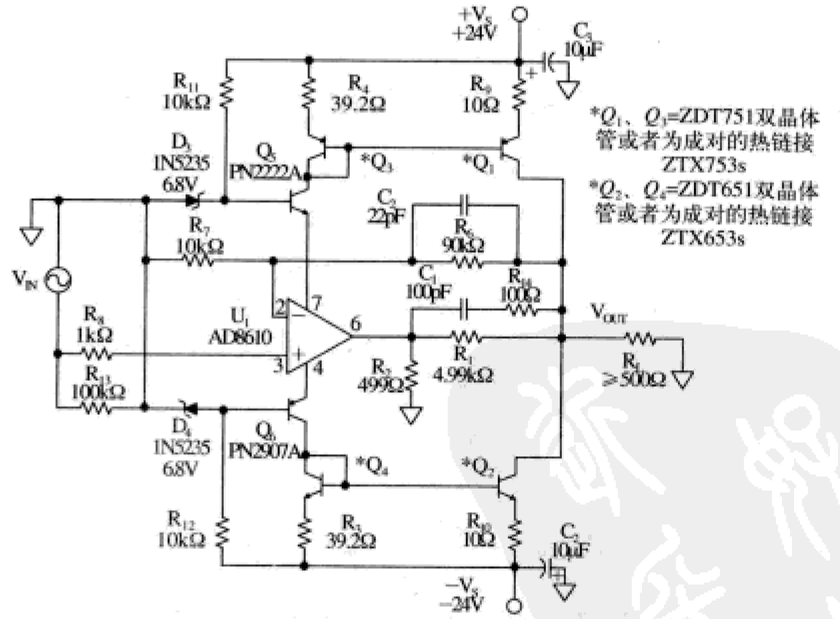



图6-174 高升压轨到轨输出复合运算放大器

可以看出该电路与图6-172所示的较低电压电路非常相似。为了达到更高的输出电压能力，运算放大器$U_1$在一对组合电平转换/整形晶体管$Q_5$、$Q_6$的驱动下工作。这两个晶体管在它们的基极端被齐纳二极管$D_3$、$D_4$分别偏置在±6.8V。这样，运算放大器的电源轨为±6.2V，同时主电源轨±$V_S$可以设定任何值，它们最终受$Q_1$、$Q_2$的标称电压限制。

运算放大器的电源电流流经$Q_5$和$Q_6$，驱动$Q_1$和$Q_2$的基极。为了能够适应更高的±24V电源电压，图6-172中使用的2222A和2907A标准器件被更高耐压器件双ZDT751和ZDT651代替（见

参考文献4）。采用这种双封装器件可以保持非常好的热阻匹配，不过也可以采用相应的TO92封装器件，$Q_1$-$Q_3$采用ZTX753系列，$Q_2$-$Q_4$采用ZTX653系列（见参考文献5、6）。在任何情况下，$Q_1$-$Q_2$的集电极都应该使用大面积PCB敷铜区域（1~2平方英寸）以方便散热。

在这个新电路中，$U_1$元件选用运算放大器AD8610，它的失调电压非常低，速度更高。AD8610的静态电流通常为2.5mA，$R_4/R_9$以及$R_5/R_{10}$设置该电路的增益为4。因此，$Q_1$-$Q_2$的空闲电流约为10mA，工作在±24V电源电压时的耗散功率约为240mW。该功耗非常低，不需要散热片。不过，上面提到的$Q_1$-$Q_2$集电极PCB敷铜区域进行散热还是必要的。这些措施再加上主动的电流限制措施，可以帮助保护输出器件免遭短路破坏。

该电路采用了限制电流的新方法。工作在±6.2V，AD8610的摆幅刚刚超过±5V。为了将$R_2$驱动到这个电压水平，大约±10mA电流要流向电流镜，形成的最大输出电流为该电流值的4倍，即为±40mA。这刚好在±24V电源$Q_1$和$Q_2$的直流安全区域内。对于500Ω以下的低阻抗负载，最大输出电压为最大输出电流40mA与负载的乘积（比如40mA电流馈入100Ω负载产生4V峰值电压）。受驱动电流限制，馈入500Ω负载的最大电压摆幅约为±20V。馈入更高阻抗负载时，摆幅相应增大，直至$Q_1$和$Q_2$达到它们的饱和限制区域。

尽管图6-174所示电路功能多种多样，但是该电路还有其他多种选择。也可以使用其他运算放大器，但是正如前面所说，必须仔细考虑它的空闲电流。在高供电电源应用中，这一点尤其关键，因为它直接影响$Q_1$和$Q_2$的功率耗散。

为了从$Q_1$和$Q_2$得到更大的输出电流，可以并联附加晶体管，每个晶体管的发射极要串接类似$R_9$和$R_{10}$的电阻。这能将输出电流提高到原来的2~3倍（这里假设附加的晶体管封装为ZDT751和ZDT651类型）。

为了得到最大等级的电流输出，可以附加互补发射极跟随器形式的辅助电流增益电路，从$Q_1$和$Q_2$的集电极驱动，使用增益为1:1的电流镜，设置合适的发射极跟随器偏置。完成附加之后，该电路转换为完全功率放大器。其中细节作为读者的练习，这里不详细讨论。不过，从Alexander功率放大器的拓扑结构出发是个很好的起点（见参考文献7）。

## 6.6.3 增益提升型输入复合放大器

增强运算放大器性能的最流行电路是提升增益输入复合运算放大器。这里，在标准运算放大器IC的前面附加了一级前置放大增益电路，可以达到提高开环增益、降低噪声等增强性能的目的。该电路的另外一种改善是在关键的输入电路和提供负载电流的放大器IC输出电路之间形成了有效的热隔离。前置放大器可以是匹配的双极性晶体管对（NPN或者PNP），也可以是N型或者P型JFET管对。

593

### 1. 原型双极性晶体管增益提升型输入复合放大器

为了演示这种电路的基本原理，图6-175所示是由两级运算放大器组成的原型复合放大器电路。该电路使用匹配NPN差分晶体管对构成前级前置放大器电路，$U_1$运算放大器选用标准的AD711类型器件。前置放大电路为$U_1$元件提供了附加的电压增益，这使得电路总体增益更高，同时降低了增益相关的误差。

因为存在附加增益，输出运算放大器的相对精度显得不是特别关键。精心选择输出运算放大器可以提供足够的输出驱动、转换速率和带宽。在给定的电路应用中，会在复合放大器两级电路的周围形成总体反馈。请注意，在该电路以及下面的实例电路中，运算放大器不存在局部反馈（也就是说，采用的是外部反馈）。

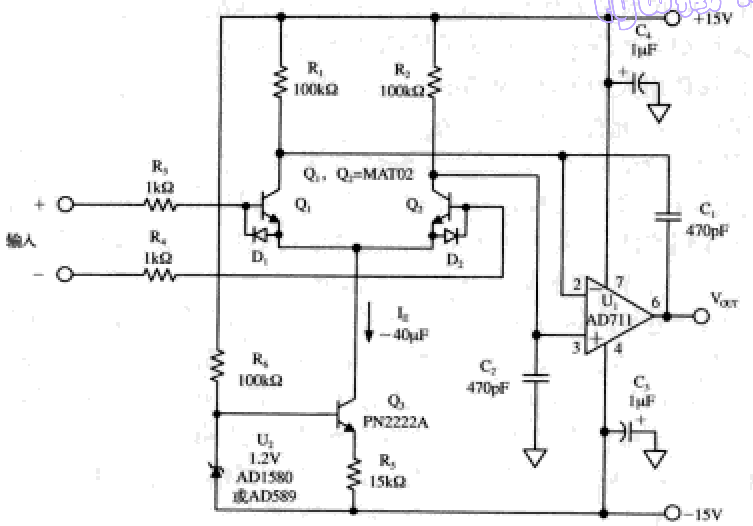



图6-175 双极性晶体管增益提升型输入复合运算放大器

在该电路中，双极性差分晶体管对$Q_1$和$Q_2$驱动稳定的匹配负载电阻对$R_1$和$R_2$（这里$R_1$=$R_2$=$R_L$）。这些电阻的取值不是很关键，但是它们应良好匹配，并且温度特性要一致。在1/2$I_E$时，选定的$R_1$和$R_2$的电阻值形成的电压降为2~3V。如果是2V压降，那么合适的$R_L$值为，

$$R_L = \frac{4}{I_E} \tag{6-45}$$

这里，$Q_1$和$Q_2$各自的工作电流约为20μA，因此$R_1$和$R_2$的电阻值应为100kΩ。请注意，工作时，第二级运算放大器在$+V_S$电源轨以下必须能够适应2V共模电压。这个原则对于大多数PFET输入放大器，比如AD711，都是满足的，但是如果是其他放大器则必须检验它们的共模输入电压能力。请注意，也可以使用PNP双极性，或者JFET晶体管构建相似的前置放大器电路，相关内容将在后面讲述。

采用双极性晶体管对时，前置放大器电路的直流与低频增益$G_1$非常高，这是因为它们的跨导$g_m$很大造成的。$G_1$可以按照下式计算。

594

$$G_1 = \frac{R_L I_E}{2V_T} \tag{6-46}$$

这里，$V_T$=k$T$/$q$（在27°C时，约等于0.026V）。

在27°C时，该电路的$G_1$约为77倍（37.7dB）。当然，总体增益等于前置放大器增益与$U_1$运算放大器增益的乘积。AD711的最小直流增益为150 000，因此复合放大器的增益超过11 500 000（141dB以上）。

因为前置放大电路提供了附加增益，这个额外增益在高频处必须进行相位控制，以保证施加反馈之后的复合放大器单位增益稳定。在该电路中，补偿电容$C_1$、$C_2$和放大器$U_1$构成的差分积分器提供了这一功能。

单位增益频率$F_u$可以按照下面的近似公式计算：

$$F_u \approx \frac{I_E}{4\pi C_C V_T} \tag{6-47}$$

这里π等于3.14，$C_1=C_2=C_C$。

该复合运算放大器的性能如图6-176所示，图中绘制了增益和相位与频率关系的仿真曲线。前置放大器的附加增益将净的直流增益提升到约149dB，图中所示的单位增益转折频率约为252kHz，两条仿真曲线都与该复合放大器的评估特性一致。252kHz频率处的相位裕度$\phi_m$约为75°，这是一个非常保守的数字。该运算放大器的闭环增益小于单位增益时都应该是稳定的（事实上，$C_1$和$C_2$的取值可以更低）。

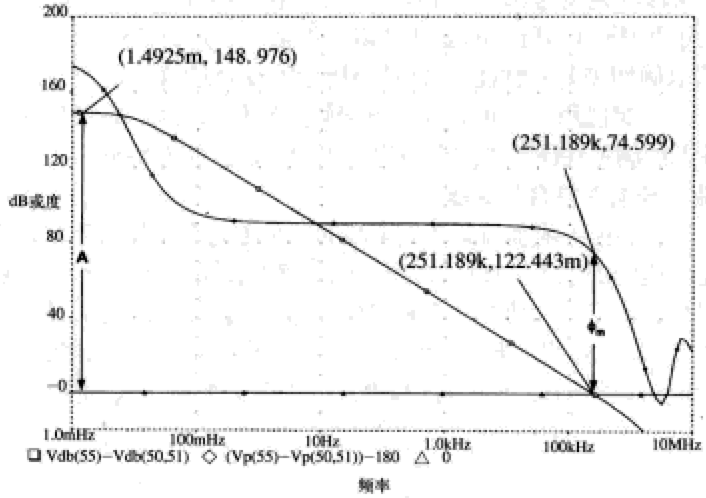



图6-176　图6-175复合放大器的增益/相位与频率关系曲线

该复合放大器的转换速率不可能高于输出级电路$U_1$的额定转换速率。对于有效转换速率更低的应用场合，它可以按照下式进行估计。

$$SR \approx \frac{I_E}{C_C} \tag{6-48}$$

使用式(6-47)和式(6-48)，按照选定的元件值计算得到该放大器的带宽为260kHz，转换速率略低于0.1V/μs。$U_1$选择四种不同的器件（AD711、AD820、LM301A和LF356）形成4个运算放大器测得的实际带宽在236~238kHz之间，转换速率为+0.085V/μs和−0.087V/μs。正如想象的那样，LM301A的带宽最小，基于它构成的复合放大器的带宽也是最小的。这就演示了复合放大器带宽相对$U_1$带宽的不敏感性。



使用高增益输入晶体管，可以降低偏置电流。通常按照下式计算。

$$I_B = \frac{I_E}{2H_{FE}} \tag{6-49}$$

这里$I_B$是$Q_1$或者$Q_2$的偏置电流，$H_{FE}$是它们的直流增益。MAT02二极管用于保护避免发射极-基极出现反向电压，1kΩ电阻限制了二极管的电流。

使用MAT02保护功能测得$Q_1$-$Q_2$的偏置电流为30nA。使用高增益分立晶体管，比如2N5210等，也可以得到相似的测量结果。不过，失调电压则不一样。单片双二极管器件，比如MAT02的失调电压非常低，$V_{OS}$的标称值约为50μV。非单片集成的两个晶体管器件也可以在该电路应用，不过与单片器件MAT02等相比，它们的直流参数严重降级。从上面的引述的数据可以看出，速度不是该放大器的优势。但是，它的直流性能非常优异，选择OP177类器件作为其增益元件

时尤其如此。

有许多方式可以供给$Q_1$和$Q_2$的发射极电流$I_E$。最常用的方式是合理安排$U_2$、$Q_3$和$R_5$。这种方式在大范围输入中都是有效的，对于双极性$Q_1$和$Q_2$增益电路来说，这种方式还提供相对平坦的增益特性，这是因为从$Q_3$输出的PTAT电流可以补偿温度相关增益[公式(6-46)所示]。对于放大器输入工作在反相模式的应用场合，更为简单的解决方案是从$Q_1$-$Q_2$的发射极串接一个332kΩ的电阻到负电源轨$-V_S$。

毫无疑问，从实践的角度考虑，如果OP177（或者其他标准器件）能够简单便宜地完成这一工作，一般不会使用图6-175所示的复杂电路。但是，上述讨论演示了如何裁剪复合运算放大器的特性，以获取确切需要的性能。图6-175所示的复合运算放大器电路可以与轨到轨输出器件（比如AD820）一起使用，也可以与大电流输出器件（比如AD817、AD825）一起使用，还可用于标准器件无法满足性能要求的电路中。下面是这些性能要求的实例。

**2. 低噪声增益提升输入复合放大器**

在标准运算放大器的前级附加前置放大电路的一个更为合理的原因是，将有效输入噪声降低到标准IC器件无法达到的水平。图6-177所示的电路与图6-175所示的原型复合放大器的基本拓扑结构相同，同时实现了这一功能。下面将会讨论到，除了附加的失调微调网络，具有更高的偏置电流$I_E$，选用更快的输出运算放大器$U_1$之外，该电路与原型复合放大器相似。在主要应用中，失调调零功能可以得到最好的直流精度。如果不需要使用失调微调网络，按照图6-175电路连接$R_1$和$R_2$。

596

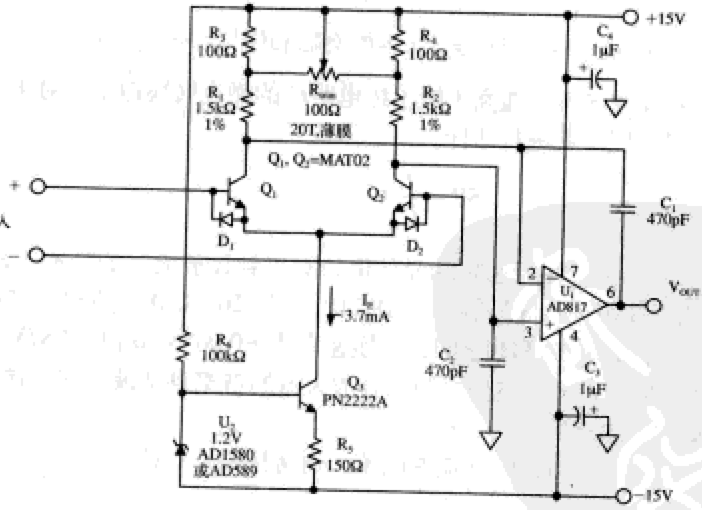



图6-177　低噪声增益提升输入复合放大器

将该电路中$Q_1$-$Q_2$的电流水平比原型电路提高100倍，那么$Q_1$-$Q_2$的等效输入噪声将会急剧降低。$Q_1$-$Q_2$的工作电流为3.7mA时，MAT02的输入电压噪声密度小于$1\text{nV}/\sqrt{\text{Hz}}$（见参考文献10）。为了消除它们的附加噪声，可以降低该系列器件的基极电阻的阻值。因为该电路的带宽与转换速率均与$I_E$成正比，因此它们也相应地提高。该电路的估计带宽和转换速率分别为24MHz和7.9V/μs，测量带宽约为21.2MHz，测量转换速率接近7.6V/μs，均低于AD817的标称值50MHz和350V/μs。该电路单位增益稳定，单位增益频率点的相位裕度为44°。毫无疑问，这样的低噪声放大器常用于要求更高增益的电路中，比如要求增益为10 000，甚至更高。如果确

实如此，可以降低$C_1$和$C_2$的电容值，以得到更大的带宽和更高的转换速率。

在$Q_1$-$Q_2$附近简单地并联附加一个或者多个低噪声晶体管对，可以得到更低噪声的运算放大器，组合工作电流可以达到6mA。如果要求$0.5\text{nV}/\sqrt{\text{Hz}}$，甚至更低的噪声性能，请参考文献11和12的实例电路。

### 3. JFET晶体管增益提升输入复合放大器

图6-178所示电路演示了复合运算放大器的另一种补偿方法。该技术具有相对简单的优点，不过它的缺点是有条件稳定。该技术可以追溯到早期IC运算放大器，那时经常在标准IC运算放大器的前级使用分立的或者单片集成的匹配FET晶体管对，比如741、709等。更进一步的细节可以参考文献13和14。这个实例电路不具有很强的实践性，这是因为在今天有许多高级集成FET运算放大器可供选择。不过，该电路确实有助于理解这种补偿技术，该技术在FET输入电路或者双极性输入电路中均可使用。

597

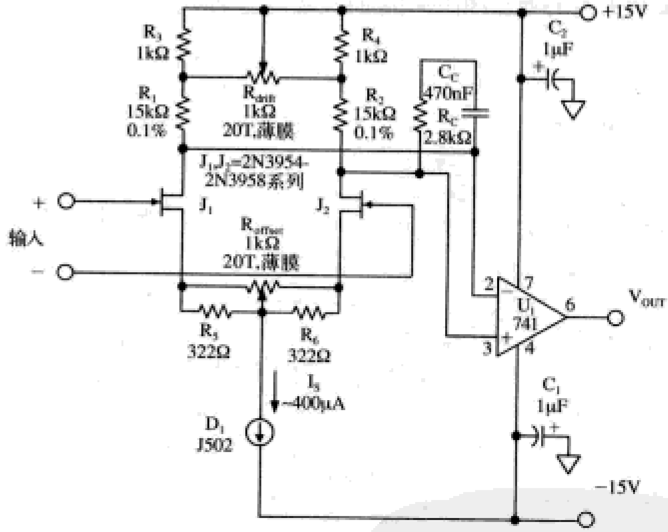



图6-178 JFET晶体管增益提升输入复合放大器

有一些实践原因导致今天不再使用这种类型的FET输入复合放大器。第一，准确调节该放大器牵涉到许多相关微调。第二，它需要相当多的电路元件。双FET晶体管与双极性晶体管不同，它们的失调电压通常为数毫伏甚至数十毫伏，因此需要失调微调电路。图中所示的$R_{offset}$电路实现这一功能，将J1-J2高达50mV的失调电压$V_{OS}$调零。为了使电路漂移最小，也需要对漏电流进行微调，$R_{drift}$电路实现这一功能。

N沟道双JFET晶体管，比如2N3954和J401系列，总的标称工作电流$I_S$为400μA，或者说每侧200μA。它们的跨导远低于双极性晶体管，在这些条件下，它的典型值约为400μS（跨导单位）。因此，前置放大电路的增益通常比双极性电路低得多。负载电阻匹配时，增益为：

$$G_1 = \frac{R_L \times g_{fs}}{2} \tag{6-50}$$

这里$g_{fs}$是$I_S/2$时JFET晶体管的标称跨导。

在图6-178所示的条件下，计算得到$G_1$为10.5（20.4dB）。请注意，如果一定要使用该电路，$R_{offset}$网络会降低电路的增益，但是公式(6-50)没有考虑这一点。

该复合放大器的补偿通过$R_C$网络$R_C$-$C_C$实现。该网络将前置放大电路零频以上的增益降低到单位增益，这使得累积开环响应在单位增益转折频率之前可以代替$U_1$放大器的开环响应。$R_C$按照下面的公式设定：

$$R_C = \frac{4}{g_{fs}} \tag{6-51}$$

这里$g_{fs}$也是$I_S/2$时JFET晶体管的标称跨导。

在该电路中，计算得到$R_C$为2.8kΩ。选择$C_C$形成的零点频率要远远低于$U_1$运算放大器的单位增益频率。通过分析多条开环响应曲线的形状可以更清楚地理解这条原则的重要性。

这里回顾一下无条件稳定运算放大器经典的开环响应特性，它的增益曲线为–6dB/倍频程，同时相移90°。对于这样一个器件来说，任何与该开环响应交叉的$1/\beta$闭环响应都是稳定的。比如，图6-179所示的741的响应（Δ）就具有该特性。但是，从图6-179还可以看出，图6-178所示补偿之后的复合运算放大器的增益/相位响应曲线变得复杂。

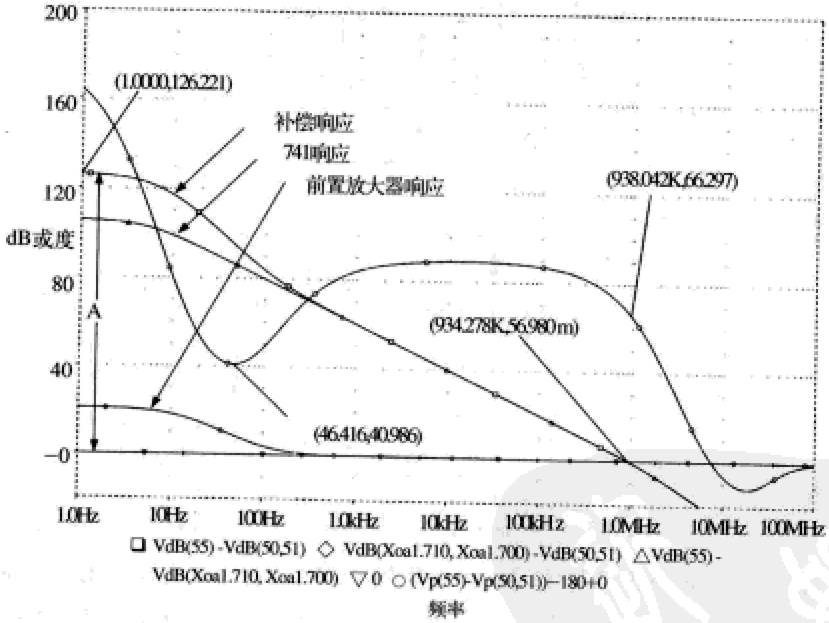



图6-179　图6-178复合放大器的增益/相位与频率关系曲线

在该电路使用附加前置放大电路和$R_C$-$C_C$补偿网络情况下，复合增益响应（□）为多斜率响应。与此增益响应相对应，要注意该电路的相位特性随频率剧烈变化。特别地，46Hz附近的相位下沉意味着该频率点的环路闭合可能会出现问题，因为该频率点的相位裕度只有40°。

面对这种类型的开环增益/相位响应，设计者要认真绘制闭环增益结构。第一步是决定特定应用的闭环增益水平。给定闭环增益之后，可以在伯德图上绘制理想的$1/\beta$曲线，以决定交叉点的闭合速度。为了优化电路的稳定性，期望交叉发生在开环增益曲线与理想$1/\beta$曲线的相对–6dB/倍频程区域上。请注意，如果绘制在图6-179上的$1/\beta$曲线为100dB增益，将会在–12dB/倍频程的区域交叉，这是因为该电路中的$C_C$为470nF，使复合增益曲线的相位下沉发生在46Hz处，它的下降速率大于6dB/倍频程。因此，如果提议的增益曲线在该区域交叉，该电路将是边缘稳定的。

但从另一方面看，$R_C$-$C_C$"相位捣乱"强制下降到低频区域，这与非常高的闭环增益相对应（也就是说约为100dB），实践时的不稳定性降到了最低。请注意，以图6-179所示的有限开环增益电路为基础构建100dB增益反馈放大器是没有意义的。

另一方面，如果降低$C_C$的取值，这就不再是问题了，因为这时的相位下沉会向高频点移动。在更具有实践意义的闭环增益上，这可能严重破坏电路的环路闭合特性。与此相反，图中所示$C_C$的取值为470nF，相位畸变限制在非常低的频率处，不过还是可以得到前置放大电路的附加直流增益。频率约为200Hz处（闭环增益约为80dB，或者更低）的环路闭合看到的高频复合响应与741非常相似（分别用□和Δ表示），因此应该是稳定的。

要注意该复合放大器的时域响应。

还要注意与图6-178演示的$R_C$-$C_C$补偿方法相关的更细微的副作用。与经典的6dB/倍频程滚降特性相比，最终形成的复合放大器的时域响应将被破坏（见参考文献15）。

因此，要求时域响应非常关键的场合，就要使用图6-175所示的更为保守的无条件稳定的补偿方法。下面讲述的复合放大器的FET前置放大电路就使用这种补偿方法。

总之，从复合放大器的交流特性来说，图6-178电路提供了比$U_1$高的提升增益，使用741时提升的增益约为20dB（总体增益126dB）。在高频区域上，当$R_C$-$C_C$的时间常数相对较大时，该复合放大器的总体增益带宽特性与$U_1$放大器相似。

直流性能限制

该电路的直流输入特性与$J_1$-$J_2$晶体管对的标称值相同，室温时的偏置电流为50pA，甚至更低。共模抑制特性受$J_1$-$J_2$的标称特性限制，通常在受限的共模范围内不高于80dB。通过将$J_1$-$J_2$晶体管对连接为共射共基放大器电路，可以提高共模抑制性能，不过如果得到FET输入型放大器AD8610，对于精确的FET放大器来说，这是个不确定的设计。在图6-178中，$I_S$电流源是个简单的FET电流限制器二极管（见参考文献16），它在$J_1$-$J_2$晶体管对的电流等级提供了简单的双端操作。

599

**4. 低噪声JFET增益提升输入复合放大器**

实现JFET输入增益提升复合放大器的另一种方法是，将输入差分信号对连接到输出运算放大器电路。输出运算放大器电路的工作特性类似于差分积分器（与图6-175所示的原型电路相似，补偿方法也相同）。如图6-180所示是该方法的实例电路，该电路针对低噪声、中等速度以及高输出电流应用也进行了专门优化。

该设计采用低噪声JFET晶体管对2SK389器件（见参考文献17）作为增益放大电路。这一对晶体管器件为2mA以上的漏电流应用进行了偏置设置，它们的输入电压噪声密度低于1.5nV/$\sqrt{\text{Hz}}$。基本器件按照$I_{DSS}$分为三个等级：GR（2.6~6.5mA）、BL（6~12mA）、V（12~20mA）。最高等级$I_{DSS}$器件的噪声最低，它的费用当然最高，供电电流也最大。该设计电路可以使用任何等级的器件，对于GR等级的器件（$I_{DSS}$为2.5mA）要适当偏置$J_1$-$J_2$晶体管。即使选用FET输入放大器，该电路的噪声性能依然很好（约为1.8nV/$\sqrt{\text{Hz}}$），不过供电电源的漏电流比较大。

该系列器件的体积大，造成它们具有相对较高的电容。如果不仔细考虑这个因素，这个大的非线性电容会引起失真，该器件工作在跟随器模式时尤其如此。为了解决这个问题，经过$Q_1$-$Q_2$和$J_4$的安排，输入电路$J_1$-$J_2$构成共射共基放大器。这样消除了主要降级成分$J_1$-$J_2$电容的影响，同时稳定了$J_1$-$J_2$的直流工作点。从$Q_1$-$Q_2$的输出集电极之后，放大器的工作与前面叙述的图6-177电路相同。$U_1$元件选用AD817，这里充分利用了它的大带宽以及高输出电流特性。

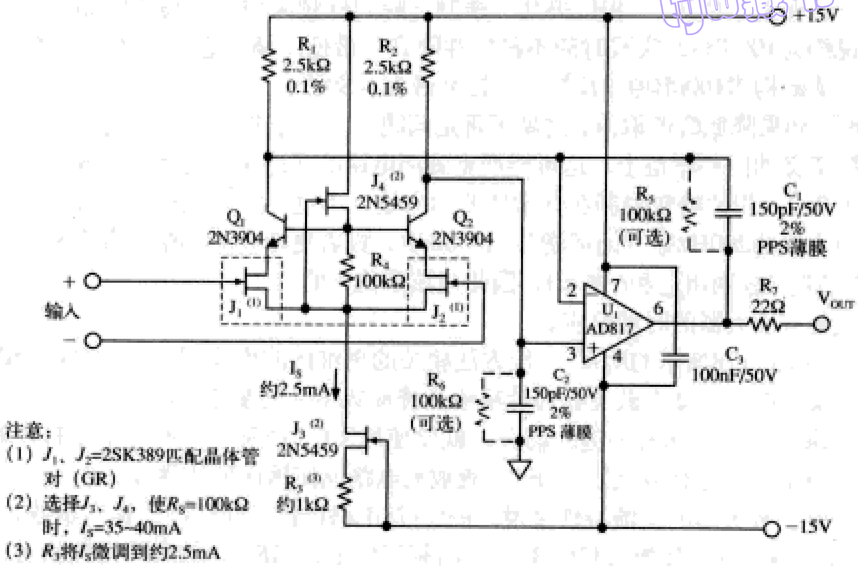



图6-180 低噪声JFET增益提升输入复合运算放大器

该电路的单位增益带宽约为15MHz，不过使用者通过调节可选电阻$R_5$和$R_6$的阻值，可以自主选择它的开环增益。连接了$R_5$和$R_6$电阻之后，复合放大器的开环带宽约为10kHz，开环增益约为63dB。这些指标特性使它非常适用于音频电路。如果不连接电阻$R_5$和$R_6$，它的开环增益与传统运算放大器非常相似，低频时的增益大于100dB。

600

该电路不连接电阻$R_5$和$R_6$时的开环响应曲线如图6-181所示。本次仿真使用的负载阻抗为600Ω。从图中可以看出，响应曲线非常干净，没有出现相位异常。单位增益转折频率处的相位边界约为63°，低频增益约为104dB。

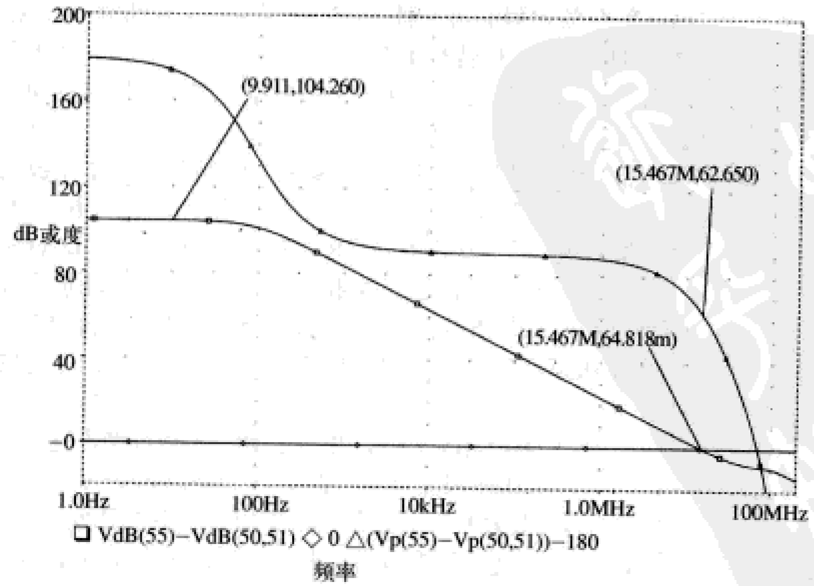



图6-181 图6-180复合放大器的增益/相位与频率的关系曲线

尽管该电路具有非常良好的交流特性，但是这里必须指出，它不是通用的运算放大器电路。其中一个原因是共射共基放大器输入电路是把双刃剑，它在降低电容，提高失真的同时，也限制了允许的共模输入范围。正向摆幅裕度严重受限于$R_1$和$R_2$的直流压降，再加上共射共基放大器的正向摆幅裕度，约为3V＋4.5V。这意味着正向最大共模输入应低于5V峰值，或者为3.5V rms。对于噪声增益达到5倍以上的同相输入放大器，或者100倍甚至1000倍的高增益低电平前置放大器来说，这显然不再是其实践限制。

按照图6-180所示的补偿方法，复合运算放大器应是单位增益稳定的。闭环增益达到5倍以上时，可以考虑降低$C_1$和$C_2$的电容值，这样可以得到更大的带宽和更高的转换速率。为了得到更低的噪声特性，$J_1$和$J_2$要选择高$I_{DSS}$等级的器件，$I_S$要增大到5mA以上。相应地，$R_1$和$R_2$的电阻值要减小，$C_1$和$C_2$的电容值要增大。



## 6.6.4 Nostalgia 复合运算放大器

为了与本书运算放大器发展历史章节的主题保持一致，本节最后的复合放大器设计采用古老的真空管器件，它们是最早的运算放大器的基础。不过，在今天再设计真空管运算放大器时，与晶体管还未发明的早期相比有很多优势。图6-182所示的Nostalgia运算放大器电路就是现代技术与早期技术相结合的设计结果。

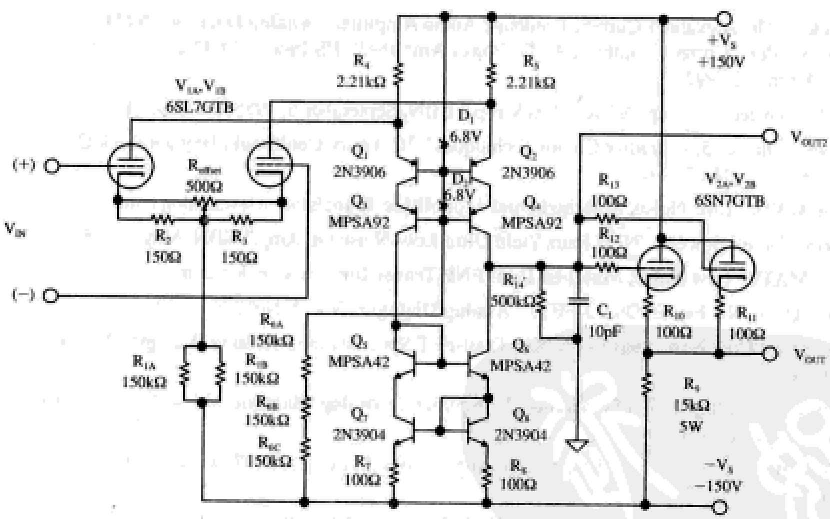


图6-182 Nostalgia真空管输入/输出复合运算放大器

请注意，该电路与其说是真实器件，不如说是个练习设计。不过，使用相应的SPICE模型设计该电路时可以发现许多有趣的事情（见参考文献18），这是因为该电路包含许多早期运算放大器设计者无法预料的先进特性。

这里$V_1$是双三极真空管输入电路，使用了高增益的6SL7器件（也可以选用性能相近的微型器件12AX7）。它在这里用作线性跨导型、长拖尾差分对管。不同于传统的极板负载工作方式，该电路的输出信号电流从$V_{1A}$、$V_{1B}$馈入折叠式共射共基放大器电路$Q_1$-$Q_4$，线性高电压镜像电流源$Q_5$-$Q_8$作为它们的负载。为了应对更高的输出阻抗和高的电压输出能力，镜像电流源的晶体管也工作在层叠模式。为了使电路保持极高稳定性，建议$V_1$使用经过校准的6.3V加热器电源。

该运算放大器电路的电压增益约等于$V_{1A}$-$V_{1B}$的跨导乘以$V_{OUT2}$端看到的节点阻抗。如果$R_{14}$

开路，这个阻抗非常高，因此增益也非常大（约为77dB的仿真增益）。如果$R_{14}$为500kΩ，增益约为53dB。电阻$R_{14}$和高阻抗节点的并联电容共同决定放大器的开环带宽，仿真时的测量结果约为7MHz增益带宽。$V_2$跟随器输出电路采用6SN7双阴极管器件，负载驱动可以达到10mA。该设计的实验室测量结果作为练习留给感兴趣的读者，读者也可以在实验室测量该放大器的反馈工作性能。

602

## 参考文献


1. Moshe Gerstenhaber, Mark Murphy, Scott Wurcer, "Composite Amp Has Low Noise, Drift," **Electronic Design**, January 21, 1993, pp. 62, 63.
2. Paul Brokaw, "Composite Amp Has Low Noise, Drift (Update)," **Electronic Design**, June 5, 2000.
3. Data sheet for **MMDT2907A Dual PNP Small Signal Surface Mount Transistor**, Rev B-2 and Data Sheet for **MMDT2222A Dual NPN Small Signal Surface Mount Transistor**, Rev C-2, www.diodes.com/products/.
4. Data sheet for **ZDT751 SM-8 Dual PNP Medium Power Transistors,** August 1997, and data sheet for **ZDT651 SM-8 Dual NPN Medium Power Transistors,** August 1997, www.zetex.com.
5. Data sheet for **ZTX752, ZDX753 PNP Silicon Planar Medium Power Transistors**, July 1994, www.zetex.com.
6. Data sheet for **ZTX652, ZDX653 NPN Silicon Planar Medium Power Transistors**, July 1994, www.zetex.com.
7. Mark Alexander, "The Alexander Current-Feedback Audio Amplifier," **Analog Devices AN211**. See also: Mark Alexander, "Current Feedback Audio Power Amplifier," **US Patent 5,097,223**, filed May 22, 1990, issued March 17, 1992.
8. Barry Kline, "Enhanced Op Amp Delivers 100 V p-p," **EDN**, September 5, 1985, pp. 309, 311–312.
9. Walter G. Jung, "Chapter 5, Amplifier Circuit Techniques," **IC Array Cookbook,** Hayden Book Company, 1980, ISBN 0-8104-0762-0.
10. Data sheet for **MAT02 Low Noise, Matched Dual Monolithic Transistor**, www.analog.com.
11. Andrew Jenkins, Derek Bowers, "NPN Pairs Yield Ultra-Low-Noise Op Amp," **EDN**, May 3, 1984.
12. Data sheet for **MAT03 Low Noise, Matched Dual PNP Transistor**, www.analog.com.
13. "Choosing and Using N-Channel Dual J-FETs," **Analog Dialogue,** Vol. 4, No. 2, pp. 4–9.
14. "TDN: Temperature Drift Nonlinearity—A New Dual-FET Specification," **Analog Dialogue,** Vol. 6, No. 1, pp. 13–14.
15. Robert I. Demrow, "Settling Time of Operational Amplifiers," **Analog Dialogue**, Vol. 4, No. 1. See also ADI application note AN359.
16. "The FET Constant-Current Source/Limiter," Siliconix AN103, March 10, 1997, www.vishay.com/brands/siliconix/SSFan.html.
17. Data sheet for **2SK389 Dual FET, Silicon Monolithic N-Channel Junction Type**, www.semicon.toshiba.co.jp/eng/solution/audio/pdf/e001543.pdf.
18. Duncan Munro's SPICE vacuum tube models, www.duncanamps.com.

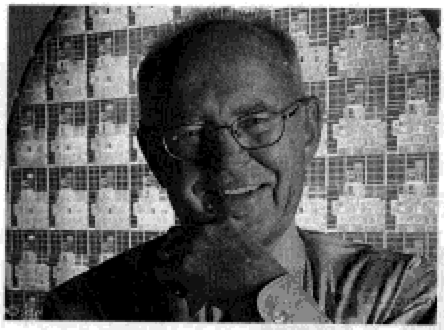

603

# 第7章 硬件和基本设计技术

*Walt Kester, James Bryant, Walt Jung, Joe Buxton, WesFreeman*

本章是全书篇幅较大的一章，所探讨的主题也和前面讨论的运放周围的基本电路一样，非常重要。本章主要探讨掩盖在系统表象下面的各式各样的电路/系统问题，通称为*硬件和基本设计技术*。这些内容适用于所有与运放相关的电路，但不包括运放本身。具体包括：无源器件、印制电路设计、电源系统、运放设备的过压保护、散热设计、EMI/RFI设计，以及仿真、实验板测试与原型机测试。有些内容可能不直接涉及实际信号通路的设计，但是它们对选择合适器件和器件取值具有重要意义。





Gorden Moore Intel公司创始人之一，提出了IC界的黄金定律——摩尔定律

## 7.1 无源器件

*Jame Bryant，Walt Jung，Walt Kester*

### 7.1.1 引言

设计运放或其他精密模拟电路时，设计师应避免使用劣质的无源器件。事实上，不合适的无源器件可能使最好的运放或数据转换器表现很差。本节将着重讨论运放应用中选择无源器件的一些基本误区。

尽管已经花费巨资购买了精密运放或数据转换器，但是当把器件插入电路板时，会发现无法达到性能要求。可能是电路的温度漂移较大、频率响应差、出现振荡或者仅仅是无法达到期望的精度。因此，在怀疑器件性能前，应仔细检查无源器件，包括电容、电阻、电位计和印制电路板（PCB）。在这些方面，即使是误差、温度、寄生参数、器件寿命或用户装配步骤等方面的微小差别，都可能影响电路性能。而这些参数又是制造商不常给出的。

通常，如果用到12位以上精度的转换器或价格较贵的运放，就必须注意无源器件。对于12位DAC来说，其1/2LSB仅为满量程的0.012%（或122ppm）。而一大批无源器件积累的误差远远超过该值。但是，即使购买最贵的无源器件也无法解决该问题。通常，使用一个合适的、价格为25美分的电容就能获得较高的性能，并且比高级器件的性价比更高。尽管理解和分析无源器件的难度很大，但这是重要的基本技能。

### 7.1.2 电容

大多数设计者对电容的标称大小非常熟悉，但是它们常常忽视各种电容的静态和动态误差对精密电路的影响。电容的电介质包括：玻璃、铝箔、固体钽和钽箔、银云母、陶瓷、聚四氟丙烯以及各种薄膜电容。其中薄膜电容的电介质又分为：聚酯纤维、聚碳酸纤维、聚苯乙烯和聚丙烯等。除了传统的引脚封装外，现在它们大都有表面组装。

609

图7-1是非理想电容的实用模型。标称电容$C$具有并联电阻$R_P$，它代表*绝缘电阻*或封装电阻。另一个是与电容串联的*等效串联电阻*（ESR）$R_s$，它代表电容极板及其引脚的电阻。

注意，其中的电容特性很难与其他迹象区分。该模型与实际情况很一致，因而可以合理地解释实际现象。电感［$L$为*等效串联电感*（equivalent series inductance，ECL）］代表引脚和极板的电感。电阻$R_{DA}$和电容$C_{DA}$共同组成简化模型，即所谓的*电介质吸收*（dielectric absorption，DA）。它能迅速减缓和破坏电路的动态性能。对于实际的电容，$R_{DA}$和$C_{DA}$由多个并列的极板组成。这些寄生RC器件将降低电路的时间常数，下面将详细介绍。

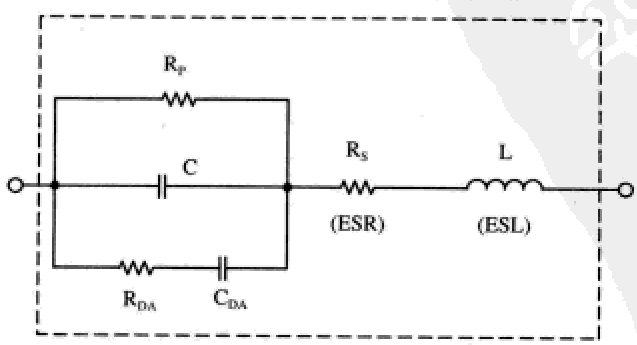



图7-1 非理想电容的等效电路包括的各种寄生器件

### 1. 电介质吸收

电介质吸收，也称为“浸湿”或“电介质迟滞”，是电容寄生常数的影响中最难理解、也是破坏力最强的现象。在放电时，由于记忆效应的影响，大多数电容都勉强地释放已存储的能量。

图7-2表示了该效应。在左图中，$t_0$时刻电容被电压源充饱并保持电压为$V$。$t_1$时刻，开关$S_1$短路，迫使电容放电。$t_2$时刻$S_1$开路，残余电压将缓慢增大并保持为一个常数。这个误差电压就是由DA造成的，具体参见右图的时间/电压图，它描绘了整个充电/放电/恢复过程。注意恢复电压误差与源充电电压$V$和电容的DA参数成比例。 610

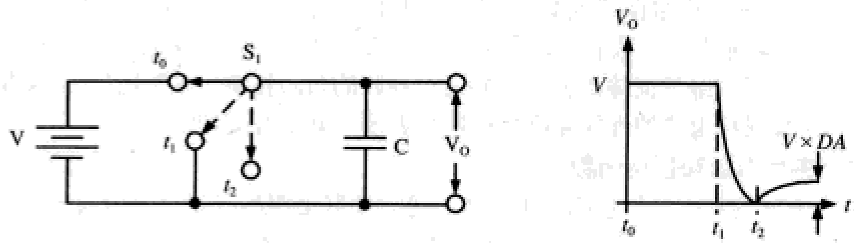



图7-2 在充电/放电后由于电容的电介质吸收特性导致的剩余开路电压

用于规范和测量电介质吸收效应的技术很少。测量结果通常表示为电容两端的源充电电压的百分比。通常，先对电容进行长时间充电，再对电容做相对较短时间的放电，然后让电容恢复一段时间，最后测量剩余电压（详细内容见参考文献8）。该实验可展示基本现象，特别需要注意的是，实际的电容对该误差电压极为敏感，并且DA的取值可能很低也可能大于1%，具体大小与所用的电介质材料有关。

实际中，DA对电路的影响方式多种多样。例如，可能出现积分器无法清零，电压-频率转换器出现非线性，或者采样保持器出现变化误差。在数据采集系统中，如果相邻通道的电压差接近满量程，那么采样保持器就很容易出现误差，具体参见图7-3。

图7-3显示了基本采样保持器的DA误差。左图中，开关$S_1$和$S_2$分别代表输入多路选择器和采样保持开关。多路选择器的输出电压是$V_X$，$C$上的采样电压为$V_Y$，它经过运放缓冲后送往ADC。从右边的时间图可以看出，DA误差电压$\varepsilon$出现在保持态，此时电容开路。该电压与$V_1$和$V_2$的电压差成正比，因为该电压差接近满量程电压，所以将显著放大误差。实际中，最佳的解决方法是选用最好的电容，从而保证采样保持器具有较好的DA性能。

DA现象是电介质材料的自身特性，此外，劣质的生产工艺或电极材料也可能影响它。DA通常表示为充电电压的百分比。其取值范围从较小的0.02%（如聚四氟乙烯、聚苯乙烯以及聚丙烯电容）到高达10%的电解电容。有时候，聚苯乙烯电容的DA低至0.002%。

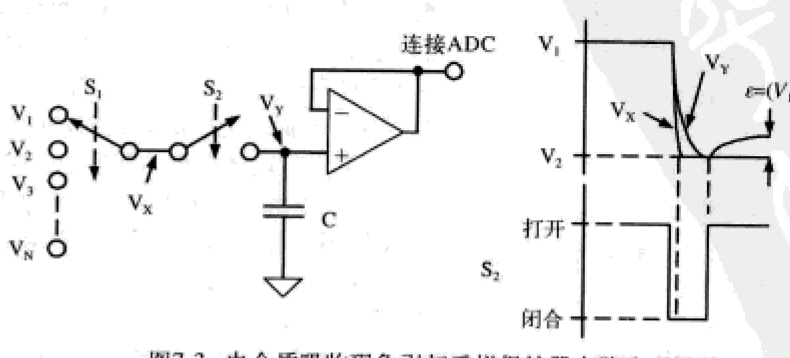



图7-3 电介质吸收现象引起采样保持器电路出现误差

普通的高K值陶瓷电容和聚碳酸酯电容的DA约为0.2%，这相当于8位精度的1/2LSB。银云母电容、玻璃电容和钽电容的DA值稍大，约为1.0%～5.0%，而聚酯纤维电容的仅为0.5%。作为一条法则，如果电容的参数手册上并未给出你所关心的时间及电压范围内的DA值，那就得仔细测量。此外，具有更低DA值的类型可能是更好的选择。

DA将使快速建立电路的瞬态响应出现长尾，比如在有源高通滤波器或交流放大器中就会出现这种情况。在这类应用中，如图7-1所示，DA模型的$R_{DA}$-$C_{DA}$的时间常数为毫秒级，更大的时间常数也不足为奇。事实上，可以用多个并联的$R_{DA}$-$C_{DA}$电路表示各种器件的模型。在快充-快放型应用中，DA的作用很像“模拟存储器”，电容总是努力记忆之前的电压。

611

如果DA的影响简单且容易描述，那么用户可以通过一些设计来校正。在积分器电路中，可以通过适当的校正网络反馈输出信号，并通过并联的负阻抗响应来消除DA。文献6给出的校正电路，可将采样保持电路的性能提高10倍甚至更多（见参考文献6）。

**2. 电容的寄生参数和损耗因数**

图7-1中，电容的寄生器件包括漏电阻$R_P$、等效串联电阻$R_S$以及等效串联电感$L$，它们将降低外部电路的性能。这些寄生器件通常统称为损耗因数，记作$D_F$。

当在电容两端施加电压时，电介质中会产生微小的漏电流。尽管模型中简单地将漏电流表示为漏电阻$R_P$与电容并联的形式，但事实上漏电流是电压的非线性函数。制造商通常将漏电流表示成兆欧-微法乘积的形式，它也是电介质自身的放电时间常数，通常达秒级。大漏电流电容，如电解质电容，它们的自放电时间常数不到1s，而陶瓷电容的则达数百秒，而玻璃电容的自放电时间常数超过1000s。但是具有最好的漏电流性能最好的电容是聚四氟乙烯电容和薄膜电容（聚苯乙烯、聚丙烯），它们的时间常数超过1 000 000MΩ-μF。对于这类器件，外部的漏电通路（由器件表面的污物或者相关导线或物理连接引起的）将比内部电介质引起的漏电流大得多。

等效串联电感ESL（如图7-1所示）会随着电容引脚电感和极板上的电感增大而增大，特别是在高频段，ESL将使电容由通常的容性器件转变为感性器件。其大小主要取决于电容的构造。圆柱型银箔包装的电容的引脚电感比径向引出型电容的更大。多层陶瓷和薄膜型电容的串联电感最小，而普通的钽电解和铝电解质电容的串联电感最大。因此，如果只使用电解质型电容，那么它无法为高速电路提供本地旁路。然而需要注意的是，有些特殊的铝电解电容或钽电解电容也适合在高速场合使用。这些电解还常用于开关电源，这将在后续章节介绍。

电容制造商通常以平均阻抗-频率图的形式描绘等效串联电感指标。不足为奇的是，这些曲线表明在低频段电容的容性阻抗起主导作用，随着频率的增大，在串联电感的影响下电容阻抗也会逐渐增大。

等效串联电阻ESR（图7-1中的电阻$R_s$），它由引脚电阻和极板电阻组成。如前所述，很多制造商都将ESR、ESL以及漏电流统一成一个参数，称为*损耗因数*（dissipation factor，DF）。损耗因数用于度量电容的低效率。制造商将它定义为电容在一个周期内损耗的能量与存储的能量之比。ESR与电容的总电抗（在特定频率下）之比近似等于损耗因数，它还等于品质因数$Q$的倒数。即$Q \approx 1/DF$（将DF表示成数字）。例如，DF等于0.1%时对应0.001，此时的$Q$值为1000。

612

损耗因数通常随温度和频率的变化而改变。云母电容和玻璃电容的DF值为0.03%～1.0%。对于普通的陶瓷电容，DF值在室温下为0.1%～2.5%。而电解质电容则通常大于这个范围。薄膜电容的DF性能最好，通常都小于0.1%。稳定的电介质陶瓷电容，特别是NP0系列（也称为COG系列），其DF指标也可以和薄膜电容媲美（甚至更优）。

**3. 容差、温度和其他因素**

通常，精密电容不但价格昂贵，而且难以购买。事实上，电容的选型主要受限于取值范围

和容差。从尺寸的角度看，高性能的薄膜电容的容量不超过10μF（受到价格和尺寸的限制）。从低容值的角度看，NP0系列陶瓷电容和部分薄膜电容的容差可达到±1%，但是交货周期可能无法接受。很多薄膜电容都可以做到±1%以内的容差，但是只能特别定制。

大多数电容都对温度变化敏感。DF、DA以及电容值等都是温度的函数。有些电容的参数变化与温度呈线性关系，而有些则和温度呈非线性关系。尽管在采样保持应用中不太在乎温度系数，但是超大的*温度系数*（temperature coefficient，TC，单位是ppm/°C）对精密积分器、电压–频率转换器、数据转换器以及振荡器的性能不利。NP0型陶瓷电容的TC低达30ppm/°C，具有极佳的稳定性。而聚苯乙烯和聚丙烯次之，其TC范围是100～200ppm/°C。另一方面，当电容的稳定性更重要时，就不能使用TC很高或者TC是非线性函数的电容。

电容的最高工作温度也必须考虑。以聚苯乙烯电容为例，最高工作温度接近85°C，而聚四氟乙烯电容则可以在200°C的温度下工作。

电容和DA对应用电压的灵敏度称为*电压系数*，它也会影响电容在应用电路中的性能。尽管电容制造商通常不会明确地给出电压系数指标，但是用户始终要注意该指标对电路的影响。例如，当电容工作在最高工作温度下时，一些高K值的陶瓷电容的容值会下降50%甚至更多。这个固有的失真将导致这类电容不适用于信号滤波等电路，但是更适合于电压旁路应用。有趣的是，作为诸多陶瓷电容中最为稳定的一类电介质电容，NP0型陶瓷电容在期望的电压系数下具有较高性能。

类似的，各类电容的容量和损耗因数随频率变化而大幅度改变，并受介电常数影响。由此看来，聚苯乙烯、聚丙烯和聚四氟乙烯等电介质更好。

**4. 最后组装关键器件**

设计者的担心不仅限于设计阶段。如果缺乏一些基本的印制电路的组装技巧，也可能将最佳的设计毁于一旦。例如，一些常用的清洗溶剂可能溶入某些电解电容内部——那些橡胶封装的电容对此最为敏感。更糟糕的是，有些薄膜电容（特别是聚苯乙烯电容）一旦接触到某些溶剂就可以与其混合。粗糙地处理电容引脚可能损耗电容，造成随机或者间歇的电路问题。浸蚀薄膜型电容对此特别敏感。为防止出现上述问题，建议用户在可能的条件下，应最后安装那些关键器件。 613

表7-1总结了各类电容的选型要点，并以DA性能的降序排列。在选型过程中，除了该表提供的基本信息，还需要制造商提供的器件列表信息作为补充（见本节后面的参考文献）。

**表7-1 电容对比表**

| 类型 | 典型DA值 | 优点 | 缺点 |
|---|---|---|---|
| 聚苯乙烯型 | 0.001%<br>至0.02% | 价格低<br>DA值低<br>稳定性好<br>（约为120ppm/°C） | 温度大于85°C时易损坏<br>体积大<br>电感大<br>制造商少 |
| 聚丙烯 | 0.001%<br>至0.02 | 价格低<br>DA值低<br>稳定性好<br>（约为120ppm/°C） | 温度大于105°C时易损坏<br>体积大<br>电感大 |
| 聚四氟乙烯 | 0.003%<br>至0.02% | DA值低<br>稳定性好<br>工作温度超过125%<br>取值范围宽 | 价格高<br>体积大<br>电感大 |

（续）

| 类　型 | 典型DA值 | 优　点 | 缺　点 |
|---|---|---|---|
| 聚碳酸酯 | 0.1% | 稳定性好<br>价格低<br>温度范围宽<br>取值范围宽 | 体积大<br>DA限于8位应用<br>电感大 |
| 聚酯纤维 | 0.3%至0.5% | 稳定性一般<br>价格低<br>温度范围宽<br>电感低（叠层薄膜型） | 体积大<br>DA限于8位应用<br>电感大（通常情况） |
| NP0陶瓷 | <0.1% | 外壳尺寸小<br>价格低，生产厂商多<br>稳定性好（30ppm/℃）<br>1%可用值<br>电感低（芯片） | DA通常较低<br>最大容值小(≤10nF) |
| 单极性陶瓷（高K值） | >0.2% | 电感低（芯片）<br>取值范围宽<br>电压系数大 | 稳定性差<br>DA性能差 |
| 云母 | >0.003% | 高频段损耗低<br>电感小<br>稳定性好<br>1%可用值 | 体积非常大<br>最大容值小(≤10nF) |
| 铝电解质 | 很高 | 容值大<br>电流大<br>耐压高<br>尺寸小 | 漏电流大<br>通常都有极性<br>稳定性和精度差<br>感性器件 |
| 钽电解 | 很高 | 尺寸小<br>容值大<br>电感量适中 | 漏电流大<br>通常都有极性<br>价格高<br>稳定性差、精度差 |



设计师还应当考虑电容机理上的自然缺陷。例如，金属薄膜电容通常能自愈合。它们起先可能因为导电桥在电介质薄膜上造成小的穿孔而损坏。但是，故障电流会产生足够的热量以融断导电桥，从而使电容恢复正常（只是电容容量略有减小）。当然，在高阻抗电路中往往没有足够的电流以清理导电桥，因此设计师必须谨慎处置。

钽电解也具有一定程度的自愈合能力。但是和薄膜电容不同的是，这种自愈合是在故障点的温度缓慢升高后实现的。因此，钽电解的自愈合能力在高阻抗电路中表现最好，这是因为故障点的浪涌电流受到限制。用户在大电流系统中使用钽电解应当注意这一点。

电解电容的寿命通常取决于电解液的渗漏速度。环氧树脂封装比橡胶封装的要好，但是采用环氧树脂密封的电容必须防止电容过压。最后，所有极性电容都必须防止被置于超出其规格的电压下。

## 7.1.3　电阻和电位计

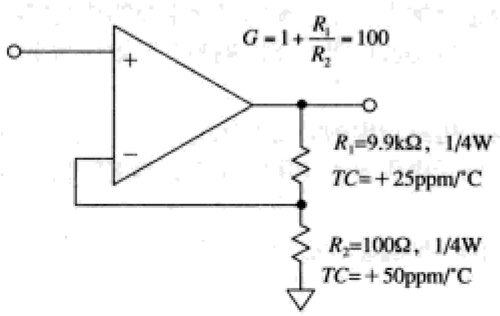
设计师可选的电阻有很多种，包括碳化合物型、碳薄膜型、大块金属型、金属薄膜型以及

有感和无感线绕型电阻。因为它是一种最基本也可能是最简单的器件，所以在高性能电路中大都忽略了电阻引起的误差。

如果选择的电阻不合适，那么可能破坏12位设计的精度，所造成的误差将超过122ppm（1/2 LSB）。

如图7-4所示，这是一个增益为100的同相运算放大电路，增益大小由$R_1$和$R_2$决定。显然这两个电阻的TC（温度系数）就是明显的误差源。假设运放的增益误差可以忽略，并且电阻比在25°C下为精确的99/1。如果电阻的TC为25ppm/°C，那么温度每升高10°C，该放大器的误差就会增加250ppm。由此造成的误差相当于12位系统中的1LSB，并且会给16位系统造成灾难。然而，温度的变化将从多方面限制图7-4电路的精度。在该电路中（对于其他由器件取值比决定增益的电路也一样），电阻的绝对温度系数并不重要，只要它们能够成比例同步变化即可。但是即便如此，由于一些早期的电阻类型（例如，碳化合物型）的温度系数超过1500ppm/°C，因而无法用于精密场合。即便TC的匹配度可达1%，所产生的15ppm/°C偏差仍然让人无法接受——这意味着温度变化8°C将产生120ppm误差。

615

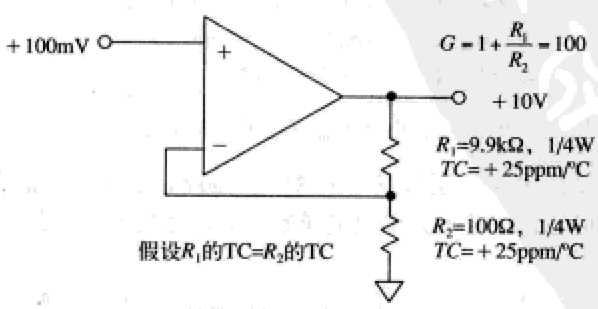



温度每升高10°C，增益误差就增大250ppm，这相当于12位系统的1LSB，并会给16位系统带来灾难

图7-4 不匹配电阻的温度系数将造成温度增益误差

很多制造商都提供金属箔膜或金属电阻，它们的绝对温度系数范围是 ±1～±100ppm/°C。尽管如此，TC值仍可能变化很大，特别是来自不同批次的分立电阻变化更大。为避免此类问题，一些制造商提供了价格较高的匹配电阻对，它们的温度系数偏差在2～10ppm/°C以内。低廉的薄膜电阻因具有相对较好的性能而被广泛应用。

假设，如图7-5所示，$R_1$和$R_2$是1/4W电阻，其标称TC为25ppm/°C。那么即使两电阻的TC值




$R_1$和$R_2$的热电阻=125°C
$R_1$的温度升高1.24°C，散热功率PD=9.9mW
$R_2$的温度升高可以忽略，散热功率PD=0.1mW
增益变化31ppm，这相当于14位系统的1/2LSB

图7-5 相同TC的电阻由于引起的温度增益误差不用所产生的功耗也不相同

相同，它们也会产生显著的误差。当输入信号为零时，电阻上没有热量。但是如果输入信号为100mV，那么$R_1$的压降就是9.9V，对应的散热功耗就是9.9mW。这会使电阻自身的温度升高1.24°C（由于1/4W电阻的热电阻为125°C/W）。温度升高1.24°C又导致电阻值变化31ppm，并且该值还随着增益而变化。但是对于$R_2$来说，由于其上的压降仅有100mV，由此产生的温升约为0.0125°C。31ppm的误差相当于14位系统的满量程误差的1/2LSB，这也给16位系统带来灾难。

更糟糕的是，电阻的自发热温度还影响电路的*非线性误差*。以图7-5为例，当输入电压减半后，自发热导致的误差仅有15ppm。也就是说，该放大电路在1/2和满量程时的增益并非常数（在其他点也是如此），这好比是增益电阻发生温漂。这绝不是一个最差的例子：物理尺寸越小的电阻，其热电阻越大，因而导致的结果也越差。

这些问题和误差一样，也可以通过选择阻值和温度系数精确匹配的电阻对来解决，此外电阻的功耗要降低，并且这些电阻之间紧密的热耦合也很重要。最好的方法是使用相同底板上的电阻网络——这种网络可能位于同一个芯片内部，也可能是具有独立封装的薄膜电阻。

当电阻的阻值很小（小于10Ω）时，互联稳定性就变得重要起来。例如，铜导线或者印制电路板引线的电阻温度系数也会增大误差。铜的温度系数的典型值约为3900ppm/°C。因此一个阻值10Ω、TC为10ppm/°C的精密绕线电阻可能因铜的互联效应带来0.1Ω电阻，从而变成一个阻值为10.1Ω、TC为50ppm/°C。

616

设计时需要特别考虑的是电路周围的温度变化情况。所谓*温度回扫*现象描述的是器件在高温或低温环境下工作一段时间后电阻发生变化的现象。温度回扫可达10ppm/°C，即便是更贵的薄膜电阻也是如此。

总之，为减小电阻电路的温度温差，必须考虑图7-6所示的几点（结合电路成本）。

**1. 电阻的寄生参数**

电阻在高频条件下能表现出显著的寄生电感和寄生电容特性。制造商通常会以电抗误差（单位是%或者ppm）形式给出寄生效应指标，它等于直流电阻与交流电阻的比值。

使用线绕电阻时会遇到很多困难。尽管电阻的制造商通常提供普通型和无感型线绕电阻，但是即使是无感型线绕电阻，也会给设计者带来麻烦。阻值小于10kΩ的这类电阻都带有微小的电感（约为20μH）。阻值大于10kΩ的电阻还有5pF的寄生并联电容。

- ❑ 精确匹配的电阻的温度系数
- ❑ 采用绝对温度系数小的电阻
- ❑ 采样热电阻小的电阻（功率和尺寸都比较大）
- ❑ 热耦合紧密的匹配电阻（采样标准同底网络）
- ❑ 如果增益很大，应考虑多级放大

图7-6 减小电阻温度误差的几个要点

这些寄生效应会对动态电路应用造成巨大破坏。因此，在使用阻值大于10kΩ的线绕电阻时需特别注意这一点。但是，通常不会出现尖峰或振荡。这些效应在数千赫兹的频率段尤为突出。

即使是在低频应用中，线绕电阻的寄生效应也有危害。为了达到1ppm指数建立需要20倍甚至更多倍时间常数。与线绕电阻相关的寄生效应还会显著增大电路的建立时间，并超出基本时间常数。

有时非线绕电阻也会引起无法接受的寄生电抗。例如，有些金属薄膜电阻具有较大的引脚

电容，这会在高频时表现出来。相反，考虑到端到端电容，碳薄膜电阻在高频端表现最好。 617

2. 热电效应

电阻的另一种易忽略的问题是*热电偶效应*（thermocouple Effect），有时也称作*热电磁效应*（thermal EMF）。任何不同材质的金属，一旦发生接触，在它们的节点处就会产生热电压。第4章曾介绍利用这种热电效应来测量温度。但是在低电压精密运算放大电路中，这种电压也是一种误差源。事实上，很多情况都容易使精密电路设计产生决定性的误差。

当各种节点形成的寄生热电偶受温度变化影响时，它们就会引起误差。当电路待处理信号的两侧分别有一个节点时，就至少形成了一对热电偶。如果这对热电偶的两个节点的温度不同，那么就会产生一个与温度有关的误差电压。相反地，如果两节点的寄生热电偶对的温度保持一致，那么这两个热电偶产生的误差电压就会相互抵消，从而使整个电路产生的误差为零。

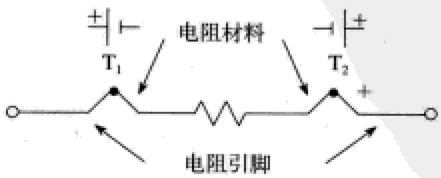
还有至关重要的一点是，实际中往往无法避免不同金属的连接，但是应当仔细控制电路中的温度变化，以便使存在的热电偶误差相互抵消。

这种寄生效应是难以避免的，这可以通过一个实例来说明。比如*只用铜线连接*，这种情况下，每个由不同铜合金线形成的节点都会产生大约1μV/°C的热电电压。进一步说，即使是像电阻这样的器件也会有寄生热电偶，并且潜在有更强的热电效应。

例如，对于图7-7所示的电阻模型。电阻材料和其引脚的两个节点$T_1$和$T_2$就会形成热电偶节点。对于某些碳化合物型电阻来说，这种热电偶EMF高达400μV/°C，而对某些采用特殊结构的金属薄膜电阻（见参考文献15）来说，则仅有0.05μV/°C。普通金属薄膜电阻（如RN系列）的大约是20μV/°C。

注意，热电偶效应对交流信号影响不大。即使对纯直流信号而言，也可以通过让整个电阻保持相同的温度而使两节点处热电压的影响相互抵消。但是，如果电阻的热损耗较大，或者它非对称地靠近某个热源，就会导致电阻的一端比另一端热，从而产生热电偶误差电压。对于普通金属薄膜电阻来说，端到端温度每相差1°C就会产生20μV的热电偶电压。这个误差电压大于精密运放（如OP177）的失调电压，并且远大于斩波稳零型运放（它们的温漂小于1μV/°C）。 618

图7-8表示了电阻的朝向可能引起不同的热电偶电压。左图是一个直立的电阻，它可以节省占用的电路板空间，但是它会在电阻上产生温度梯度，电阻散热量较大时更是如此。相反，右图是一个水平安装的电阻，它就可以消除温度梯度。有一个例外是，当电阻有端至端方向的气流时，也会沿电阻产生温度梯度。解决方法是将电阻轴线与气流方向垂直安装，这样就可以保证电阻两端的温度相等。




普通电阻的热电偶EMF

- ❑ 碳化合物型电阻 ≈400μV/°C
- ❑ 金属薄膜电阻 ≈20μV/°C
- ❑ 均匀欧姆型或者锰镍铜合金线绕电阻 ≈2μV/°C
- ❑ RCD器件（HP系列） ≈0.05μV/°C

图7-7 每个电阻有两个热电偶，在引脚和电阻材料之间形成

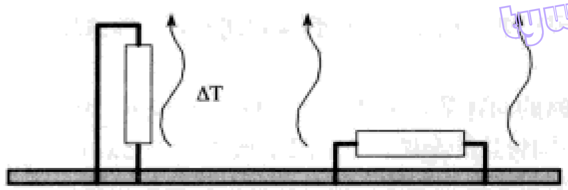



图7-8 选择适当的安装朝向可以消除电阻的热电偶效应

注意这种方法也适用于垂直安装的PCB。此时，自然对流风的方向是沿电路板由下向上吹。因此，电阻的热力轴应垂直于空气对流方向，以尽可能减小热电偶效应。当采用小尺寸的贴片电阻时，由于电阻两端存在紧密的热耦合，热电偶效应就非常弱。

总之，设计者应尽力避免关键电路板上及其周围出现温度梯度场。因此应当将散热量的大的器件与其他电路隔离开来。大温度梯度场产生的湍流会导致和动态噪声一样的低频误差。

**3. 电压灵敏度、故障机理和老化**

电阻的阻值是其两端电压的函数，这很麻烦。沉积氧化物高兆欧姆型电阻对此更为敏感，其电压系数的变化范围可从1ppm/V至超过200ppm/V。因此，在高压分压器应用中应特别注意这一点。

如果未提前考虑电阻的普通故障机理，那么可能会对电路带来麻烦。例如，碳化合物电阻在故障时会变成开路态，因而它是故障导向安全的。因此，在有些应用中，这类器件可作为保险来用。如果用碳薄膜电阻替换这种碳化合物电阻，就可能带来问题，因为碳薄膜电阻损坏时为短路态。（金属薄膜电阻损坏时通常表现为开路态。）

所有的电阻的阻值都会随使用时间而发生轻微变化。制造商通常以ppm/年指标来描述电阻的长期稳定性。金属薄膜电阻通常很难达到50ppm/年或者75ppm/年。在某些特殊应用中，需要对金属薄膜电阻在额定功率下进行为期一周的老化。在老化实验期间，电阻值可能发生100ppm或者200ppm的变化。通常情况下，金属薄膜电阻需要工作4000～5000小时，其阻值才能稳定。而对于未进行老化处理的更是如此。 619

**4. 电阻的过剩噪声**

大多数设计者都比较熟悉电阻的热噪声和约翰逊噪声。但是很少注意到电阻的次要噪声，它们也被称为过剩噪声。只要有电流流过电阻，就会产生这些噪声，因此它们会给精密运放及精密转换器电路带来麻烦。

简单回顾一下，热噪声来自于电阻载流子的热感应随机振动。尽管这种振动的平均电流等于零，但是电荷的瞬时运动会导致电阻两端产生瞬时电压。

另一种剩余噪声出现在直流电流流过非连续媒介时——例如碳化合物电阻的导电微粒。电流不平坦地流过压缩碳微粒时，会产生微观的粒到粒的“电弧”。这种现象会使1/f噪声–功率谱增加热噪声谱。换句话说，这种额外的斑点噪声电压会随频率平方根的倒数增大。

过剩噪声常常使不谨慎的设计者惊讶不已。电阻的热噪声和运放的散热噪声组成了普通运放电路的噪声下限。当输入电阻上出现电压并使电阻中流过电流时，所产生的过剩噪声才变得更重要——往往是决定性因素。总之，碳化合物电阻的过剩噪声最大。随着导电材料的广泛使用，过剩噪声将会变得越来越不重要。碳薄膜电阻的过剩噪声较小，而金属薄膜电阻、线绕电阻以及批量金属薄膜电阻的过剩噪声也在逐步减小。

制造商通常以噪声指数的形式给出过剩噪声指标。噪声系数是指电阻压降为1V、每十倍

频程的rms噪声的毫伏数。该指数可达10dB（对应每10倍频程、每1伏压降的噪声为3mV）更高。过剩噪声在低频段更大。当频率大于100kHz时，热噪声占主导地位。

**5. 电位计**

微调电位计具有固态电阻具有的大多数缺点。此外，用户必须注意电位计特有的问题。

例如，很多微调电位计无法标定，并且可能被电路板清洗剂损坏，甚至是过度的潮湿，也可能损伤它们。振动（或者是过度的使用）也会损坏电阻器件以及绕线端接。接触噪声、温度系数、寄生效应以及可调范围的限制都会影响微调电位计的使用。此外，绕线类型对电阻分辨率的影响，以及某些隐藏因素对金属陶瓷或塑料型（包括滞后、非兼容材料的温度系数以及松弛）精度的限制等，都能达到并保持电路的精密设置，但不是“无限的分辨率”。为此特向电位计用户提出两点建议：(1) 调整范围要尽可能小，以避免使用手工电位计时的各种问题；(2) 如果可能的话，尽可能避免使用手工微调电位计。现在有很多的数字寻址式电位计（RDAC）可以直接使用，其功能与经典的电位计相同（见参考文献）。此外，还有很多低成本的多通道电压输出型DAC，可用于系统电压微调。

表7-2总结了各种固定电阻类型的选型原则，其中包括分立形式以及电阻网络形式。在选型过程中，表格中的普通信息由目前供应商提供（见本节后面的参考文献）。

620

表7-2 电阻器比较表

| | 类 型 | 优 点 | 缺 点 |
|---|---|---|---|
| 分立件 | 碳化合物型 | 成本低、功率大、尺寸小<br>阻值范围宽 | 误差大（5%）<br>温度系数大（1500ppm/°C） |
| | 线绕 | 误差极小（0.01%）<br>温度系数极小（1ppm/°C）<br>功率大 | 容抗是个问题<br>尺寸大、价格高 |
| | 金属薄膜 | 误差小（0.1%）<br>温度系数小（小于1ppm/°C～100ppm/°C）<br>成本中等<br>取值范围宽、电压系数低 | 必须在烧结时稳定<br>功率低 |
| | 金属块/金属箔 | 极低的误差（0.005%）<br>极低的温度系数（小于1ppm/°C）<br>电阻小、电压系数小 | 功率低<br>价格很高 |
| | 高电阻型 | 阻值很大（$10^8$~$10^{14}\Omega$）<br>是某些电路的唯一选择 | 电压系数大（200ppm/V）<br>采用易碎的玻璃封装<br>（需要特殊处理）<br>价格昂贵 |
| 电阻网络 | 厚膜 | 成本低<br>功率大<br>可以激光微调<br>可立即供货 | 匹配度一般（0.1%）<br>TC大（大于100ppm/°C）<br>TC跟踪性能差（10ppm/°C） |
| | 薄膜 | 匹配度好（小于0.01%）<br>TC性能好（小于100ppm/°C）<br>价格适中<br>可激光微调<br>电容值小<br>适用于混合IC的衬底 | 尺寸通常较大<br>电阻大小和配置形式有限 |

621

### 7.1.4 电感

**1. 杂散电感**

所有的导体都是感性的，特别是在高频时，即使是极短的导线或者是PCB的引线上的电感都是至关重要的。长度为*L*毫米、截面半径为*R*毫米的直导线在自由空间中的电感的计算公式参见图7-9中的第一个方程。

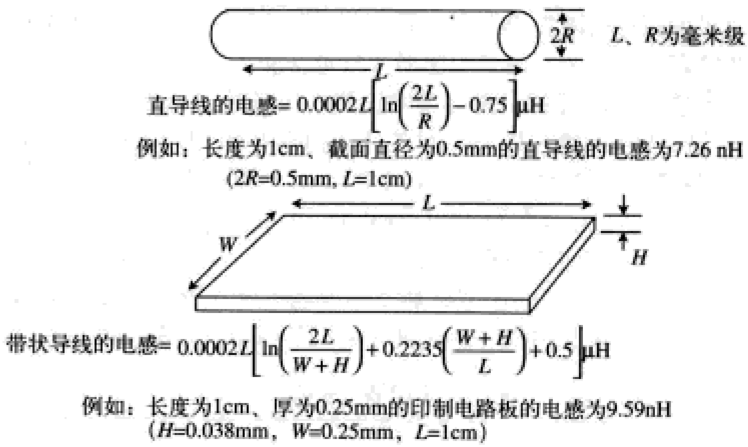



图7-9 计算直导线和带状导线的电感

宽度为*W*毫米、厚度为*H*毫米的带状导线在自由空间中的电感的计算公式见图7-9中的第二个方程。

在实际系统中，这些方程都是近似的，但是它们可以度量电感的量级。比如长度为1cm、截面直径为0.5mm的导线的电感为7.26nH，而长度为1cm、厚为0.25mm的印制电路板导线的电感为9.59nH。这些数据都与实际测量值非常接近。

在10MHz频率处，7.26nH电感产生的阻抗等于0.46Ω，这会给50Ω系统带来1%的误差。

**2. 互感**

另一种在电感分析中需要考虑的是区分流出电流和流入电流（回流）。在后面的分析中将会看到，基尔霍夫定律可以帮助我们计算出闭合回路中的电流——该回路中总有流入和流出通路，而整个回路将形成一个单匝的电感。

下面将通过比较图7-10中不同的布线方式来说明该理论。如果回路中包含的面积相当大，

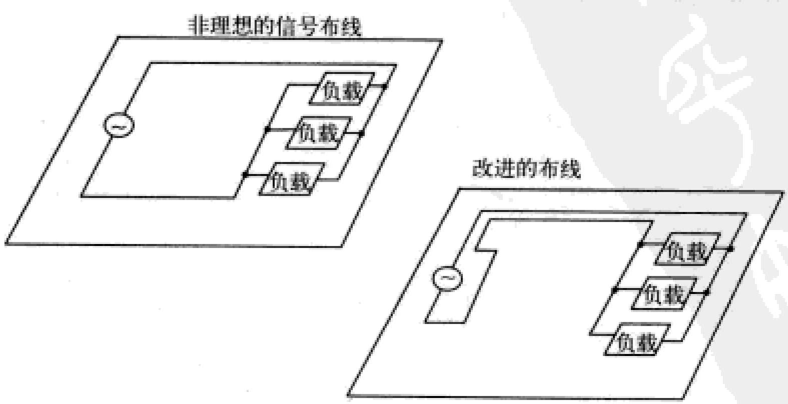



图7-10 非理想和改进的信号布线

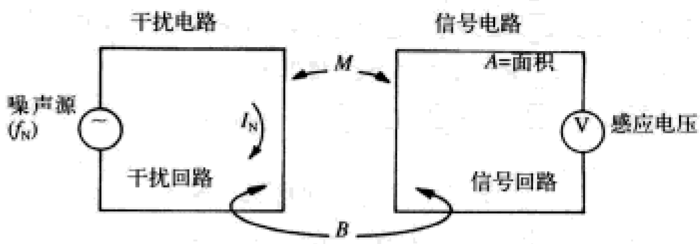
如图中上半部分的“非理想”部分所示，由此形成的电感（该电感将产生交流阻抗）也比较大。

另一方面，如果流出和回流通道是闭合的，如图中下半部分“改进”部分所示，那么由此产生的电感会小得多。

622

注意图7-10中非理想的信号布线还有另一个缺点，那就是闭环回路内的大面积还产生强大的附加磁场，该磁场又会影响电路的其他部分，从而导致耦合。类似地，大面积回路更容易受到外部磁场的影响，从而在回路中出现不期望的信号。

图7-11解释了上述现象的原理，这也是在两个电路间传递无用信号的基本机理。




$M$=互感
$B$=磁通密度
$A$=信号回路的面积
$\omega_N=2\pi f_N$=噪声源的频率
$V$=感应电压=$\omega_N$MIN=$\omega$AB

图7-11 电感耦合的基本原理

和大多数其他噪声源一样，在了解其工作原理后，我们就能够找出减小该影响的方法。在这种情况下，减小图7-11中的任何一项或者所有项，都能减小耦合。降低引起干扰的电流的频率或者幅度可能是无法实现的，但是通常可以通过减小干扰源或被干扰源的回路面积，或者尽可能增大二者的间距，以减小二者之间的互感。

623

图7-12给出了一种解决上述问题的布局。其中$Z_1$和$Z_2$分别代表电路，减小其中任何一个电路的回路面积都可以减小二者的耦合。

如图7-13所示，互感会给线缆中的传输信号带来问题。带状线缆中的互感比较高，特别是多个电路回流入同一个电线时更是如此（图7-13上图）。将每个信号电路的信号线与回流线分离，可以缓解上述问题（图7-13中图）。使用双绞线型线缆为每个信号电路提供连接则是更好的选择（图7-13下图），但是这会提高成本，并且往往并不需要如此。

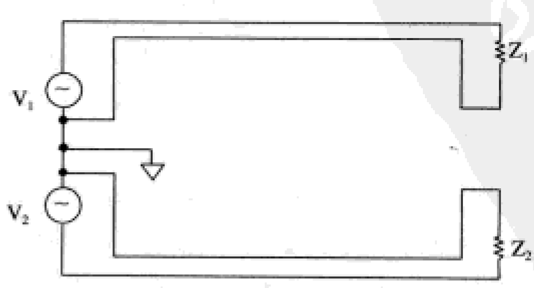



图7-12 合适的信号布线和布局能够减小电感耦合

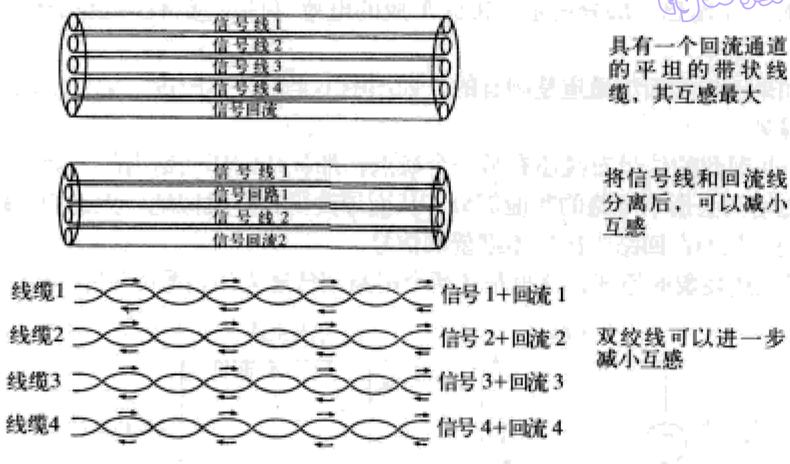



图7-13 信号线内的互感和耦合

屏蔽磁场能够减小互感，但是这并不像使用法拉第屏蔽罩屏蔽电场那样容易。由于导电材料在高频段的集肤效应深度比导体厚度小得多，因此可以用它们分隔高频磁场，并且该屏蔽罩没有洞（法拉第蔽罩屏可以有些小洞，而磁屏蔽罩不行）。低频和直流场可以用复合材料制成的屏蔽罩来防护磁场。复合金属是一种导磁率极高的合金，价格昂贵，并且其磁性能会被机械压力破坏，在高强度磁场下还会饱和。因此，应避免在上述场合使用。

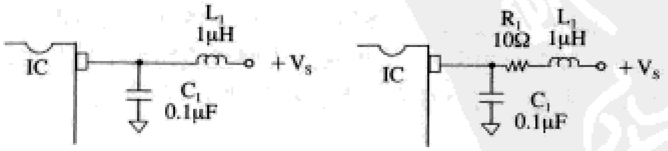
624

### 3. 振铃

电感串联或并联电容后就会形成共振，或者称为"调谐"电路，其关键性能是能够在较小的频率范围内改变阻抗。这一效应的强弱取决于调谐电路的相对$Q$值。该效应被广泛用于定义窄带电路的频率响应，但是它也是个潜在的问题源。

如果电路中的杂散电感和电容（也可以不是杂散的）形成调谐电路，那么该调谐电路就会被电路中的信号激励，并在谐振频率处发生振铃。

在图7-14所示的例子中，感性的电源线和退耦电容组成谐振电路，它会被IC的快速脉冲电流信号激励。




等效退耦电源线电路的谐振频率为：靠近IC的串联小电阻会降低$Q$值

$$f=\frac{1}{2\pi\sqrt{LC}}$$

图7-14 电源线退耦电路构成的谐振电路

由于普通导线的电感和典型的0.01μF退耦电容的谐振点位于数兆赫兹处，例如0.1μF电容和1μH电感的谐振频率为500kHz。如果不检查这一点，那么可能导致图7-14的左图出现的谐振问题。如果出现电源线谐振，那么可以通过减小电感的$Q$值来降低谐振效应。这通常可以在IC旁的电源线中加入一个小电阻来实现，参见图7-14的右图。

**4. 电感器的寄生效应**

尽管电感是电子电路的基本特性之一，但是电感器与电阻和电容相比却很少见到，而精密的电感器更是凤毛麟角。这是因为它们很难制造、不稳定并且比电阻和电容的物理强性差。通常可以很容易地制造出大小为纳亨至数十或数百微法的稳定的精密电感器，但是更大电感值的器件则并不稳定，且体积庞大。

因此，我们往往希望所设计的电路尽可能不使用精密电感器。除了高频窄带应用的调谐电路，其他的精密模拟电路很少使用稳定的精密电感器。当然，电感器还是被广泛应用于电源滤波器、开关电源以及其他精确度不高的场合（本节后续部分将详细介绍）。

这些应用中的电感器的重要特性是其载流和饱和特性以及$Q$值。如果电感器采用空气磁芯，那么其电感值在本质上并不受载流大小的影响。但是，如果电感器缠绕在磁性材料上（如磁性合金或铁氧体材料），其电感值是非线性的。当电流较大时，磁芯将会饱和。这种饱和效应会降低电路的效率并可能增大噪声恶化谐波分量。

625

如前所述，电感器和电容器共同组成调谐电路。由于所有的电感器都具有杂散电容，因此所有的电感器都有谐振频率（通常在电感器的数据手册中会给出），它们只能在低于其谐振频率时被视作精密电感器。

**5. $Q$值（品质因数）**

电感器的另一个特性是它们的$Q$值（或称为品质因数），它等于电抗阻抗与电阻之比，具体如图7-15所示。

- $Q=2\pi f\,L/R$
- 电感器或谐振电路的$Q$值等于其电抗与电阻之比
- 电阻是指高频及非直流段的值
- 单调谐电路的3dB带宽等于$F_c/Q$，其中$F_c$是电路的中心频率

图7-15　电感器的$Q$值或者品质因数

因为集肤效应使得电感器在高频时的$Q$值总小于在直流时的预测值（如果电感器有磁性铁芯则还包括铁损），所以通常很难根据电感器的直流电阻计算出其$Q$值。

$Q$值是调谐电路的特性参数之一（而电容也有$Q$值，但由于其$Q$值太大因而在实际中往往被忽略）。调谐电路的$Q$值与电感器的$Q$值近似相等（除非特意增加一个电阻以减小调谐电路的$Q$值），这可以通过测量电路谐振点附近的带宽得到。LC调谐电路的$Q$值一般不超过100（3dB带宽），但是陶瓷谐振器的$Q$值可达数千，而石英晶体的更是高达数万。

## 7.1.5　不要忽视任何事情

请记住，如果一个精密运放或者精密数据转换器设计不达标，那么不要忽视任何可能的误差源。请仔细分析有源和无源器件，尽力找出那些可能掩盖事实的假设或者事先声明。不要把任何事情看作是理所当然的。

例如，如果线缆没有固定牢靠，那么当它的导体与其周围的电介质发生相对运动后，就会产生静电电荷，从而引起误差，这种问题更容易出现在连接高阻抗电路的电线中。硬导线或者昂贵的低噪声聚四氟乙烯绝缘线缆都是可选的替代品。

随着运放的精度越来越高，系统设计需要更高的速度和精度，透彻理解本节介绍的误差源（还包括后面介绍的误差源）是至关重要的。

有关无源器件的进一步讨论还包括合适的电源滤波技术。此外，下一节将介绍的PCB设计要点也是对本节的有益补充。而EMI/RFI一节也有相关的讨论。

626

## 参考文献

1. James E. Buchanan, "Dielectric Absorption—It Can Be a Real Problem In Timing Circuits," **EDN**, January 20, 1977, p. 83.
2. Lew Counts and Scott Wurcer, "Instrumentation Amplifier Nears Input Noise Floor," **Electronic Design,** June 10, 1982.
3. W. Doeling, W. Mark, T. Tadewald, and P. Reichenbacher, "Getting Rid of Hook: The Hidden PC-Board Capacitance," **Electronics,** October 12, 1978, pp. 111–117.
4. Tarlton Fleming, "Data-Acquisition System (DAS) Design Considerations," **WESCON '81 Professional Program Session Record No. 23**.
5. Walter G. Jung and Richard Marsh, "Picking Capacitors, Parts I and II," **Audio**, February and March, 1980.
6. Robert A. Pease, "Understand Capacitor Soakage to Optimize Analog Systems", **EDN**, October 13, 1982, p. 125.
7. Andy Rappaport, "Capacitors" **EDN**, October 13, 1982, p. 105.
8. Specification MIL-PRF-19978G, Capacitors, Fixed, Plastic (or Paper-Plastic) Dielectric (Hermetically Sealed in Metal, Ceramic or Glass Cases), Established and Non-Established Reliability General Specification for, May 27, 1999.
9. Specification MIL-PRF-123B, Capacitors, Fixed, Ceramic Dielectric, (Temperature Stable and General Purpose), High Reliability, General Specification for, August 6, 1990.
10. **Tantalum and Ceramic Surface Mount Capacitor Catalog**, Kemet Electronics Corporation, P.O. Box 5928, Greenville, SC, 29606, 864-963-6300.
11. A general capacitor information resource: www.faradnet.com/.
12. Southern and F-Dyne film capacitors, Southern Electronics, 215 Research Drive, Milford, CT, 06460, 203-876-7488.
13. Wesco film capacitors, Wesco Electrical Company, 201 Munson Street, Greenfield, MA, 01301, 413- 774-4358.
14. Doug Grant and Scott Wurcer, "Avoiding Passive Component Pitfalls," **The Best of Analog Dialogue**, Analog Devices, 1991, pp. 143–148.
15. RCD Components, Inc., 520 E. Industrial Park Drive, Manchester NH, 03109, 603-669-0054, www.rcd-comp.com.
16. Steve Sockolov and James Wong, "High-Accuracy Analog Needs More Than Op Amps," **Electronic Design**, October 1, 1992, p. 53.
17. Selection guide for digital potentiometers: www.analog.com/support/standard_linear/selection_guides/dig_pot.pdf>
18. Precision Resistor Co., Inc., 10601 75th St. N., Largo, FL, 33777-1427, 727-541-5771, www.precisionresistor.com
19. Ohmite Victoreen MAXI-MOX Resistors, 3601 Howard Street, Skokie, IL 60076, 847-675-2600, www.ohmite.com/victoreen/.
20. Vishay/Dale Resistors, 2300 Riverside Blvd., Norfolk, NE, 68701-2242, 402-371-0800, www.vishay.com.
21. Beyschlag Resistor Products, PO Box 1220, D-25732 Heide, Germany, www.beyschlag.com.
22. B. I. & B. Bleaney, **Electricity & Magnetism**, Oxford at the Clarendon Press, 1957, pp. 23, 24, and 52.
23. Henry W. Ott, **Noise Reduction Techniques in Electronic Systems, 2nd Edition**, John Wiley, Inc., 1988, ISBN: 0-471-85068-3.
24. G. W. A. Dummer, **Materials for Conductive and Resistive Functions**, Hayden, 1970.

627 ~ 628

## 7.2 PCB设计要点

*James Bryant*

印制电路板（Printed Circuit Board，PCB）是目前最常用的组装现代电子电路的手段。它由两个绝缘层夹一个或多个铜导电层组成，好像一个三明治。PCB会给电路带来各种各样的误差，电路工作在高速或高精度下时问题更严重。在各种精密电路设计中，PCB都是“看不见”

的器件。因为设计者通常并不考虑PCB的电特性，也不把它视作电路中的器件，所以实际电路的整体性能往往比预计的差。本节主要讨论一些容易发现的问题。

PCB效应对精密电路性能的危害包括漏电阻、引线铜箔上的寄生电压降、过孔和地平面、杂散电容、电介质吸收（dielectric absorption，DA）以及“陷阱”等的影响。此外，PCB的还能吸收大气湿气，类似一个湿度器，这意味着湿度的变化也会引起寄生效应变化。

通常，PCB效应可分为两大类。一类是对电路静态和直流工作最明显的影响，另一类是对动态或直流工作最明显的影响。

PCB设计中的另一大类内容是接地。接地是所有模拟设计都会面临的问题，即使是基于PCB实现的电路也无法避免。幸运的是，高质量的接地理论，也就是所谓的地平面技术是PCB环境下固有的。这就是基于PCB设计的模拟电路的优势之一，下面就将对此展开详细讨论。

有关接地技术需要掌握的内容包括：控制寄生接地和信号回路电压，它们都会降低电路性能。这些电压是由外部信号耦合、共模电流或者是地导线上多余的IR压降造成的。设计合理的布线和导线尺寸，或是差分信号以及接地隔离等技术都能有效控制这类寄生电压。

有关接地技术中最后需要讨论的内容是在模拟/数字环境下混合信号的接地问题。尽管这并非本书的重点，但是由于运放被广泛应用于ADC（或者DAC）的接口电路中，因此这是不可忽视的问题。实际上，利用高质量接地技术就能推导出有关高性能混合信号PCB设计的所有接地布局方法。

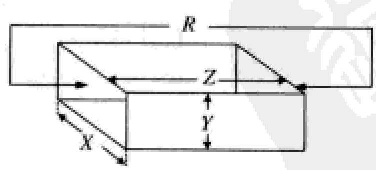
## 7.2.1 导体的电阻

或许很少有人知道7.1节所介绍的电阻器的特殊性质，但是每位工程师都熟悉电阻器——它们就是绕有导线并带有帽耳的小圆柱体。然而，只有极少数的工程师会把系统中的所有导线以及PCB引线上也视为电阻。在更高精度的系统中，即使这些引线电阻以及少量互联线也会降低系统性能。铜并非超导体——这是工程师们都知道的事实。

629

图7-16给出了计算1平方铜导线的平板电阻$R$的公式，其中$Z$是长度、$X$是宽度、$Y$是厚度。

$$R=\frac{\rho Z}{XY},\ \rho=\text{电阻率}$$




计算1盎司铜导体的平板电阻：

$\rho=1.724\times10\text{-}6\ \Omega\text{cm}$，$Y=0.0036\text{cm}$

$$R=0.48\,\frac{Z}{X}\,\text{m}\Omega$$

$Z/X=$ 平方数

$R=1$平方的平板电阻
$=0.48\text{m}\Omega$/平方

图7-16 计算标准PCB上的铜导体的平板电阻和线性电阻

① 1盎司约等于28.3495g。——编者注

在25°C下纯铜的电阻率为1.724E-6Ω/cm。标准的1盎司[①]PCB铜块的厚度为0.036mm（相当于0.0014mil）。根据上述关系，该铜导线的电阻为0.48mΩ/mm²。因此，只要通过逐段累加出导线的总长度，就能计算出导线的电阻。导线的长度为$Z$、宽度为$X$，因此导线电阻$R$就近似等于$Z/X$和单位平方电阻的乘积，具体参见图7-16。如果已知铜的重量和线宽，就可以计算出单位长度的电阻。例如，PCB设计中常用的0.25mm（10mil）导线的电阻约为19mΩ/cm（48mΩ/in），这是相当大的。此外，铜电阻在室温下的温度系数约为0.4%/°C，这也是不可忽视的，特别是在低阻抗精密电路中，温度系数的漂移将引起网络阻抗的显著变化。

如图7-17所示，当条件不利时，PCB引线上的电阻会引起严重的误差。对于一个带有5kΩ输入电阻的16位ADC而言，如果它与其信号源之间采用标准1盎司、0.25mm宽的PCB引线，那么当长度为5cm时，引线电阻近似为0.1Ω，它与输入的5kΩ构成分压器，从而产生误差。由此导致的误差增益为0.1/5000（约为0.0019%），这相当于16位ADC的1LSB。 630

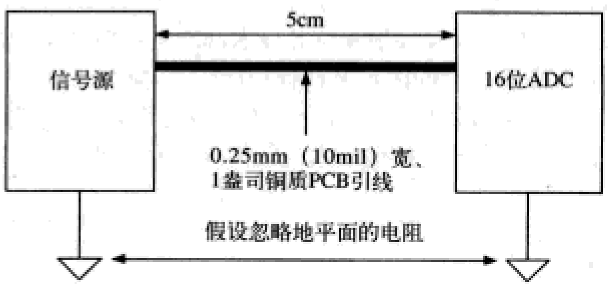



图7-17 利用欧姆定律计算PCB导线上的压降大于1LSB

因此，对于精密电路，即使是像PCB引线电阻这样的小事情也不可马虎处理。该问题的解决方法也很多，比如采用更宽的导线（这会占用更多的空间）或者更重的铜线（这会增加成本），或者选用高阻抗的转换器。但是，最重要的是需要全盘考虑，以避免忽视那些表面上无害的事情。

### 7.2.2 信号引线上的压降——“开尔文”反馈

PCB信号引脚上的压降会产生增益误差，这对于高精度、高分辨率（如图7-17所示）或者大电流信号电路具有重要影响。当负载的阻抗为常数且呈阻性时，调节整个系统的增益就能补偿该误差。在其他情况下，常常需要使用“开尔文”或“电压传感”反馈来校正，具体如图7-18所示。

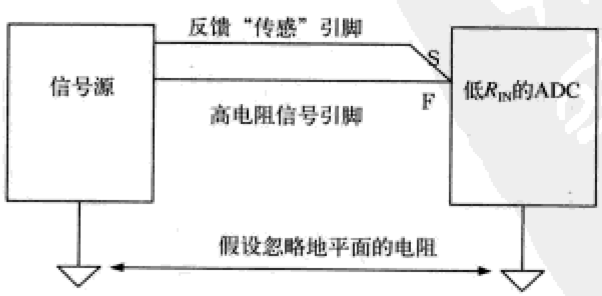



图7-18 利用传感器连接补偿负载处的精度

该图是对图7-17的改进，它利用长PCB引线向高精度、低阻抗ADC的输入端传输信号。然而，由于有反馈从ADC的输入脚连至驱动源，信号引脚上的压降并不会带来误差。尽管信号线上仍有电压降，但是该电路可使ADC达到满精度。

在负载端采用独立的激励信号（$F$）和传感信号（$S$）连线，可以消除所有因力引脚上的压降造成的误差。但是，该方法只能用于负反馈系统。由于反馈点仅有一处，因此利用该方法还能以相同的精度驱动两个或多个负载。此外，在简化系统中，忽略了普通引脚源/负载通路上的误差，同时还忽略了地连线上的压降。在很多系统中并不是非要如此，但是会增加额外的分析。下面将介绍这一内容。

631

### 7.2.3 信号回路电流

基尔霍夫定律告诉我们，电路中任何一点的电流的代数和为零。即在分析电路时，除了要考虑所有流入电路的电流，还需考虑流出电路的电流，具体如图7-19所示（见参考文献7和8）。

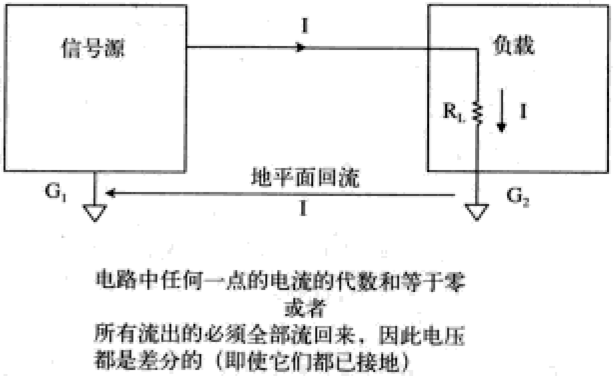



图7-19 基尔霍夫定律有助于分析整个信号源/负载耦合电路中的电压降

在处理接地问题时，一些有关正确认识电路的普通技术有助于问题的分析。*大多数工程师在想到全差分电路时都会立即想到地平面的回流$I$。*

然而，对于大多数的普通电路，它们的单端信号都以“地”为参考，通常都假设电路中标有相同地标记的点都具有相等的电位。然而实际情况并非如此。

图7-20表示出了这种过分乐观的想法，其中，如果真的存在“无穷的地导电性”，那么信号源的地$G_1$和负载地$G_2$的电压差为零。然而实际中并非如此，对于高精度电路而言，这会导致灾难。

一种更为实际的地导体完整性方法包括分析涉及地阻抗，并且特别注意减小杂散噪声电压。

632

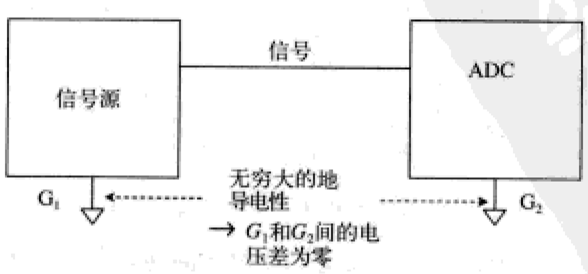



图7-20 实际系统中源/负载地之间并没有无穷大的导电性（与理想情况不同）

**1. 地噪声和地环路**

图7-21给出了一种更为实际的系统地模型。如图所示，信号回流流入$G_1$和$G_2$之间的复杂阻抗中，并产生压降$\Delta V$。但是，特别重要的是额外的外部电流，如$I_{EXT}$，它也会流入回流通道。而这些电流将在$G_1$和$G_2$间产生不可校正的噪声电压（取决于电流幅度和相对的地阻抗）。

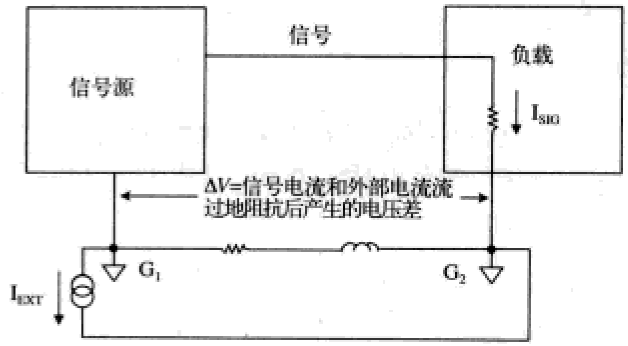



图7-21　一个更为实际的源—负载地系统模型，其中考虑了$G_1$-$G_2$间的阻抗以及非相关信号电流的影响

有些不希望出现的电压会在信号负载处消失，这可能破坏信号的传输。

显然，如果有合适的通道，其他电流也会流过地阻抗，这些大电流共享非回路地，并流回信号源，从而引起麻烦。

图7-22展示了这种共地通路，它被信号源和大电流电路共享，而该大电流电路将从电源获取大幅度变化的电流。该电流流入公共地并返回，从而产生$\Delta V$的电压误差。

633

从图7-23可以看出，显然如果地网络包含回路，或者采用圆形地导体形式（图中$S_1$闭合），那么它会更容易受到外部磁场的EMF干扰，从而造成更严重的危害。此外，还有一个危害，那就是相关的地电流信号会从大电流区域"逃离"，并且在系统其他部分的敏感电路产生噪声。

正因为如此，最好避免出现地回路，而应当将电路中的所有回路都分别连至同一个公共端。当$S_1$打开时，上图的公共地点位于图右侧中间。

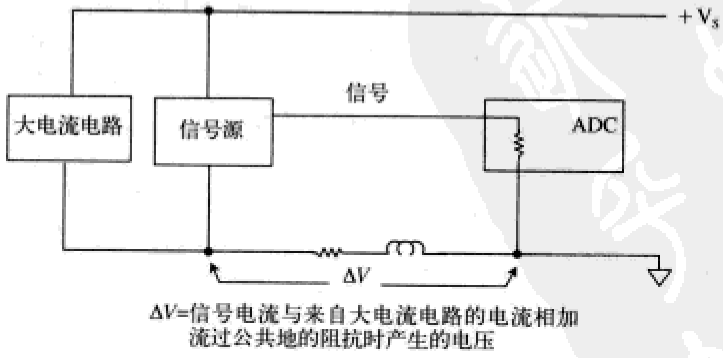



图7-22　任何流过公共地阻抗的电流都将引起误差

尽管实际中无法实现超导地平面，但是解决低噪声问题的方法仍有很多。实际中很少使用一种方法来解决，而是同时使用多种方法。为便于说明，下面将分别介绍。

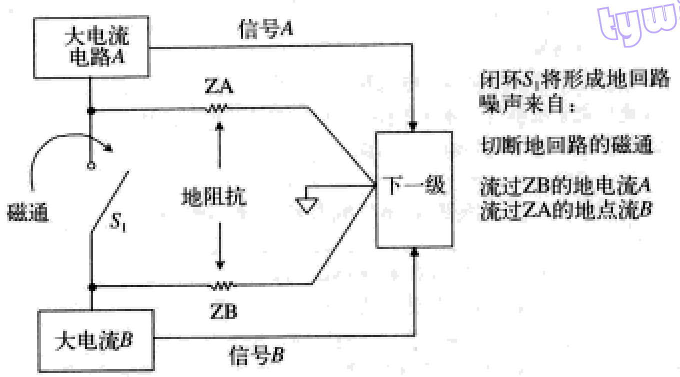



图7-23 地回路

### 2. 星型接地

“星”型接地的理论依据是，电路中仅允许存在唯一的地作为电压参考点。这个参考点被称为“*星型接地*”点。通过可视化的模拟可以更好地理解这一概念——从公共地延伸出去的多个导电体就像一颗星星。从图7-23就可以看出，多个地回流都汇集在公共端处。注意，星型点并不一定像星星——它可能是地平面上的一点——但是星型接地的关键特性是所有电压都以同一个点为参考，而不是一个未定义的“地”（即可以在任何地方放置探头）。图7-24简明地总结了这一理论。

| ❑ 如果系统中所有信号电压都以同一点为参考来测量，<br>那么该参考点就称为系统的星型接地点 |
|---|

图7-24 星型接地概念

星型接地理论从理论上看很合理，但是它实现起来有困难。例如，如果要设计一个星型接地的系统，那么为了减小所有的信号通路的串扰以及高阻抗信号或地通道的影响，往往遇到实现中的困难。当电路中加入电源时，要么会增加多余的地通路，要么电源电流就会流入已有的地通道，并产生巨大的噪声，从而摧毁信号传输。这种特殊的问题通常通过为电路的各部分提供独立的电源（并配以独立的地回路）来避免。例如，在混合信号系统中，通常采用独立的模拟电源和数字电源，并分别配有独立的模拟地和数字地，然后再将它们连成星型连接。 634

### 3. 模拟地和数字地分离

众所周知，数字电路的噪声很大。饱和的逻辑在切换时会使电源产生巨大、快速的电流尖峰。然而，逻辑门具有数百毫伏的噪声免疫能力，因此通常不需要高性能的电源退耦。因此，将模拟电路和数字电路分离开来是十分明智的，这可以避免数字噪声影响模拟电路的性能。这种分离还涉及地回流与电源轨的分离，这在混合电路中并不容易做到。尽管如此，如果混合信号系统具有全部功能，那么它们通常具有独立的模拟地和数字地，以及独立的电源。有些模拟电路标称可以在单5V下“工作”，但是这并不意味着它们能在微处理器、动态RAM、电风扇以及螺线管式手持电钻等使用的5V电源下工作。要求是模拟电路不仅功能正确，而且还能*在如此低的电压条件下表现出全部的性能*。这个差别在电源轨以及地接口时必须特别注意。

图7-25和图7-26总结了模拟和数字电源以及地的概念，在设计电路时必须牢记它们。 635

- ❑ 数字电路有噪声
- ❑ 模拟电路噪声极小
- ❑ 数字电路的噪声将串入电源和地，这将破坏精密模拟电路
- ❑ 建议将系统中数字部分和模拟部分的电源及电源分离开来
- ❑ 模拟地和数字地必须一点相连

图7-25　混合系统中部分电源和地噪声的概念

- ❑ 单片和混合型ADC通常具有独立的AGND和DGND引脚，它们应在器件处相连
- ❑ 这在器件内部并不难实现，但是由于连线上的压降太大，因而不在器件内部直接相连
- ❑ 为了解决接地问题，最好的方法是将管脚与"模拟地"相连
- ❑ 无论是数字噪声串入系统的AGND，还是抑制数字噪声能力稍减，都会严重影响系统性能

图7-26　处理带有数据转换器的混合系统的模拟地和数字地

注意系统的模拟地和数字地应一点相连，以确保信号的参考点相同。这个星结点（或者模拟/数字公共端）通常选在不会将数字电流引入模拟地的位置——这也便于连接电源。

还需注意的是，很多ADC和DAC都有独立的模拟地（analog ground，AGND）和数字地（digital ground，DGND）。在器件的数据手册中，通常建议用户将这两种地引脚直接相连。这看起来和之前要求的将模拟地和数字地在电源处相连矛盾，对于含有多个转换器的系统，模拟地和数字地一点接地要求也与其矛盾。

事实上，二者并无矛盾。数据转换器上所谓的"模拟地"和"数字地"，是指管脚连接转换器的不同部分，并不是要求这些管脚必须与系统地相接。例如，ADC通常要将这2种管脚一起接系统的模拟地。然而，往往无法在IC的封装中实现连接，这是因为转换器的模拟部分不能承受数字电流流过连接线时产生的电压降。但是它们可以在外部相接。

图7-27是ADC的接地方法。如果这些管脚以此连接，那么转换器的数字噪声抑制能力将被系统数字地和模拟地之间大量的共模噪声抵消。然而，由于数字噪声抑制能力通常可达数百甚至数千毫伏，前述影响并不很重要。

模拟噪声抑制仅会被流过模拟地的转换器数字电流消除。这些电流必须控制得足够小，这可以通过减小转换器输出负载来实现。一个较好的解决方法是在ADC的输出端采用低输入电流缓冲器，比如CMOS缓冲寄存器型IC。

如果利用小电阻隔离通往转换器的逻辑输出，就可以通过0.1μF电容对模拟地解耦，转换器的所有快边沿输入电流都可以通过该电容流回地，并且不会出现在外部地电路上。如果为保证较好的模拟性能而使模拟地的阻抗非常小，那么外部数字地电路引起的额外噪声也不会造成影响。

636

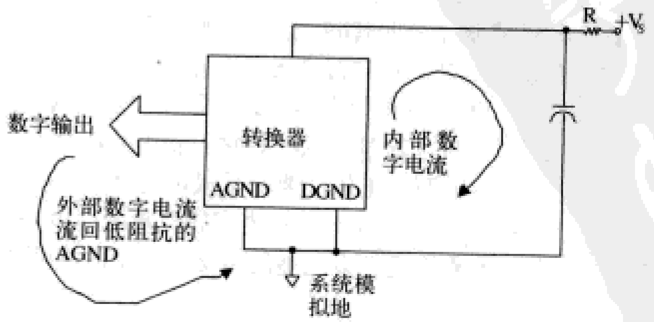



图7-27　数据转换器的模拟地（AGND）和数字地（DGND）管脚应接系统的模拟地

**4. 地平面**

与前面讨论的星型接地系统相关的就是*地平面*。为了实现地平面，双面PCB的一边（或者多层PCB的一层）应由连续的铜皮制成，并作为地。该理论的依据是大量的金属具有较小的电阻。由于将铜皮制成大而平坦的形状，因此它的阻抗也比较小，具有最佳的导电性，并能使跨越导电平面的假生地平面差分电压最小化。

注意，地平面的概念可以扩展到*电源平面*。电源平面也具有类似地平面的功能，它也是低阻抗导体，但只是专用传输于一路（或者多路）电源。因此系统可能具有多个电源平面和一个地平面。

由于地平面容易引起制造和装配的问题，有时又不能使用地平面。这一理论早在很多年以前PCB黏合剂还未发展成熟、波峰焊还不可靠时就已经出现，但是如今，这些问题都不存在。

图7-28是关于构建地平面的要点总结。

- ❑ 整个PCB面（或者一层）是连续的地导体
- ❑ 这使得地电阻和电感最小，但是这并不可能解决所有的关于地问题
- ❑ 截断地平面可以改善或者损坏电路性能——这并没有一定的规则
- ❑ 很多年以前，地平面很难制造，如今则毫无困难
- ❑ 多层板、地平面以及电源层设计都是标准的

图7-28 地平面的特性

尽管地平面解决了很多地阻抗问题，但是并不能认为它是包治百病的灵药。即使是电阻和电感都很小的连续铜板，有时它们可能限制部分电路性能。设计者应当避免流入地平面的电流太大，因为这可能产生电压降，从而影响电路的灵敏度。

**5. 集肤效应**

在高频段还需考虑*集肤效应*，其感应效应会导致感应电流仅在导体表面流动。注意到这是相对本节前面有关导体的直流电阻的讨论而言的。

集肤效应的影响包括增加导体在高频时的电阻。还需注意的是，该效应与因为导体的自身阻抗随频率增大而增大有区别。

集肤效应是个非常复杂的现象，具体的计算已超出了本书的讨论范围。然而，对于铜来说，集肤深度的近似公式为$6.61/\sqrt{f}$（$f$的单位是赫兹），深度的单位为厘米。

637

图7-29是典型PCB导体的集肤效应的小节。注意其中铜导体的截面视图是假设从导线的侧面看。

❑ 高频电流仅在层的薄表面流动




- ❑ 集肤深度：$6.61/\sqrt{f}$ cm，$f$的单位是赫兹
- ❑ 集肤电阻：$2.6\times10^{-7}\sqrt{f}\,\Omega$，$f$的单位是赫兹
- ❑ 由于集肤电流在PCB导线的双面流动，因此PCB的集肤电阻值必须依此公式计算

图7-29 PCB的集肤深度

假设当集肤深度小于导体厚度的50%时，集肤效应变得严重，这意味着，对于典型的PCB导线，当信号频率超过12MHz时就必须关注集肤效应。

当集肤效应变得重要时，铜的电阻为$2.6\times10^{-7}\sqrt{f}\,\Omega$，（$f$的单位是赫兹）。当集肤深度大于导线厚度时（即在直流或者低频时）该公式无效。

图7-30给出了电流流过PCB导体时的情况，这与其下方的地平面相互隔离。

在该图中，注意点线区域的高频电流，它们因集肤效应而减小。当计算PCB的集肤效应时，必须记住电流是流过PCB导线的两面的（对于下面将要介绍的微带线则并非如此），因此每平方PCB导线的的电阻约大于上述计算值的一半。

**6. 传输线**

前面介绍过，当外部和回流信号通路闭合时，电感值最小。如图7-30所示，当高频信号流过PCB导线，并在地平面上流动时，其效果就好比是一条微带传输线，而其大多数回流电流都在该导线下方的地平面内流过。

638

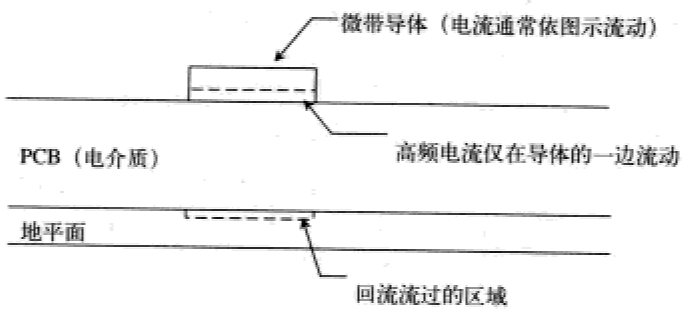



图7-30　PCB导体和地平面的集肤效应

图7-31给出了微带传输线的基本参数，其中导线宽度为$w$，电介质厚度为$h$，电介质常数为$E_r$。

这种微带线的阻抗特性取决于导线的宽度和厚度，以及PCB材料的电介质常数。有关微带线设计的内容将在本章第6节详细介绍。

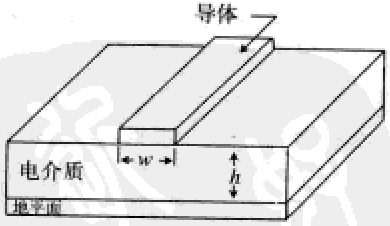



图7-31　PCB的微带传输线是一个阻抗受控的导体对线的实例

对于大多数直流和低频应用，PCB导线的阻抗特性并不重要。即使是在某些频率下，地平面上的导线性能类似于传输线。如果感兴趣的频率下的空间波长大于导线长度的10倍，那么也不必担心其阻抗特性或者合适的端接。

然而，在VHF和更高频率时，在某些合适的端接传输系统中，可以将PCB引线视作微带线。通常，微带线被设计为与标准同轴电缆的阻抗相匹配，如50Ω、75Ω或者100Ω，以便于相互连接。

注意，如果要求这类系统的损失尽可能地小，那么应选用高频损失较低的PCB材料。比如可以使用聚四氟乙烯或者其他的低损失型PCB材料。然而通常，价格低廉的玻璃纤维板上的短线的损失已经足够小，可以选用。

639

**7. 注意地平面分割**

一旦导线某处下面的地平面出现了分割，那么地平面中的回流就必须沿着该分隔周围绕行。

这导致电路的阻抗和脆弱性增大。在图7-32所示的情况中，导体A和B必须相互穿越。

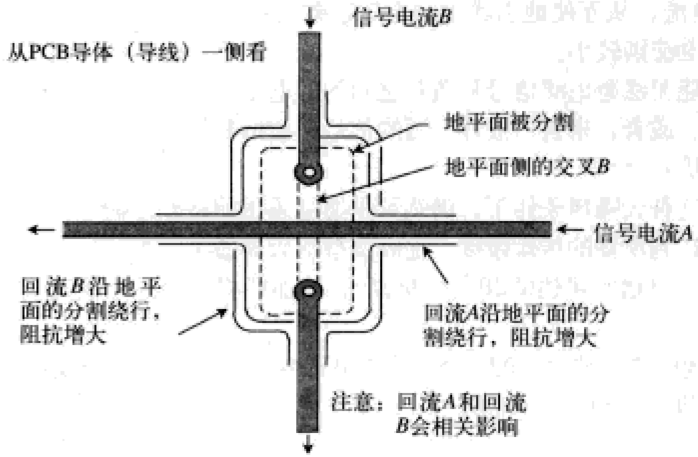



图7-32 地平面分割会增大电路的阻抗并增加外部电路的脆弱性

当两个垂直交叉的导体造成这种分割时，如果用一根导线传输第二个信号，并穿过第一个信号以及地平面，那么影响会小得多。此时地平面可以视作两个信号导线间的屏蔽层，并同时为两个信号的回流提供通路。根据集肤效应的作用，这两个回流将在地平面上的两侧分别流动，因此互不影响。

对于多层板，由于可以同时实现导线交叉以及连续的地平面，无需使用导线连接。多层PCB比普通双面PCB的价格高且问题更难解决，但是它具有更好的屏蔽以及走线。它所涉及的理论与前述相同，但是布线的设置要求更多。

在双面板或者多层板中使用至少一个连续的地平面无疑是设计高性能混合信号电路的好方法。通常这种地平面的阻抗已经足够低，从而可以用一个地平面同时作为模拟地和数字地。然而，是否可以这样用还取决于电路的分辨率和带宽要求，以及系统中数字噪声的大小。

**8. 地隔离技术**

使用地平面后可以降低阻抗并有助于降低地噪声，但仍然有种情况禁止存在的噪声等级。在这种情况下，需要使用地噪声最小化以及地隔离技术。

图7-33给出了应用中的共地阻抗耦合问题。在该电路中，使用一个精密的增益为100的预放大器来放大低电平信号$V_{IN}$，运放采用斩波稳零型运放AD8551来获得最佳的直流精度。在负载端，以本地地$G_2$为参考测量信号$V_{OUT}$。由于AD8551的700μA小电流$I_{SUPPLY}$流过$G_1$和$G_2$，因此会产生7μV地噪声（约为该运放典型输入失调电压的7倍）。 640

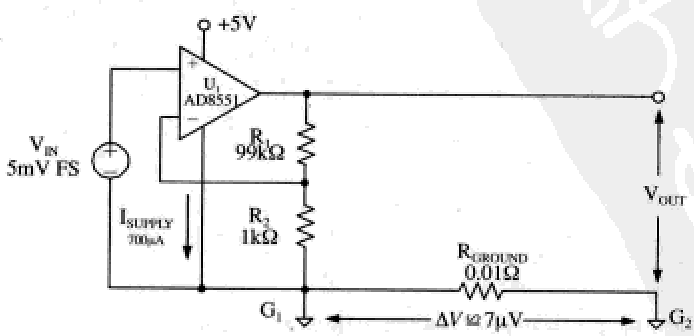



图7-33 除非经过认真考虑，否则即使是很小的共地电流也会降低精密放大器的精度

该误差可以通过用独立的引线将运放的负电源引脚接在$G_2$而不是$G_1$来解决。这可以消除$G_1$-$G_2$通道的供电电流，从而使地引线上的电压误差最小。注意该微小的误差将出现在$V_{OUT}$引脚上，而负载端的电流则较小。

有些情况下可能无法避免源信号和负载之间的地电压差。对"板内"而言，要求抑制地噪声电压到数十毫伏。或者，来自"板外"源的信号，被抑制的共模电压的幅度可能很容易增大至数伏（甚至数十伏）。

幸运的是，在这种大噪声条件下，仍然可以通过采用前述差分输入、地隔离型放大器等方法就能使全部信号达到所需的传输精度。地隔离型放大器通常以差分方式处理信号，这将实实在在地抑制共模电压（通常可达60dB甚至更高），从而能将不同放大级间的地误差电压的影响减小至最小。

641

图7-34是两个地隔离型放大器的电路。该图中若换用AD629，则能处理±270V的共模电压，或者换用AMP03，则能处理±20V电压。

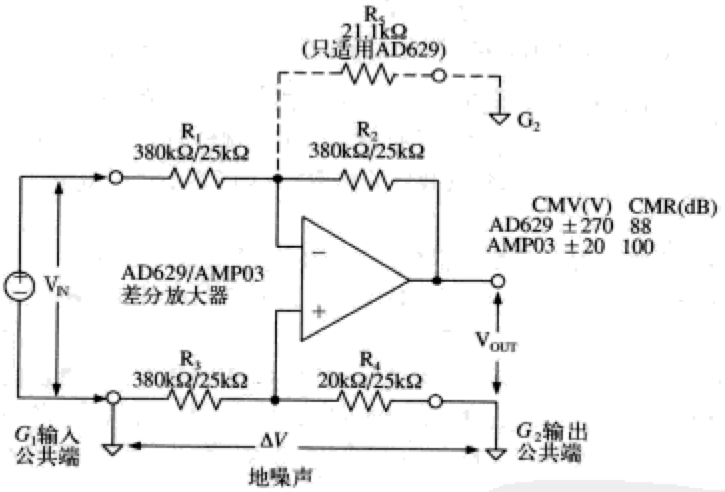



图7-34 差分输出、地隔离型放大器可以实现高精度传输，并能抑制信号源地（$G_1$）和测量端地（$G_2$）之间的地噪声电压

在该电路中，输入电压$V_{IN}$以$G_1$为参考地，但是测量时又以$G_2$为参考地。通过使用高CMR单位增益差分放大器，这样就很容易地抑制了两个地之间的噪声电压$\Delta V$。AD629具有88dB的CMR，而AMP03的更可达100dB。AD629利用多个高共模衰减器以及差分放大器构成单位差分增益网络，从而实现了高CMV率。AD629利用图中的第1列值作为$R_1$-$R_5$。AMP03与4个25kΩ电阻$R_1$-$R_4$则构成精密4电阻差分放大器。在此基础上，利用单封装实现地隔离放大器。

该原理图允许相对自由地控制地电压降，或者利用额外的粗PCB导线以减小误差电压。注意，可以利用所示的常增益差分放大器或者单位增益的标准的仪表放大器来实现。例如，AD623也可以采用单电源供电。任何情况下，都可以通过颠倒差分放大器输入端来改变信号的极性。

总之，在PCB上将信号从一点传输至另一点以供测量或者进一步处理，都可以利用高阻抗和差分信号处理这两种技术进行优化。仪表放大器的高阻抗负载能力可以使电压降最小，而远程电压的差分传感器则使电路对地噪声的灵敏度最小。

当信号的进一步处理是A/D转换时，即使不增加差分地隔离放大器也能实现上述传输要求。

最简单的方法是选用差分型ADC。ADC的高输入阻抗可以减小电路对PCB导线电阻的负载灵敏度。此外，差分输入特性允许直接在信号源的输出测量（即使是单端信号源也可以）。ADC的CMR可以减小ADC和信号源地之间的噪声电压灵敏度。

642

图7-35给出了基于该理论的ADC和高阻抗差分输入电路。注意其中的基本概念可以拓展到虚拟的任何信号源，它们可能驱动任何负载。所有的负载，即使是单端型的，也可以通过增加适当的差分输入级转换为差分型的。

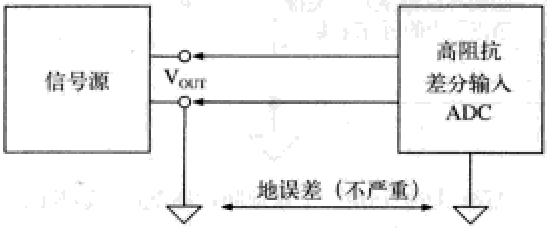



图7-35 高阻抗型差分输入ADC也可以实现信号源与负载之间的高精度传输

差分输入可以是全输出的高阻型仪表放大器，而大多数时候也可以是简单的减法运算放大器，如图7-34所示。

**9. 静态PCB效应**

漏电阻是影响电路板静态性能的决定性因素。PCB表面会被清洗的残留物污染，包括盐、碎屑等，都可能导致不同的电路节点短路。即使是清洗干净的电路板，也很容易在15V电源轨附近找出10nA甚至更大的漏电流。流入错误节点的纳安级电流也可能导致输出出现数伏的电压误差。例如，10nA漏电流流过10MΩ电阻就会产生0.1V的误差电压。然而，标准运放通常将$-V_s$管脚往往位于高阻抗的+输入管脚旁。为了进一步明确漏电流对节点灵敏度的影响，请考虑一个简单问题：如果向该节点灌入数纳安或者更大的寄生电流会有怎样的情况出现。

如果电路已经搭建起来，那么湿度敏感度可通过一组经典的测试而局部定位于一个可以的节点。当观察电路运行过程时，可以通过一个苏打麦杆向可疑的故障点吹风。麦杆将聚集大气中的湿气，这些湿气中带有电路板设计中敏感的盐份，从而会通过接触而扰乱电路的正常工作。

消除电路板表面漏电流的方法有很多种。彻底清洗电路板以去除其上的残留物就是很有效的方法。一种简单的过程是先用聚丙基乙醇反复擦洗电路板，然后用去离子水彻底地清洗，最后以85°C烘干数小时。在选择板清洗溶剂时要特别注意。采用某种清洗溶剂时，有些水溶剂型焊剂会与之反应生成盐沉淀，反而会加深漏电流问题。

然而，如果电路已经表现出对漏电流敏感，那么即使采用最严格的清洗，也只能应付暂时的要求。当电路板暴露在污浊的空气或较高地湿度中时，问题会很快地重复出现。因此必须采用其他方法来稳定电路板的行为，比如可以在电路板上喷洒涂层。

幸好还有一种称为*防护*（guarding）的方法，它能完全可靠并且持久地解决表面漏电流问题。优秀的防护设计可以消除漏电流问题，即使当电路板暴露在严格的工业环境中也毫无问题。下面通过两个原理图说明基本的防护理论，并将其应用于标准的反相和同相运算放大电路。

643

图7-36是反向运放电路的防护原理图。此时，运放的参考输入被防护。如虚线所示，该防护环绕反相输入端并接地。

防护的基本理论非常简单：利用能够迅速吸收寄生电流的导体完全环绕敏感节点，并保持防护导体的电势与敏感节点相同（否则该防护导体就是一个漏电流发生源而不是漏电流吸收器）。例如，当敏感节点的漏电流为1pA时（假生漏电阻为1000MΩ），防护体和被防护节点的

电势差为1mV。通常，现代运放的低失调性能足以满足该要求。

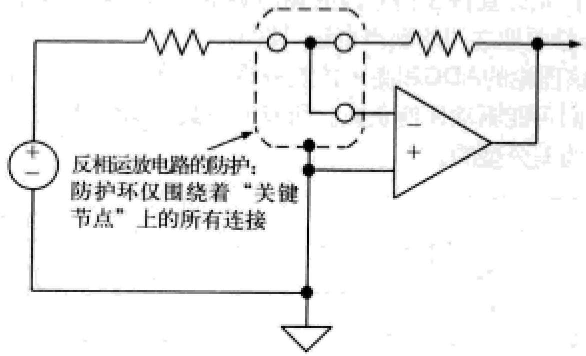



图7-36 反相运放电路的防护利用一个接地防护环罩住了运放的反相输入连接

对于实现高性能的防护还有一些警告。对于传统的穿孔式PCB连接，在电路板两侧都应该有防护体，这样的防护才最有效。并且两侧防护体还应每隔一段距离就用过孔相连。最后，无论是系统设计参数的要求或者是排列整齐的要求，都应从PCB设计最初就考虑防护问题——在PCB设计完成之后才考虑防护很难有很好的效果。

图7-37给出了同相运算放大电路的防护图。此例中，运放的参考输入与信号源直接相连，这会显著增加设计复杂度。这里，防护环有一次完全包围了所有与输入节点相连的连接。然而，驱动防护体的是与反相输入端相连的低阻抗反馈分压器。

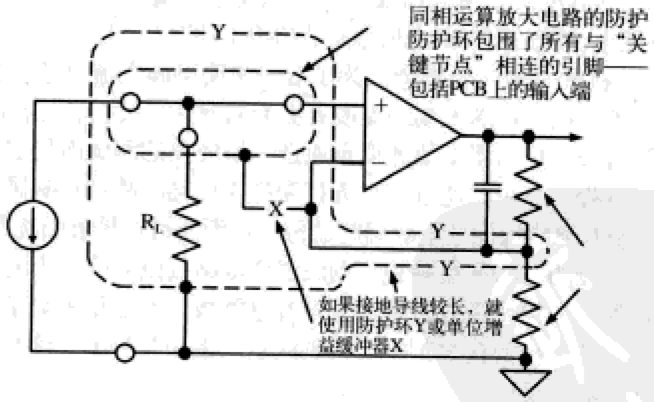



图7-37 同相运放电路利用低阻抗的防护体包围了运放的所有同相输入连接

通常该防护体分压节点是直接相连的，但是有些情况下也可以在X点用单位增益缓冲器来驱动一个屏蔽电缆，也可以在防护环处维持可能的最低阻抗。

在缓冲器的位置，另一个有用的方法是采用额外的直接防护环Y，它包围了内部防护体和反馈节点。该步骤仅仅花费了少许布局时间，但是对缓冲器的漏电流效果具有极大地改善，并使内部防护环的阻抗更大。

当然，目前还未提到的是如何将运放本身与防护环相连，并且不影响性能。传统的方法是，采用TO-99金属封装的器件和双面PCB防护环，将运放的两个输入端都放在防护环内。

第4章中已经讨论过的高阻抗传感器就采用了上述方法。本节将接着展示采用现代IC封装的器件应该如何安装在PCB上，并利用防护的优势以实现低漏电流工作。

**10. MINIDIP和SOIC封装的运放的PCB防护布局实例**

现代封装通常采用更小尺寸的塑料封装，如8脚的MINIDIP以及SOIC型封装。图7-38和图7-39给出了采用这些封装时防护电路的部分布局要点。由于防护导线也随着封装尺寸的减小（比如SOT23等）而变得更细，因此所需的导线分离也更加难以设计，这是对布局设计师以及电路制造商的挑战。

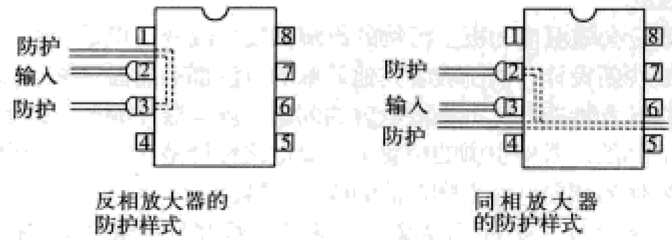



图7-38 采用8脚MINIDIP(N)封装的反相和同相运放放大器的PCB防护样式

注意：许多R封装器件上的1.5.8引脚都是未连接的

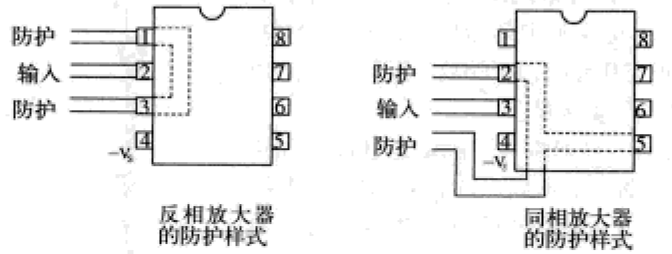



图7-39 采用8脚SOIC(R)封装的反相和同相运放放大器的PCB防护样式

645

对于ADI公司的N型MINIDIP封装，图7-38图示了如何对反相（左图）和同相（右图）放大器实现防护。该配置也可应用于其他高压位于1脚和4脚的器件。对于标准的8脚DIP封装，由于管脚间距为100mil，这足以穿过一根PCB导线（这里是防护用导线）。这是实现对DIP封装器件有效防护的关键，它能有效防止4脚$-V_S$的漏电流或者是来自1脚高电平的影响。

对于左侧的反相放大器，注意3脚与防护体相接并环绕了反相输入脚（2脚），它还与输入信号线并列。该防护体将延伸到信号源与反馈信号的连接处（如图7-36所示），或者其他类似的电路。而右侧的同相放大器，防护电压等于反馈分压器上管脚2的电压。从图7-37可以看出，这相当于放大器反相输入节点的电压。

注意图7-38的两种情况，都只给出了防护体的部分物理连接——而实际的布局中还包括电路中所有敏感节点。在采用MINIDIP或其他贯穿型封装的反相和同相放大电路中，PCB的两侧都应该有防护引线，并通过过孔将顶层和底层的防护线连接起来。

当采用SOIC型表面封装时，情况将更为复杂，其管脚间距仅有50mil，因此很难在其中布线。但是此时仍然有解决办法，至少对于反相放大器来说是很有效的。图7-39展示了采用ADI公司R型SOIC封装的器件的防护设计。

注意，很多采用SOIC R型封装的单运放器件，其管脚1、5、8都是“非连接”管脚。因此，这些管脚都可以用于防护线的布局。对于反相放大器（左图）来说，防护体仍然十分有效，管脚1和3都与防护导线相连。这无疑是十分有效的防护。此外，对于SOIC封装的运放，其周围也大都是非过孔型器件。因此，只需在顶层布置防护线即可。

在跟随器电路中（右图），防护线必须绕过负电源引脚（管脚4），因此管脚4至管脚3的漏电流并没有完全防护住。为此，在精密的高阻抗射极跟随器中并不推荐采用SOIC封装的器件，因为此时无法对双电源供电器件进行有效的防护。

然而，有一种例外是采用单电源供电的同相放大电路。例如，如果采用AD8551，管脚4就变成了地，它也是体防护的一部分。

11. 动态PCB效应

尽管静态PCB效应会随湿度和板上污物的影响而发生改变，但是影响PCB动态性能的因素则相对固定。它们缺少新设计，清洗或者其他简单的方法都不能固定它们。然而，它们却始终会野蛮地影响设计指标和性能。比如杂散电容的问题，就与器件的管脚以及布局都有关系，这是电路设计者众所周知的。器件引脚的位置关乎着电路设计是否合理，而很多困难都可以通过培训组装人员注意器件的朝向已经引脚弯曲的优化来解决。

另一方面，电介质吸收（DA）代表着一类更为麻烦并且尚未完全掌握的电路板现象，比如电解电容的DA现象。PCB的DA现象可以建模为连接2个很近的节点的串联电阻和电容。其效果与空间成反比、与导线长度成线性关系。

646

如图7-40所示，在该等效的RC模型中，电容取值范围为0.1～2.0pF的，电阻的取值范围是50～500MΩ。而最常见的一组取值是0.5pF和100MΩ。因此，在高阻抗的电路板中，DA现象更为明显。

PCB的DA现象最容易影响电路的动态性能，如建立时间等。与电路的漏电流不同，DA现象与湿度及缓建条件无关，但是它是电路板电介质特性的函数。制造平面过孔还涉及化学过程，因此会进一步加重问题。如果电路无法达到预期的传输相应指标，可以考虑电路板的DA现象的影响。

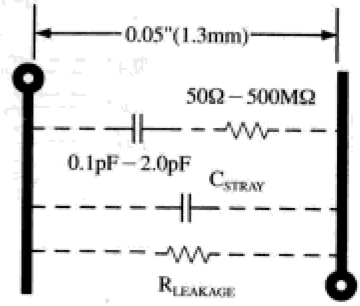



图7-40　DA现象破坏PCB电路的动态性能

幸运的是，解决的方法也有很多。对于电容的DA问题，可以用外部器件来补偿。更为重要的是，通过表面防护完成将敏感节点与寄生耦合点隔离开来，往往就能消除这一问题（注意对于安装有过孔型器件的电路板，其两侧都应有防护）。如前所述，还应采用低损耗的PCB电介质材料。

PCB“陷阱”，与DA现象类似，其等效电容会随频率变化而改变（见参考文献1）。通常，它影响到高阻抗电路的传输特性，其中板电容将成为电路的一部分。工作在10kHz频率以下的电路最为敏感。和电路板的DA特性一样，电路板的化学成分对其性能也有重要影响。

## 7.2.4　杂散电容

当两个导体未短接，或者二者之间还隔有导电层（法拉第屏蔽罩）时，它们之间就存在电容。因此，在PCB中，任何电路中都存在大量的电容（它们中有些需要在电路中考虑，有些则不需要）。当考虑电路的高频性能时（甚至是采用了高Ft器件的直流或者VLF频段的电路），就必须仔细分析这些杂散电容的影响。

647

任何基础的教科书都有计算平行导线或其他几何尺寸导体的电容的公式（参见参考文献9和10）。这里以平行板电容为例来加以分析，PCB的顶层与底层导体就可以形成这种电容。图7-41描绘了这种电容的基本结构。

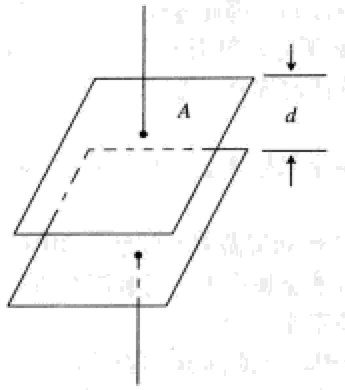



图7-41 两个平行板的电容

根据该公式可以计算出通用PCB材料（$E_r$=4.7，$d$=1.5mm）的电容，电路板两侧的导体形成的电容约等于3pF/cm²。通常，这种电容是寄生的，设计电路时必须防止它们影响性能。

当采用PCB电容代替小型分立电容时，普通PCB底料的电介质特性可能导致这种平板电容的性能较差。它们的温度系数很高且高频时的$Q$值较小，因此不适合于高频应用。利用低损耗电介质，如聚四氟乙烯等，制成的PCB则不受上述限制，但是价格较高。

**1. 容性噪声和法拉第屏蔽罩**

被电介质（如空气或者真空）分离的两导体间存在电容。如果一个导体的电压发生变化，另一个也会随之变化。它们的基本模型如图7-42所示。

研究表明，$Z_1$上的噪声电压$V_{耦合}$，可以有多种方法减小，这些方法都会减小$Z_1$上的噪声电流，具体包括减小信号电压$V_N$、降低信号的频率、减小电容以及减小$Z_1$本身等。然而不幸的是，这些电路常数往往都不易改变，而其他方法则会引起相互干扰。减小$C$的噪声耦合效应的最佳方法是在噪声源与受影响的电路之间插入地导体——也称为法拉第屏蔽罩。这样能够减小$Z_1$上的噪声电流，从而减小$V_{耦合}$。

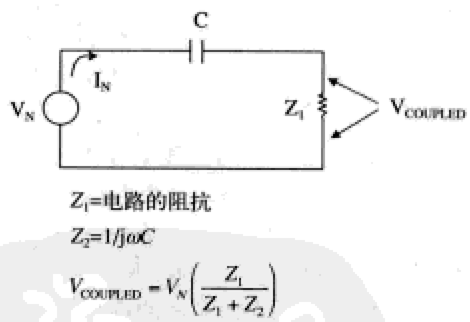



图7-42 容性耦合的等效电路模型

648

图7-43是法拉第屏蔽罩的模型。在左图中，屏蔽罩的功能是有效地分开耦合电容$C$。而右图中则给出了电路对$Z_1$上耦合电压的作用。尽管噪声电流$I_N$仍旧会流入防护罩，但是大多数噪声电流已经绕离$Z_1$。结果，耦合噪声电压$Z_1$上的$V_{耦合}$就会减小。

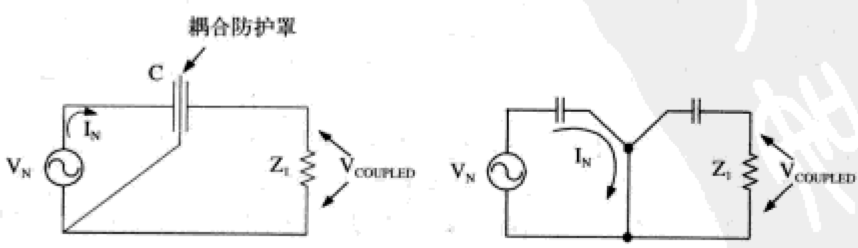



图7-43 法拉第屏蔽罩的工作模型

法拉第屏蔽罩很容易实现，并且往往会取得成功。因此容性耦合噪声并不是互相影响的问题。然而，为了达到完全有效，法拉第屏蔽罩必须完全包围噪声源与被防护电路之间的电场。它还必须使移位电流返回源端，而不流入电路的任何部分，否则就会引入导体噪声。

**2. 浮动的防护问题**

这里必须十分注意，用作法拉第屏蔽罩的导体不得浮空，否则它会不断增大电容并引发噪声问题。

从单边铜焊接的陶瓷IC封装中就可以看出“浮动屏蔽罩”问题。DIP封装通常都有一个小面积导电的可伐合金盖，它焊接在陶瓷封装顶部的金属边上。封装制造商只提供两种选择：一种是将金属边与封装的某个引脚相连，另一种是不连。

大多数逻辑电路都在封装的拐角处有接地管脚，因此前述的盖子是接地的。可是，很多模拟电路在封装管脚处并没有接地管脚，此时盖子就是浮空的——如噪声的天线。由于塑料DIP封装的器件没有屏蔽，因此这种电路与采用塑料DIP封装的器件相比，不容易受到电场噪声的干扰。

无论何时，在实际中用户最好将任何单边金属焊接的陶瓷IC的盖子接地（因为制造商往往是不将盖子接地的），这就相当一个等效的法拉第屏蔽罩。可以将导线焊在盖子上（这并不会损坏器件，因为器件与盖子是热隔离和电气隔离的）。如果无法焊接到盖子上，还可以用磷铜夹子将盖子接地，或者用导电油漆将盖子与地管脚相接。

649

这里有一个关于安全的注意事项，绝不要在未确认盖子是悬空的情况下将它们接地。个别情况下，盖子是与芯片的电源相接而不是与地相接的。

然而，在IC芯片的引线之间是无法实施法拉第屏蔽罩的，这将导致重要结果。芯片焊接线和相关的铅框架之间的寄生电容通常约等于0.2pF，而可以观测到的电容大小范围是0.05～0.6pF。

**3. 缓冲ADC以防止逻辑噪声**

如果一个高分辨率的数据转换器（ADC或者DAC）与携带噪声的高速数据总线相连（压摆率约为2～5V/ns），那么噪声将通过器件间的寄生电容传递到转换器的模拟部分。无论数据总线是否有效，大量的噪声都将通过电容耦合进模拟端，从而严重降低系统性能。

图7-44描绘了这种特殊的现象，其中多种封装的电容将噪声边沿信号从数据总线耦合至ADC的模拟输入端。

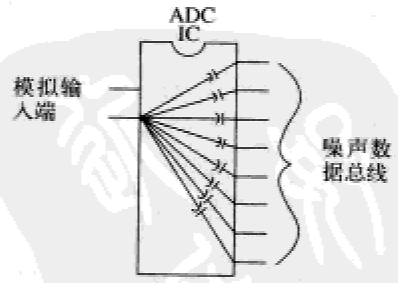
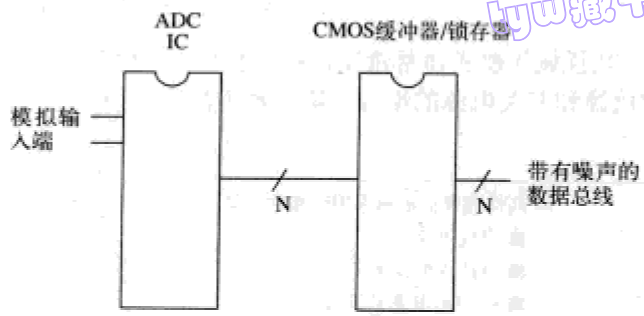



图7-44　位于高速数据总线上的高速ADC芯片将数字噪声耦合至模拟端，从而影响系统的性能

目前的技术还无法彻底解决这一问题，因而会影响IC器件本身。该问题还限制了带有单片模拟和数字电路的宽带单片混合IC的性能。幸运的是，耦合噪声问题可以通过不要将ADC直接与数据总线相接来解决。

650

如图7-45所示，可以利用CMOS型锁存缓冲器作为转换器和总线的接口。这里CMOS型缓冲器IC作为法拉第屏蔽罩，可以显著降低耦合来自数字总线的噪声。该方法增加了成本、占用了板空间、降低了电路可靠性（只是略微降低），增大了功耗和设计复杂度——但是它能改善转换器的信噪比。设计者必须决定对于特定的系统是否值得如此做，但是通常情况下还是建议最好这样做。




❑ 缓冲器/锁存器的输出作为"N"线快速、带有噪声的数据总线和高性能ADC之间的法拉第屏蔽罩

❑ 这种方法增加了成本、板空间、功耗，降低了可靠性，增大了复杂度，但是最重要的是它改善了系统性能

图7-45 在高速ADC芯片的输出端接CMOS型缓冲器/锁存器可以增强免疫数字数据总线噪声的能力

651

## 参考文献


1. W. Doeling, W. Mark, T. Tadewald, and P. Reichenbacher, "Getting Rid of Hook: The Hidden PC-Board Capacitance," **Electronics,** October 12, 1978, pp. 111–117.
2. Alan Rich, "Shielding and Guarding," **Analog Dialogue,** Vol. 17, No. 1, 1983, p. 8.
3. Ralph Morrison, **Grounding and Shielding Techniques in Instrumentation**, 3rd Edition, John Wiley, Inc., 1986, ISBN: 0-471-83805-5.
4. Henry W. Ott, **Noise Reduction Techniques in Electronic Systems, 2nd Edition**, John Wiley, Inc., 1988, ISBN: 0-471-85068-3.
5. Paul Brokaw, "An IC Amplifier User's Guide to Decoupling, Grounding and Making Things Go Right for a Change," **Analog Devices AN202.**
6. Paul Brokaw, "Analog Signal-Handling for High Speed and Accuracy," **Analog Devices AN342.**
7. Paul Brokaw and Jeff Barrow, "Grounding for Low- and High-Frequency Circuits," **Analog Devices AN345.**
8. Jeff Barrow, "Avoiding Ground Problems in High Speed Circuits," **RF Design**, July 1989.
9. B. I. & B. Bleaney, **Electricity & Magnetism**, Oxford at the Clarendon Press, 1957, pp. 23, 24, and 52.
10. G. W. A. Dummer, H. Nordenberg, **Fixed and Variable Capacitors**, McGraw-Hill, 1960, pp. 11–13.


652

## 7.3 运放的电源系统

*Walt Jung，Walt Kester*

传统的运放都采用稳定度好、低噪声的线性电源。这种电源的效率往往都比较低。这种线性稳压器通常含有自我激发和辐射噪声的器件。如果设计要求比较简单，那么可以继续使用这种熟悉的设计，以提供较好的性能和最小的单边影响。

但是，实际的设计要求往往很复杂。现代系统允许使用线性稳压器，但是常常要求电源具有多电平或多极性输出能力。此外还要求效率较高，因此往往会使用DC-DC转换器。但DC-DC的输出噪声更大。

本节以常用的线性稳压器为例讲述运放系统的电源设计要点。假设主直流电源是整流平滑后的交流电源（即由此产生）、电池组或者开关稳压器的输出。后面的例子则采用电池或主导

出直流电源。

如图7-46所示，线性调压模式通常建议在最优的起点中使用（第一种方法）。尽管如此，有时还会使用线性电源和开关电源的组合（第二种方法）。这可能是效率或其他方面原因造成的。

- ❑ 高性能模拟电源采用线性调压器，且主电源取自：
  - ■ 交流电源
  - ■ 电池供电系统
  - ■ DC-DC电源转换器
- ❑ 应尽可能避免使用开关调压器，除非：
  - ■ 采用了噪声控制技术
  - ■ 采用高性能的布局和接地技术
  - ■ 考虑EMI问题

图7-46 用于运放电源系统的稳压器的特性

无论何时，精密模拟电路中都会涉及开关型稳压器，噪声控制是其中的一个设计要点。因此本节将集中介绍在使用开关型稳压器时降低噪声的方法。

653

### 7.3.1 线性集成稳压芯片

线性集成稳压芯片一直是标准的供电系统。在介绍最初的5V逻辑电压稳压器之后，它们已经拓展到标准的3～24V，输出电流可从100mA（甚至更低）至5A（甚至更大）。由于某些原因，线性集成稳压芯片与开关型稳压器相比噪声更低，并且与分立型电源相比它们的应用电路更为简单。但是，由于它们的功耗较大，线性稳压器的效率往往不高，早期的产品（很多至今仍在生产）需要2V甚至更高的输入、输出压差，因此芯片自身的功耗极大。

然而目前，线性集成稳压器的输入－输出电源更加自由（即更少限制）。该电压又被称为*压差*，已经发展成为低压差型稳压器（Low DropOut regulator，简记为LDO）。压差（$V_{MIN}$）定义为当输出电压下降2%时输入和输出的最小电压差。例如，如果一个标称3.0V的LDO输出电压下降至4.9V（−2%）时输入和输出电压差为0.5V，那么该LDO的压差就是0.5V。

压差对稳压器效率的影响极其关键。在确保稳压器正常工作的条件下，压差越小，稳压器自身的功耗也越小。低压差对此具有重要影响。从性能指标看，LDO的底线是传输更多的能量至负载并且减小自身发热。LDO是从电池产生稳定电源的关键器件，广泛应用于移动电脑、手机等方面。这是因为，它们能够在电池放电过程中产生稳定的电压。或者当采用经典的直流主电源时，LDO允许使用次边电压更低变压器，从而可以减少系统在极限情况下的关断次数，并降低系统温度。

### 7.3.2 关于线性稳压电源的基本知识

在掌握LDO型稳压电源之前，有必要了解一下三端线性稳压器基础。大多数（但不是全部）普通的三端稳压器都是正电源输入、串联型器件。这意味着可以通过在不稳定的正电源中串联无源器件来控制稳压器的输出电压。并且，尽管数量很少，但是负电源串联型稳压器是对正电源型稳压器的必要补充。

图7-47是三端稳压器的基本结构图。按照基本理论的要求，很多标准稳压器都以串联、三端方式工作。从图中可以看出，三个I/O端口分别是$V_{IN}$、GND（或者是公共端COM）以及$V_{OUT}$。

注意稳压器的框图，在未指定的电源极性时理论上是指正极性稳压器。或者，也可能是负电源型稳压器——但是二者在理论上是相同的——它也有一个公共端以及输入和输出端。

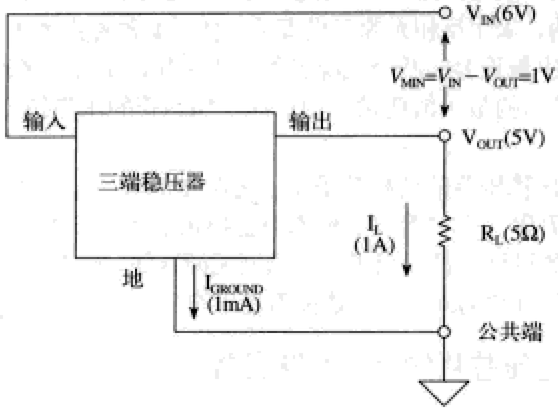



图7-47 基本三端稳压器的结构（正极性或者负极性）

使用时，稳压器中有两个功率器件会发热，一个是$V_{IN}$-$V_{OUT}$以及$I_L$的函数，另一个是$V_{IN}$和$I_{GOUND}$的函数。其中第一个起主要作用。通过分析可以发现，随着压降$V_{MIN}$的减小，稳压器就能传输更多比例的能量至输出端，因而效率也越高、发热更小且更加节能。这就是推荐使用现代LDO型稳压器的关键理由（见参考文献1）。 654

图7-48是稳压器更为详细的框图，从中可以看出多种器件。注意，所有的稳压器都包含这些基本功能器件及连接。其中虚线连接表示可选项，当器件的I/O管脚大于3个时才可以使用。

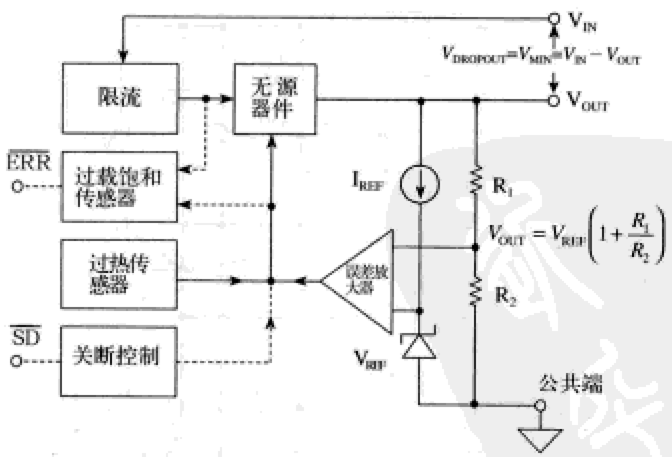



图7-48 典型稳压器的功能图

使用时，电压参考模块产生稳定的参考电压$V_{REF}$，它们通常由硅的带隙电压产生，典型值约为1.2V（见参考文献2）。因此可以从5V电压产生3V的输出。该电压还驱动误差放大器的一个输入端，而另一个输入端则接分压器$R_1$-$R_2$的中点。误差放大器驱动无源器件，从而控制输出电压。因此稳压值等于：

$$V_{OUT} = V_{REF}\left(1+\frac{R_1}{R_2}\right) \quad (7\text{-}1)$$

655

### 7.3.3 无源器件

无源器件是稳压器中最重要的器件，其选型几乎决定了稳压器的全部性能。最重要的指标就是压降$V_{MIN}$。分析表明，采用反相无源三极管可以使无源器件高效率地饱和，从而减小压降。因此，该因素使得LDO中最重要的两个无源器件分别采用PNP管或者PMOS管。这些类型的器件才能达到LDO的$V_{IN}$-$V_{OUT}$的最小值要求。相反地，NPN管的压降较大，特别是采用达林顿型连接时更是如此。

标准固定电压的集成稳压器的结构都采用上述类型的器件，如固定电压的LMO309 5V稳压器以及由此派生出的7805、7815等（它们都有低电流和大电流的型号），这些器件的压降都比较大。这是因为它们的设计中都采用了达林顿型无源器件，这在低压降型器件（典型值约为1.5V）或者低电流型器件（约为5mA）中是决不使用的。

### 7.3.4 基于可调型稳压芯片的±15V稳压器

随着参考电压源和三端稳压技术的发展，产生了电压可调型稳压器。基于这一概念的最初型号是LM317，它是一款正极性稳压器。该器件能在$V_{OUT}$和ADJ管脚之间产生1.25V的固定参考电压。通过外部增益电阻可以配置出期望的输出电压，其电压调节范围是1.25～30V。而互补的器件LM337则可以产生稳定的负电压，其工作原理与前面的类似。

图7-49是利用标准可调型三端稳压器实现(15V线性电源的应用实例。该电路可以为传统运放电源供电，其性能比其他的类似电路（如7815和7915）更好。然而，由于其工作压降大于2V，功率效率仍然不高。

656

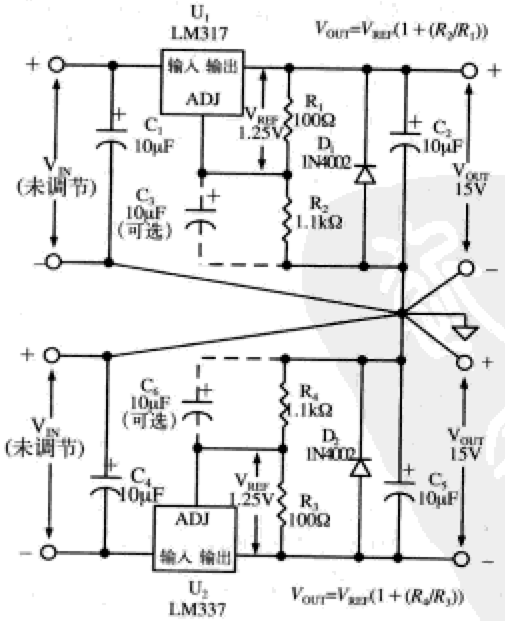



图7-49 基于可调型稳压芯片实现的经典±15V、1A线性稳压器

在该电路的上半部分使用了可调型稳压器LM317，其中$R_2$和$R_1$可将输出电压调节至+15V。如果需要，利用$R_2$还可以调节到其他电压，其对应关系见图中的公式。电阻$R_1$应保持不变，它使得稳压器的最小输出电流约为10mA或者略多。

在该电路中，电容$C_1$和$C_2$应选用钽电解，而$R_1$和$R_2$应选用金属薄膜电阻。$C_3$是可选件，但是如果希望输出电压的纹波小，还是建议使用它。普通反向偏置二极管$D_1$提供保护性的输出钳位，以防止其中一个电源损坏时输出电压反相。该电路的输入电源可以是经过整流和滤波后的交流电源，其极性如图所示。输出电流由所选的稳压芯片的型号决定。

为实现负电源，采用了LM317的姊妹芯片LM337。下部电路就是上半部电路的镜像，它能在最下面的端口产生−15电压。LM337的输出调节范围与LM317的类似，但是使用了电阻$R_3$和$R_4$。其中$R_4$用于调节电压，而$R_3$则保持固定。$C_6$也是可选的，但是为了降低输出噪声还是推荐使用它。

### 7.3.5 低压差型稳压器的结构

与传统的采用达林顿结构或者单NPN管的三端稳压器相比，低压差型稳压器采用了低阈值电压的无源器件。其基本工作压差$V_{MIN}$仅有100～200mV。在使用这种器件的系统中，该特性具有极大优势。

ADI公司的anyCAP系列LDO芯片采用了一种有效实现LDO特性的方法。其中ADP330x系列芯片对输出电容的尺寸和ESR都不敏感。这些芯片都采用ADI的热沿封装（以及其他增强散热型封装），它们具有独立的LDO以及LDO控制器形式（配合外部的PMOS型FET管）。它们还提供较宽的输出电压范围，从1.8～5V，额定输出电流达500mA。此外还有用户可调输出型器件。图7-50给出了该系列芯片的简化原理图。

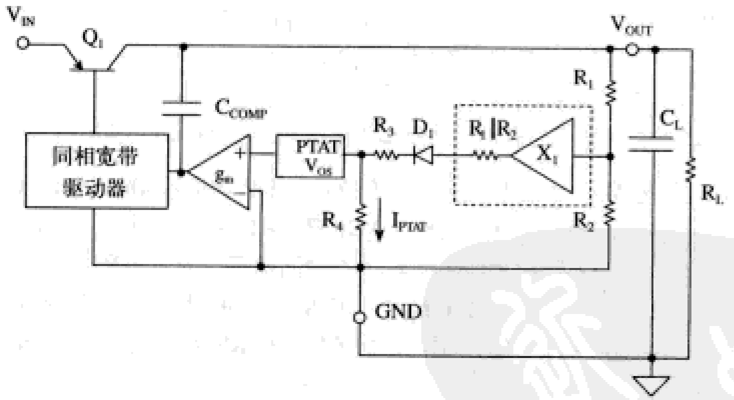



图7-50 anyCAP型LDO ADP330x的结构同时具有直流和交流性能优势

ADP330x的关键区别之一是采用了高增益的垂直PNP无源器件$Q_1$，其典型压降在200mA时为1mV/mA，甚至更低。

657

该电路工作时，$V_{REF}$定义为输出阻抗为零时的参考电压。在图7-50中，它被象征性地描绘为带有$R_1/R_2$反馈的单位增益缓存放大器（点线部分），其输出为$V_{REF}$。参考电压被反馈入$R_1 \| R_2$以及$D_1$、$R_3$、$R_4$等的串联连接。稳压器的输出电压为：

$$V_{OUT} = V_{REF}\left(1+\frac{R_1}{R_2}\right) \tag{7-2}$$

在ADP330x系列的各种器件中，$R_1$和$R_2$构成的分压器可以调节出标准的输出电压，包括1.8V、2.5V、2.7V、3.0V、3.2V、3.3V以及5.0V。稳压器就像是一个误差放大器，其偏置电压等于$V_{REF}$经过$R_1$和$R_2$的分压值。

尽管ADP330x的直流性能得到增强非常值得，但是其交流性能也得到了更为显著的提升。容性负载和电压不稳定性是影响LDO应用的重要因素。一种测量抑制放大器响应变化的方法是采用频率补偿技术，即极点分隔技术。在图7-50中，$C_{COMP}$就是极点分隔电容，它还具有缓存$C_L$的独立单极点响应作用。结果频率响应主要由稳压器的内部补偿模块决定，从而与负载电容的大小以及ESR基本无关。

该特性使得这种稳压器可以设计得适应任何类型的负载电容$C_L$。它可以是0.47μF的小电容，也可以是多层陶瓷电容（MLCC），从而使稳压器的尺寸大大减小。

**1. 输出电压固定、输出电流为50mA/100mA/200mA/500mA的LDO稳压器**

图7-51是与输出电压可调的ADP330x系列稳压器类似的应用电路。下面介绍各个管脚的定义及其内部功能。为了使该通用电路能适应特定的电流和电压要求，可以先根据图中表内输出电流值选择器件型号，然后再根据器件的尾缀选择合适的输出电压。

658

输出表

| 设备 | $I_{OUT}$(mA) | $V_{OUT}$(V) |
|---|---|---|
| ADP3300 | 50 | 2.7,3,3.2,3.3,5 |
| ADP3301 | 100 | 2.7,3,3.2,3.3,5 |
| ADP3303 | 200 | 2.7,3,3.2,3.3,5 |
| ADP3335 | 500 | 1.8,2.5,2.85,3.3,5 |

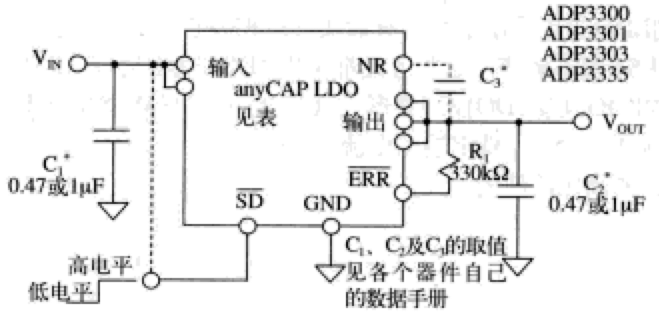



图7-51 基本LDO稳压器手册有助于选择输出电流为50～500mA、输出电压固定的芯片

该电路是一个通用电路，有很多公共点。例如，ADP3300是50mA的LDO稳压器件，设计用于输出固定电压。而实际ADP3300的型号为ADP3300ART-YY，其中“YY”代表输出电压后缀，比如2.7、3、3.2、3.3或者5，分别对应不同的输出电压。而“ART”部分则代表器件的封装（这里是SOT23 6脚封装）。为了从该电路产生5V电压，可以选用ADP3300ART-5。其他器件也与此类似，都在上述范围内。例如，ADP3301AR-5表示SO-8封装、输出电流为100mA、输出电压为5V的稳压器。

使用时，该电路可以在最大电流下输出产生额定的输出电压，而输入电压仅需大于$V_{OUT}+V_{MIN}$即可（其中，$V_{MIN}$是所有器件在额定输出电流时的压降）。当关断管脚是高电平时，电路启动，具体地可以先使$\overline{SD}$管脚输出高逻辑电平，或者将它与$V_{IN}$相接（点线所示）。当$\overline{SD}$是低电平或者接地时，稳压器被关断，它仅输出非常小的静态电流。

anyCAP系列器件在很宽的负载变化范围、较大的输入电压和温度变化条件下都具有较好的稳压性能。大多数器件都有大约±1.4%的组合误差带（甚至更小）。当检测到过载情况时，集电极开路的$\overline{ERR}$端口就会输出低电平。$R_1$时$\overline{ERR}$输出脚的上拉电阻。如果负载能够提供一个上拉电流，那么$R_1$也可以省略。

OUT脚和NR脚之间的$C_3$，具有抑制噪声的特性。这能旁路一部分内部的电阻分压器上的输出噪声，减小约10dB。实际中，只推荐选用低漏电流的电容。

输入电容$C_1$和输出电容$C_2$可以分别选用0.47μF或者1μF的电容。对于大多数该系列的器件，0.47μF就已经足够了，但是ADP3335必须使用1μF电容。当然也可以选用更大的电容，以获得

更好的瞬态性能。

该系列器件的散热片采用了至少5个管脚，包括多个输入引脚和输出引脚。因此所有的管脚都应用于PCB设计，以减小布局中的热电阻。

**2. 输出电压可调、输出电流为200mA的LDO型稳压器**

除了上述的固定输出电压的LDO器件以外，还有输出电压可调型稳压器，以实现非标准的输出电压。ADP3331就是一款这类器件，如图7-52所示，它被配置为2.8V输出，输出电流为200mA。

659

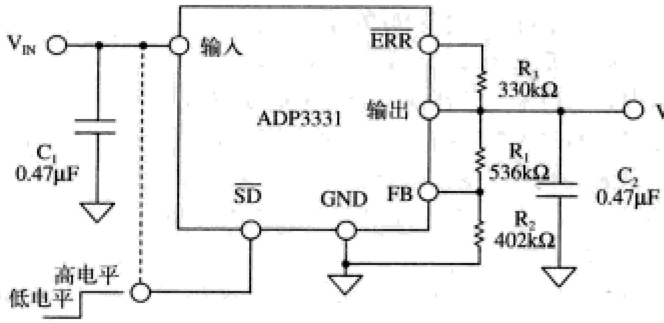



图7-52　可调的200mA输出LDO稳压器，输出电压为2.8V

ADP3331与anyCAD系列的其他器件基本相同，但是有两点例外。它的静态电流更小（当负载较轻时约为34μA），而更重要的是其输出电压是可调的。在该电路中，$R_1$和$R_2$是外接精密电阻，用于设定稳压器的输出电压。稳压器的输出电压为$V_{OUT}$，反馈脚FB处的电压为$V_{FB}$，则有关系式：

$$V_{OUT} = V_{FB}\left(1+\frac{R_1}{R_2}\right) \tag{7-3}$$

其中$V_{FB}$是1.204V。电阻$R_1$和$R_2$决定了输出电压$V_{OUT}$，而它们二者的并联等效电阻为230kΩ时电路的稳定性最佳。

$$R_1 = 230\left(\frac{V_{OUT}}{V_{FB}}\right)\text{k}\Omega \tag{7-4}$$

$$R_2 = \frac{230}{\left(1+\frac{V_{FB}}{V_{OUT}}\right)}\text{k}\Omega \tag{7-5}$$

在该例子电路中，$V_{OUT}$应等于2.8V，因此$R_1$=534.9kΩ，$R_2$=403.5kΩ。如图所示，应选用误差为1%的电阻，由此得到的电压为2.8093V（假设电阻精确不变）。实际中，电阻的偏差将加入ADP3331的输出电压总偏差中，总偏差约为1.4%。

作为上述anyCAP系列独立LDO稳压器的补充，还有一类LDO稳压控制器。当出现输出过流或者过热时，稳压控制器芯片结合外部的PMOS型FET管接替原来的LDO稳压器。于是，LDO的输出电流能力将拓展至数安培。在稍后的讨论中将给出LDO稳压控制器的应用实例。上面的应用实例只是anyCAP系列LDO的一小部分。有关该系列独立稳压和稳压控制器的详细资料请参阅本节最后的参考文献。

## 7.3.6 电荷泵型电压转换器

电荷泵型稳压器也称为开关电容型电压转换器，它是另一种为运放系统供电的新型电路。电荷泵型电压转换器可以通过线电容存储电荷实现能量传输和电压转换，因此称为电荷泵。

利用开关技术，电荷泵型转换器可以产生同极性的更高或者更低的电压，甚至相反极性的电压（也可以更高或者更低）。它只需要一组低电阻的开关、时钟电路以及一些外部储能电容来保存电压转换过程中传输的电荷即可。由于不使用感性器件，因此其EMI也比较小。尽管内部的开关电流较大，但是由于开关是本地的，产生的噪声也不会像感性开关那么大。通过选择合理的器件，电荷泵型电压转换器可以具有较好的噪声性能。

电荷泵型电压转换器包括*电压反相型*（voltage inverter）和*电压倍增型*（voltage doubler）电路。在电压反相型电路中，电荷泵电容在前半个开关周期被输入电压充电。而在后半个开关周期内，存储在电荷泵电容上的输入电压被反相至输出电容和负载上。因此输出电压就等于负的输入电压，而平均输入电流近似等于输出电流。开关频率则影响所需外部电容的大小，开关频率越高，所需的电容越小。占空比（定义为电荷泵的充电时间与整个开关周期时间之比），通常等于50%，以获得最高的输出效率。

660

电压倍增型电路与反相型电路的工作过程类似。此时，泵电容实现了电压翻倍的功能。在前半阶段，从输入端向电容充电，但是在后半阶段，电荷将被传输至串联的输出电容上。在整个过程后，输出电容和负载上的电压就等于输入电压的2倍。基本的电压反相器和电压倍增器电路都不具备稳压能力。但是，利用现有技术可以为其增加稳压功能（见下面的内容）。

与基于电感的开关稳压器相比，电荷泵型技术有利有弊。其中一个明显的优点是，它没有电感，因而在设计中也没有相关的磁场问题。此外，电荷泵型转换器通常具有相对较低的噪声和EMI辐射。应用电路简单，并且通常只需两个或者三个外部电容。由于不使用电感，最终的PCB高度与基于电感的开关稳压器相比要小。电荷泵型反相器还具有价格低、简单、效率高达90%等优点。显然，其输出电流的大小受到电容尺寸和开关容量的限制。典型的集成型电荷泵反相器的最大输出电流为150mA。

缺点方面，电荷泵型转换器无法像感性开关稳压器那样在较宽的输入和输出电压变化范围内保持较高的效率。除此而外，它们往往只适用于小电流负载，此时效率问题只是电源功率负担中很小的一部分。图7-53是普通电荷泵的工作特性总结。

- 无电感
- EMI辐射小
- 实现简单：只需两个外部电容（加一个输入电容）
- 实用效率>90%
- 成本低、简单、外形小（高度）
- 对倍压和反相电源电压有优化：
  - ADM660或ADM8660
- 具有输出稳压功能的器件：
  - ADP3603/ADP3604/ADP3605/ADP3607

图7-53　电荷泵的一些基本特性

电荷泵的一个应用实例就是电压反相功能。反相器在已经有主正电源（如5V）的条件下需要产生小电流负电压（如−3V）时往往很有用。这种情况可能出现在单电源供电系统中，那里只有少数高性能的器件需要负电压。类似地，电压倍增器在低电流应用中也很有用，可能需要比主电压更高的电源。

661

## 7.3.7 非稳压的反相器和倍增器型电荷泵

图7-54展示的是ADI公司的一对基本电荷泵集成芯片。ADM660是一款流行的电荷泵IC，这里分别令其工作在电压反相器模式（左图）和倍增器模式（右图）。该芯片的开关频率可以

通过FC输入脚选择为25～120kHz。当FC脚悬空时，开关频率为25kHz，当它与$V+$脚相连时，频率增加至120kHz。通常，工作频率越高效率也越高。该电路只需两个外部电解质电容$C_1$和$C_2$（ESR<200mΩ）。这两个电容的大小可以灵活选择。当开关频率为25kHz时建议选用10μF钽电解；当频率为10kHz时，选用2.2μF电容可以获得足够好的性能。当然也可以选用更大电容，这样可以减小输出纹波（代价是体积更大、成本更高）。

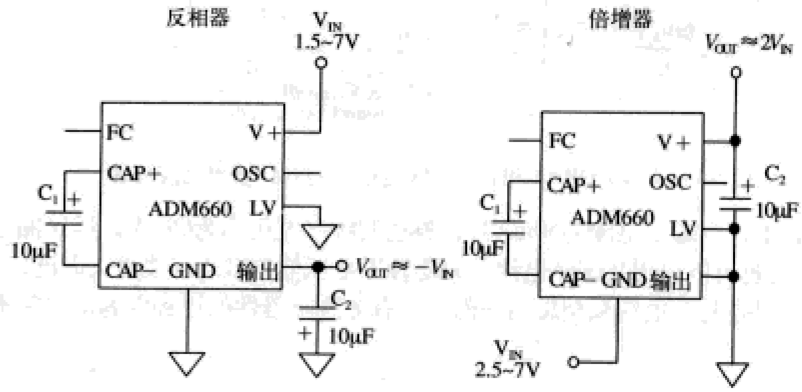



图7-54 ADM660用作电压反相器（左）或者倍增器（右）

该电路允许的输入电压范围如图所示，并根据图中的输出表达式稳定地跟踪输入电压。尽管在上述设计中输出电压不稳定，但是由于芯片开关的标称电阻仅为9Ω，引起其输出阻抗很低。

利用ADM660/ADM8660时，在工作频率为129kHz、输出电流为50mA的条件下，电路的效率可达90%甚至更高。ADM8660是一款与ADM660类似的器件，但是往往推荐它工作在反相器模式。它也具有关断特性，因此静态电流仅为5μA。

### 7.3.8 输出稳压的电荷泵型电压转换器

为普通的电荷泵型电压转换器增加稳压功能，可以在大多数应用中增加其有用性。为电荷泵型转换器增加稳压功能有多种方法。最直接的方法是在电荷泵型反相器/倍增器后面加上LDO稳压器。该LDO提供稳定的输出，而且可以减小电荷泵转换器的纹波。然而，该方法增加了电路复杂性，并且会使输出电压降低一个LDO的压降（约为200mV）。这些因素未必是缺点。

到目前为止，对电荷泵型电压转换器实现稳压的最简单也是最有效的方法是采用带有内部误差放大器的电荷泵型电路，利用放大器的输出来控制开关管的导通电阻。

662

该方法被ADP3603/ADP3604/ADP3605等电压转换器所采用，它们都在一定的正输入电压范围内提供稳定的输出。输出电压被检测并由传感引脚传回器件，得到电压$V_{SENSE}$。该系列器件的关键特性是具有较好的输出稳压性能，ADP3605仅为3%，并且开关频率高达250kHz，这有利于提高效率并减小器件尺寸。

图7-55是该系列中AD3605的应用电路。它实现5～−3V的电压转换，输出稳压能力为±3%，最大输出电流达60mA。在正常工作时，关闭管脚与地相接（如图中虚线所示）。相反地，当该管脚为高电平时可以关断器件，待机电流仅为2μA。

$C_1$～$C_3$都是10mF电容，它们的ESR不超过150mΩ（如果使用4.7mF电容则纹波会稍大一些）。$C_1$是这三个电容中最关键的一个，因为它上面流过的电流较大。建议使用下面列出的钽电解以获得较小的纹波。

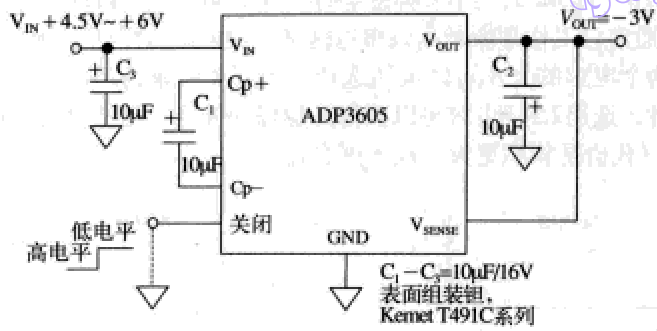



图7-55　基于ADP3605的5~−3V电压变换器，输出电流为60mA

在上述常数下，当输出电流为60mA时，典型的纹波电压约为60mV。尽管额定输出电流仅为60mA，但是它也可以输出100mA电流，只是输出电压偏差以及纹波更大而已。

该应用实例只是整个电荷泵型IC的一部分。有关这类器件的详细内容请参阅本节最后的参考文献。

663

### 7.3.9　在开关电源后使用线性后稳压器

另一种有效的噪声抑制方法是在开关型电源后面串联*线性后稳压器*。最好的情况是使用LDO型稳压器，应选择需要的纯净模拟电压和电流等级。开关级可能是基于电感的BUCK型或者BOOST型电源，或者是电荷泵型。开关变换器可以提高整个设计的效率，而线性后稳压器则确保负载级的电压稳定，并减小开关管的噪声。这种稳压器也称为*混合型稳压器*，因为它包含开关稳压和线性稳压概念。

图7-56所示的例子电路是3.3V/1A低噪声模拟兼容型稳压器。它可以在9V输入下工作，首先利用左侧第一级的BUCK或者降压型开关稳压器。该开关电源的输出比期望的最终输出电压略高，以减小右侧第二级LDO的功耗。这样也可以省去LDO中无源器件上的散热器。

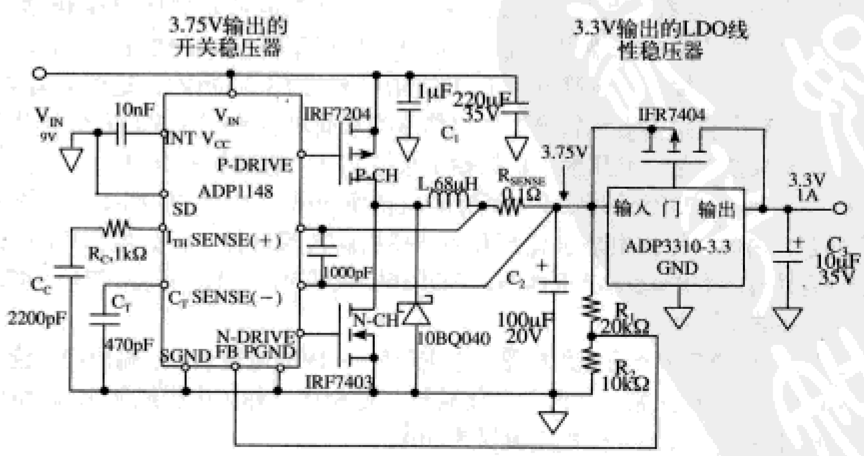



图7-56　在开关型/线性稳压器后面使用线性后稳压器能够降低噪声并提高直流效率

本例中，ADP1148集成开关芯片被$R_1$-$R_2$设置为输出3.75V，但是理论上该电压可以是高于LDO压差的适当值。此外，该理论可以推广到任何LDO器件或其他电流等级，或者其他开关型

稳压器。ADP3310-3.3是固定输出电压的LDO控制器，它驱动PMOS型FET管，产生3.3V输出。

线性后稳压级可以降低噪声（此时约为14dB），并提高直流稳压性能。为了实现最佳效果，必须接地良好。在测试中，当开关频率为150kHz时，3.3V输出下的噪声约为5mV。注意$C_2$的ESR可以间接控制最终输出的噪声。所给的纹波数据采用通用$C_2$时的结果，它还可以进一步改善。

664

## 7.3.10 电源降噪和滤波

近十年来，开关电源已经越来越广泛地应用于电子设备。因此，它们也被用作模拟电源。开关电源之所以如此流行，是因为它的效率高、温升小、尺寸小并且重量轻。

尽管有上述优点，开关电源也有很多缺点，最为突出的是输出噪声高。其噪声将污染很宽的频带，从而导致导电和辐射噪声，以及不期望出现的电场与磁场。开关电源的输出噪声覆盖了20kHz～1MHz，其尖峰更包含100MHz甚至更高的频率成分。尽管标定开关电源噪声最常用的指标是rms噪声，但是也可以采用噪声尖峰的峰峰值（p-p值）来描述。

本节讨论用于改善开关稳压器输出模拟瞬时量的滤波技术，它能为精密运放和其他模拟电路提供足够干净的模拟电源，并且直流损耗还非常小。所示的滤波器已广泛应用于各种在能量通道中含有开关器件的电源类型，具体包括电荷泵以及其他开关型转换器和开关电源。本节着重讨论利用外部后滤波器降低导电型开关电源噪声的方法，并不涉及辐射型噪声。

图7-57给出了一些处理高频开关噪声的工具。它们的电特性不同，因此也用于减小不同的噪声，并且以优先级的顺序粗略列出。这些工具中，$L$和$C$是最有效的滤波器件，并且它们的性价比最高、尺寸最小。

- ❑ 电容器
- ❑ 电感器
- ❑ 铁氧体磁芯
- ❑ 电阻器
- ❑ 线性后稳压器
- ❑ 适当的布局和接地
- ❑ 物理隔离

图7-57 用于减小电源噪声的工具

## 7.3.11 电容器

电容是用于减小开关噪声最重要的独立器件。如7.1节所述，电容的种类很多。掌握不同电容的特性有助于设计出最有效的电源滤波器。在10kHz~100MHz范围内的滤波器主要使用3种电容：电解电容、薄膜电容以及陶瓷电容。下面将从电源的角度讨论这些电容，这是对前述内容的补充。对于任何电介质，其最主要的滤波损失是ESR（等效串联电阻），它是电容器的寄生电阻。ESR从根本上限制了滤波器的性能，由于有些电容的ESR会随频率和温度的改变而变化，因此需要特别注意。电容器的另一个损失部件是ESL（等效串联电感）。ESL决定了电容器的阻抗特性从容性变为感性的临界频率。电解电容的临界频率约为10kHz，而陶瓷电容的则高达100MHz。当减小电容器封装管脚的长度时，都可以减小ESR和ESL。各类电容都提供贴片型封装，因此在高速场合最好使用贴片型电容。

665

电解电容是极佳的高性价比型低频滤波器件，其电容大小范围广、电容-体积比高、工作电压宽。它包括通用型铝电解电容，其工作电压可从10V至500V不等，容量可从1μF至数千微法（体积也随之成比例地增大）。所有的电解电容都是有极性的，并且反偏电压不能超过1V，否则电容会损坏。

通用型电解电容中有一类叫作钽电解，其工作耐压通常不超过100V，电容容量不超过500μF（见参考文献7）。在相同的尺寸下，钽电解比普通电解电容的容量－体积比大，并且频

率范围更高、ESR更小。它们比普通电解电容昂贵，并且必须小心地用于抑制纹波。

铝电解电容中有一类叫作开关型电容，它被设计用于处理数万赫兹频率的高脉冲电流，并且具有极低的损耗（见参考文献8）。这种电容和钽电解一样也适用于高频滤波应用，其优势是电容容量更大。

特殊的高性能铝电解电容还采用有机半导体型电介质（见参考文献9）。如OS-CON型电容就比其他电解电容具有更低的ESR和更高的频率范围，并且其低温ESR衰减也最小。

薄膜电容具有非常广泛的取值和各类电介质，包括聚酯纤维、聚碳酸酯、聚丙烯、聚苯乙烯等。由于这些薄膜电容的介电常数都较小，因此其容量-体积比也比较小。一个10μF/50V的聚酯纤维电容就有手掌那么大。金属型（而不是薄膜型）电极有利于减小电容的体积，但是即使是介电常数最高、薄膜最薄、工作电压最低（50V）的薄膜电容（聚酯纤维、聚碳酸酯），也比其他电解电容的体积大。薄膜电容的优势在于其电介质损耗小，这一特点并不是滤波型开关必备的。例如，薄膜电容的ESR只有10mΩ甚至更低，而薄膜电容的$Q$值又特别高，这可能引起滤波器出现寄生谐振，因此需要阻尼器件。

薄膜电容通常采用层绕式工艺，这限制了其高频滤波的有效性。显然，只有非感性薄膜电容才能用于开关型稳压滤波。一种特别的非感性电容是*栈式薄膜电容*，其电极板是将缠绕的电介质桶切割成重叠的线性板得到的。该技术可使平板型电容具有低阻抗，并便于引线（见参考文献8和10）。显然，缩短引线可以提高高频滤波的有效性。聚碳酸酯型电容能承受极大的电流，并且具有低阻抗有利于减小ESL（见参考文献11），因而适用于开关电源。根据电介质和物理尺寸，薄膜电容适合在10MHz以上的频率工作。在最高的频率段，则只能使用堆栈型薄膜电容。薄膜电容现在也有无引脚的贴片型封装，这有利于减小电感。

陶瓷电容是常用于数兆赫兹频率场合。其尺寸小、损耗低并且利用高K型电介质（X7R和

666

Z5U）可使其容量在200V耐压时达数微法（见参考文献7中的陶瓷电容）。

多层陶瓷电容流行用于10MHz甚至更高频率段的旁路或滤波，其电感极低，因而适用于优化RF旁路设计。小容量的陶瓷电容甚至可以工作在1GHz。在高频应用中，必须选择那些自身谐振频率在最高工作频率之上的电容。

图7-58给出了电容的模型和波形，从中可以看出各种寄生模型器件如何在不同频段下发挥主导作用。如图所示，假设输入电流脉冲宽度为100ns，幅值从0变化至1A，下面考虑由此导致电容上电压的变化。

如图7-58所示，快速上升的电流波形导致电容上出现电压尖峰，其大小与ESL成正比。在

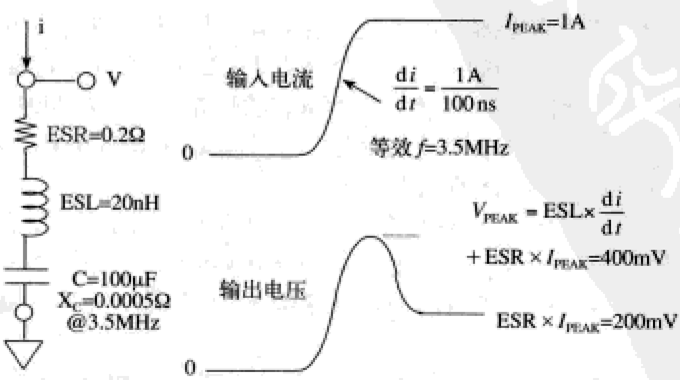



图7-58 电容的等效电路和对输入电流脉冲的响应

初始的瞬态过程之后，电压下降至较长的持续阶段，这与电容的ESR成正比。因此ESL决定了滤除电容上快速电流信号影响的有效性，而ESR则对长时间的帧成分有重要影响。注意整个帧时间只有数微秒（甚至更短）。这表明开关频率位于100kH～1MHz范围内。然而在这个频段内大多数电解电容的表现都较差。

所有的电解电容的阻抗曲线都呈图7-59所示的形状。对于实际的电容，低于10kHz频率时其阻抗呈现纯粹的容性（C区域）。在中频段，其阻抗由ESR决定，例如有几类电容在125kHz时的ESR约为0.1～0.5Ω（ESR区域）。当频率达到数百千赫兹至1MHz时，电容器则呈感性，其阻抗又逐渐增大（ESL区域）。



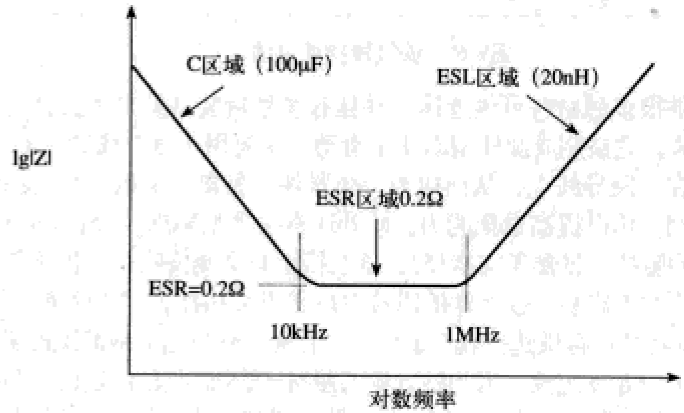



图7-59 电解电容的阻抗—频率曲线

在10kHz～1MHz频段，最小的阻抗会随电容的ESR变化而改变。这就是电容作为开关电源滤波元件时，ESR严重影响其滤波性能的原因。频率更高时，感性区域会随ESL而改变（ESL还受封装的影响）。不用说也可以看出，滤波电容阻抗曲线越宽，就越难预测其最终值，也很难比较不同电容的阻抗。

还应注意的是，所有的实际电容的ESR都是有限值。尽管总希望滤波电容的ESR尽可能地小，但是往往无法实现。有时，ESR还能提供“免费”的阻尼，从而抑制滤波器谐振尖峰。例如，大多数电解电容都可从其阻抗-频率曲线看出其标称平坦的串联谐振区域。这出现在阻抗|Z|下降到最小值时，此时的阻抗正好等于电容在该频率处的ESR。低$Q$值谐振覆盖了相对较宽的范围，达数个八倍频程。与高$Q$值谐振的薄膜电容和陶瓷电容相比，电解电容的低$Q$值特性则可用于控制谐振尖峰。

### 7.3.12 铁氧体磁芯

第二种重要的滤波器件是电感，它有多种形式。利用铁氧体磁芯材料制成的电感，目前在电源滤波中最为流行。铁氧体通常是利用镍、锌、锰等的氧化物经过非导电的陶瓷工艺烧结而成（见参考文献12）。铁氧体可以制成电感或者电容，这取决于其结构和频率范围。在低频段（<100kHz），感性铁氧体主要用于LC低通滤波器。在高频段，铁氧体呈阻性，这在高频滤波器中会发挥重要作用。当然，这些都是因为指标决定材料的特性。铁氧体的阻抗取决于材料、工作频率范围、直流偏置电流、匝数、尺寸、形状以及温度等。图7-60总结了一些铁氧体的特性。

- ❑ 铁氧体适用于频率大于25kHz的场合
- ❑ 有多种尺寸和形状，包括“电阻式”的引脚型
- ❑ 铁氧体在高频时的阻抗主要呈阻性—这是高频滤波器的理想选择
- ❑ 直流损耗低：穿过铁氧体的线电阻很小
- ❑ 具有高饱和电流型材料
- ❑ 选型依据：
  - ■ 接口的信号源及信号频率
  - ■ 中频段期望的阻抗
  - ■ 环境：温度、交流和直流场强度、尺寸及可用空间
- ❑ 需要经过实验测试

图7-60　铁氧体特性总结

铁氧体生产商提供很多种材料可供选择，并且有多种封装（见参考文献13和14）。一种简单的形式是铁氧体*磁珠*，它被制成圆柱型以便于滑动，主要用于电源线的退耦。相反的，*引脚型铁氧体磁珠*则被装在一段导线上，从而成为一个器件（见参考文献14）。更多更复杂的磁珠还在圆柱体上有多个洞，用以提高退耦能力。此外还有贴片型磁珠，PSpice软件中还有铁氧体模型，以便估计材料的阻抗（见参考文献15）。这些模型与实测值吻合，但不是理论阻抗。

668

选择合适的铁氧体并不容易。铁氧体的阻抗取决于很多相互影响的因素，并且难以分析和量化。然而，掌握系统特性后再做选择就容易多了。首先，确定期望被滤除的噪声的频率范围。然后，掌握滤波器的工作温度范围，因为铁氧体的阻抗还会随温度而变化。最后，还需了解流过铁氧体的直流电流，以确保铁氧体不会饱和。尽管模型和其他分析工具可以提供实用的指导，但是只有结合在实际系统和负载条件下的滤波器实验，才能得出最佳选择。

**1. 板卡输入端滤波器**

通过选择合适的器件，就可以设计出能够平滑开关电源输出噪声的低频和高频滤波器，从而得到*准模拟*电源。实际中最常见的方法是分两级处理（有时还会有更多级），每一级只针对一段频率作优化。

基本级将承受所有的负载电流，并将1～10MHz范围内的噪声减小60dB。图7-61图示出一个这种滤波器，它又称为*板卡输入端滤波器*，它能为整个PCB板卡提供宽带的滤波。

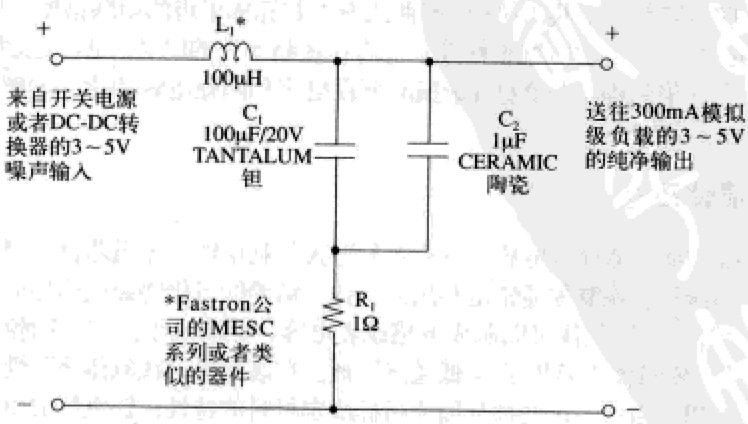



图7-61　板卡输入端滤波器用于滤除模拟系统的中低频率电源线噪声

该滤波器中，$L_1$和$C_1$实现主滤波作用，它们的转折频率为1.6kHz。由于该转折频率恰好位

于开关频率以下，因此该滤波器的衰减能力可达1MHz、典型衰减达60dB。在更高频率时寄生参数限制了滤波器的性能，因此需要使用第2级滤波器。

669

该滤波器的根本性能与其采用的器件有关。$L_1$是的工作电流应降额，因此针对300mA的负载选用了额定电路1A的电感。扼流圈$L_1$的典型DCR仅为0.65Ω，从而使滤波器上的压降很小（见参考文献16）。$C_1$可以选用钽电解或者铝电解，但是ESR必须小。如果输出电流小于300mA，那么$L_1$的尺寸也可以成比例地减小以节省空间。电阻$R_1$为LC滤波器提供阻尼，以防止出现振铃。如果$C_1$的ESR能够提供合适的阻抗，那么$R_1$可以更小甚至省去。

尽管上述例子是针对单电源的，但是显然根据相同的思想也可以设计出适用于双电源的滤波器。

**2. 电源轨旁路/分散的滤波器**

作为板卡级输入滤波器的补充，图7-62就是电源轨旁路滤波器。当输入电源很干净时，也可以不使用板卡级输入滤波器。然而，设计一些低频旁路和储能电路还是很有必要的，特别是对于那些需要较大电流的电路。

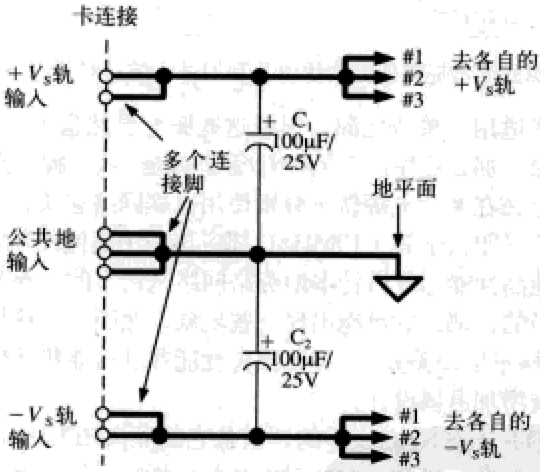



图7-62　双电源低频轨旁路/分散滤波器

在这种情况下，板上有一些低频旁路电容。尽管并不要求这些储能器件紧贴它们供电的芯片，但是最好不要超过数英尺。这种旁路策略可视为模拟电路的最低配置。电容的大小并不重要，可以有很多选择。最重要的是不能没有它们。

电路中使用$C_1$和$C_2$为双轨电源提供旁路。注意板卡的电源接口最好有多个，特别是接地脚。从电容向外，电源轨线分成多路分别去不同的负载，这就是所谓的“星型”分发模式。注意：尽管该方法可以尽可能地减小串扰，但是实际中总是不可避免地存在一些“菊花链型”连接。精密的设计者因此会在设计PCB分发通道时仔细考虑公共电流的影响。

电源轨的走线应比普通走线来得宽，特别是那些载有大电流的导线更得如此。如果电流达到安培级，那么就必须使用星型分发方式。在特殊情况下，还得使用专用的电源板。此外，采用地平面可以使地回路的阻抗最小。

670

**3. 本地高频旁路/退耦**

在模拟电路中，常常采用本地高频滤波。该技术用于连接板卡级滤波器和低频旁路网络，比如更小更简单的本地滤波器，它具有极佳的高频退耦能力。这些电路都与各个模拟电路的电

源脚直接相连。

图7-63展示了这种技术，包括正确的（左图）和错误的（右图）实现实例。在左图的例子中，标准的0.1μF陶瓷电容还通过过孔直接与PCB背面的地平面相接，而芯片的GND脚也通过另一个过孔与地平面相接。相反的，右图中少用了一个过孔，而使通过一段PCB导线才与地平面相接的，这样降低了退耦的有效性。

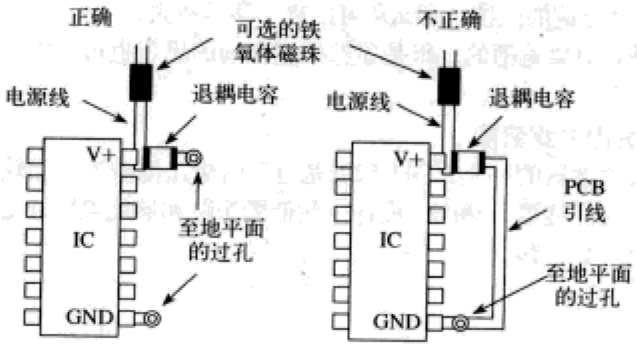



图7-63　本地的高频电源滤波器提供优化的滤波并利用过孔缩短对低阻抗通路（地平面）的退耦

这里所示的普通技术适用于单轨电源，但是这些概念显然也可以拓展到双轨电源。注意：如果被退耦的芯片是运放，那么这里所示的GND管脚就是$-V_s$管脚。当使用双电源运放时，运放没有GND管脚，因此应该在两个电源轨下分别使用退耦网络连接到就近的地平面。

所有高频工作的芯片（即大于等于10MHz）都应该采用类似图7-63的退耦网络以确保最佳的性能。不为运放或其他高性能芯片设计本地旁路网络是错误的。如果电路是微功率的，并且增益带宽积是千赫兹量级的，那么它可能出现一些现象。然而，应该尽可能全面地考虑，注意0.1μF陶瓷旁路电容的价格不足25美分[①]。与其损失性能并且可能花费额外的时间调试没有退耦的系统，还不如一开始就增加退耦设计。

相反，铁氧体磁珠则并不是100%必需的，但是它能隔离HF噪声并且也有退耦能力。需要特别提醒的是，必须确保磁珠不饱和。有些磁珠是非线性的，因此如果要求在低扰动输出下使用功率级，那么就应该在实验室进行检查。

671　图7-64总结了本节前面介绍的关于运放电源的调理技术。

- ❑ 采用合适的布局和接地技术
- ❑ 必须集成芯片的电源脚处配置HF本地退耦电路
- ❑ 必须有HF地平面
- ❑ 外部LC滤波器可以有效地降低纹波
- ❑ 低ESR/ESL电容器可以获得最佳性能
- ❑ 并联的电容具有更低的ESR/ESL，并且会增加C
- ❑ 线性后稳压器能有效降低噪声并且获得更好的稳压性能
- ❑ 很难彻底分析
  - ■ 应设计用于优化的原型电路
  - 一旦进行最终设计，就不要更换产品供应商和型号
  - ■ 不要在电路中才首次验证其性能

图7-64　高性能运放电路的电源调理技术总结

① 国内的价格不足0.1元。——译者注

## 参考文献


1. Walt Jung, "References and Low Dropout Linear Regulators," Section 2 within Walt Kester, Ed., **Practical Design Techniques for Power and Thermal Management**, Analog Devices, Inc., 1998, ISBN 0-916550-19-2.
2. Paul Brokaw, "A Simple Three-Terminal IC Bandgap Voltage Reference," **IEEE Journal of Solid-State Circuits**, Vol. SC-9, December, 1974.
3. Frank Goodenough, "Vertical-PNP-Based Monolithic LDO Regulator Sports Advanced Features," **Electronic Design**, May 13, 1996.
4. Frank Goodenough, "Low Dropout Regulators Get Application Specific," **Electronic Design**, May 13, 1996.
5. Walt Kester, Brian Erisman, Gurgit Thandi, "Switched Capacitor Voltage Converters," Section 4 within Walt Kester, Editor, **Practical Design Techniques for Power and Thermal Management**, Analog Devices, Inc., 1998, ISBN 0-916550-19-2.
6. Walt Jung, Walt Kester, Bill Chestnut, "Power Supply Noise Reduction and Filtering," portion of Section 8 within Walt Kester, Editor, **Practical Design Techniques for Power and Thermal Management**, Analog Devices, Inc., 1998, ISBN 0-916550-19-2.
7. **Tantalum Electrolytic and Ceramic Capacitor Families**, Kemet Electronics, Box 5928, Greenville, SC, 29606, 803-963-6300.
8. Type HFQ Aluminum Electrolytic Capacitor and Type V Stacked Polyester Film Capacitor, Panasonic, 2 Panasonic Way, Secaucus, NJ, 07094, 201-348-7000.
9. **OS-CON Aluminum Electrolytic Capacitor Technical Book**, Sanyo, 3333 Sanyo Road, Forrest City, AK, 72335, 501-633-6634.
10. Ian Clelland, "Metallized Polyester Film Capacitor Fills High Frequency Switcher Needs," **PCIM**, June, 1992.
11. Type 5MC Metallized Polycarbonate Capacitor, Electronic Concepts, Inc., Box 1278, Eatontown, NJ, 07724, 908-542-7880.
12. Henry W. Ott, **Noise Reduction Techniques in Electronic Systems, 2nd Edition**, John Wiley, Inc., 1988, ISBN: 0-471-85068-3.
13. **Fair-Rite Linear Ferrites Catalog**, Fair-Rite Products, Box J, Wallkill, NY, 12886, 914-895-2055.
14. Type EXCEL leaded ferrite bead EMI filter, and Type EXC L leadless ferrite bead, Panasonic, 2 Panasonic Way, Secaucus, NJ, 07094, 201-348-7000.
15. Steve Hageman, "Use Ferrite Bead Models to Analyze EMI Suppression," **The Design Center Source**, MicroSim Newsletter, January, 1995.
16. "MESC series RFI suppression chokes," FASTRON GmbH, Zum Kaiserblick 25, 83620 Feldkirchen-Westerham, Germany, www.fastron.de.


672～673

## 7.4 运放的保护

*Walt Jung，Walt Kester，James Bryant，Joe Buxton，Wes Freeman*

运放和其他模拟芯片经常需要保护，以防止在其输入和输出端出现的破坏性的电压。集成电路是非常脆弱的器件，尽管已经将其设计得尽可能对普通信号具有强处理能力，但是仍有一些应用和条件会使瞬态电源超出额定值。这可以分为两种情况：第一种是发生在*电路内的*，即出现在应用电路内部；第二种情况是*电路外的*，这可能是从供应商处接收到器件之后直至完成最终组装之前。无论是哪种情况，在过压条件下，除非设计师限制了故障电流流入输入端（或者是输出端）的时间，否则会损坏器件。

因此，设计者显然应当全面考虑IC所有的内部故障机理，并做出相应的保护设计。这样就可以在整个生命期之内保护电路内的IC不受异常的速度和精度等影响。或者，对于电路外的IC，这有助于定义合适的保护处理程序，直至器件到达最终用户的手中。本节将分析各种保护电路，以确保对运放和其他模拟IC的在电路应用以及电路外的环境中给予充分的保护。

### 7.4.1　电路内过压保护

电路工作时，有很多正常情况可能威胁到运放和其他IC的输入。由于这些IC必须与外部电路相接，因此它们不得不承受可能超出其极限的电压。例如，传感器常常位于那些在故障条件下会向电路输送危险高电压的位置。

当传感器与信号处理放大器相连时，其输入一旦过压就会被视为故障。

**普通输入共模限制**

一旦运放的输入共模电压超过其电源电压，即使运放的电源是关闭的，运放也会损坏。同样的，几乎所有的运放的极限最大输入指标都限制了运放的输入电压必须介于正、负电源轨加0.3V的范围内（即$+V_s+0.3V$或$-V_s-0.3V$）。尽管有些个别情况不符合该规则，但是必须注意的是：*大多数集成运放都要求当输入端的过压超过电源轨0.3V时实施保护*。

安全工作的要求是始终确保运放的共模电压介于两个电源轨之间。这里，“安全”的意思是可以完全防止IC损坏。稍后将会看到，运放电源轨之间的共模条件中有一段中间的“危险区”，在那里可能导致危险的情况（但可能不是毁灭性的）。

675

一般来说，必须特别注意，当输入电压远超过正、负电源轨时，几乎任何运放的输入端都可能击穿。击穿时，流过的电流很大且不可控，因此是十分危险的。精确的击穿电压完全取决于每个运放的输入级。有些是0.6V二极管压降，或者是与工艺有关的50V甚至更高的击穿电压。很多情况下，过压将导致100mA电流，这可以立即摧毁器件。

因此，除非是数据手册有特别说明，否则运放的输入故障电流都应限制在5mA以内以防止损坏器件，这是一个根据典型运放的金属导线宽度得出的保守的首要原则。更大的电流可能引起*金属漂移*，是一种积累效应，如果持续这样，最终会导致导线断开。一但出现金属漂移现象，尽管需要漫长的时间才会因过压导致故障，但是这种故障很难诊断。因此，即使运放可以短时间经受超过5mA的过压电流而保持正常工作，仍然需要限制其电流小于5mA以确保长期的可靠性。

图7-65是一个外部通用型运放的共模保护电路。该电路的基础是利用两个肖特基二极管$D_1$和$D_2$，加上外部限流电阻$R_{LIMIT}$。通过选择合适型号的器件，该输入保护电路适用于很多运放。注意运放自身也有内部保护二极管与电源相接（如图7-65所示），其正向导通电压约为0.6V。然而在此情况下外部肖特基二极管将与内部二极管并联，因而内部二极管不会到达其阈值电压。故障电流会绕道至外部保护电路，从而能够保护运放。

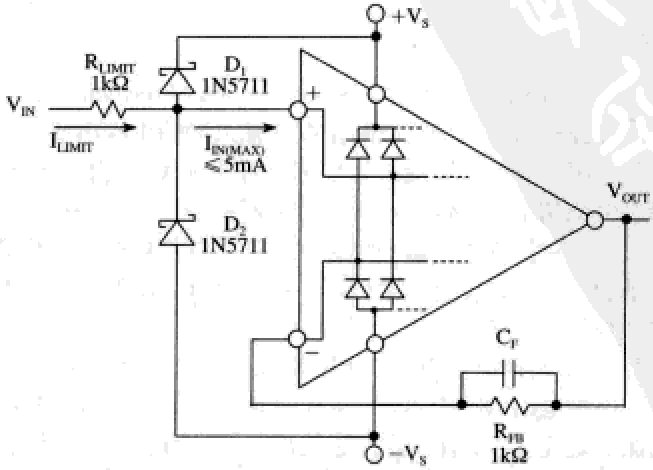



图7-65　利用肖特基钳位二极管和限流电阻构成的通用运放的共模过压保护网络

外部二极管也有一定的自由度，有些则不这么明显。例如，如果故障电流可以流入运放，必须选择适当的$R_{LIMIT}$使得在最坏条件下的最大电流不超过5mA。该判据将导致$R_{LIMIT}$的值很大。从而使噪声和偏置电压增大到不可接受。比如，为确保$V_{in}$为100V时满足5mA准则，$R_{LIMIT} \geq 20k\Omega$。然而，当使用外部肖特基钳位二极管时，$R_{LIMIT}$的值将由允许的最大$D_1-D_2$的电流来决定，该电流可能大于5mA。但是由于肖特基二极管的压降超过0.6V时将出现很大的电流，因而可能激活运放的内部二极管，必须小心使用。

676

应当使$R_{LIMIT}$尽可能小，这样有利于减小失调和噪声误差。$R_{LIMIT}$与运放的输入端串联，它会产生与偏置电流成比例的电压降。如果不加以校正，这些电压将会增大电路的失调电压。因此，对于那些偏置电流适中且近似相等的运放（大多数双极型运放就是如此），补偿电阻$R_{FB}$可以平衡直流效应，并且减小误差。对于低偏置电流型运放（$I_b \leq 10nA$，或者$F_{ET}$型运放），可能不需要$R_{FB}$。为了减小与$R_{FB}$有关的噪声，应当对其旁路使用电容$C_F$。

## 7.4.2 钳位二极管的漏电流

显然，运放输入端起保护钳位作用的二极管的漏电流必须充分小，以防止它影响应用时的偏置电压。

图7-66图示出一些常见的二极管的漏电流的差别，它与反向偏置电压$V_{bias}$成正比。

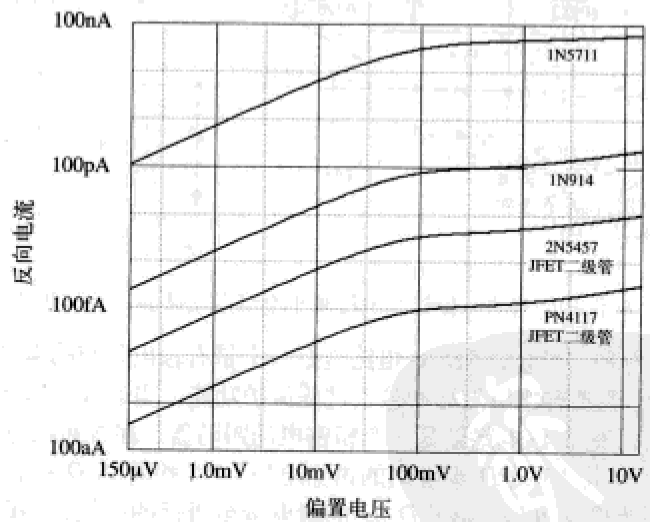



图7-66 用于保护钳位网络的二极管的反向偏置电流特性（PSpice仿真）

该图是使用PSpice软件的模型仿真在25°C下的结果，不难看出，不仅二极管的型号很关键，反向偏置电流也很关键。以肖特基二极管1N5711为例，它常用于±15V供电的系统，而它在15V反向偏压的条件下，漏电流接近100nA。与此相同的漏电流条件下，这些二极管只能用于偏置电流为数μA的运放。为了保护偏置电流极低的运放（特别是大多数FET型输入的运放），必须选用漏电流更低的器件。

如图7-66中的数据所示，选择更好的二极管不仅有助于控制漏电流，还能使运放工作在更低的偏置电流下，以便从本质上减小漏电流。例如，普通的1N914或者1N4148在15V下的漏电流为200pA，而当其偏置电压控制到1mV时，漏电流可以减小至1pA。当它用于高阻抗钳位电路时，玻璃二极管如1N914/1N4148系列应避光或者使用不透明的封装。这样做是为了减小环境光引起的寄生光电流，它会影响二极管的漏电流。

677

还有一些具有极低漏电流的特殊二极管，比如二极管连接的FET器件，其特性就像是保护二极管（见参考文献2中的DPAD系列）。在图7-66的数据中，2N5457是一个通用型JFET，而2N4147/PN4147系列则主要用于低电流场合。其他的低漏电流和特殊二极管请参阅参考文献3和4。

### 7.4.3　一种灵活的电压跟随保护电路

当然，为运放输入端增加有效的保护钳位电路并不容易，这要求二极管的偏置电压达到数毫伏级。

图7-67所示的是低漏电流、带有输入钳位的跟随器，它与FET型运放相接，用来保护上电和掉电时运放的输入和输出端口。

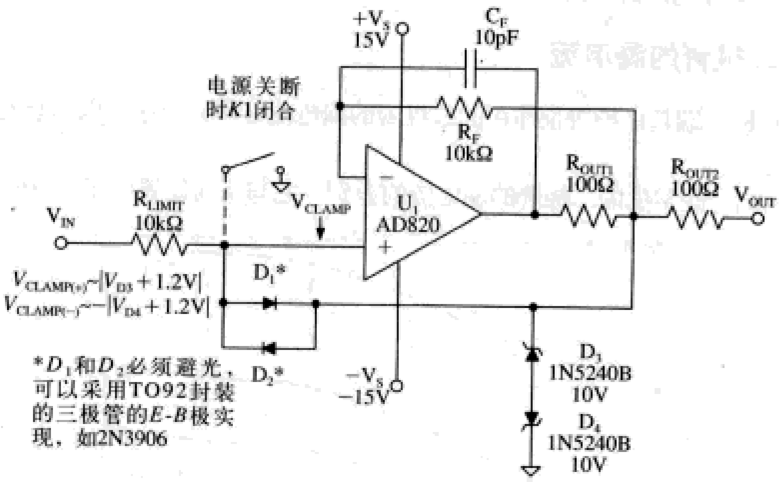



图7-67　引导$D_1$-$D_2$保护网络将二极管漏电流减小至可以忽略的等级，并且钳位电压可调

如果暂时不考虑各种二极管，那么该电路就是一个带有输出限流的电压跟随器。增加二极管$D_1$-$D_2$和$D_3$-$D_4$后，它还具有输出限压和输入过压保护功能。当运放工作在输出串联齐纳二极管$D_3$-$D_4$的阈值电压以下时，该电路就是一个精密电压跟随器。在普通跟随器模式下，输入/输出电压小于$|V_z+0.6|$V（其中$V_z$是$D_3$或者$D_4$的击穿电压），二极管$D_1$-$D_2$可将失调电压和U1的共模电压误差的组合视为偏置电压。减小$D_1$-$D_2$的漏电流至极低的等级，与FET输入型运放的偏置电流一样达到皮安级。注意$D_1$-$D_2$不能用光导型二极管，并且一种直接的方法是采用不透明封装的二极管，比如Pease介绍过的2N3906的EB结（见参考文献3和4）。如果使用1N914，那么必须为其增加光屏蔽。无论采用哪种方法，都可以有效地降低$D_1$-$D_2$的漏电流。

当输入/输出电压大于$V_z+0.6$V是，齐纳二极管$D_3$-$D_4$将被击穿。该动作将钳制输出节点的电压$V_{OUT}$和$D_1$-$D_2$上的$V_{CLAMP}$。运放的输入被钳位在两个输入电平$V_{CLAMP}$的某一个极性，具体如图7-67所示。在钳位条件下，输入电压$V_{IN}$可以增大到超过$U_1$的电源轨，只要不超过$R_{LIMIT}$的限流值就不会损坏运放。如果持续有高电平（约100V）输入，那么$R_{LIMIT}$应采用功率为1～2W的电阻（或者熔丝型电阻）。

678

由于钳位网络的引导作用，该电路具有极佳的直流特性。这可以在$V_{CLAMP}$阈值电压以下产生极低的输入/输出误差（当然，要与运放的指标一致）。注意该引导作用还对交流特性有益，由于它会降低$D_1$-$D_2$在信号源端的视在电容。当$D_3$-$D_4$的电容约为100pF，这可能导致有些运放

出现负载问题，这可以通过隔离$R_{OUT1}$效应来迁移的，此外还加上$C_F$的反馈校正。$R_{OUT1}$和$R_{OUT2}$可以保护运放的输出。

输入电压钳位电平也可以修改，并且可以设置为齐纳管的电压$V_Z$。该电压加1.2V应高于最大输入电压，但是低于轨电压，具体见图7-67。该实例采用10V±5%的齐纳二极管，因此输入钳位通常发生在±11.2V，从而允许±10V的摆幅。

上述的重要提醒是要注意上电条件。当掉电时，$D_1$-$D_4$仍钳位至期望的电压，但是这可能使$U_1$的输入和输出电压超过轨电压。

注意这可能危及到$U_1$。如果的确如此，可以采用可选的简化手段，为掉电时提供更低、更安全的钳位电平，这需要在$V_{CLAMP}$节点使用一个继电器。该继电器在通电时断开，掉电时吸合。此外，还需特别注意PCB的整体布局，这可以防止FET型运放$U_1$的偏置电流保持在皮安级。

### 7.4.4 运用CMOS型通道保护器实现共模过压保护

另一种简单的过压保护方法是采用CMOS型*通道保护器*。通道保护器是一种串联在信号通路上的器件；例如，在运放输入端之前。它能通过在故障时动态改变自身电阻来实现过压保护。从功能上看，它具有直接防止敏感器件受到瞬态高压的威胁，并且和是否通电无关。具有代表性的器件是ADG465/ADG466/ADG467，它们分别是单、3、8通道保护器。由于这种保护无论是否有电都有效，因此特别适用于经常出现过压或者电源电压不能保证的场合，比如热插拔系统。

图7-68是利用通道保护器对精密缓存电路实施过压保护的实例电路。$U_2$是单通道器件ADG465，它用在运放缓冲器OP777的输入端。

679

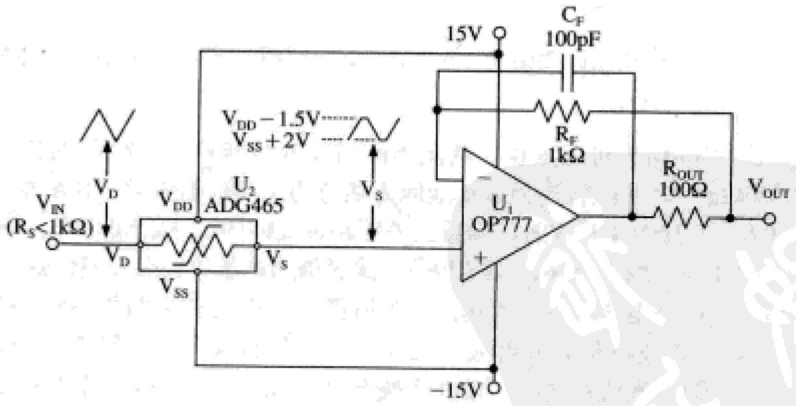



图7-68 利用ADG465通道保护器芯片为精密缓冲器提供最简单的保护和掉电时的故障保护

工作时，通道保护器就像是正常工作时串联了一个60～80Ω的电阻（即非故障态）。它由一系列串联的P型和N型MOSFET构成，保护器根据$V_D$端的电压动态调整通道电路。正常导通发生在$V_D$高于阈值电压或者低于轨电压时，即（$V_{SS}+2V$)<$V_D$<($V_{DD}-1.5V$)。在故障条件下模拟输入电压将超过该范围，这将导致某个MOSFET关断，因此通道电阻就会增大。这种钳位将使$V_S$保持在一定范围内（$V_{SS}+2V$或者$V_{DD}-1.5V$），如图7-68所示。

通道保护器的主要优点是它能在发生过压或者功率损失时同时对电路和信号提供保护。尽管图示的运放采用±15V供电，这些通道保护器其实可以处理40V电压。它们能在通电时使输入端经得住$V_{SS}-20V$至$V_{DD}+20V$的电压（图示情况就是±35V）。当断电时（$V_{DD}=V_{SS}=0V$），最

大输入电压为±35V。最大室温下通道漏电流为1nA，这使得它们特别适合于偏置电流为数纳安的运放和仪表放大器。

与ADG46x系列通道保护器相关的是很多*故障保护多路转换器*，例如ADG508F/ADG509F等，以及ADG438F/ADG439F系列。通道保护器和故障保护多路转换器都是低功耗器件，而且即使在故障条件下，其供电电流被限制在数微安量级。故障保护多路选择器的进一步优势是它们具有一定的通道隔离能力，即使其中某个输入通道出现过压，其他通道也不受影响。

**利用仪表放大器的高共模电压实现共模过压保护**

最简单的模拟通道过压保护方法是在精密运放前使用阻性输入衰减。该组合相当于一个高压仪表放大器，比如AD629，它能够线性地处理差分信号，并克服±270V的共模电压。此外，从过压保护角度来考虑，更为重要的是片上电阻能够承受高达±500V的共模或差分电压。所有这些都是通过一个虚拟的精密激光微调薄膜电阻阵列和运放实现的，具体如图7-69所示。

680

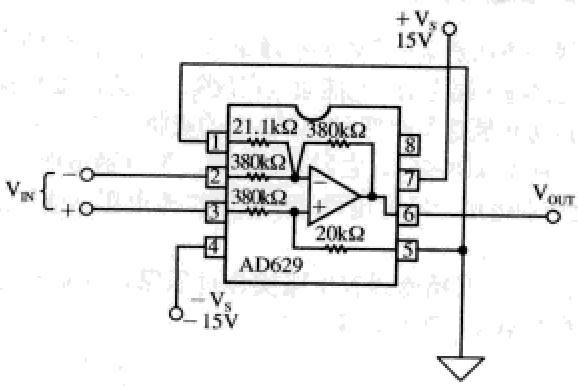



图7-69 高压仪表放大器AD629具有±500V输入过压保护功能，是一款单器件断电故障导向安全的器件

通过分析AD629的拓扑可以发现，其周围的阻性网络能够将$V_{in}$处的共模电压缩小20倍，AD629同时将差模输入信号$V_{in}$转换为以本地地为参考的单端输出信号，且增益为单位1。当运放的失调电压不超过0.5mV或1mV时，增益误差不超过±0.03%，或±0.05%。AD629的工作电压范围是±2.5～±18V。综上所述，AD629是一款简单的单器件板卡级模拟输入保护器件，它能有效地防止危险的瞬态电压。由于所用的电阻值很大，并且该器件的保护无需电源供电，因此其输入电阻能够有效地限制故障电流。此外，它还具有仪表放大器固有的优点：CMR大(500Hz时至少为86dB)、直流精度高、极性变换方便。另一方面，这些特性又使得AD629的输出噪声和漂移与普通的低增益仪表放大器，如AMP03，相比又相对较大。大电阻的约翰逊噪声和拓扑的噪声增益都比较大。这些因素导致运放的噪声和漂移随电阻噪声的增大而成比例的增大。当然，这些问题是否真的会影响应用还需要根据实际情况来评估。

### 7.4.5 反相放大电路的保护策略

有些特殊情况需要的过压保护要求与上述普通的共模保护电路有所不同。图7-70就是其中的一种，这是一个低偏置电流FET输入型运放构成的I/V转换器。

该电路是由运放AD795构成的精密反相器，该运放的偏置电流仅为1pA。有些电流源信号可以取自高电压，如上图100V的$V_{SS}$。这样，故障电压就可能超过运放的电源轨，产生故障电流流入运放且超过了安全范围。为防止这样，电路中的反馈回路使用了保护电阻$R_{LIMIT}$以及钳

位二极管$D_1$（$D_2$）。

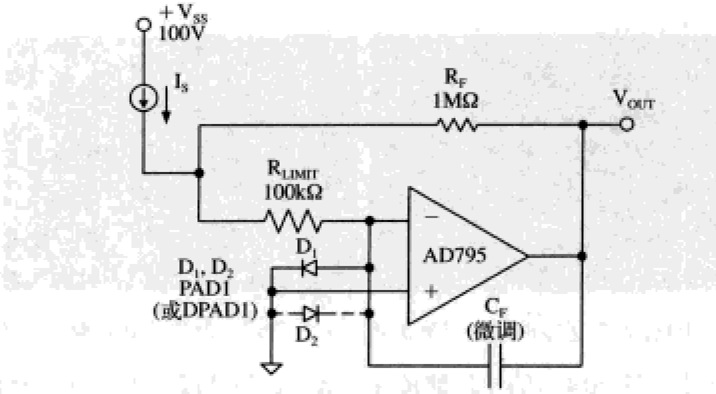



图7-70 带有过压保护网络$R_{LIMIT}$和$D_1$的低偏置电流FET输入型运放构成的I/V变换器

在正常信号下（即$I_S \leqslant 10\mu A$），运放的反相节点与地非常接近，因此$R_{LIMIT}$上的压降非常小。普通I/V转换器被增益设置电阻$R_F$替换。$D_1$是个漏电流非常小的二极管，它能箝制任何超出（−）节点约0.6V的电源，从而能够保护运放。$R_{LIMIT}$的取值应使其在故障条件下的最大电流不超过1mA。钳位二极管$D_1$（和/或$D_2$）需使正常工作时反相节点之间的电压最小，并且保持二极管的漏电流非常小（见图7-66）。注意，对于正电源，只需要正极性的钳位，因此只用一个二极管就够了。

681

该电路只能使用漏电流极小的二极管（≤1pA），如PAD1（或者DPAD1双器件）。如前所述，使用的任何钳位二极管都应该避光（或使用不透光的封装），以减小来自外界光引起的光电流的影响。此外，二极管还会增加网络的输入电流和并联寄生电容，而反馈补偿CF则用于控制响应尖峰。CF应选用低漏电流型电容，并且与输入偏置电流极低的运放，如AD795，配合使用。但不能与ADI公司其他带有相同内部保护电路的运放一起使用。这使得AD795更敏感，因此应该使用ESD保护。

## 7.4.6 放大器输出电压的相位翻转

如前所述有一类“灰色区域”的运放，它们具有反常的共模电压范围，可以低于电源轨。因此，保护这类运放时就不能仅保护输入电压介于电源轨之间——它必须能涵盖整个共模电压范围。

有些运放很特别，其异常的行为现象称为*输出电压相位翻转*。当运放的输入电压超出其共模电压范围时就可能出现这种情况。注意输入电压可能还在电源轨电压范围内，但是它却低于其中一个共模电压界。通常是低于负电压界。相位翻转几乎总是与JFET型或BiFET型运放相关，但是双极型单电源供电的运放也容易受到影响。

图7-71中的波形展示了这种现象。其中，左图是电压跟随器的输入电压越界，这导致右侧输出的相位翻转。

尽管具体的指标涉及不同运放的内部原理，但是这足以说明当运放是输入饱和时，将导致输入–输出信号关系暂时出现翻转，从而导致输出相位翻转。在此条件下，当共模电压越界时，图7-71左图中负向输入电压波形并不会使运放的输出更负（如图7-71右图所示）。相反，输入–输出关系出现*相位翻转*时，输出会突然出现正电平，即出现尖峰。必须特别注意的是，这*并非*相位翻转现象的锁存形式。当输入电压返回共模电压范围时，输出又会连续地跟踪输入。在图

7-71中，可以从输出的正弦波形中看出这一点，在出现正极性翻转尖峰后，波形又恢复了正常
682
的正弦波形。

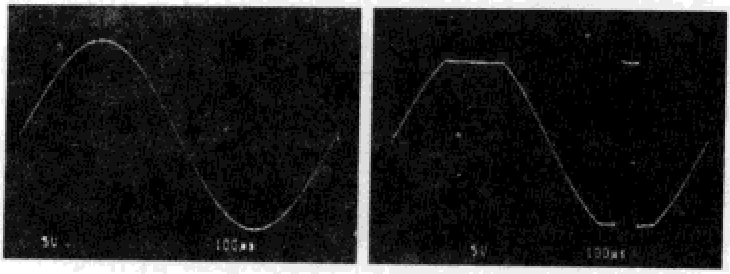



图7-71　JFET输入型运放的输入过载波形（左）和产生的输出相位翻转（右）波形

在大多数应用中，输出电压的相位翻转并不会对运放造成损害，也不会影响所用的电路。相反，由于当越过共模电压范围时会出现触发现象。但是增益合适的同相放大电路则绝不会出现这种问题，这是因为其共模电压非常小。

注意，由于反相放大电路中没有共模电压范围，因此不存在输出相位翻转问题。因此，尽管很多运放（特别是大多数老式运放）都可能遇到反相翻转问题，但是它并不是设计中的严重问题。

除此而外，如果用于环路应用相位翻转敏感型运放出现共模电压越界，那么将造成灾难性后果——它将导致正反馈。因此，最好提前预防。

**输出相位反相的自测**

由于输出相位翻转在数据手册中并没有详细描述，因此必须进行测试。这在实验室很容易完成，只需要将待测运放搭成单位增益跟随器，并且用一个阻抗约为1kΩ的信号源驱动它。当然也可以使用1～100kΩ的电阻。

当使用小电阻时（1kΩ），在驱动信号逐渐增大并接近电源轨限制的过程中，始终关注运放的输出。如果当输入电压超出运放共模限制时运放会出现相位翻转现象，那么输出会突然出现翻转（如图7-71右图所示）。如果运放没有相位翻转现象，那么输出波形只会被钳位在限制的范围内摆动。在做该实验时可以用一个高性能的运放作为参考（如AD8610），以检查待测的运放性能如何。

注意，通常在该实验时需要注意以下几点。当没有串联限流电阻时，如果信号发生器的阻抗太低（或者电压太高），那么很容易损坏被测运放的内部节点。因此，显然必须特别注意这种情况。

一旦选定了合适大小的$R_{LIMIT}$电阻，性能较好的运放将表现出平滑、双极性、输入过载时钳位输出。这种钳位就像图7-71右图中出现的上半部分（正半部分）。

### 7.4.7　限制输出相位翻转

运放制造商可能并不会给出为防止输出相位翻转而选择的$R_{LIMIT}$电阻的大小。但是，该电阻大小应以经验为依据来决定。大多数情况，用于防止相位翻转的$R_{LIMIT}$电阻值能够通过输入共模钳位二极管安全地限制故障电路。如果怀疑，标称为1kΩ的电阻就是较好的测试起点值。

通常，FET输入型运放只需要串联限流电阻来保护，但是双极性输入器件就最好使用这种
683
限流电阻和肖特基二极管（即图7-65中的$R_{LIMIT}$和$D_2$）来实现保护。

有关输出电压相位翻转效果的详细描述，请参阅参考文献7和8。图7-72总结了很多与输出

电压相位翻转有关的要点。

- ❑ 传递函数的非锁存型反相，超出共模限制时会被触发
- ❑ 有时发生在FET和双极性（单电源供电）运放中
- ❑ 并不会损害放大器，但是会对伺服系统造成损害
- ❑ 通常不会在数据手册上给出指标，因此必须检测放大器
- ❑ 容易保护：
  - ■ 所有的运放：利用钳位或其他手段限制输入共模电压
  - ■ BiFET型运放：增加输入串联电阻$R_{LIMIT}$
  - ■ 双极型运放：增加输入串联电阻$R_{LIMIT}$

图7-72 FEI和双极型输入运放的输出相位翻转的关键点总结

同时，前面提到的几种共模钳位电路都可以用于防止输出相位翻转，只需将钳位电压设置得比放大器共模范围略低即可。例如，图7-67可用于防止FET型放大器对相位翻转敏感，如果负钳位限制被设定为$V_{CLAMP(-)}$，那么就永远不会超出−15V供电时的典型负共模电压范围(−11V)。

对于这里或之前的过压保护电路，该电路可用于很多运放，并满足最终应用环境的要求。

**输入差分保护**

到目前为止的讨论都是针对共模过压而言的，它通常与输入级的PN结的正向偏置有关。与过压保护同样重要的是防护差模电压，当过度的*差分电压*施加到某些运放时，将导致电路性能下降。

这种下降是由*反向结击穿*造成的，它是第二种不期望的输入级导通现象，仅在*差分过压*时才出现。然而，当PN结反向击穿时，该问题将变得更为微妙。图7-73展示了这种运放输入级的局部电路。

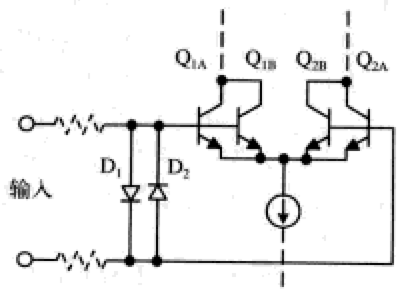



图7-73 带有$D_1$-$D_2$输入差分过压保护电路的运放输入级

该电路可用于低噪声运放，如OP27，它也像其他运放一样，采用典型的低噪声双极性晶体管差分对$Q_1$-$Q_2$。由于没有保护电路，当两个输入端的电压差超过7V时将导致$Q_2$或者$Q_1$出现反向结击穿（取决于相对极性）。注意，当*E*-*B*极击穿时，即使是很小的反相电流，也会导致三极管增益和噪声性能下降（将参考文献6）。*E*-*B*极击穿后，运放的参数，如偏置电流和噪声等也会不达标。这种损坏是永久性的，并且是以非常缓慢的速度逐渐变化的，特别是会因瞬态响应而改变。正因为如此，所有的低噪声运放，无论是NPN型或者是PNP型，都在输入端使用了保护二极管$D_1$-$D_2$。这些二极管在其两端电压超过±0.6V时导通，从而能够保护三极管。 684

虚线所示的串联电阻的功能是限制电流（用于保护二极管），但是并不是总使用它们。例如，AD797就没有这些电阻，主要是因为这样会使其噪声性能下降1nV/$\sqrt{Hz}$。注意：当没有内部电阻时，如果发生差分过压，就必须使用一些外部限流手段。显然，这是有代价的，因此必须在完善保护和噪声性能之间进行权衡。注意，有些应用电路本身就使运放输入端有足够的电阻，这样就无需再使用额外的电阻了。

当使用低噪声双极性输入型运放时，首先应该查看运放数据手册，看其是否带有内部保护电路。如果运放内部没有保护电路，必要时应增加二极管$D_1$-$D_2$用来保护$Q_1$-$Q_2$的*E*-*B*极击穿。如果应用时差分瞬态电压大于5V，那么二极管就必须有序排列。普通低电容二极管就可以，如1N4148系列。增加限流电阻也是必要的，它可以将二极管电流限制在安全的范围内。

其他集成电路器件的结，比如基-集结和JFET的门-源结，在击穿时也会出现性能下降，因此其输入电流应限制在5mA以内，除非数据手册有其他明确说明。

685

### 7.4.8 防止仪表放大器过压

从保护的立场看，仪表放大器于运放有很多类似之处。比如运放，其极限工作条件必须从共模和差模输入电压才能看出。

图7-74是AD620更为简单的原理图，它只展示了输入差分三极管和其相关的保护部分。

AD620特别重要的一点是，其内部400Ω限流电阻是薄膜型的。因此这些电阻对IC底部表现出类似二极管的特性（这类似于扩散电阻）。实际中，这意味着这些电阻的输入端（管脚3和2）可以超出电源电压。差分故障电流将被两个内部电阻$R_S$以及外部增益电阻$R_G$限制。过度共模电压产生的电流会被$R_S$限制。

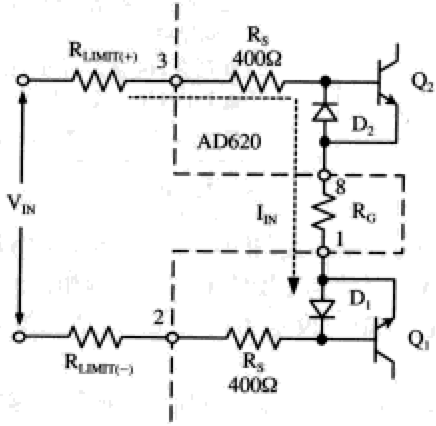



图7-74 仪表放大器AD620的内部使用$D_1$-$D_2$和串联电阻$R_S$作为保护电路（还可以增加外部保护电路）

进一步可以看出，输入三极管$Q_1$和$Q_2$的$B$-$E$结分别有保护二极管$D_1$和$D_2$，以防止结击穿。对于差分电压，分析表面故障电流$I_{IN}$依次流过外部电阻$R_{LIMIT}$、内部电阻$R_S$、增益设定电阻$R_G$以及二极管压降（$Q_2$和$D_1$）。对于AD620的拓扑，$R_G$会随增益而反比变化，最坏的情况（电阻最小）出现在增益达到最大值1000时，此时$R_G$仅有49.9Ω。因此，最小的内部通路串联总电阻约为850Ω。

对于AD620，任何共模和差分输入电压的组合都会被限制，从而确保输入故障电流最大不超过20mA。当电阻很小时，17V纯差分电压就可引起20mA电流。当共模电压超过任何一个电源轨时，图7-74所示的一个内部二极管就会导通，它能有效地将输入电压钳位在$+V_S$和$-V_S$。在此共模过压条件下，400Ω的$R_S$和超出电源轨的电压决定了电流的大小。例如，如果$V_{IN}$为23V，$+V_S$为15V，那么$R_s$上就会有8V，因此电阻上的电流就会达到20mA。为了处理更高的故障电压，可以增加$R_{LIMIT}$电阻，以确保故障电流不超过20mA。

686

图7-75是更为通用的外部电压保护电路，它可以用于像AD620这样的运放。

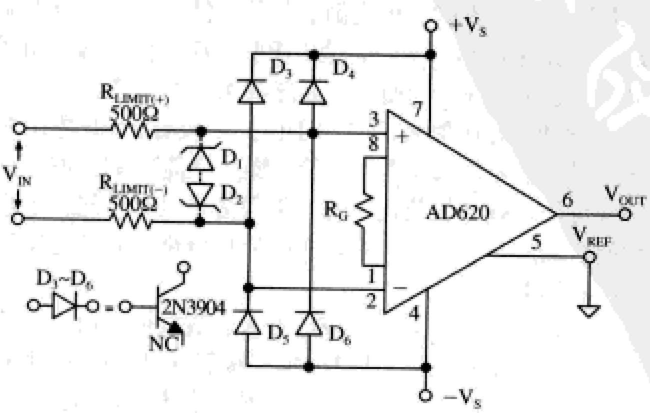



图7-75 用于AD620和其他仪表放大器的通用的二极管保护电路，采用$D_3$-$D_6$钳位共模电压，用串联电阻$R_{LIMIT}$限制电流

该电路中，低漏电流二极管$D_3$-$D_6$被用作共模钳位管。由于该仪表放大器的偏置定流只有1nA左右（对于AD620而言），必须使用低漏电流型二极管。从拓扑中可以看出，二极管引导不满足这种配置。

还需注意的是，二极管不仅要有很低的漏电流，而且必须在高温下也保持较小的漏电流。因此建议采用FET型或者三极管C-B结型二极管。电阻$R_{LIMIT}$用于限制故障时最大二极管电流。如果采用额外的差分保护，可以使用背靠背型齐纳管或者Transzorb型钳位管，如$D_1$-$D_2$。如果需要这样，那么必须仔细考虑这些二极管的漏电流。

图7-75所示的保护电路，尽管选用合适的器件可以得到有效保护，但是很难选型。更为简单的仪表放大器保护电路是采用图7-76所示的故障保护器件。尽管该电路被用于保护AD620，但是它也适用于其他双端供电、偏置电流1nA左右的仪表放大器。它采用2/3个集成三通道保护器ADG466来保护仪表放大器的差分输入端。

687

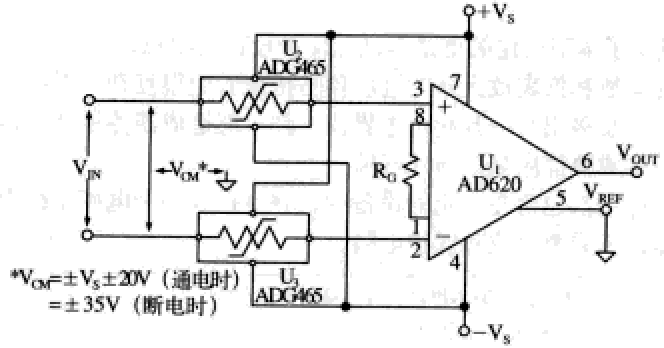



图7-76 通道保护器件（或者故障保护多通道选择器）为双电源仪表放大器提供保护且外部器件最少

由于某个保护器关断时相当于$V_{IN}$接近某个电源轨，图7-76所示的电路图并没有检测单电源电源轨的电压的功能。如果接近电源轨工作，就需要对仪表放大器实施保护。很多单电源仪表放大器的拓扑都与图7-77所示的点线框内的双运放仪表放大器电路类似。

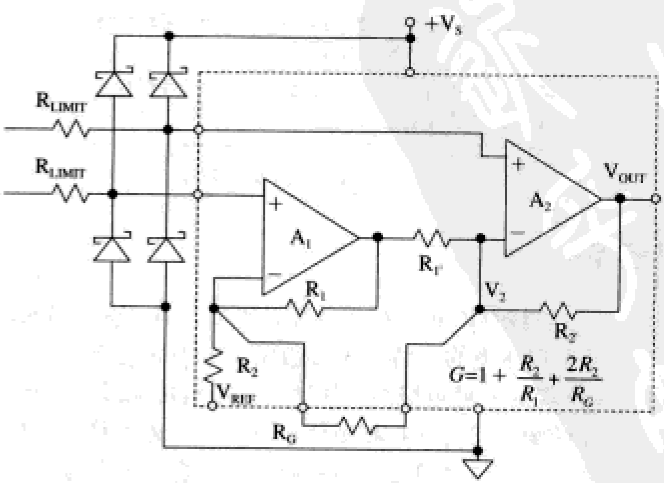



图7-77 单电源仪表放大器可能需要电阻和钳位二极管形式的外部保护——如果需要，可以如图所示来增加

按照外部增加保护器件的必要性来看，对于给定的仪表放大器可能需要也可能不需要它们。每种情况都需要分别考虑。例如，有些仪表放大器具有图示的钳位二极管，但是它们是内部的。AD623就是这种器件，但是它没有串联电阻，如果需要可以在外部增加。注意该方法允许$R_{LIMIT}$的取得最佳保护值，此时忽略了噪声对应用的影响。

此外，有些仪表放大器既有内部保护电阻也有外部钳位二极管，例如AD627就是这样。该器件的内部保护可以承受高于电源电压40V的瞬态电压（内部电阻上的故障电流为20mA）。为了实现对更高电压的保护，还可以增加外部限流电阻$R_{LIMIT}$。

如图所示，在两个输入端使用肖特基二极管是保护仪表放大器的可选方法。如果运放内部没有钳位二极管，那么就可以这样使用。它们的用法与图7-65中保护普通运放类似，需要提醒的还是要注意漏电流的大小。注意在很多情况下，由于现代仪表放大器的内部保护网络的设计，这些二极管都不再需要了。但是，这也没有固定的准则，因此在实施最终的应用前一定要查阅数据手册。

总之，图7-78概述了本节讨论的电路内过压保护设计的要点。

如果这些变化的运放和仪表放大器的过压预防措施看似很复杂。无论何时，运放（或者仪表放大器）的输入（以及输出）一旦超出边界值，都可能造成器件损坏。显然，对于高可靠性设计而言，这些潜在的威胁都应当提前处理掉。

幸运的是大多数应用都包含在一定的设备中，并且在同一个电源系统内处理输入和输出信号。因此那些电路通常不需要钳位和保护电路。 688

- ❑ 输入电源不得超过极限最大指标（通常等于电源电压）
- ❑ 要求$V_{IN(CM)}$保持在低于电源轨0.3V的范围内（$-V_S-0.3V \geq V_{IN} \leq +V_S+0.3V$）
- ❑ IC输入级的故障电流必须限流（通常≤5mA，除非有特殊说明）
- ❑ 避免输入级的结被反向偏置击穿
- ❑ 差分和共模指标通常不同
- ❑ 没有两个放大器是精确相同的
- ❑ 注意JFET型和SS双极型运放的输出相位翻转问题
- ❑ 有些IC带有内部输入保护
  - ■ 二极管电源钳位，限流电阻（或者二者都有）
  - ■ 必须看清楚极限最大指标

图7-78 电路内保护要点总结

### 7.4.9 电路外过压保护

像运放和仪表放大器这类线性IC必须在其装配到PCB之前（这称为电路外状态）就得到保护。在此条件下，IC主要受到环境的威胁。大多数常见的有害电源来自静电放电（ESD）。这是在一定条件下静电电荷出现的一种单极性、快速、大电流传输过程。这些条件包括：

(1) 两个具有不同电势的物体间的直接接触传输（有时也称为接触放电）；

(2) 两个物体充分接近时在它们之间出现的高静电场（有时也称为空气放电）。

静电的主要来源主要是隔离器以及标准的合成物，如乙烯基或者塑料工作台、绝缘靴、木椅、Scotch胶带、泡沫板、未接地的焊料等。这些来源的电压等级会因为其上的电荷迅速分散

到表面或者与其他物体接触而发生移动产生的。 689

因两种物质摩擦而产生的普通静电称为摩擦起电效应。图7-79给出了一些产生大ESD电压的普通方法。

- ❑ 在地毯上行走
  1000～1500V
- ❑ 在乙烯基地板上行走
  150～250V
- ❑ 握着干净的塑料覆盖的物体
  400～600V
- ❑ 握着聚乙烯包
  1000～2000V
- ❑ 将聚氨基甲酸乙酯泡沫倒入盒子里
  1200～1500V
- ❑ 注意：上述都假设60%RH，对于低RH（30%），电压还会增大10倍

图7-79 各种普通条件下产生的ESD电压

ESD引起的高压和尖峰电流会损坏IC。精密模拟电路通常具有极低的偏置电流，并且比普通数字电路更容易受到破坏。由于传统的用于防护ESD的输入保护电路会增加输入尖峰，因此往往不用。

对于设计工程师和技术工而言，最普通、最易见的ESD破坏是对IC造成灾难性损坏。然而，将IC暴露在ESD环境下也会引起漏电流增大或者参数性能降低。如果器件在评估时无法达到数据手册中所说的性能，那么有可能是ESD的影响。图7-80罗列出一些ESD引起故障的相关点。 690

- ❑ ESD故障原理
  - ■ 电介质或者结损坏
  - ■ 表面充电积累效应
  - ■ 导通熔断
- ❑ ESD损坏将导致
  - ■ 漏电流增大
  - ■ 性能下降
  - ■ IC的功能被破坏
- ❑ ESD损坏通常是积累的
  - ■ 例如，每个ESD冲击都增大对结的损害，直至最后整个器件失效

图7-80 了解ESD损坏

所有的ESD敏感器件都采用保护封装运输。IC通常被放在导电泡沫或者防静电运输箱中，这些运输箱又被封装在静态耗散塑料包内。封装包被标记上特殊的符号，见图7-81，它标记了应当采用的处理手续。

图7-81给出了外部封装标签，它便于用于识别并注意采用ESD保护手段做相关处理。

此外，ESD敏感型IC的数据手册通常具有声明文字，如图7-82所示。

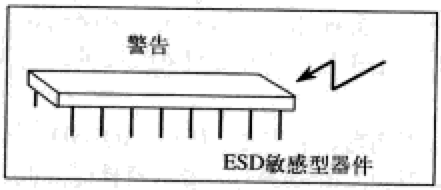
一旦确认是ESD敏感型器件，保护就相对容易了。显然，第一步是将IC放在其原装的袋子内，第二步是对可能危及IC的ESD源放电。通过一个高阻抗对这种电压等级放电是非常迅速而安全的。 691

处理ESD安全的IC，最关键的是需要一个带有静电损耗表面的工作台，参见图7-83。其表

面通过1MΩ与地相连，这样可以消除台面的静电电荷，从而保护用户远离带电地平面引起的故障危险。如果测试台表面是非导电材料制成的，那么还应该增加一个静电消耗表面，并串接放电电阻。



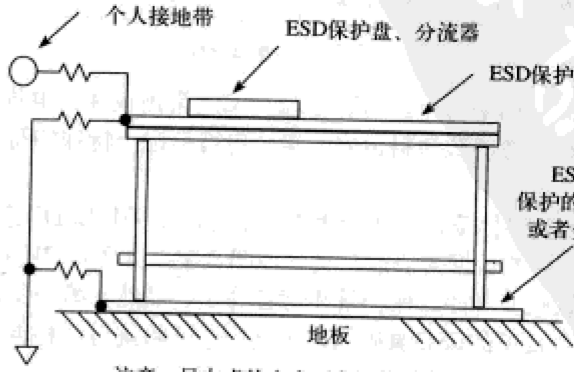

图7-81 根据包装和标签识别ESD敏感性器件




注意：
ESD（静电放电）敏感器件。静电充电可达4000V，它由人体和测试设备上的电荷积累而成，并且无需检测即可放电。尽管ADXXX系列器件具有ESD保护电路，但是当这些器件接触到高能静电放电时也会被损坏。因此，建议采用适当的ESD预防措施以避免性能下降或者功能损失

图7-82 线性IC 的ESD 数据手册

注意工作台的表面具有相当高的平面电阻，不要使用低电阻的表面（比如铜包板）作为工作表面。请记住，如果IC沿低阻抗表面放电，会引起高尖峰电流。当IC接触到铜包板时的确会出现这样的问题。如图7-83所示，当高阻抗表面摆放两个相同电荷的IC，尖峰电流还不足以损坏器件。




注意：导电桌的上表面电阻约等于1MΩ

图7-83 用于处理ESD敏感IC的工作环境

有些个人处理技术能有效地减小ESD的损害。在工作台，当处理ESD敏感器件时，建议使用导电的绞带线。该绞带确保普通工作，如剥线皮等都不会损坏IC。此外，在绞线和地之间接1MΩ电阻，以确保安全。当搭建原型实验板或者组装带有ESD敏感器件的PCB时，所有无源器件都应在安装IC前焊接完毕。这可以减小ESD敏感器件暴露的时间。当然，烙铁也应该有接地线。

保护IC原理ESD需要IC制造商和消费者共同参与。IC制造商会尽最大努力保护好它们的产品。IC电路设计者、工艺工程师、封装专家以及其他人都应该不断地选择新的改进电路、工艺以及封装方法，以获得最佳性能。

然而，完整的ESD保护方案需要建立对IC的ESD保护。IC用户必须使其员工掌握必要的知识并且培训他们具备处理能力。因此，保护设计应该从多方面考虑，具体如图7-84所示。

当使用实验板或者评估IC时需要特别小心。ESD损坏的影响可能是积累性的，因此反复错误地处理器件最终会引起故障。从测试槽插入或拔出器件、在测试时存储器件以及在实验板上增减外部器件，都应该注意对ESD器件实施保护。此外，如果器件在原型电路中出现故障，反复的ESD冲击也可以是造成故障的原因。

692

模拟器件：

❑ 电路设计与建造

↓ 设计并且制造使用高ESD器件的产品

↓ 坚持保护所需的模拟和数字性能

❑ 封装和运输

↓ 用静电消耗材料包装。并打上ESD警告标记

用户：

❑ 输入检查

↓ 检查接地的工作台，减小移动

❑ 清单控制

↓ 存放在原装的ESD安全带内，减小移动

❑ 制造

↓ 以原装ESD安全包装运输到工作区。只在有接地的工作台上打开ESD安全包装，

↓ 在静电消耗封装时进行局部装配

❑ 封装与运输

如果需要，应在静电消耗材料上封装。替换或者选择工作台时需要特别小心

图7-84 ESD保护需要ADI与最终用户建立伙伴关系，并且控制关键点

对ESD来说，需要记住的关键词是预防。ESD损坏没有反悔可能，也没有补偿的余地。

### 7.4.10 ESD模型和测试

有些应用的ESD灵敏度特别高。PCB上的IC被其他电路所包围后，不像直接与其他PCB或者外界接口时那么容易受到ESD威胁。IC通常没有专用的指标来保证它能适应特别的ESD要求（MIL-STD-883规范的3015级器件除外）。一个ESD敏感接口电路就是RS-232芯片与电脑的接口，它很容易受到过压的影响。为了保证该器件的ESD性能，必须遵从一定的测试方法和限制。

目前已经发展出一批测试模型和指标，用于评估器件对ESD的敏感度。目前用于半导体或

者分离器件的三个最突出的模型是：人体模型（HBM）、机器模型（MM）以及充电器件模型（CDM）。每种模型都分别代表一类不同的ESD情况，三种模型的测试结果的差别很小。

自1996年以来，所有销往欧盟国家的电子设备都必须满足IEC1000-4-x规定的电磁兼容性要求。注意这并不是针对某个IC，*而是针对最终产品*。这些标准定义了测试各种IEC1000指标的方法，如图7-85所示。

- IEC1000-4 电磁兼容EMC
- IEC1000-4-1 抗扰性概述
- IEC1000-4-2 静电放电的抗扰性（ESD）
- IEC1000-4-3 辐射的无线电频率电磁场的抗扰性
- IEC1000-4-4 电子快速瞬态（EFT）
- IEC1000-4-5 降低浪涌
- IEC1000-4-6 高于9kHz的导电无线电频率扰动
- 兼容标志：CE

图7-85 用于说明ESD规格和测试程序的IEC标准列表

IEC1000-4-2定义了利用两种耦合方法顺序测试，*接触式放电和气隙式放电*。

接触式放电要与被测体直接相连。气隙式放电则采用更高的测试电压，但是并不与被测体相接。在作空气放电时，若将放电枪移向待测物，就会在被测物上产生电弧，因此称为空气放电。这种方法受人体、温度、气压、距离以及放电枪闭包的影响。而接触式放电，尽管难以实现，但是更容易接受。

尽管ESD脉冲内只有极少的能量，但是极短的快速上升时间再加上高压会导致未保护IC出现错误。电弧和热可能会对IC立即造成灾难性损害。即使没有立即发生灾难性结果，这些器件的参数也会大大降低，从而导致系统性能下降。连续暴露的积累效应则可能最终导致器件完全失效。

I/O线特别容易受到ESD损害。简单地接触后者插入I/O线引起的静电放电都可能威胁或者完全摧毁与I/O端相接的接口电路（比如RS-232总线驱动接收器）。

传统的ESD测试方法，如MIL-STD-883D规范的3015.7并没有完整地测试产品对这类放电的敏感度。该测试更倾向于测试产品工作时对ESD干扰的敏感性。每个管脚都被单独测试。MIL-STD-883B规范的3015.7测试与IEC的测试有一些重要区别，具体如下。

(1) *IEC测试对放电能量的规定更严格，其注入的尖峰电流是正常时的4倍。*

(2) *IEC测试中电流的上升时间显著加快。*

(3) *IEC测试是在设备通电的情况下进行的。*

ESD放电可能引起被测设备死机。由于测试时系统在带电工作，该测试对实际的I/O放电测试更具代表性。然而，最值得信任的是，两种测试都是针对接口设备的，因此必须确保在工作过程中给予最大的保护。

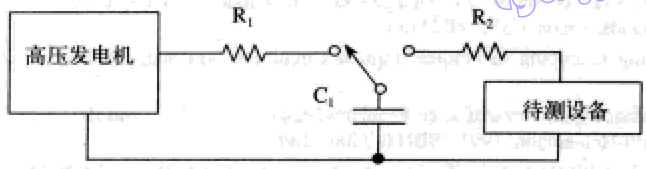
与IEC1000-402模型与MIL-STD-883B规范3015.7人体模型的对比测试结果如图7-86所示。

MIL-STD-883D规范3015.7和IEC1000-4-2的ESD测试对比波形分别如图7-87的左图和右图所示。

适当的ESD保护设计相对容易组合，并且本节讨论过的大多数过压保护方法都有用。

还可以增加其他的保护。对于RS232和RS485驱动和接收器，ADMxxx-E系列就能够承受15kV（HBM）的ESD冲击。

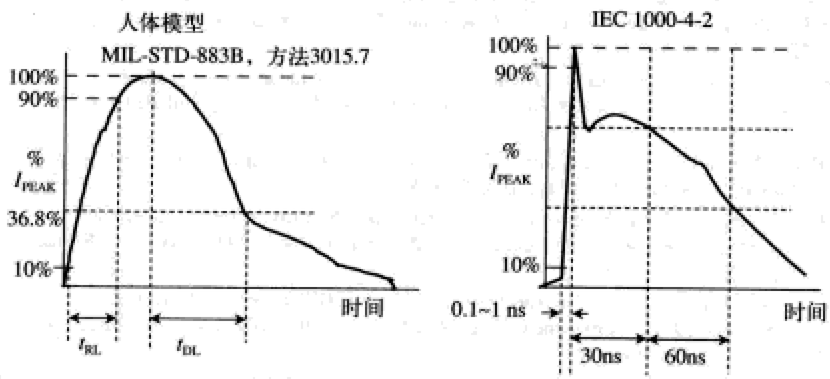
为了更加通用，在系统的适当位置增加TransZorbs可以提供对ESD的保护（参见参考文献）。




| ESD测试方法 | $R_2$ | $C_1$ |
|---|---|---|
| 人体模型<br>方法3015.7 | 1.5kΩ | 100pF |
| IEC 1000-4-2 | 330Ω | 150pF |

注意：IEC1000-4-2的接触式放电电压规范为±8kV

图7-86 ESD测试电路和结果




❑ 电压：8kV
❑ 尖峰电流：
  ■ MIL-883B，规范3015.7人体模型：5A
  ■ IEC1000-4-2：25A

图7-87 ESD测试波形

图7-88是分别从电路外以及电路内的角度对ESD保护的要点总结。

❑ 查阅数据手册中所有的极限最大指标
❑ 阅读ADI AN-397（见参考文献16）
❑ 购买符合ESD规范的数字接口器件
  ■ ADMxxx-E系列的RS-232/RS485驱动/接收器（见参考文献18）
❑ 采用通用的过压保护设计建议
  ■ 增加串联电阻以限制电流
  ■ 增加齐纳管或者瞬态电压抑制管（TVS）以实现额外的保护（见参考文献19）

图7-88 ESD要点总结

696

## 参考文献

1. Walt Kester, Wes Freeman, Joe Buxton, "Overvoltage Protection," portion of Section 10 within Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, Inc., 1999, ISBN 0-916550-20-6.

2. Siliconix PAD/JPAD/SSTPAD series Low leakage Pico-Amp Diodes, Vishay/Siliconix, www.vishay.com/brands/siliconix/SSFsglld.html.
3. Bob Pease, "Bounding, Clamping Techniques Improve Circuit Performance," **EDN**, November 10, 1983, p. 277.
4. Bob Pease, "Understanding Diodes and Their Problems," Chapter 6 within **Troubleshooting Analog Circuits**, Butterworth-Heinemann, 1991, ISBN 0-7506-9184-0.
5. Dov Kurz, Avner Cohen, "Bootstrapping Reduces Amplifier Input Capacitance," **EDN**, March 20, 1978.
6. C.D. Motchenbacher, J.A. Connelly, Chapter 5, within **Low Noise Electronic System Design**, John Wiley, 1993.
7. Adolfo Garcia, "Operational Amplifier Output Voltage Phase Reversal," Section 11, pp. 1–10 within Walt Kester, Editor, **1992 Amplifier Applications Guide**, Analog Devices, Inc., Norwood, MA, 1992, ISBN 0-916550-10-9.
8. Adolfo Garcia, Wes Freeman, "Overvoltage Effects On Analog Integrated Circuits," Section 7 within Walt Kester, Editor, **Practical Analog Design Techniques**, Analog Devices, Inc., Norwood, MA, 1995, ISBN 0-916550-16-8.
9. Charles Kitchen, Lew Counts, **A Designer's Guide to Instrumentation Amplifiers**, Analog Devices, Inc., 2000.
10. Walt Kester, Wes Freeman, James Bryant, "Electrostatic Discharge," portion of Section 10 within Walt Kester, Editor, **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, Inc., 1999, ISBN 0-916550-20-6.
11. MIL-STD-883 Method 3015, "Electrostatic Discharge Sensitivity Classification." Available from Standardization Document Order Desk, 700 Robbins Ave., Building #4, Section D, Philadelphia, PA, 19111-5094.
12. EIAJ ED-4701 Test Method C-111, "Electrostatic Discharges." Available from the Japan Electronics Bureau, 250 W 34th St., New York NY 10119, Attn.: Tomoko.
13. ESD Association Standard S5.2 for "Electrostatic Discharge (ESD) Sensitivity Testing -Machine Model (MM)-Component Level." Available from the ESD Association, Inc., 200 Liberty Plaza, Rome, NY 13440.
14. ESD Association Draft Standard DS5.3 for "Electrostatic Discharge (ESD) Sensitivity Testing – Charged Device Model (CDM) Component Testing." Available from the ESD Association, Inc., 200 Liberty Plaza, Rome, NY 13440.
15. **ESD Prevention Manual**, Analog Devices, Inc.
16. Niall Lyne, "Electrically Induced Damage to Standard Linear Integrated Circuits: The Most Common Causes and the Associated Fixes to Prevent Reoccurrence," **Analog Devices AN397**.
17. Mike Byrne, "How to Reliably Protect CMOS Circuits Against Power Supply Overvoltaging," **Analog Devices AN311**.
18. Data sheet for **ADM3311E RS-232 Port Transceiver**, Analog Devices, Inc., www.analog.com.
19. TransZorbs are available from General Semiconductor, Inc., 10 Melville Park Road, Melville, NY, 11747-3113, 631-847-3000.

697

## 7.5 散热设计

*Walt Jung*

由于可靠性的原因，运放电路的电源系统明显增大，因此要考虑热管理。所有的半导体器件都有结温（TJ）的安全上限指标，通常为150°C（有时是175°C）。和最大供电电压一样，最大结温也是一个不可逾越的指标。在保守的设计中，不允许靠近它并且往往留有充足的裕量。由于半导体的寿命与结温成反比，这一点非常关键。简单来说，运放温度越低，其工作寿命才可能越长。

功耗和温度的限制是基本的，图7-89展示了典型的数据手册。这里是AD8-17AR，它是8脚的SOIC器件。

AD8017可以安全散热的最大功耗受到其结温上升的限制。对于塑料压缩封装型器件来说，最安全的结温取决于塑料的玻璃瞬时温度，约为＋150°C。偶尔超出这一限制可能因封装对基

片的影响而导致参数性能发生改变。当结温超过＋175°C保持一段时间后，器件将会损坏。

> AD8017的最大功耗受其结温上升的限制。对于塑料压缩封装型器件来说，最安全的结温取决于塑料的玻璃瞬时温度，约为＋150°C，偶尔超出这一限制可能因封装对基片的影响而导致参数性能发生改变。当结温超过＋175°C保持一段时间后，器件将会损坏

图7-89 AD8017数据手册给出的最大功耗，这是ADI公司出品的增强散热型SOIC封装器件

这些要求决定了器件的工作条件，比如散热以及封装的PCB安装要求。对于AD8017AR而言，该器件在25°C时的标称功率为1.3W，假设8脚SOIC封装的器件在两层PCB上是使用4平方英寸（约等于2500mm$^2$）、2盎司铜来散热。接下来就会预测该器件在该条件下能否安全工作。

## 7.5.1 热学基础

符号$\theta$通常用于表示**热电阻**，热电阻的单位是°C/W。除非特别说明，通常认为热电阻实现从IC结到环境空气的热传递。因此也可以将其表示为$\theta_{JA}$，代表**结到环境的热电阻**。于是$\theta_{JC}$与$\theta_{CA}$就是另外两种热电阻。下面将做进一步介绍。

698～699

通常，热电阻$\theta$为100°C/W的器件，表示功耗减小1W时温度可以降低100°C。注意这是一个线性关系式。以AD8017AR为例，$\theta$约等于95°C/W，因此1.3W的散热将使结–环境温度差达到124°C。利用该公式就可以预测芯片内部的温度，以便判断热设计的可靠性。当环境温度为25°C时，内部结温度就约为150°C。实际中，大多数环境温度都大于25°C，因此允许的功耗更小。

对于任何功耗$P$（单位是W），都可以计算出有效温度差（$\Delta T$，单位°C）：

$$\Delta T=P\times\theta \tag{7-6}$$

其中$\theta$是总的热电阻。

图7-90总结了很多基本的热关系。

- ❑ $\theta$=热电阻(°CW)
- ❑ $P$=器件的总功率(W)
- ❑ $T$=温度(°C)
- ❑ $\Delta T$=温度变化=$P\times\theta$
- ❑ $\theta_{JA}$=结–环境热电阻
- ❑ $\theta_{JC}$=结–外壳热电阻
- ❑ $\theta_{CA}$=外壳–环境热电阻
- ❑ $\theta_{JA}=\theta_{JC}+\theta_{CA}$
- ❑ $T_J=T_A+(P\times\theta_{JA})$

注意：$T_{J(Max)}$=150°C (有时为175°C)

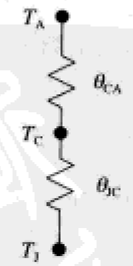



图7-90 基本的热学关系

注意串联电阻，比如图7-91所示的两个，从中可以看出一个器件的总热电阻通道。因此，用于计算的总$\theta$是个和值，即$\theta_{JA}=\theta_{JC}+\theta_{CA}$。已知环境温度$T_A$、$P$和$\theta$，就可以计算出$T_J$。根据公式可知，为了使$T_J$最小，$\theta$或者功耗（或者二者一起）就必须降低。$\Delta T$较小是延长半导体寿命的重要因素，它能够减小最高结温。

在IC中，温度参考点通常选为芯片的结，也就是芯片内最热的一点。其他的相对参考点有$T_C$，它是器件的外壳温度，或者$T_A$，它是环境空气的温度。由此可以得到上面提及的各个热电阻$\theta_{JA}$和$\theta_{JC}$。

先以最简单的情况为例，$\theta_{JA}$是结到环境空气的热电阻。对于运放这样的低功耗IC，该电阻通常较小，其功耗约为1W。通常，运放或其他小型器件的$\theta_{JA}$数值，8脚DIP封装的约为90°C/W～100°C/W，这比SOIC封装好。

必须清楚，热电阻是与封装密切相关的，不同材料的导热性也不同。首要的准则就是，导体的热电阻与电阻类似，也就是说，铜的热电阻最小，其次是铝、钢等。因此铜管脚封装具有最佳的散热性能，也就是说$\theta$最小。

700

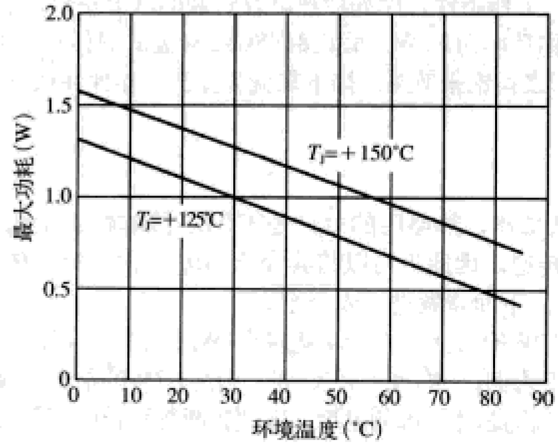



图7-91 运放AD8019的热标称曲线

## 7.5.2 散热片

根据定义，散热片是添加在芯片上的低热阻性材料，它能帮助芯片散热。散热片的热阻会添加到$\theta_{CA}$中，单位是°C/W。然而，目前大多数运放的封装都无法将其管脚与散热片相接（除了TO99金属帽型封装）。器件与散热片相连部分的热电阻为$\theta_{JC}$，它往往比$\theta_{JA}$低。此时$\theta$将由多个部分组成，计算方法很简单，只需将热阻抗相加即可。例如，为了计算给定$\theta_{JC}$下的电阻$\theta_{JA}$，使散热片热电阻$\theta_{CA}$（即结到环境热电阻）与$\theta_{JC}$相加得到：

$$\theta_{JA}=\theta_{JC}+\theta_{CA} \tag{7-7}$$

结果$\theta_{JA}$为标称参数。

然而，更一般地来讲，现代运放都不便于使用散热片。相反，当需要散热的功率很大时，比如大于等于1W，即可以使用低热阻的铜PCB导线作为散热片，此时，最有用的散热片生产数据来自于PCB布局的边界条件，以及对应的$\theta_{JA}$。事实上，这类指标信息已经提供给AD8017AR。利用该方法，图7-91给出了例子数据。这些数据来自于使用2面PCB上4平方英寸的2盎司铜散热片的AD8017AR。

这些曲线表明了AD8017在最大结温150°C和125°C条件下最大耗散功率与温度特性的关系。由于在环境温度下降低功耗，该曲线通常指降额曲线。

对于AD8017AR，它采用了ADI公司的热沿封装，从而使SO-8封装的器件散热功率没有增加。当$T_{J\,(MAX)}$等于150°C时，上曲线表明在该封装下允许的功率，即环境温度为25°C时，功率为1.3W。如果使用保守些的设计，$T_{J\,(MAX)}$等于125°C，那么将对应下面的第二条曲线。

701

采用ADI的热沿封装后与标准8脚SOIC封装的性能对比图如图7-92所示。注意，热沿封装使得芯片在25°C下的功耗可达1.3W，而SOIC封装只有0.8W。在热沿封装中，由于$\theta_{JA}$减小，热传递能力增强。

即使功耗进一步增大，采用新型IC封装也能更好地将热量从芯片传递至PCB。例如AD8016，它的两种封装在25°C下的功耗分别可达5.5W和3.5W。

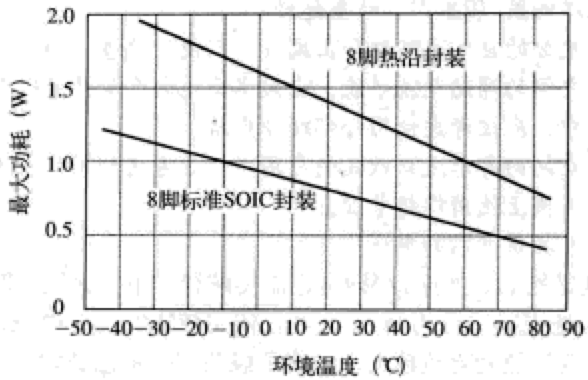



图7-92 标准（下图）和ADI的热沿（上图）8脚SOIC封装的热性能对比曲线

随着散热功耗的提高，对于AD8016ARP PSOP3封装器件，当采用10平方英寸、1盎司散热板时，它能在70°C环境温度下达到3W的功耗，具体参见图7-93。它在最大结温为125°C条件下对应的热电阻为$\theta_{JA}$=18°C/W。

702

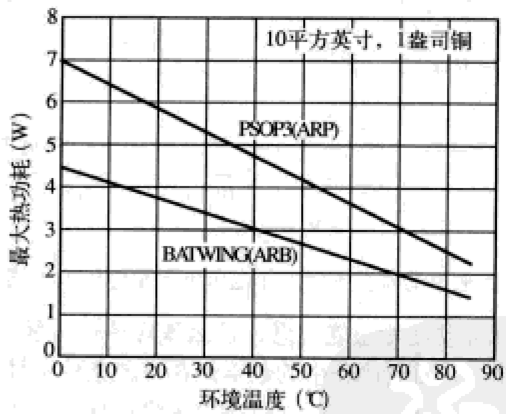



图7-93 AD8016的BATWING封装（下）和PSOP3封装（上）的热特性曲线$T_{J(MAX)}$=125°C

采用PSOP3封装的AD8016能够更好散热的原因，是它利用了更大面积的铜散热片。在内部，该芯片的基片直接与散热片相接，底部暴露在外面，如图7-94所示。目的是使该表面与PCB的铜板直接相连，从而扩大散热片面积。

AD8016的这两种封装都适用于静态和动态空气，但是根据上述信息并没有直接使用气流。因此，增加空气流动可以进一步降低热阻（见参考文献2）。

为可靠起见，下面列出一些有关运放的低热阻型设计中的注意事项。在实际中应该尽可能多考虑到这些点。

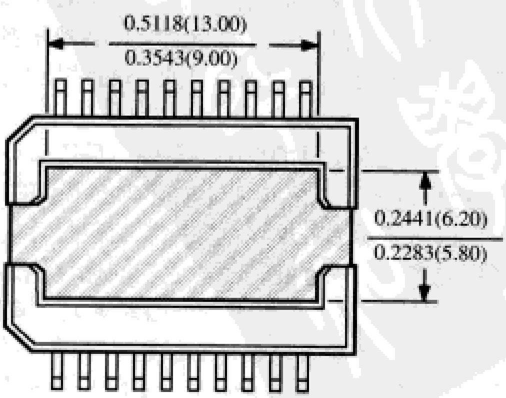



图7-94 AD8016 20脚PSOP3封装的底视图可以看出其铜散热片能够帮助散热（中间灰色部分）

(1) 应该使用尽可能大的铜作为PCB散热片，直到可以消除回流。
(2) 与(1)结合，应该使用多层（外层）PCB，多层之间用过孔连接。
(3) 应该使用尽可能厚的铜（2盎司，越重越好）。
(4) 应该为系统提供充分的自然通风口和出风口，以便于热量自由地远离PCB的热表面。
(5) 为了便于散热片之间的辅助气流对流，应该水平地朝向散热的PCB。
(6) 在精密运放应用中，应该考虑使用外部缓冲电路。
(7) 对于那些在有限空间内要求达到数瓦的应用，应当考虑利用强制风冷。
(8) 不应当在散热片引线上使用焊料蒙皮。
703 (9) 不应当为电源芯片提供过高的电压。

上述几点大部分都是显然的。然而，第9点还需要解释一下。无论何时，应用中都只需要适度的电压摆幅（比如标准视频信号为$2V_{p\text{-}p}$），并且使用较宽的工作电压。但是，如图7-95所示的数据，驱动高压信号的运放功耗也越大，即使负载功率一定也是如此。

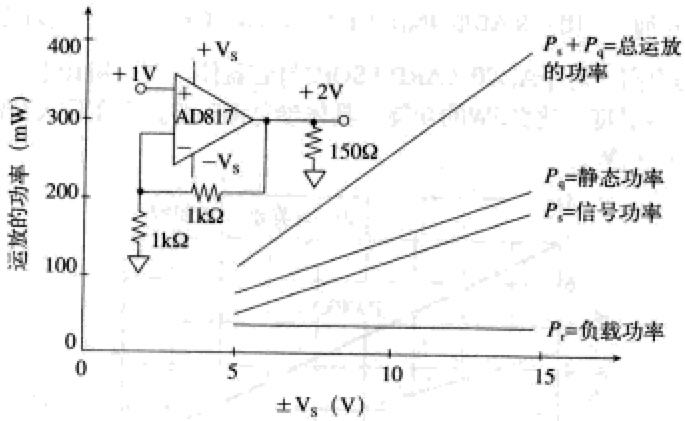



图7-95　视频运放驱动器在不同工作电压下、小电压输出摆幅时的功耗

此时，只要应用系统的扰动性能还能容忍，那么就应该使运放工作在更低的电源电压下，也就是±5V，而不是±15V。上面的例子中的数据是在直流条件下计算得到的，当输入信号为正弦波或者类似噪声的波形（如DMT信号，见参考文献2）时，功耗还会更大。这些基本理论也适用于交流波形，即当负载电流大、电压小时运放的功耗也很大。

尽管有大量的机会使用前面介绍的增强散热型封装的器件（如AD8016和AD8017）来应对高功率应用，但是流行的小型IC封装却朝着相反的方向发展。毫无疑问，如今的小封装牺牲了热性能。但是，因为可以在更小的封装上实现运放，所以整个系统的PCB密度得到了极大提高。

图7-96通过AD8057和AD8058系列单、双运放说明了上述几点。AD8057和AD8058运放都具有3种封装，包括SOT23-5、8脚的μSOIC以及标准的SOIC。

根据显示的数据可知，随着封装尺寸的不断减小，芯片的功率也更小。由于管脚框架是小型封装唯一散热方式，因此它们的热性能大打折扣。3种封装的$\theta_{JA}$依次为240°C/W、200°C/W和160°C/W。注意封装比器件的限制更大。其他具有相同封装的IC的散热性能也与此类似。

这些关于运放热设计的话题并未涉及经典的夹子式散热片。也没有使用强制风冷，那往往是当功率达到数十瓦时才考虑使用的。忽略这些内容主要是因为在如今的运放封装中已经很少会使用那些技术。
704

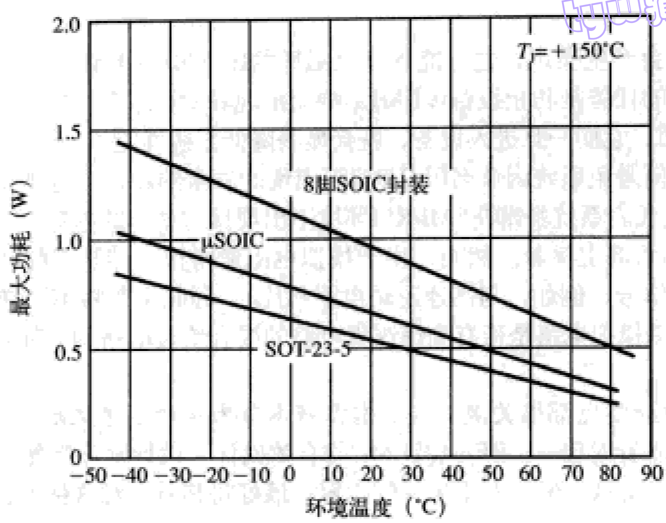



图7-96　几种AD8057/AD8058封装的热性能比较

参考文献4-7中有更通用的讨论，它们可以作为本节的补充。 705

## 参考文献


1. Data sheet for **AD8017 Dual High Output Current, High Speed Amplifier**, Analog Devices, Inc., www.analog.com.
2. Data sheet for **AD8016 Low Power, High Output Current, xDSL Line Driver**, Analog Devices, Inc., www.analog.com.
3. "Power Consideration Discussions," data sheet for **AD815 High Output Current Differential Driver**, Analog Devices, Inc., www.analog.com.
4. Walt Jung, Walt Kester, "Thermal Management," portion of Section 8 within Walt Kester, Editor, **Practical Design Techniques for Power and Thermal Management**, Analog Devices, Inc., 1998, ISBN 0-916550-19-2.
5. General Catalog, **AAVID Thermal Technologies, Inc.**, One Kool Path, Laconia, NH, 03246, 603-528-3400.
6. Seri Lee, "How to Select a Heat Sink," **Aavid Thermal Technologies**, www.aavid.com.
7. Seri Lee, "Optimum Design and Selection of Heat Sinks," **11th IEEE SEMI-THERM™ Symposium**, 1995, www.aavid.com.


706

## 7.6 EMI/RFI设计

*James Bryant，Walt Jung，Walt Kester*

模拟电路的性能经常会受到其附近电活动的干扰。并且，含有模拟电路的设备也会对外界产生影响。参考文献1依据IEC50的定义描述了这种互补传输不期望的高频信号，既有从本地设备传出的也有传入本地设备的。这些与电路板场地的电磁兼容性（electromagnetic compatibility，简称为EMC）相关的方面有：

- 它描述了电气和电子系统在抵抗其他系统干扰的能力；
- 它还描述了该系统工作时产生电磁场的能力。

完整的EMC保证将指示出设备在适当的设计下既不产生寄生信号，也不会产生带外信号（即在希望的频段以外的信号）。模拟设备常出现一类EMC问题，这就是本节强调的要合理处

理寄生信号。

外部的电气活动会产生噪声，它可能涉及电磁场的EMC以及射频干扰。其中，模拟设计师面临的更具挑战性的任务是防止设备因EMI影响而出现异常。本节需要非常注意的是：*EMI和RFI几乎都是有害的*，它们一旦进入设备，就会显著降低系统性能。

本节主要讨论如何避免系统因*收到*EMI/RFI而出现的异常的动作。这类误动作就是所谓的EMI或RFI*敏感性*，它代表系统暴露在EMI/RFI环境下出现反常动作的趋势。当然，还有一个与EMC对称的话题，称为寄生*辐射*。然而，由于模拟电阻通常很少涉及因脉冲、高速、大电流边沿引起的这种寄生信号（例如，与高速逻辑电路相比），因此本节将不详细介绍EMC的这些方面。尽管如此，如果模拟电路是带有高速逻辑电路的混合信号电路的一部分，读者就应该牢记上述要点。

由于各种EMC设计要点都很关键，强烈推荐*将本节末尾的参考文献作为补充学习材料*。实际上，对于一个彻底针对EMI、RFI以及EMC的有效设计，设计师应当熟悉掌握其中一个或多个参考文献（见参考文献1~6）。对于后续的内容，最好将其看作对这种内容的拓展，并且内容越来越重要。

707

### 7.6.1 EMI/RFI机理

为了理解并且合理控制EMI和RFI，最好首先将其分解成多个可掌握的部分。因此，应当牢记哪里会出现EMI/RFI问题，它们可以分解为源、通道以及接收器。作为系统设计师，应当能够直接控制整个系统的接收器以及部分通道，但是很少能控制实际的干扰源。

### 7.6.2 EMI噪声源

噪声耦合进入模拟电路并破坏其精度的方式有很多种。图7-97只列出部分噪声源实例。

- ❑ EMI/RFI噪声源可能来自任何地方
- ❑ 有些普通源信号也会产生噪声
  - ■ 广播和电视发射
  - ■ 移动射频通信
  - ■ 手机
  - ■ 车辆点火
  - ■ 照明
  - ■ 实际用的电源线
  - ■ 电动机
  - ■ 计算机
  - ■ 车库的卷闸门
  - ■ 遥测设备

图7-97 一些普通的EMI噪声源

这些EMI信号源几乎无法控制，因此对付它们的最好办法就是认识并且理解所有可能耦合进入设备的通道。

### 7.6.3 EMI耦合通道

EMI耦合通道实际上只有有限的几种。通常包括：

（1）传导干扰（公共阻抗）；

（2）容性或者感性耦合引起的干扰（近场干扰）；

（3）电磁辐射（远场干扰）。

**1. 噪声耦合的机理**

EMI的能量会从所有阻抗不匹配或者不连续的地方进入系统。通常发生在载有敏感模拟信号的导线穿过电源脚并接向PCB的接口处。不合理的接线或者较差的电源滤波设计都会成为干扰的理想通道。

当两路或多路电流共用同一个通道时（阻抗）就会出现传导噪声。该公共通道的对地阻抗往往较大。如果两个电路共用该通道，那么其中一个电路的噪声就会在另一个电路上产生噪声电压。通常需要很多步骤才能确认这种干扰的电压源（见参考文献1和2以及7.2节）。



图7-98是一些能够引起噪声从外部信号源进入电路的因素。

- ❑ 阻抗不匹配和不连续
- ❑ 共模阻抗不匹配→引起差模信号
- ❑ 容性耦合（电场干扰）
  - ■ $dV/dt$→互容→噪声电流（例子：1V/ns产生1mA/pF）
- ❑ 感性耦合（磁场）
  - ■ $di/dt$→互感→噪声电压（例子：1mA/ns产生1mV/nH）

图7-98　EMI如何找到进入设备的通道

被电介质（如空气、真空和固态或液态的绝缘材料，它们都是电介质）分开的两导体间存在电容。如果其中一个导体的电压相对另一个导体发生变化，那么就会有*位移电流*流过电介质。如果电容容量或者$dV/dt$比较大，那么就很容易耦合进噪声。例如，变化率为1V/ns时引起的位移电流等于1mA/pF。

如果一个有电流的电路产生的变化磁场穿过另一个电路，就会在第二块电路板上产生感应电动势。这种*互感*将导致高$di/dt$的电路产生耦合噪声。例如，互感为1nH、电流变化为1A/ns时，引起的感应电动势为1V。

**2. 减小共享阻抗噪声**

图7-99列出了消除或者减小因导线共享阻抗噪声的步骤，这种噪声又称为*共享阻抗噪声*。

- ❑ 共享阻抗噪声
  - ■ 对运放的电源进行低频和高频退耦
  - ■ 减小共享阻抗
  - ■ 消除共享通道
- ❑ 技术
  - ■ 低阻抗电解电容（适用于低频）和本地地阻抗（适用于高频）旁路
  - ■ 使用地平面和电源平面
  - ■ 优化系统设计

图7-99　处理共享阻抗噪声的一些解决方法

这些方法应与本章第2节介绍的相关技术结合使用。

为多个电路供电的电源轨就是一个很好的共享阻抗实例。实际的电源都有较小的输出阻抗，或者在高频时没有。此外，由于分发电源的PCB走线也是感性和阻性的阻抗，可能会形成地回

709 流。那些PCB中的专用层是连续的（理想情况下如此），因此它具有最低的电阻和电感。

有些应用中，低电平噪声会遭遇共享阻抗噪声的高电平，这时就可能无法避免干扰，因此需要调整系统结构，可以采用的方法有：

(1) 以差分方式传输信号

(2) 放大信号以提高S/N

(3) 将信号转换为电流后传输

(4) 将信号转换为数字量

## 7.6.4 近场干扰引起的噪声

串扰是第二种最常见干扰。在噪声源附近（即近场），干扰并不是以电磁波的形式传递，感性或容性耦合信号都可能出现串扰。

### 1. 减小电容耦合噪声

容性耦合噪声可以通过降低耦合电容（通过针对导体的距离）来减小，但是最容易的解决方法是使用屏蔽。在信号源和受引线的节点之间加入一个导电的接地屏蔽体（所谓的法拉第屏蔽罩），就能将位移电流直接引入地平面，从而消除这种噪声。

当使用这种屏蔽罩时，必须注意的是一定要将法拉第屏蔽罩接地。一个浮动的开路的屏蔽罩反而会增大容性耦合噪声。如果需要简要回顾一下这种屏蔽技术，可以翻阅本章的第2节，以及本节末尾的参考文献2和3。

- ❑ 减小高$dV/dt$噪声源的电平
- ❑ 为屏蔽线使用合理的接地策略
- ❑ 减小杂散电容
  - ■ 输入线等长
  - ■ 导线尽可能短
  - ■ 使用信号–地–信号的布局策略
- ❑ 使用接地的法拉第屏蔽罩实现保护远离电场

图7-100 减小容性耦合噪声的方法

图7-100总结了一些消除容性耦合干扰的方法。

### 2. 减小磁耦合噪声

图7-101总结了消除磁场引起的干扰的方法。

- ❑ 认真布线
- ❑ 使用导电屏蔽罩来屏蔽高频磁场
- ❑ 使用高渗透率的屏蔽层屏蔽低频磁场（导磁金属）
- ❑ 减小接收器的回路面积
  - ■ 使用双绞线
  - ■ 线的位置
  - ■ 电路与干扰源的朝向
- ❑ 降低噪声源
  - ■ 使用双绞线
  - ■ 使用屏蔽

图7-101 减小磁耦合噪声的方法

为了说明磁耦合噪声的影响，可以考虑一个闭合回路面积为$A$ cm²的电路，它工作在一个磁通密度有效值为$B$ Gs的磁场中。那么该电路感应的噪声电源$V_n$可以由如下公式计算得到：

710

$$V_n=2\pi fBA\cos\theta\times10^{-8}\text{V} \quad (7\text{-}8)$$

该公式中，$f$代表磁场的频率，$\theta$表示磁场强度$B$与电路回路$A$的夹角。通过减小电路的回路面积和磁场密度或者二者的夹角，都可以减小磁场耦合噪声。减小回路面积需将电路上的走线调整得更紧密。使用双绞线也可以减小回路面积。由于正极性和负极性增加的回路面积和始终为零，

因此该方法可以消除磁场的影响。然而，由于磁场密度与感应体到干扰源的距离的三次幂成反比，因此将电路板远离磁场也是有效减小感应噪声电压的好方法。最后，如果电路板垂直于磁场放置，那么受到的磁场影响也最小。如果电路的导体与磁场平行放置，那么由于入射角为零度，收到的感应噪声最多。

此外，还有其他方法可以减小磁场的干扰，比如可以在磁场源处理。前面已经提到，如果接收电路的导体绞合在一起，就可以消除导线上的感应磁场。该方法同样适用于信号源引线。如果磁场源有大电流流过附近的导体，那么其中的引线也应该绞合在一起，以减小网络磁场。

屏蔽罩和罐并不像对付电场那样有效地对付磁场，但是有时也有用。使用高渗透率的屏蔽层对低频磁场也有一定的衰减作用。而对于高频磁场，可以采用简单的导电屏蔽罩，只要屏蔽罩的厚度比所用导体的集肤深度大就行。注意，铜的集肤深度为$6.6/\sqrt{f}$ cm，其中$f$的单位是赫兹。

711

### 7.6.5 无源器件：应对EMI的技术

如果使用恰当，无源器件（如电阻、电容和电感）都是减小外部感应干扰的有力工具。

简单的RC网络可以构成低成本的单极点低通滤波器。它能将输入噪声转换为热，再由电阻散发掉，但是注意，固定的电阻自身也会产生热量。此外，当该滤波器用于运放或者仪表放大器的输入电路时，这些电阻能够将输入偏置电流转换为失调电压。如果选择合适的两个电阻，就可以消除直流失调，并消除噪声。图7-102总结了几种用于减小EMI的流行的低通滤波器。

| 低通滤波器 | 优　　点 | 缺　　点 |
|---|---|---|
| RC型 | 简单、便宜 | 电阻有热噪声<br>$I_B \times R$产生压降→失调电压<br>单极低转折 |
| LC型（Bifilar） | 低频时噪声极低<br>IR上的压降极小<br>便宜<br>双极点转折 | 复杂度适中<br>铁芯有非线性 |
| π型（C-L-C） | 低频时噪声极低<br>IR压降极小<br>有成品滤波器<br>多极低转折 | 最复杂<br>铁芯有非线性<br>价格高 |

图7-102　使用无源器件构成滤波器来应对EMI

在应用中，如果信号和回流导体的磁耦合不好，那么可以使用共模扼流圈来增加它们的互感。注意，这些方法都主要用于仪表放大器，它能接收平衡的输入信号（相反，运放本质上是非平和输入——除非它采用了仪表放大器的结构）。在一个高磁导率（大于2000）的铁氧体磁珠上绕几圈差分信号线就能制成共模扼流圈。铁氧体的磁特性使得差模电流可以不受妨碍地流过，而共模信号却被压制。

在扼流圈之前或之后使用电容，可以分别实现共模或差模滤波功能。由于导线的直流电阻很小，因此这种共模扼流圈的价格低、热噪声和偏置感应电流都极小。然而，铁芯周围存在磁场。在铁芯周围安装金属屏蔽层可以防止它与其他电路耦合。此外，还需注意避免磁芯的电流过大而导致铁氧体饱和。

无源滤波的第三种方法是利用成品π网络（C-L-C）。成品滤波器完全是自带的，其输入端和输出端都有馈通电容，还有防止电感磁场受到辐射噪声影响的屏蔽层。这些更昂贵的网

712 络让衰减更少，操作频率范围更广。但必须选择合适的滤波器，防止当前的铁氧体饱和。

**降低系统对EMI的敏感度**

前面介绍的例子和前几节介绍的技术展示了用于降低或者消除EMI/RFI的。图7-103从系统的角度考虑也总结出一些方法。

- ❑ 总是假设存在干扰
- ❑ 使用导电包裹以防止电场和高频磁场
- ❑ 使用高导磁率金属包裹以防止低频磁场
- ❑ 为导线实施有效屏蔽
- ❑ 使用馈通电容和PI型封装的滤波器

图7-103　降低系统的EMI/RFI敏感度

7.6.10节还将介绍利用滤波器应对EMI的技术，7.6.6节将更深入地介绍屏蔽原理。

### 7.6.6　屏蔽概念的回顾

下面将介绍一些有关屏蔽有效性的概念，作为背景材料。感兴趣的读者可以查阅本节末尾列出的参考文献4～9。

应用屏蔽有效性的概念需要理解干扰源、源周围的环境以及源与观测点（接收器）的距离。如果工作的电路很靠近干扰源（位于近场，或称感应场），必须掌握干扰源的场特性。如果电路远离干扰源（位于远场，或称辐射场），需要掌握传输介质的场特性。

如果电路板与干扰源的距离小于干扰信号波长（$\lambda$）的2π分之一，即距离小于$\lambda/2\pi$，那么就称电路是工作在近场。如果电路与干扰源的距离大于这个值，称其工作于远场。例如，干扰源引起的1ns脉冲沿，其带宽上界约等于350MHz。而350MHz信号的波长约等于32 in（光的速度约等于12 in/ns）。将波长除以2π得到的距离约等于5 in，它介于近场和远场之间。如果电路与350MHz干扰源的距离不足5 in，那么电路就在干扰源的近场工作。如果距离大于5英尺，那么电路就在干扰源的远场工作。

无论是何种干扰，它都有一定的阻抗特性。该特性或场的波阻抗是由其电场强度（$E$）与磁场强度（$H$）之比来决定的。在远场中，该比值是自由空间的阻抗特性，约等于$Z_0$=377Ω。在近场时，波阻抗由干扰源的特性及其与电路的距离决定。如果干扰源是一个大电流的低压源（如环路天线或者功率线变压器），那么该区域由磁场占据主导低位，并且波阻抗将不足377Ω。如果干扰源是低电流的高压源（比如罗德天线或者时高速数字开关电路），那么该区域由电场占据主导低位，波阻抗又会大于377Ω。

导体包裹可以用于屏蔽敏感电路免受外部场的影响。由于这些材料的阻抗比入射场的波阻713抗小，因此二者的阻抗不匹配。导电屏蔽层的有效性取决于两点：第一，入射波遇到屏蔽材料后放射的损失。第二，被屏蔽材料吸收的传输波。放射的损耗取决于干扰类型及波阻抗，而被吸收的损耗则与干扰源无关。近场和远场的辐射一样，磁场和电场也一样。

两种材料接口处的放射损耗取决于两种媒介阻抗特性的差别。对于电场而言，放射损耗取决于干扰及屏蔽材料的频率。该损耗以分贝为单位，计算公式为：

$$R_e(\text{dB}) = 322 + 10\lg\left[\frac{\sigma_r}{\mu_r f^3 r^2}\right] \tag{7-9}$$

其中，$\sigma_r$=屏蔽材料的相对电导率（单位是西门子/米）

$\mu_r$=屏蔽材料的相对磁导率（单位是亨利/米）

$f$=干扰信号的频率

$r$=源和干扰之间的距离（单位是米）

对于磁场来说，其损耗也取决于屏蔽材料的干扰信号的频率。磁场的放射损耗的计算公式为：

$$R_{m}(\text{dB})=14.6+10\lg\left[\frac{fr^{2}\sigma_{r}}{\mu_{r}}\right] \tag{7-10}$$

对于平面波（$r>\lambda/2\pi$），放射损耗的计算公式为：

$$R_{Pw}(\text{dB})=168+10\lg\left[\frac{\sigma_{r}}{\mu_{r}f}\right] \tag{7-11}$$

吸收是屏蔽材料的第二种损耗机理。因为吸收而造成的波衰减为：

$$A(\text{dB})=3.34t\sqrt{\sigma_{r}\mu_{r}f} \tag{7-12}$$

其中，$t$=屏蔽材料的厚度，单位是英尺。该表达式对电场和磁场中的平面波有效。由于传输场的密度和屏蔽材料的厚度呈指数衰减关系，屏蔽体单位集肤深度（$\delta$）的吸收损耗为9dB。由于吸收损耗与材料的厚度成正比，与集肤深度成反比，因此增加屏蔽材料的厚度就可以更有效地屏蔽高频干扰。

平板波在远场的放射损耗随干扰信号的频率增大而减小，这是因为屏蔽阻抗$Z_S$会随频率增大而增大。另一方面，由于集肤深度减小，吸收损耗又随着信号频率的增大而增大。对于电场端接平板波，主要的屏蔽原理是放射损耗，而在高频时的主要原理又是吸收损耗。

因此，对于高频干扰信号，轻量级、易于加工的高电导率材料（比如铜或者铝）都可以作为合适的屏蔽材料。然而，在低频段，它们对磁场的放射损耗和吸收损耗都比较低，因而很难屏蔽来自低频磁场的干扰。为此，选用高磁导率、低磁阻的屏蔽材料就可以获得最好的保护效果。低磁阻材料能够提供磁分流通道，从而使磁场远离被保护的电路。

714

下面总结经常用于屏蔽的金属材料的策略：使用高电导率金属防止高频干扰，使用高磁导率金属防止低频干扰。

合理的防护罩能够有效地防止外部干扰破坏自身信号，并能限制内部产生的干扰。然而，在实际中，屏蔽层上往往需要开孔，以安装可调旋钮、开关、连接器或者通风口。但这些开孔都会损失屏蔽层有效性，它会使高频干扰信号溜入仪器内部。

由于开孔就像一个天线槽，因此应评估最长的开孔（并不是开孔的总面积）为外部场进入屏蔽层内部提供通道的能力。式（7-13）可以用于计算开孔的防护有效性，或者其对EMI漏成分的敏感性。

$$\text{屏蔽层有效性(dB)}=20\lg\left(\frac{\lambda}{2\times L}\right) \tag{7-13}$$

其中，$\lambda$=干扰信号的波长

$L$=最大开孔的尺寸

当开孔的尺寸等于干扰信号波长的1.5倍时，通过开孔的EMI辐射最大（屏蔽有效性为0dB）。因此最重要的规则是确保最大开孔小于干扰信号波长的1/20，以确保20dB的屏蔽有效性。

此外，在屏蔽层的多个面开很多小孔比只在其中一面开很多孔更好。这是因为在不同方向上的开孔可以向不同的方向辐射，结果不会损失屏蔽有效性。如果开孔和接缝不可避免，那么应使用导电的垫圈、导电屏蔽层以及独立的油漆或者它们的组合，以确保最大开孔尺寸小于波

长的1/20。任何穿过屏蔽层的线缆、导线、连接器、指示器或者控制柄，其周围都应当用金属屏蔽材料与屏蔽层紧密接触。在那些不使用屏蔽线缆/导线的应用中，建议在屏蔽层的入口处使用滤波器。

715

**导线和屏蔽的基本要点**

尽管在其他地方也曾说过，如果线缆和频率选择不合理，那么不但对频率没有任何用，而且会引起辐射和传导干扰。这些内容足以用专门的论文来仔细论述，感兴趣的读者可以参阅参考文献2、3、5和6。

如图7-104所示，合适的线缆/包裹屏蔽层能够确保敏感电路及其信号得到全面而有效的屏蔽。

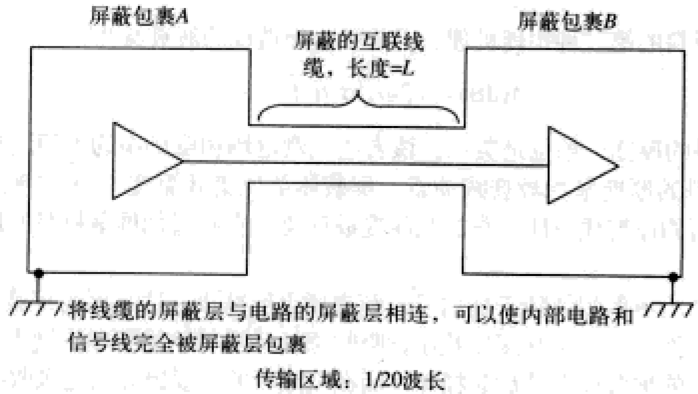



图7-104 屏蔽的互联线缆可长可短，取决于电路的工作频率

从该图可以看出，包裹和屏蔽必须接地良好，否则它们就是天线，会使辐射和传导干扰问题更为严重（而不是得到改善）。

根据干扰源的类型（拾取/辐射，低频/高频），也应采用不同的线缆屏蔽材料，并且它还与线缆的长度有关。第一步是确定线缆的长度在相关的频段是电气长线还是电气短线。如果线缆的长度小于干扰信号最高频率对应波长的1/20，称之为电气短线。否则认为它是电气长线。

例如，当干扰频率为50Hz/60Hz时，电气短线的长度不超过150英里，而这些低频电场的主要耦合机理是容性的。然而，对于任何小于150英里的线缆，干扰的幅度在整个线缆上都一样。

在含有电气长线的应用中，通常需要防止高频干扰，最好的办法是将线缆的屏蔽层的端点与低阻抗节点相连，称为末端相连。简单起见，可以将其直接与驱动终点相接，这是接收器处的容性连接。如果不接地，非端接传输线效应将导致信号在线缆中放射和停滞。当频率达到10MHz甚至更高时，则需要使用圆周型（360°）屏蔽环和金属连接器，以保证能够低阻抗接地。

总之，为了防护低频（小于1MHz）的电场干扰，可以使用屏蔽层一端接地的方法。对于高频干扰（大于1MHz），最好的方法是两端接地，并将屏蔽层与连接器360°环形固定，以实现连接器和屏蔽包裹的金属–金属的连续性。

716

然而，实际中在进行双端接地时有一点需要注意。当这样做时，它将构成一个低频的地回路，具体如图7-105所示。

如果$A_1$和$A_2$距离较远，那么这两个系统的地平面之间往往会存在电势差$V_N$。该电压的频率通常等于电源线频率（50Hz或者60Hz）或者是其整数倍。但是，如果将屏蔽层的两端直接接

地，那么屏蔽层内会出现噪声电流$I_N$。在精确平衡的系统中，系统的共模抑制比是无穷大，并且该电流会在接收器$A_2$处产生差分误差。但是，实际的驱动器、线缆或者接收器都无法实现精确的平衡，因此屏蔽层内的电流就会在$A_2$输入端产生一定的差分噪声信号。下面将介绍在各种实例中如何对屏蔽层增强接地。

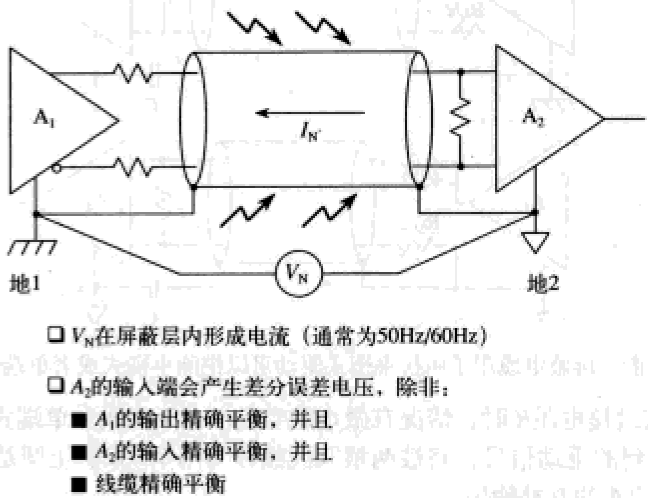



图7-105　屏蔽双绞线内的地回路可能引起误差

如上所述，线缆屏蔽同时针对低频和高频干扰。好的设计经验要求屏蔽层在两端接地，这适用于线缆相对与干扰信号的频率来说是电气长线的情况，而实际中大多数RF干扰都属于这种情况。

717

图7-106是远程无源RTD传感器通过屏蔽线缆与电桥和调理电路相接的电路。如图所示，上图是合理的接地方法，即屏蔽层仅在接收端接地。

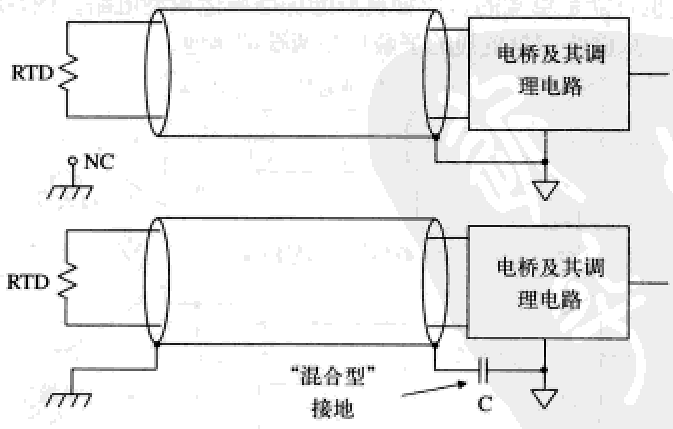



图7-106　屏蔽电缆与无源传感器相接时的混合型接地

从安全性考虑，通常需要远程端的屏蔽层也接地。如果需要如此，那么接收端就应该通过低阻抗的陶瓷电容（0.01～0.1μF）接地，它也具有高频接地功能。该电容相当于屏蔽层上RF信号的地，但是又不影响屏蔽层内低频信号的流动。该技术通常称为混合型接地。

图7-107是有源的远程传感器和其他电路相接的情况。在这两种情况中，无论是上图的平

衡式驱动电路还是下图的单端式驱动电路，混合接地仍然合理。其中，电容$C$都截断了低频接地回路，但是又为屏蔽电缆在$A_2$接收端提供了有效的RF接地。

718

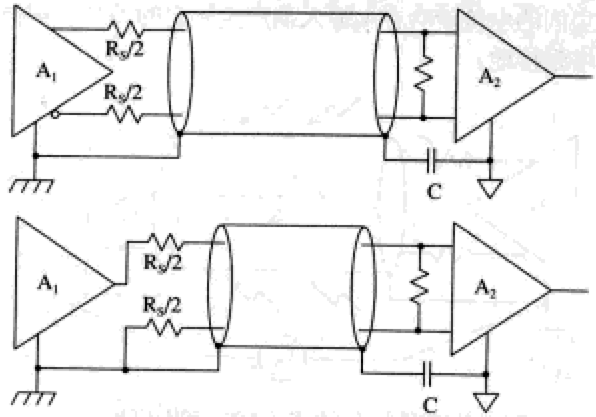



图7-107 平衡式屏蔽电缆用于阻抗平衡式驱动可以消除平衡式或者单端式信号源的噪声

当信号源接有端接电阻$R_s$时，情况有微小的变化。在平衡式和单端式驱动中，来自网络阻抗$R$的平衡线上看到的驱动信号，将被两根双绞线分为两个$R_s/2$。上图是简单的全差分驱动电路，$R_s/2$电阻串联进$A_1$的互补输出。

下图是单端型驱动器，注意其中也有两个$R_s/2$电阻，一个串联在脚上。这里的虚地回流脚上的电阻提供了一个到差分线的阻抗平衡接地连接，这有助于衰减整个系统的噪声。注意该实现仅适用于那些采用平衡接收器$A_2$的应用。

同轴电缆与屏蔽双绞线不同，其信号回流通路经过屏蔽层。因此理想情况是在驱动端对屏蔽层接地，并使得屏蔽层在差分接收端（$A_2$）悬空，如图7-108的上图所示。然而，该技术使得接收器必须采用差分型器件，才可确保高频时仍有较好的共模抑制能力。

然而，接收端也可能是单端的，比如典型的标准单运放型电路。图7-108下图就是这种情况，因此别无选择，只能将同轴电缆的屏蔽层在两端都接地。

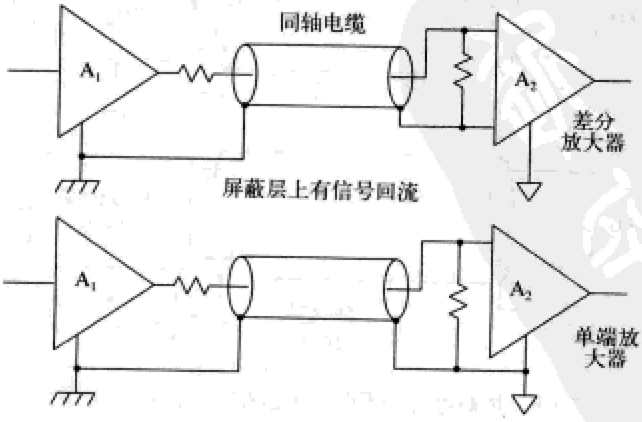



图7-108 同轴电缆可以用于平衡式或者单端式接收器

## 7.6.7 输入级RFI的整流灵敏度

模拟集成电路中最著名也最难理解的现象是RFI整流，特别是在运放和仪表放大器中。在

器件放大非常微弱的信号时，能整流大幅度、带外的高频信号，即RFI，结果为输出端信号中就混有直流误差。这种不希望出现的HF信号可以从多种途径进入敏感的模拟电路。导体可以通过容性、感性或者辐射耦合方式拾取噪声。放大器输入端的谐波信号和期望的信号混在一起。但是，这些谐波信号的幅度可达数十毫伏，因而会引发问题。简单来说，不能认为一个敏感的低带宽直流放大器总能抑制带外的谐波信号。但是简单的线性低通滤波器却可以，运放和仪表放大器可以整流高电平HF信号，导致非线性和不规则的偏置电压。本节就将讨论分析和防止RFI整流的方法。

719

### 7.6.8 背景：运放和仪表放大器的RFI整流灵敏度测试

几乎所有的仪表放大器和运放的输入级都采用射极耦合型BJT或者源极耦合型FET差分对型结构。受器件的工作电流、干扰频率和其相对幅度的影响，差分对的功能就像一个高频检测器。下面将会看到，该检测过程将在干扰信号的谐波频率及直流处产生谱分量。它可以检测干扰信号的直流成分，这将影响放大器的偏置电压，从而影响精度。

运放和仪表放大器的RFI整流作用可以通过很简单的电路来测试，称为*RFI整理测试电路*（见参考文献的P1-38）。在该测试中，运放或者仪表放大器的增益被配置为–100（运放）或者100（仪表放大器），并在放大器输出后接100Hz低通滤波器后测试，以防止其他信号的干扰。100MHz、20mVp-p的信号作为测试激励信号，它满足被测器件的频率限制。工作时，该评估测试就是测量在激励信号作用下直流输出的偏移量。理想情况下，偏移量应该为零，而实际器件的偏移量则显示了它的RFI整流灵敏度。基于BJT和FET技术的器件都可以用该方法测试，这些器件既可以在大电流下工作也可以在小电流下工作。

在参考文献10列出的最初的运放测试器件集中，有些FET输入型器件（如OP80、OP42、OP249以及AD845）的输出电压都没有明显的变化，而有些的输出偏移则相对输入不超过10μV。对于BJT输入型运放，偏移量会随工作电流的增大而下降。只有两个器件的输出电压没有明显的偏移（AD797和AD827），而其他器件的偏移量相对于输入也不超过10μV（OP200和OP297）。对于其他运放，它们在该测试下也表现出类似的特性。

从这些测试中可以看出RFI整流的一些基本特点。首先，器件的敏感性与电源电流成反比，也就是说，当器件工作在低静态电流时，输出电压的偏移最大。其次，FET输入型IC的敏感性比BJT型器件弱。实际中，这意味着运放或者仪表放大器的功耗越小，对RFI整流的影响越敏感。最后，FET输入型运放（或仪表放大器）对RFI的敏感度更低，特别是在其工作电流很大时。

根据上述数据和对BJT和FET根本差别的考虑，就可以得出期望的结论。双极型三极管的动作受前向偏置PN结控制（基－射结），其伏安特性依指数变化，并且具有很强的非线性。另一方面，FET管由反偏的PN结二极管（门－源结）上的电压决定。FET的伏安特性是平方律，因此它比BJT的线性度好。

对于工作电流更低的器件，电路中的三极管将被偏置到低于集电极的尖峰电流fT。尽管这些IC的fT可以被制成数百兆赫兹，当三极管工作在低电流条件时，充电瞬态时会增大。所用的阻抗等级也会损坏这些器件的RFI整流能力。对于低功耗的运放，其阻抗约为数百至数千欧，而稳健的电源电流设计中阻抗可能不超过数千欧。这些因素共同导致低功耗器件的RFI整流敏感度下降。

720

图7-109总结了RFI整流灵敏度仪表观察结果，它适用于运放和仪表放大器。

- ❑ BJT输入型器件整流
  - ■ 前向偏置的*B-E*结
  - ■ 伏安传输特性成指数关系
- ❑ FET输入型器件对整流并不敏感
  - ■ 反向偏置的PN结
  - ■ 伏安传输特性呈平方律关系
- ❑ 低$I_{SUPPLY}$器件与高$I_{SUPPLY}$器件相比
  - ■ 低$I_{SUPPLY}$ ⇒ 整流灵敏度更高
  - ■ 高$I_{SUPPLY}$ ⇒ 整流灵敏度更低

图7-109 运放和仪表放大器输入级RFI整流灵敏度的一些基本观测结果

### 7.6.9 一个分析方法：BJT的RFI整流

尽管实验室的设备证明了BJT输入型器件比FET输入型器件的RFI整流灵敏度更大，下面将通过更为理论的方式来解释这一现象。

RF电路设计师早就知道PN结二极管是有效的整流器，这得益于它们的伏安特性。当BJT三极管的输入为高频正弦波时，通过对其输出电流的频谱分析可知，随着器件的偏置接近自身的阈值，非线性也越来越大。相反的，这又使得将其当作检测器更合适。这特别适用于低功耗的运放，因为它们的输入三极管的集电极偏置电流非常小。

参考文献10对BJT的集电极电流进行了整流分析，这里不再重复，而只是给出最终的结论。这些结果表明最初的二阶项可以简化为频率相关项（$\Delta i_c(ac)$）它等于输入频率和直流项（$\Delta i_c(dc)$）的两倍。后续的成分可以表示为式(7-14)，这是整流后直流项的最终形式：

$$\Delta i_C(DC)=\left(\frac{V_X}{V_T}\right)^2\times\frac{I_C}{4} \tag{7-14}$$

该表达式表明二阶项的直流分量与HF噪声的幅度$V_x$的平方以及三极管的静态集电极电流$I_C$成正比。为了说明这一点，请注意双极型三极管的直流集电极电流的变化，当三极管的$I_C$=1mA时，10m$V_{peak}$假生高频信号将增大至38μA。

减小整流集电极电流可以减小静态电流或者干扰的幅度。由于运放和仪表放大器输入级很少能调整静态集电极电流，因此这是目前降低干扰噪声的电压$V_x$的最佳方法（几乎也只有这一个方法）。例如，干扰信号的幅度减小一半至5m$V_{peak}$，整流后的集电极电流就可以从4减小到1。显然，这表明确保寄生HF信号远离RFI敏感放大器的输入端是非常重要的。

721

**一个分析方法：FET的RFI整流**

参考文献10已经对JFET管的漏极电流进行了整流分析，这里就不重复了。在整流分析中，也采用了类似的近似，即将FET的漏极电流看作门极电压$V_x$的函数。这种评估FET管漏极电流的二阶整流项的结果总结为式(7-15)。和BJT一样，FET的二阶项也包括直流分量和交流分量。这里给出整流后的漏极电流的直流项的简化表达式，其中整流后的直流漏极电流与谐波信号$V_x$的幅度的平方成正比。然而，式(7-15)也表明FET与BJT相比，其整流程度有重要区别。

$$\Delta i_D(DC)=\left(\frac{V_X}{V_P}\right)^2\times\frac{I_{DSS}}{2} \tag{7-15}$$

鉴于BJT集电极电流的变化与集电极静态电流有直接关系，而JFET的漏极电流的变化也与门－源电源为零时的漏极电流$I_{DSS}$成正比，并且与其通道的夹断电压$V_p$的平方成反比——该参

数与几何尺寸及工艺有关。通常，用于仪表放大器和运放输入级的JFET将被其静态电流偏置约0.5 · $I_{DSS}$。因此，JFET漏极电流的变化与其静态漏极电流无关，也就是说与工作点无关。

图7-110定量地比较了BJT和FET二阶整流后的直流项。在该例中，双极型三极管的发射极面积为576μm²，单位面积JFET的$I_{DDS}$为20μA、夹断电压为2V。每个器件都被偏置10μA，并且工作温度为$T_A$=25°C。

❑ BJT：

发射极面积=576μm²

$I_C$ =10μA

$V_T$=25.68mV@25°C

$$\Delta i_C = \left(\frac{V_X}{V_T}\right)^2 \cdot \frac{I_C}{4} = \frac{V_X^2}{264}$$

❑ JFET：

$I_{DSS}$=20μA(Z/L=1)

$V_P$=2V

$I_D$=10μA

$$\Delta i_D = \left(\frac{V_X}{V_P}\right)^2 \cdot \frac{I_{DSS}}{2} = \frac{V_X^2}{400\times 10^3}$$

❑ 结论：BJT约比JFET灵敏1500倍

图7-110 BJT和JFET的相对灵敏度比较

重要的结果是，在相同的静态电流条件下，双极型晶体管的集电极电流的变化约是JFET漏极电流变化的1500倍。这就解释了FET输入型放大器对大幅度高频激励不灵敏的原因。结果使它们具有更多的RFI整流免疫力。

根据上述分析可以得出如下结论：由于用户很难掌握放大器的内部电路，因此为防止因RFI造成IC电路的性能下降，只能使用那些与IC相关的方法。

722

上面的分析表明，无论是哪种放大器，RFI整流都与干扰信号的幅度的平方成正比。因此，为减小精密放大器的RFI整流，就必须在进入放大级之前减小干扰信号的电平或者消除它。最直接减小或消除不期望的噪声的方法是使用适当的滤波。

该题目即将在本节接下来的内容中介绍。

### 7.6.10 减小运放和仪表放大器电路的RFI整流

EMI和RFI都会严重影响高精度模拟电路的直流性能。由于精密运放和仪表放大器的带宽相对较低，因此它们在频率达数兆赫兹时很难精确地放大RF信号。然而，如果这些带外信号经过运放的输入端、输出端或者电源脚之后再与精密放大器耦合，那么它们就会被各种放大器的内部节点内部整流，立即导致输出端产生不期望的直流偏置。之前对该现象的理论讨论只给出了基本机理。下面的逻辑将展示如何利用适当的滤波来减小或者消除这些误差。

在本章的其他地方，我们已经讨论过恰当的电源退耦能够减小IC电源上的RFI，下面还需进一步在器件级讨论放大器的输入端和输出端。假设已经具备了系统级的EMI/RFI，比如RFI紧密包裹、适当的接地屏蔽和电源轨滤波等。下面的步骤将进行电路级EMI/RFI防护。

### 7.6.11 运放的输入端

防止运放输入级的整流的最佳方法是在靠近运放输入端的位置使用低通滤波器，如图7-111所示。其中，左侧是反相运算放大电路，滤波电容$C$位于等值电阻$R_1$-$R_2$之间。其转折频率点的表达式很简单。在极低的频率或者直流时，该电路的闭环增益为$-R_3/(R_1+R_2)$。注意，$C$并不与运放的反相输入端直接相接，这是为了防止引起电路不稳定。该滤波器的带宽可以选择为信号带宽的100倍，以尽可能减小信号的损失。

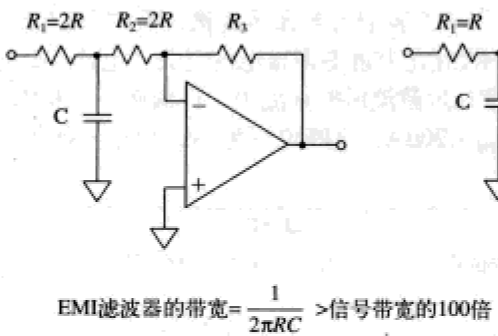



图7-111 用于运放电路的简单EMI/RFI噪声滤波器

对于右图的同相运算放大电路，电容$C$直接与运放的输入端相接，它和输入电阻$R$也构成相同转折频率的滤波器。这两种情况都应选用低阻抗的芯片型电容器，比如NP0型陶瓷电容。该电容在任何情况下都不应有损失或出现电压系数问题，因此只能选用NP0型或者薄膜型电容。

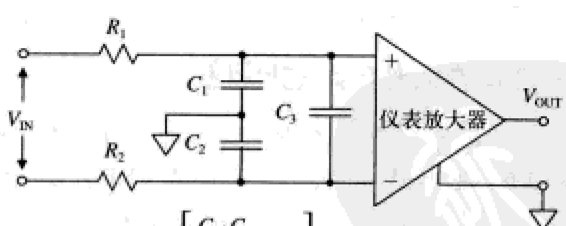
723

需要注意的是，可以用铁氧体磁芯替换$R_1$，但是铁氧体磁芯的阻抗无法很好地受控，并且在10~100MHz频段大于100Ω。

### 7.6.12 仪表放大器的输入端

精密仪表放大器对共模EMI/RFI引起的直流偏置误差特别敏感。这就好比是仪表放大器出现问题。并且，对运放来说也一样，它对EMI/RFI的灵敏度比低功耗的仪表放大器更严重。

图7-112是通用的仪表放大器的器件级滤波器。该电路中的仪表放大器可以是任何型号。仪表放大器相对复杂的平衡RC滤波器具有高频滤波功能。该仪表放大器可以通过增益设定电阻（未画出）设定成应用所需的增益。




$$\tau_{DIFF}=(R_1+R_2)\left[\frac{C_1\cdot C_2}{C_1+C_2}+C_3\right]$$

$$\tau_{CM}=R_1\cdot C_1=R_2\cdot C_2$$

$$\tau_{DIFF}\gg\tau_{CM}$$

$$R_1\cdot C_1=R_2\cdot C_2$$

$R_1=R_2$，应选用误差1%的电阻

$C_1=C_2$，应选用误差≤5%的电容

$$差分滤波器的带宽=\frac{1}{2\pi(R_1+R_2)\left[\frac{C_1\cdot C_2}{C_1+C_2}+C_3\right]}$$

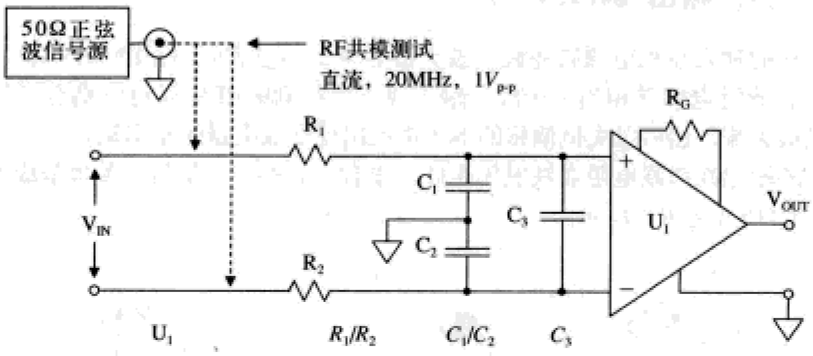
图7-112 一个用于仪表放大器的通用共模/差模RC EMI/RFI滤波器

注意在该全平衡滤波器中，($R_1$-$C_1$) 和 ($R_2$-$C_2$) 可以滤除共模信号，($R_1+R_2$) 和 ($C_3\|C_1$-$C_2$) 的串联可以滤除差模信号。如果 ($R_1$-$R_2$) 和 ($C_1$-$C_2$) 没有精确匹配，那么部分输入共模信号$V_{IN}$

就会转换为仪表放大器输入端的差模信号。正因为如此，$C_1$和$C_2$彼此的匹配度不超过5%。此外，为保证匹配$R_1$和$R_2$应选用误差为1%的金属薄膜电阻。假设$V_{IN}$处的可视源电阻相对于（$R_1$-$R_2$）较低，并且匹配。在这种滤波器中，$C_3$应比$C_1$或$C_2$大（即$C_3 \geqslant C_1, C_2$），以便于压制因（$R_1$-$C_1$）和（$R_2$-$C_2$）不匹配引起CM向DM转换时出现的寄生差分信号。

滤波器的总带宽应至少是输入信号带宽的100倍。物理上说，该滤波器器件应对称地安装在含有大面积地平面的PCB上，并且地平面应该靠近仪表放大器的输入端以优化性能。 724

图7-113是一系列该滤波器，它们都适用于各种仪表放大器。RC器件应能够适应数据表中仪表放大器的变化。应选用能够合理平衡EMI/RFI低灵敏度和噪声增加量小的滤波器器件（这些涉及放大器，而与滤波器无关）。




| $U_1$ | $R_1/R_2$ | $C_1/C_2$ | $C_3$ |
|---|---|---|---|
| | 1% | ≤5% | 10% |
| AD620/621/622 | 4.02k | 1nF | 47nF |
| AD623 | 10k | 1nF | 22nF |
| AD627 | 20k | 1nF | 22nF |

图7-113 灵活的共模和差分RC EMI/RFI滤波器可以用于AD620系列、AD623、AD627和其他仪表放大器

为了测试该电路的EMI/RFI灵敏度，如图所示，在输入电阻上施加了1$V_{p-p}$的共模信号。对于常用的仪表放大器，如AD620，当它工作增益为1 000，最大RTI输入失调电压偏移量在20MHz范围内为1.5μV。以AD620滤波器为例，其差分带宽约为400Hz。

与无源RC滤波器相比，共模扼流圈能提供简单、单器件的EMI/RFI保护，具体如图7-114所示。 725

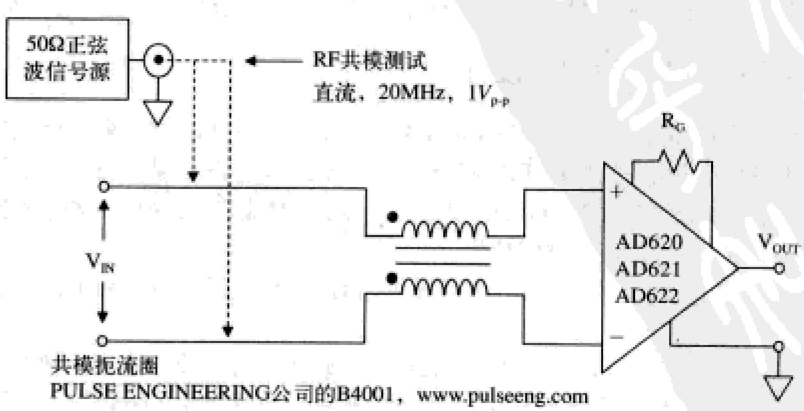



图7-114 对于简单且低噪声的EMI/RFI滤波器，共模扼流圈对AD620系列仪表放大器很有用

基于扼流圈的滤波器通过分配电阻使噪声很低，并且使用的器件数量很少。然而，选择合适的共模扼流圈至关重要，图7-114所用的扼流圈是*Pulse Engineering*公司的产品B4001。它在$G$=1 000时从直流至20MHz，对应的最大RTI偏置漂移为4.5μV。任何像B4001一样现货供应的扼流圈都可以用于该滤波器，或者也可以自制一个。由于绕线的平衡性很重要，因此建议使用双股线。磁芯材料当然应能够在期望的频段工作。注意，和图7-113所示的RC系列滤波器不同，扼流圈滤波器没有差模过滤功能。在扼流圈之后的第二级可以考虑增加差模滤波器，比如可以选用图7-112中$R_1$-$C_3$-$R_2$构成的滤波器。

有关仪表放大器EMI/RFI滤波的进一步内容，请参阅参考文献10、12～15。

### 7.6.13 放大器的输出端和EMI/RFI

除了对运放的输入端和电源脚滤波，放大器的输出端也需要防止EMI/RFI，特别是当必须驱动长电缆时，此时电缆就相当于天线。输出线上接收到的RF信号可以耦合回放大器的输入端，并在那里被整流，然后以失调偏移的形式再次出现在放大器的输出端。

在放大器的输出端串联电阻或铁氧体磁珠，或者二者都有，是最简单也是成本最低的输出滤波器，如图7-115（上图）所示。

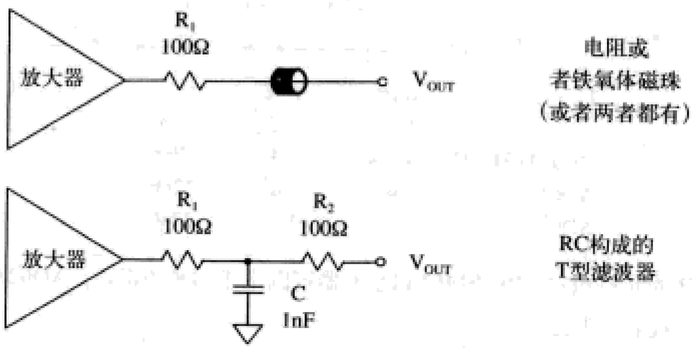



图7-115 运放和仪表放大器输出也应该防止EMI/RFI（特别是驱动长电缆时）

如图7-115的下图所示，增加电阻－电容－电阻构成的T型电路后，可以改善滤波器性能，只是结构稍稍复杂些。输出电阻和电容分散了来自放大器的大部分高频能量，这使得该电路对低功耗的有源器件也很有效。当然，该滤波器的时间常数必须仔细选择，以减小对输出信号的衰减。此时RC器件被选择设计出的信号带宽为3MHz，以适合仪器或者其他低带宽电路。

726

### 7.6.14 PCB的EMI/RFI保护设计

本节总结了在PCB布局中防止EMI/RFI的基本要点。它是对前面章节讨论PCB设计技术的补充。当PCB设计中未针对EMI/RFI进行优化时，系统性能将受到影响。这不仅会影响信号通路的性能，还会影响系统对EMI的敏感度，以及系统EMI辐射的强度。如果PCB布局技术不高明，很可能导致系统/设备出现EMC故障。

为了总结本节的要点，实际的PCB布局应当有多个通道，以便高频噪声能够耦合/辐射到或者辐射出电路。

对于数字电路，其工作信号的边沿变化率往往较大，且逻辑状态变化快（从1⇒0，或者从0⇒1），即边沿变化率包含了高频能量，该高频能量很容易产生EMI辐射。尽管精密高速模拟或者混合模拟/数字电路也有类似的问题，但是逻辑器件是目前为止最差的EMI破坏者。确认关

键电路和通路有助于设计出辐射低、对辐射和内部或外部传导噪声源不敏感的PCB。

### 7.6.15 认真选择逻辑器件

对逻辑电路来说，减小系统噪声问题的关键是*选择那些速度恰好满足应用要求的器件*。很多设计者都认为速度越快越好——快速的逻辑比慢速的好，高带宽的放大器比低带宽的好，DAC和ADC的速度越快越好，甚至器件的速度远超出系统的要求。但是，速度更快并不代表性能更好，实际上这反而会引起更严重的EMI问题。

很多快速DAC和ADC的输入和输出边沿变化量都小于1ns/V。由于其带宽很大，采样时钟和数字输入可以响应各种形式的高频噪声，即使信号只有1ns至3ns宽也是如此。这些高速数据转换器和放大器很容易被微处理器、数字信号处理器、电机、开关稳压器、手持无线电、手持电钻等的高频噪声污染。对于某些高速器件，需要少量的输入/输出滤波以减小电路对EMI/RFI环境的敏感度。本地退耦电容之前的铁氧体磁珠就是滤除电源线上高频噪声的有效器件。当然，如果电路需要双极性电源，该技术也可以用于正、负电源线。

为了减小DAC输入或者ADC输出的数字信号快速变化时引起的辐射，可以在每个数字输入/输出线中加入小电阻或者铁氧体磁珠。

### 7.6.16 认真设计PCB

一旦系统的关键通道和电路被确认，下一步就是实现PCB布局，这需要根据电路的功能来确定PCB的样式。这涉及电源、地和信号层的合理使用。好的PCB布局会将关键的模拟通道和高阻抗信号源（例如I/O线和连接器）隔离开来。高频电路（模拟的和数字的）要和低频电路隔离开。此外，使用自动走线CAD布局软件时要特别小心。关键的信号通路应该手动布线，以避免出现不希望的耦合或辐射。

与双面板相比，设计合理的多层PCB可以减小EMI辐射，并能将免疫RF场的能力增大10倍甚至更多。多层板还可以使用一个完整的层作为地平面，而双面板的地平面侧常常被交错信号等打乱。如果系统已经将模拟地、数字地以及电源层相互隔离，并且模拟地平面应位于模拟电源层下面，类似地，数字地也应当位于数字电源层下面。绝不允许将模拟地和数字地重叠，也不允许将模拟电源和数字电源重叠。

727

### 7.6.17 设计阻抗受控的PCB导线

各种尺寸的导线的阻抗都是可以控制的，这与导线的PCB样式密切相关、不可缺少。在下面的讨论中，基本的PCB样式都应符合IPC的2141标准（见参考文献16)。

注意下图中采用了“地平面”。可以理解成该平面实际上是一个大面积、低阻抗的*参考平面*。实际中它可以是地平面或者电源平面，这两者都被认为交流电势为零。

首先是简单的“平板上的导线”型传输线，也称为微带线。图7-116是其截面图。实验板上的信号线也可被视作这种传输线，例如，它由离散的隔离导线组成，这些导线到地平面的距离固定。电介质可能是导线的绝缘皮，也可能是绝缘皮和空气。

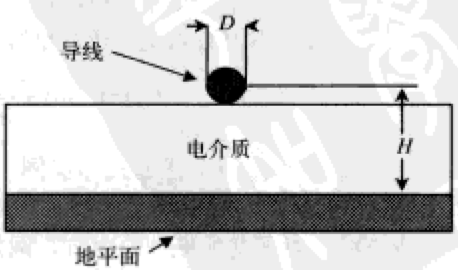



图7-116 带有绝缘层的导线和地平面构成的具有一定阻抗的微带传输线

该导线的阻抗的计算公式见式(7-16)，单位是Ω。其中$D$是导线的直径，$H$是导线与地平面的距离，$\varepsilon_r$是介电常数。

$$Z_0(\Omega)=\frac{60}{\sqrt{\varepsilon_r}}\ln\left[\frac{4H}{D}\right] \tag{7-16}$$

对于集成到PCB内的导线，它们的几何尺寸多种多样，可能是单端的也可能是差分的。IPC 2141标准中对此有详细描述（见参考文献16），这里仅列出两个最流行的例子。

在开始设计任何PCB传输线前，应当明白该设计涉及很多公式。就此而论，“哪个公式更准确”就是个极其重要的问题。但没有一个公式是精确的。现有的所有公式都是近似公式，因此根据具体情况它们的准确性都有一些变化。参考文献16给出了最著名也是使用最广泛的公式，即便如此也是与应用有关的。

728

参考文献17通过测试实验PCB上各种尺寸的导线的阻抗，验证了参考文献16的公式，结果发现预测精度随目标阻抗的变化而变化。参考文献18也评估了参考文献16中的公式，并给出了另一组更为复杂的替代公式（见参考文献19）。这些取自参考文献的方程，被列写出来作为设计的起点，以便做进一步分析、测试和设计验证。读者至少应当仔细研究PCB走线的阻抗方程。

## 7.6.18 微带型PCB传输线

对于双面板来说，如果其中一层为地平面，那么另一层上的信号线的阻抗就可以通过设计加以控制。这种导线就称为表面微带线，或者更简单地称作微带线。

双层PCB的截面图可以表现出微带线的结构，如图7-117所示。

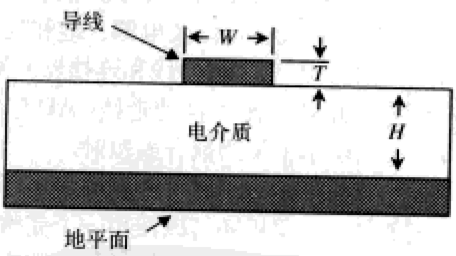



图7-117 由适当形状的PCB导线和独立的地平面形成的具有特定阻抗的微带传输线

对于给定的PCB分层和铜厚，注意除了导线宽度$W$以外，其他的各种常数都已经确定。公式(7-17)可用于设计出与电路阻抗相匹配的PCB导线。对于宽度为$W$、厚度为$T$、到地平面（或者电源层）距离为$H$、介电常数为$\varepsilon_r$的信号线来说，其阻抗为：

$$Z_0(\Omega)=\frac{87}{\sqrt{\varepsilon_r+1.41}}\ln\left[\frac{5.98H}{(0.8W+T)}\right] \tag{7-17}$$

注意该表达式采用常用单位mil。

这些传输线不但有阻抗，还有电容。电容的计算公式见式(7-18)，单位为pF/in。

$$C_0(\text{pF/in})=\frac{0.67(\varepsilon_r+1.41)}{\ln[5.98H/(0.8W+T)]} \tag{7-18}$$

下面举一个使用上述公式的实例。假设两层板中，有一根宽度为20mil（$W$）、重为1盎司（对应的$T$=1.4）、与地平面之间隔有10mil FR-4型电介质材料（$\varepsilon_r$=4.0）的导线。该微带线的阻抗约为50Ω。对于其他标准的阻抗，例如标准视频阻抗为75Ω，可以将$W$调整为8.3mil。

729

## 7.6.19 微带线的重要准则

上个例子涉及一个有趣而灵活的问题。参考文献17讨论了一些适合微带线阻抗设计的有用

准则。当介电常数为4.0（FR-4）时，如果$W/H$等于2/1，那么20mil导线对应的阻抗将接近50Ω。

细心的读者将会发现式(7-17)计算出的$Z_O$约为46Ω，这与参考文献17声称的结果不一致（差别>5%）。IPC微带线方程在阻抗介于50Ω至100Ω时最准确，但是在其他条件下的计算结果都偏小。参考文献20给出了由各种PCB工业阻抗计算工具得到的结果表。

利用式(7-19)还可以计算出微带线的传播延时。这是微带线的一种瞬态时间指标。有趣的是，对于给定的几何模型，*延时常数（单位是ns/ft）是介电常数的函数，而与导线直径无关*（见参考文献21）。这是一个很方便的情况，它意味着对于给定的PCB分层（以及给定的$\varepsilon_r$），各种阻抗的导线的传播延时都相等。

$$t_{pd}(\mathrm{ns/ft}) = 1.017\sqrt{0.475\varepsilon_r + 0.67} \tag{7-19}$$

该延时常数也可以ps/in的形式表达，这对小尺寸的PCB更实用，该公式为：

$$t_{pd}(\mathrm{ps/in}) = 85\sqrt{0.475\varepsilon_r + 0.67} \tag{7-20}$$

因此，对于介电常数为4.0的PCB，可以计算出它的传输延时约为1.63ns/ft，或者136ps/in。这两个重要常数对PCB走线的时序设计非常有用。

## 7.6.20 对称的带状PCB传输线

从很多方面来看，最好采用多层PCB设计。它允许在电源层和地层之间嵌入信号线，图7-118就是这种情况的截面图。低阻抗的交流地平面和嵌入的信号线形成了对称的带状传输线。

730

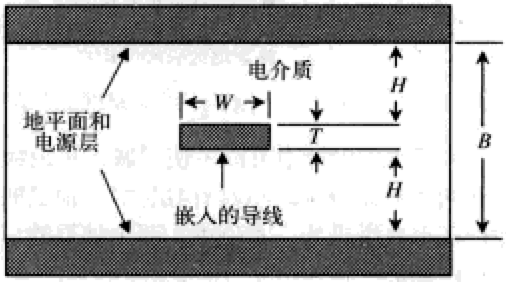



图7-118 在地平面和电源层中间嵌入合适尺寸的PCB走线可以形成具有特定阻抗的对称的带状传输线

从图中可以看出，高频信号线的回流通道位于该信号上方和下方的地平面和电源层。因此该高频信号完全位于PCB内部，从而可以减小辐射，并且具有对外界寄生信号天然的屏蔽能力。

该结构的阻抗也取决于几何尺寸以及PCB的介电常数$\varepsilon_r$。带状传输线的阻抗$Z_O$的表达式为：

$$Z_O(\Omega) = \frac{60}{\sqrt{\varepsilon_r}}\ln\left[\frac{1.9(B)}{(0.8W+T)}\right] \tag{7-21}$$

这里，所有的尺寸也都使用mil为单位，$B$是两个电源层的间距。在对称情况下，注意$B$等于（$2H+T$）。参考文献17指出参考文献16中公式的精度通常差6%。

对称型带状线的另一个灵活规则是，当$\varepsilon_r$=4.0时，如果令$B$为$W$的2～2.2倍，那么带状线的阻抗就约等于50Ω。当然，该规则是在忽略$T$的情况下近似的结果。尽管如此，它仍然可以作为大致估计的结果。

对称的带状线还有电容特性，其计算公式参见式（7-22），单位是pF/in。

$$C_O(\mathrm{pF/in}) = \frac{1.41(\varepsilon_r)}{\ln[3.81H/(0.8W+T)]} \tag{7-22}$$

对称带状线的传播延时计算公式见式（7-23）：

$$t_{pd}(\mathrm{ns/ft}) = 1.017\sqrt{\varepsilon_r} \tag{7-23}$$

或者取ps为单位，则为：

$$t_{pd}(\text{ps/in}) = 85\sqrt{\varepsilon_r} \tag{7-24}$$

对于介电常数为4.0的PCB材料，可以计算出对称带状线的传播延时约为2ns/ft，或者  170ps/in。

## 7.6.21　嵌入式走线的优缺点

在上述讨论中，可以设计出特定阻抗的PCB导线，它可以是在表面层或嵌入在多层之间。当然，还有很多问题已经超出了阻抗的话题。

嵌入式信号线具有一个突出的缺点——隐藏在电路内部的走线难以测试。图7-119总结了嵌入式信号线的部分优缺点。

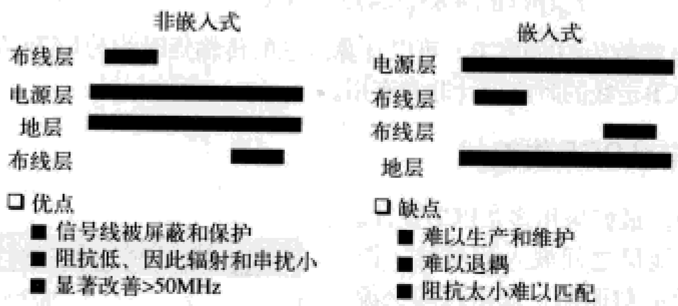



图7-119　多层PCB中嵌入式和非嵌入式信号线的优缺点

多层PCB设计中可以不使用嵌入式走线，如上例中左侧的截面图。而嵌入式走线可以看作设计两块双面板（即总共有4层铜）。顶层的走线可以和电源层形成微带线，而底层的走线可以和地层形成微带线。本例中，两个外层的信号线都便于测量和维护。但是它们无法利用电源层的屏蔽功能。

非嵌入式布局与右侧的嵌入式布局相比，它向外辐射更强，对外部信号的干扰更敏感。根据其他的工程要求，选择嵌入式或者非嵌入式布线已经成为PCB设计选用权衡的问题，前者可以降低辐射，而后者又便于测试。

## 7.6.22　传输线的端接准则

介绍PCB端接的阻抗特性的文章很多，主要是防止信号反射。一个判断是否需要使用端接的好方法是：当PCB走线的单向传播延时等于或大于信号上升/下降时间的一半时，就必须对传输线做端接处理。例如，一根$E_r$=4.0的板上2英尺长的微带线的传播延时约等于270ns。根据上述准则，当信号的上升时间小于500ps时就必须对该微带线做端接处理。更保守的准则是使用2英寸（PCB线的长度）/纳秒（上升/下降时间）准则。如果信号走线超过该线长/速度准则，就必须使用端接。

例如，上升/下降时间为5ns是高速PCB走线，如果走线长度超过10英尺，就必须对其阻抗  做端接处理（测量的长度包括曲线部分）。

在模拟域中，必须注意，2英寸/纳秒准则也适用于运放和其他电路来确定是否需要对传输线进行阻抗端接。例如，如果运放必须输出信号的最大频率为$f_{max}$，那么对应的上升时间为$t_r$。这样就可以计算出允许的最小上升时间为：

$$t_r = 0.35/f_{max} \tag{7-25}$$

$t_r$乘以2 in/ns就可以计算出允许的最大PCB走线长度。例如，最大频率为100MHz时对应的上升时间为3.5ns，因此7英寸或者更长的走线就应该被视作传输线。

防止敏感模拟电路受到快速逻辑电路影响的最好方法是在PCB布局时就将二者隔离开来，并且不使用高于系统设计需要的频率。有时，这需要在系统中使用多个系列的逻辑器件。另一种方法是利用电阻或者铁氧体磁珠来减缓不需要最高速度的信号线的传输速度。

常见的做法是在逻辑驱动器的输出端使用串联电阻，并且在CMOS门的输入端使用并联电容。该串联电阻和门的输入电容形成了低通滤波器。普通CMOS门的输入电容为10pF。串联电阻应当靠近输出驱动门，如果需要还可以加一个小电容。电阻可以减小瞬态开关电流，并且可以消除传输线的端接要求。电阻值应当使接收门的上升和下降时间足够快，并能满足系统要求。此外电阻也不能太大，因为电阻上有接收门的源漏极电流流过，电阻太大时可能使接收端的逻辑电平太低而不满足逻辑电平的指标要求。

733

## 参考文献


1. Tim Williams, **EMC for Product Designers, 2nd Ed.**, Newnes, Oxford, 1996, ISBN: 0-7506-2466-3.
2. Henry Ott, **Noise Reduction Techniques In Electronic Systems, 2nd Ed.**, John Wiley & Sons, New York, 1988, ISBN 0-471-85068-3.
3. Mark Montrose, **EMC and the Printed Circuit Board**, IEEE Press, 1999, ISBN 0-7803-4703-X.
4. Ralph Morrison, **Grounding And Shielding Techniques in Instrumentation, 3rd Ed.**, John Wiley & Sons, New York, 1986, ISBN 0-471-83805-5.
5. Daryl Gerke and William Kimmel, "Designer's Guide to Electromagnetic Compatibility," **EDN**, January 20, 1994.
6. **Designing for EMC** (Workshop Notes), Kimmel Gerke Associates, Ltd., 1994.
7. Daryl Gerke and William Kimmel, "EMI and Circuit Components," **EDN**, September 1, 2000.
8. Alan Rich, "Understanding Interference-Type Noise," **Analog Dialogue**, Vol. 16, No. 3, 1982, pp. 16–19 (also available as application note AN346).
9. Alan Rich, "Shielding and Guarding," **Analog Dialogue**, Vol. 17, No. 1, 1983, pp. 8–13 (also available as application note AN347).
10. James Wong, Joe Buxton, Adolfo Garcia, James Bryant, "Filtering and Protection Against EMI/RFI" and "Input Stage RFI Rectification Sensitivity," Chapter 1, pp. 21–55 of **Systems Application Guide**, 1993, Analog Devices, Inc., Norwood, MA, ISBN 0-916550-13-3.
11. Adolfo Garcia, "EMI/RFI Considerations," Chapter 7, pp. 69–88 of **High Speed Design Techniques**, 1996, Analog Devices, Inc., Norwood, MA, 1993, ISBN 0-916550-17-6.
12. Walt Kester, Walt Jung, Chuck Kitchen, "Preventing RFI Rectification," Chapter 10, pp. 10.39–10.43 of **Practical Design Techniques for Sensor Signal Conditioning**, Analog Devices, Inc., Norwood, MA, 1999, ISBN 0-916550-20-6.
13. Charles Kitchen, Lew Counts, **A Designer's Guide to Instrumentation Amplifiers**, Analog Devices, Inc., 2000.
14. **B4001 and B4003 Common-Mode Chokes**, Pulse Engineering, Inc., 12220 World Trade Drive, San Diego, CA, 92128, 619-674-8100, www.pulseeng.com.
15. **Understanding Common-Mode Noise**, Pulse Engineering, Inc., 12220 World Trade Drive, San Diego, CA, 92128, 619-674-8100, www.pulseeng.com.
16. Standard IPC-2141, "Controlled Impedance Circuit Boards and High Speed Logic Design," 1996, Institute for Interconnection and Packaging Electronic Circuits, 2215 Sanders Road, Northbrook, IL, 60062-6135, 847-509-9700, www.ipc.org.
17. Eric Bogatin, "Verifying the Accuracy of 2D Field Solvers for Characteristic Impedance Calculation," Ansoft Seminar, October 11, 2000, www.bogatinenterprises.com.
18. Andrew Burkhardt, Christopher Gregg, Alan Staniforth, "Calculation of PCB Track Impedance," Technical Paper S-19-5, presented at the IPC Printed Circuits Expo '99 Conference, March 14–18, 1999.
19. Brian C. Wadell, **Transmission Line Design Handbook,** Artech House, Norwood, MA, 1991, ISBN: 0-89006-436-9.

20. Eric Bogatin, "No Myths Allowed," "Impedance Calculations," "A Chip Center Column," November 1, 1999, www.chipcenter.com/signalintegrity.

21. William R. Blood, Jr., **MECL System Design Handbook** (HB205/D, Rev. 1A May 1988), ON Semiconductor, August, 2000.

22. Paul Brokaw, "An IC Amplifier User Guide To Decoupling, Grounding, And Making Things Go Right For A Change," **Analog Devices AN202**.

一些EMC和信号完整性相关的网址

Eric Bogatin , www.bogatinenterprises.com

Chip Center的Signal Integrity页面, www.chipcenter.com/signalintegrity

Kimmel Gerke Associates , www.emiguru.com

Henry Ott , www.hottconsultants.com

IEEE EMC , www.ewh.ieee.org/soc/emcs

Mark Montrose , www.montrosecompliance.com/index.html

Tim Williams , www.elmac.co.uk

734
736

## 7.7　仿真、实验板测试和原型板测试

*Joe Buxton，Walt Kester，James Bryant，Walt Jung*

本节介绍安装运放和其他模拟电路硬件的实际问题。各种实验技术对验证设计的完整性非常有用。包括电子模拟电路仿真程序，以及实验室条件下的实验板和原型板。

### 7.7.1　模拟电路仿真

在过去的十年中，电路仿真在模拟电路设计中扮演了越来越重要的角色。最流行的仿真工具是SPICE，它有适合各种电脑平台的多种版本（见参考文献1和2）。然而，为了得到有意义的仿真结果，设计者需要许多系统器件的精确模型。最关键的是IC的实际模型，它是驱动现代设计的有源器件。在20世纪90年代初，ADI公司开发了先进的运放SPICE模型，至今仍在使用（见参考文献3和4）。随着放大器结构革新的公开，增益和相位响应也可以建模，这使得设计者能够精确地预测电路的交流、直流以及瞬态性能。这种方法已经拓展到包括仪表放大器、参考电压源以及模拟乘法器等在内的各类器件。

图7-120列出了一些主要的SPICE仿真目标。SPICE仿真的流行性得益于推出了很多运放的宏模型，该模型（在理想情况下）可以软件模拟放大器的电特性。由于模型很多，有些很容易混淆。有些不确定性还无法建模，因此还存在模型精度的问题。为了增加仿真结果的可信性，这些方面都需要考虑。因此，验证模型至关重要，在信任仿真结果前，必须将它与实际器件的性能比较来检查。

- ❑ 明确实际的仿真目标
- ❑ 评估可用的模型
- ❑ 掌握每种运放模型的性能
- ❑ 仿真、实验板测试总是有用和必要的

图7-120　使用仿真是明智的选择，它是强大的设计工具

当然，成功设计的第一步就是使用精确的运放模型，这个模型可能在目前的仿真软件中还不提供，而基于不完整信息的仿真将限制结果。整个目标电路都应建模，包括周围的无源器件、各种寄生效应以及温度变化等。然后，要在实验室内利用实验板或原型板来验证电路的性能。实验板是一种快速有效的实现电路模型的方法，它能实现半固定的实验平台，该电路与最终的物理形式还有些差距，即使没有完整的物理环境也可以验证出实际性能。好的实验板可以显示出一些SPICE中无法预测的行为，这是由于模型不完整、外部电路寄生效应或者其他原因造成

的。然而，利用SPICE和智能的实验板技术，可以快速有效地设计出电路，并且有理由保证它们的原型板甚至最终的PCB也能正常工作。原型板与最终的PCB仅一步之遥，事实上它就是实际的PCB测试板，它装有所有相关的器件，与最终性能非常接近。

737

实验板/原型板设计步骤与仿真精密联系，通常在仿真后进行。下面将详细讨论。

### 7.7.2 宏模型和微模型

宏模型和微模型通常没有明显的区别。微模型是用实际的三极管级或SPICE中的其他IC和所有的有源、无源器件完整地展现电路性能。为了将这种模型和宏模型的区分开来，有些作者使用器件级模型来描述整个运放的模型（将参考文献5）。通常，微模型用于集成电路的实际设计过程。

宏模型则从另一种角度评估运放的性能。考虑到最终器件的性能，它采用理想的SPICE自带器件来对见到的形象尽可能全面地建模。建立SPICE模型时，器件的指标将通过实验室测量或者从数据手册中查得，然后再做调整以吻合实际的现象。在此过程中可能会牺牲一些方面的性能。图7-121比较了宏模型和微模型的优缺点。

| | 方法 | 优点 | 缺点 |
|---|---|---|---|
| 宏模型 | 利用理想器件对器件行为建模 | 仿真速度快、建模容易 | 无法对所有特性建模 |
| 微模型 | 在晶体管级对整个电路的特性建模 | 几乎是最完整的模型 | 仿真速度慢难以收敛，没有可用性 |

图7-121 宏模型和微模型的区别

这两种方法各有优缺点。微模型能提供运放电路在各种情况下完整而精确的模型。但是，由于它含有大量带有非线性结的三极管和二极管，因此仿真时间很长。当然，生产商又不得不使用这种模型，因为它含有特殊的信息。然而，即使包含了所有的三极管，也无法保证总精度，因此三极管模型本身也无法涵盖所有精确的工作条件。此外，由于节点较多，SPICE可能难以收敛，从而导致仿真失败。这一点使得微模型几乎无法使用，比如它很难仿真多运放型有源滤波器。

另一方面，通过仔细设计宏模型不但可以得到精确的结果并且能节省仿真时间。更先进的宏模型，如ADSpice模型，可以精确地复现器件的瞬态和交流性能。此外，它还包括运放的非线性特性，如输出电压和电流的摆幅限制。

738

然而，由于这些宏模型相对于实际器件来说仍然简化很多，并且无法对所有的非线性建模。例如，并不是所有的ADSpice模型都包含共模输入电压范围或者噪声（新型的模型有）。通常，优化模型参数对应用有重要影响，比如，交流和瞬态响应。几乎每个可能的常数都会使宏模型变得笨重，甚至出现不收敛的问题。因此，ADSpice宏模型仅包含了运放在正常工作条件下的特性，但是并不包含所有的非线性特性。

### 7.7.3 ADSpice中运放的宏模型

基本ADSpice模型是在运放宏模型的基础上发展起来的，这种改进后的设计工具可以用于更精确的电路仿真。由于它早在1990年就已诞生，目前已经成为标准的运放宏模型拓扑，并且被工业界的频率整形概念采用（见参考文献6和7）。

早在1990年，主流的运放模型结构是Boyle模型（见参考文献8）。这种宏模型出现在20世纪70年代，由于受到频率整形能力的限制（只有两个极点和两个零点），它无法对更高速度的

放大器建模。相反，ADSpice模型拓扑则具有灵活和开放的结构，允许虚拟具有无限个极点和零点的频率整形电路级联。这个重要差别使得ADSpice模型相对于简单的Boyle模型拓扑，具有更精确的交流和瞬态响应。

ADSpice模型由三个主要部分组成，下面依次介绍。第一部分是组合型输入和增益级，它包括适合于该器件的三极管模型（NPN或者PNP型三极管、JFET、MOSFET等）。第二部分是对称的极点和零点级，它由理想的SPICE自带器件组成，这部分可多可少，取决于运放频率响应的复杂性。最后一部分是输出级，它将前两部分耦合至器件外部。

在详细讲述本节的内容之前，必须认识到这里展示的电路与实际情况有很多区别。这主要是因为运放的模型各不不同，而且运放的评估电路也在不断发展，它反过来又导致相应的模型也发生变化。例如，现代运放通常都包括轨到轨输出或输入级，或者二者都有。最新的ADSpice模型已经注意到这些，并随之改进了模型。

此外，尽管Boyle模型和早期的ADSpice模型是设计用于支持电压反馈型运放拓扑的，但是随后也增加了电流反馈型放大器拓扑。事实上，参考文献9已经描述了ADSpice电流反馈型宏模型，它在参考文献3介绍电压反馈型模型之后不久就出现了。这些电路反馈型宏模型都会在接下来的内容中详细介绍。739

## 7.7.4 输入和增益/极点级

图7-122是一个基本ADSpice电压反馈型运放的宏模型的输入级。如前所述，整个模型中只使用了一个晶体管（通常如此），在本例中，就只有左侧的一对$Q_1$-$Q_2$ NPN对管。因此需要对运放的差分输入级特性建模。建模的基本信条是该级的增益应设计为单位增益，为此要合理选择（$Q_1$-$Q_2$）的工作电流以及增益设置电阻（$R_3$-$R_4$）和（$R_5$-$R_6$）。

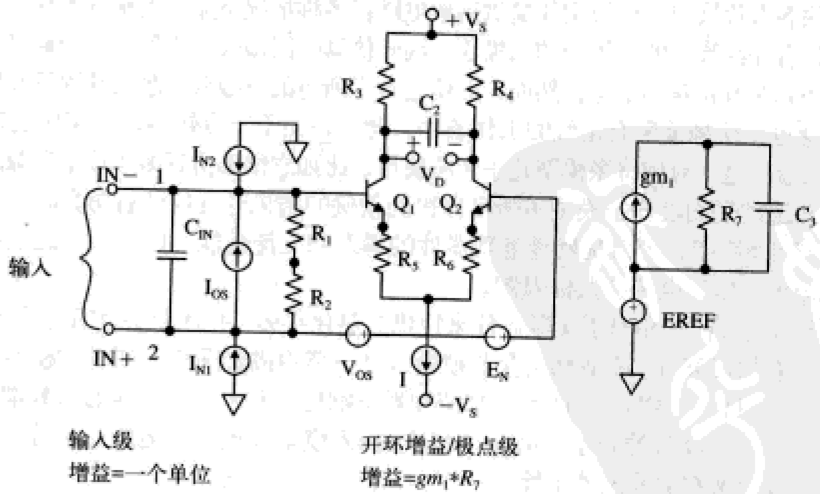



图7-122　ADSpice宏模型的输入和增益/极点级

尽管本例中采用NPN晶体管，其输入级可以简单地用PNP型三极管、JFET或者MOSFET建模。输入级的其他部分可以使用简单的SPICE器件，比如电阻、电容和受控源。

被建模的运放的开环增益与频率特性的关系由图中右侧的增益级决定。这里受控源$gm_1$检测来自输入级的差分集电极电压$V_D$，并将该电压转换为成比例的电流。$gm_1$的输出电流将流入负载电阻$R_7$，并产生相对于内部电压EREF的单端电压。在典型情况下，该电压又被传入电源电压的中点，并且在整个模型中都被使用。

通过简单地使gm₁-$R_7$产生期望的运放增益，该级电路可产生宏模型的全部开环增益。这个设计因素意味着模型的所有其他级的增益都是单位一，因而很方便增加和删除后级。该近似可以获得高性能高速运放需要的对称的复杂交流特性。此外，该级还对放大器的交流响应有重要作用。其开环极低频率由图中的电容$C_3$决定。

740

## 7.7.5 频率整形级

宏模型增益级之后是可变的，但是不限制极点和零点电路，它们共同提供频率响应整形功能，其典型拓扑如图7-123所示。这些电路可以是单极点、单零点、极点/零点的组合或者零点/极点的组合电路。所有这些电路的直流传输增益都是单位一，而对于给定的放大器，它可以根据其综合响应的需要而含有其中所有或者一部分电路。

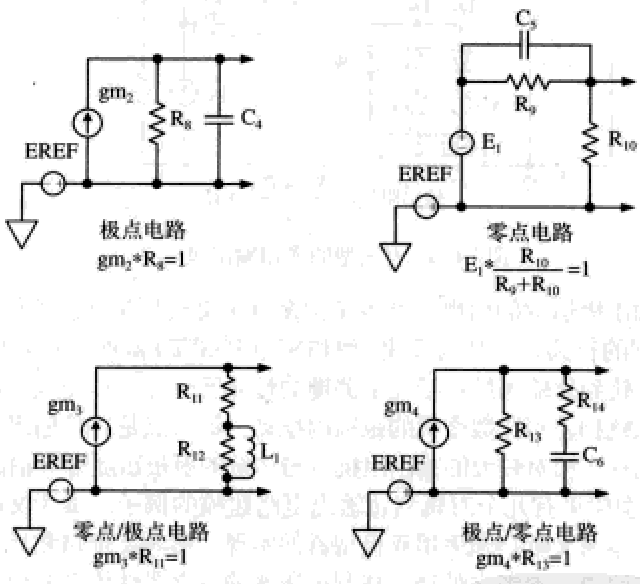



图7-123 ADSpice模型的频率整形级

极点或零点频率由电阻和电容或者电阻和电感的组合来确定。由于SPICE中可能有无限种取值，RC值可以任意选择，并且范围很宽。早期的ADSpice模型的取值相对较大，而最近的模型则采用较小的取值以减小噪声（后面将详细介绍）。在所有的例子中，总假设每个电路的驱动级无负载。这些所示的电路中并不对应某个运放，但是这些实例理论在OP27中都可以找到(见参考文献10)。

所有的这些频率整形电路都是直流耦合的、增益为一个单位，并且可以增加或删除任意多个电路，且不影响模型的低频响应。最重要的是，高频增益和相位响应却可以因此而得以仔细调整，从而符合实际放大器的响应。这种频率整型灵活性的优点在比较ADSpice模型和简单模型的闭环脉冲响应和稳态分析中最为突出。这一点将在后面的例子中举例说明。

741

## 7.7.6 宏模型的输出级

图7-124是ADSpice模型输出级的普通形式，它是运放很多重要特性的模型。$R_{O1}$和$R_{O2}$的戴维南等效电阻模仿了运放的直流开环输出阻抗，而电感$L_O$则是高频时阻抗增大的模型。($g_7-R_{O1}$）和（$g_8-R_{O2}$）的乘积决定了该电路具有单位增益特性。

此外，输出负载电流被增强反应在供电电流中。这个特性是对Boyle模型的重大改进，因为负载电路的功耗也可以据此准确分析。此外，将运放供电电流作为信号通路的一部分的电路也可以仿真。所示的输出级电路并不对应于任何特定的运放，但是和AD817模型非常接近（见参考文献11）。

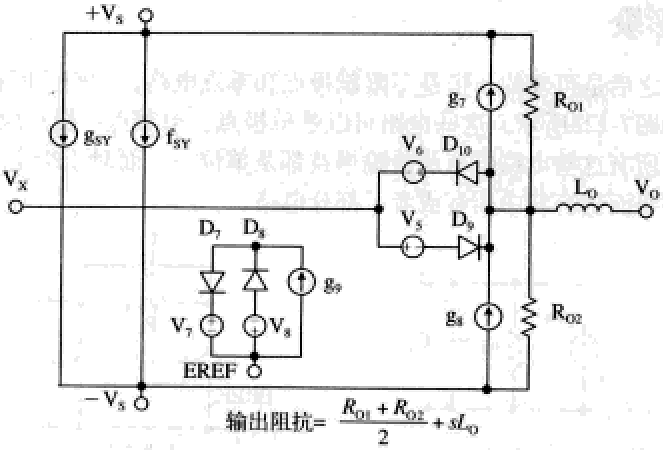



图7-124　宏模型的通用输出级

随着大量轨到轨输出级运放的出现，产生了很多自定义模型拓扑。这使ADSpice的模型库扩展到保护轨到轨模型的行为，并且与采用P型和N型MOSFET器件以及双极型器件的运放结构非常吻合。特别地，轨到轨输出级包括几个关键的性能区分点。首先也是最重要的是，运放输出可以在和两个电源轨相差不过数毫伏的范围内摆动。第二点是这种输出电路的电压增益比第一种大，第三点是它具有相对较大的输出阻抗（与传统的射极跟随器的输出相比）。

ADI的SPICE宏模型库里有几个对轨到轨输出电路建模的例子。参考文献12采用CMOS器件实现轨到轨输出，而参考文献13则采用双极型器件实现。参考文献14和15的宏模型采用合成技术对轨到轨输出电路建模。参考文献16～18利用所选的分立器件模型的组合和合成技术，实现了运放和仪表放大器的轨到轨输出功能。

除了具有轨到轨输出能力，很多现代运放还具有轨到轨输入级。这些电路在本质上是一样的，例如，一个是NPN型差分电路，一个是互补PNP型电路，这两个电路是并行工作的。这使得运放的共模电压范围包含两个电源轨。这个性能特性也可以用CMOS型运放实现，它采用了P型和N型MOS差分对管。对轨到轨型输入电路建模的实例参见参考文献13、14和17。

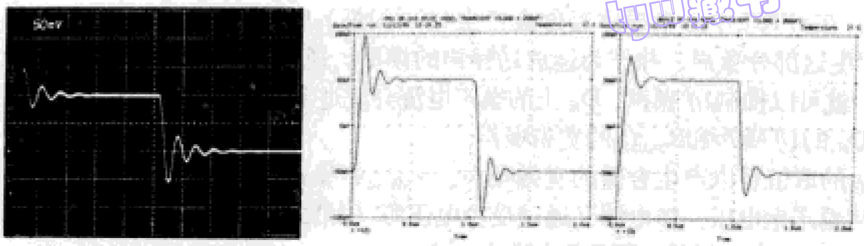


## 7.7.7　瞬态响应建模

多极点/零点电路的性能优点可以从图7-125所示的瞬态脉冲响应中看出。该图比较了实际的OP249运放、ADSpice模型以及Boyle模型。它表明在模型中使用无限个极点和零点后性能明显有所改进。

从这些单位增益射极跟随器电路的瞬态分析图中可以明显地看出它们的差别。采用放大器OP249，其输出端与反相输入端相接，负载是260pF电容。

在运放的响应中（左图）可以看出出现了振铃现象。注意ADSpice模型精确预测了超调量和阻尼振铃的频率（见中图）。相反，Boyle模型（右图）则只预测了一半的超调和更小的振铃。




垂直坐标：50mV/格
水平坐标：200ns/格
负载=260pF

图7-125 OP249射极跟随器（左）模型的脉冲响应对比ADSpice模型的结果（中）比Boyle模型（右）的更精确

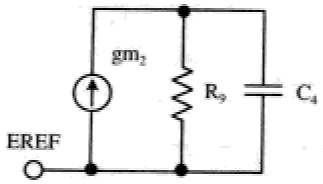
## 7.7.8 噪声模型

ADSpice模型的重要改进是增加了对运放噪声性能的建模。SPICE中对电路噪声建模的能力和任何手工分析的结果几乎一样。全面的分析是一项复杂而枯燥的工作，它涉及来自所有有源器件和电阻的噪声，并将这些噪声以运放输入为参考。

为了帮助完成这项工作ADSpice模型增加了噪声发生器，它能精确地模拟运放的宽带和1/f噪声。从概念上说，该过程首先屏蔽无噪声模型，然后增加分立的噪声发生器，以便评估目标器件。如前所述，并不是所有的ADI的模型都具有精确的噪声性能。选择那些用于噪声分析的模型，它们典型的应用是低噪声应用。

743

第一步是降低模型的内部阻抗。例如，将极点/零点电路中的电阻从$10^6\Omega$减少至$1\Omega$，这样噪声就可以明显下降，如图7-126所示。




| | 情况 | |
|---|---|---|
| | “噪声” | “无噪声” |
| $R_9$ | $1\times10^6\Omega$ | $1\Omega$ |
| $gm_2$ | $1\times10^{-6}$ | 1.0 |
| $C_4$ | $159\times10^{-15}$F | $159\times10^{-9}$F |
| 噪声 | $129\text{nV}/\sqrt{\text{Hz}}$ | $129\text{pV}/\sqrt{\text{Hz}}$ |

图7-126 为实现低噪声工作，设计的第一步是减小极点/零点电路的阻抗

对于表中的“噪声”一列，极点电路的噪声主要来自于大电阻$R_9$，达$129\text{nV}/\sqrt{\text{Hz}}$。但是，当该电阻缩小$10^6$倍后，变成$1\Omega$，如“无噪声”列所示，该电路的噪声仅有$129\text{pV}/\sqrt{\text{Hz}}$。注意，电路的跨导和电容也随之缩小相同的倍速，但是增益和极点频率保持不变。为使模型的输入级无噪声，电阻减小后它的工作电流很大，这样的噪声就可以忽略。将该计数应用于模型的其他部分就能实现无噪声。

一旦减小全局噪声，就会使阻抗噪声源独立，一个是电源噪声，另两个是电流噪声。图7-127是所用的基本噪声源的拓扑，可以产生电压和电流噪声输出。

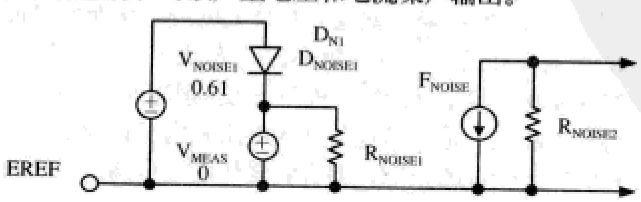



图7-127 基本的SPICE模型噪声发生器由二极管、电阻和受控源组成

注意，在SPICE中，半导体器件会产生1/f（闪烁）噪声，该噪声发生器采用二极管（如$D_{N1}$）来产生这部分噪声，并作为运放1/f噪声的模型。通过合理地设置二极管参数以及偏置电源$V_{NOISE1}$，就可以抑制1/f噪声。$D_{N1}$上的噪声电流会流过零电压源。这里$V_{MEAS}$被用作测量器件，它综合了$D_{N1}$的1/f噪声和$R_{NOISE1}$的宽带噪声。

$R_{NOISE1}$的取值可以产生合适的宽带噪声。$V_{MEAS}$中噪声电流的组合可以被$F_{NOISE}$检测，并且使$R_{NOISE2}$两端产生电压。该电源又通过受控电压源（如图7-122中的$E_N$）与运放的输入端串联。$F_{NOISE}$或者受控电压源都可以用于整个噪声电源放大。

电流噪声发生器与上面介绍的类似，但是它不使用电阻$R_{NOISE2}$，并且由两个受控电流源驱动放大器的输入。当所有的噪声发生器都关于地对称时，就不会产生直流误差。

744

## 7.7.9 电流反馈型放大器模型

如前所述，新开发了电流反馈型运放的模型拓扑，以适应特有的输入级结构（见参考文献9）。该模型拓扑的输入和增益级如图7-128所示。模型的其他部分（未画出）包括多极点/零点电路和输出级电路，那些部分和前面介绍的电压反馈型放大器完全相同。

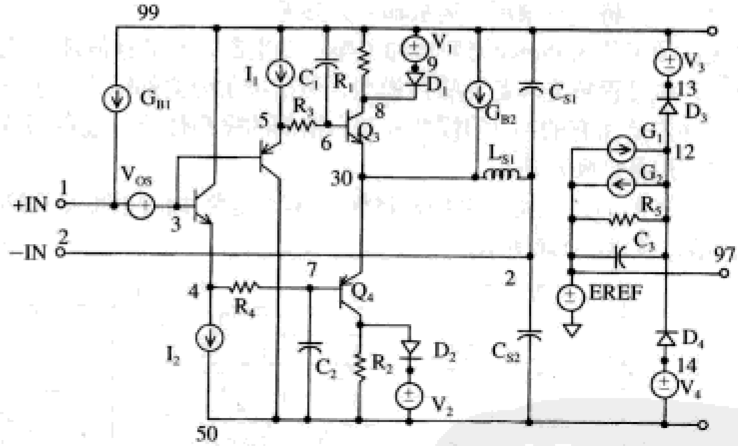



图7-128　电流反馈型运放的宏模型的输入和增益级

由4个三极管构成的输入级电路很像实际的电流反馈型放大器，它的同相输入端（+）的阻抗大而反相输入端（−）的阻抗小。在电流反馈型放大器中，由于动态摆动电流不受差分对管长尾电流的限制，因此其最大压摆率很大。在电流反馈型运放的设计中，流入反相输入端的误差电流由于受到反馈网络的放大因而变得很大。在内部，该电流流入$Q_3$或者$Q_4$，并且通过电流镜像流入充电校正电容$C_3$。

ADSpice模型的电流镜像实际上是增益级$G_1$和$G_2$的压控电流源。它们检测到输入级电阻$R_1$和$R_2$上的电压降后，将其转换成$C_3$上的充电电流。当$G_1$和$G_2$等于$R_1$-$R_2$的倒数时，摆动电流是相同的。利用$D_1$-$V_1$和$D_2$-$V_2$钳制$R_1$-$R_2$上的压降，就能限制最大电流，从而设置最大压摆率。该模型的开环增益或者跨导由$R_5$决定，并且开环极点频率由$C_3$-$R_5$决定（如图7-122所示）。$R_5$-$C_3$上的输出（节点12）驱动模型的成功的频率整形级，而EREF还是内部参考电压。

745

电流反馈型放大器的特殊性质之一是，带宽是反馈电阻和内部补偿电容$C_3$的函数。反馈电阻越小，带宽越大，直到达到实际情况的限制，即直到器件发生振荡。由于模型的反相端的输入阻抗低，这可以模拟RF变化时的情况。图7-129比较了AD811视频放大器的实际器件和ADSpice模型。如图所示，该模型精确预测了反馈电阻为1kΩ和500kΩ时低频段的增益。

ADSpice模型增加了电流反馈放大器的输入和增益级。这提高了对不同运放建模的灵活性，并且加快了设计速度。

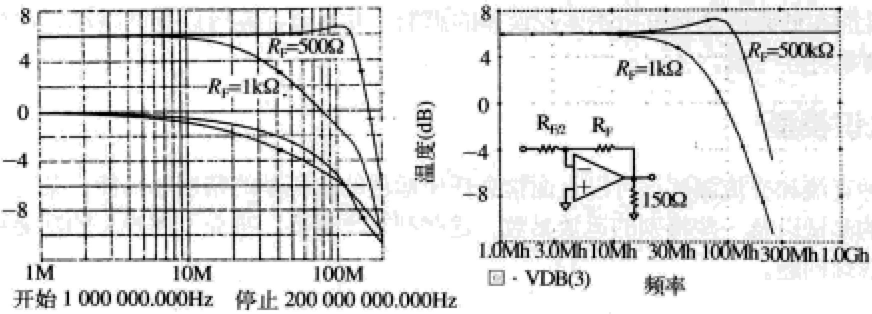



图7-129 实际的AD811电流反馈运放（左）与其宏模型（右）的对比结果表明当反馈电阻变化时两组结果非常接近

## 7.7.10 仿真不能取代实验板实验

无论模型多么准确，或者你对仿真结果多么自信，单独的SPICE分析无法完全代替实验板实验。作为布局和PCB上实际器件的一部分，还有二阶和三阶效应会影响性能。总的来说，SPICE从不“知道”这些，除非清楚地掌握SPICE的网络表。然而，这往往难以实现。在制作PCB并全面测试最终系统之前，有些问题用户无法觉察。如寄生信号耦合、串扰效应、不可避免的寄生电容、寄生电感、寄生电阻等等。仿真中无法包括所有的这些效应。如果不制作PCB并且在真实条件下实验，用户将无法获得任何重要数据。

此外，请记住没有一个宏模型能包括所有的运放特性。例如，信号超出输入电压范围时会导致运放出现非线性行为，但是宏模型中不一定包含这一点。由于这类效应仿真无法预测，因此必须通过实验板来测试。

即使是ADSpice库里的复杂模型，外部效应也可以轻松地导致电路工作异常。如前所述，PCB的寄生参数对高速设计的频率响应有重要影响。这些寄生参数很容易在SPICE仿真中被忽略，但是实验板却能揭示这种问题。

- ❑ 理解什么是真实的（硬件），什么不是（SPICE）
- ❑ 使用实验板/原型板作为最终验证
- ❑ 注意未建模的运放特性
- ❑ 注意PCB寄生参数对电路行为的影响

图7-130 模拟仿真的注意事项

最后，仿真和实验板实验应当一起使用，以使设计最有效。图7-130总结了模拟仿真的优缺点。

746

显然，设计者需要警惕SPICE能做什么，不能做什么，并且将仿真和实验板、原型板测试紧密结合。

## 7.7.11 使用仿真工具是明智的选择

必须记住，尽管仿真是十分强大的工具，但是必须合理地使用它才能获得最大的收益。这需要熟悉模型，理解PCB和其他寄生效应，并且能预测结果。例如，对于一个由运放和4个等值电阻构成的简单差分放大电路，下面分析它的CMRR（共模抑制比）性能。在低频段，电路的CMRR由电阻的不匹配决定，而高频段则由运放的CMRR性能决定。然而，只有当外部电阻真的不匹配、运放不仅具有正确的直流CMRR、而且CMRR在高频会减小时，SPICE的仿真结果才能与实际吻合。如果这些关键点在分析中被忽略，那么仿真结果就会使电路在整个带宽内

表现出最优的结果。不幸的是，这个结果是错误的。相反，如果用具有相同误差指标的ADSpice模型替换网络电阻后（该模型还有CMRR频率响应的模型），那么最终的结果就大不一样。CMRR性能在低频段受到电阻不匹配误差的影响，并且会在高频段逐渐减小，这与实际运放的CMRR频率特性一致。

### 7.7.12 认识模型

通过各种直流和交流测试，可以全面检查任何运放的宏模型的精度和功能。某些分析中还会设计特别的测试以及一些特别的运放参数。这些都非常重要，事先了解模型的功能可以防止后来出现的麻烦问题。 747

### 7.7.13 理解PCB的寄生效应

即使模型能够通过所有的基本测试，实验中仍然需要注意。如前文所述，PCB的寄生效应对电路性能有重大影响。高频电路尤其如此。输入节点的几皮法电容就可以使电路的稳定性发生变化，甚至出现振荡。因此，当仿真这些电路时，为了获得有意义的结果，就必须仔细考虑这些效应。

图7-131的简单电压跟随器电路（左图）图示出PCB寄生效应的影响。第一次是仔细布局的PCB上的测试结果，第二次是在原型板上使用直插型器件。这里使用的运放是AD847，理由是它的带宽达50MHz，这样寄生效应就会更严重（电容越小，寄生效应越严重）。

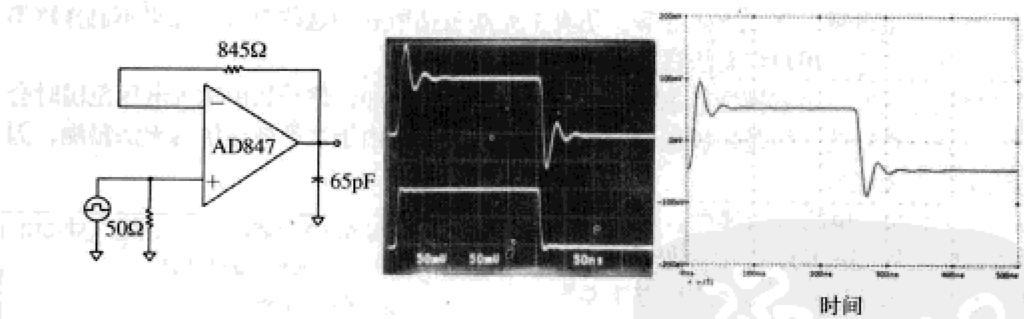



图7-131 通过仔细布局PCB并且减小寄生效应，测试（中）和仿真（右）结果一致

从上面的结果可以看出，该电路采用合理的PCB布局后，输出响应更干净，超调和振铃都减小（中图）。SPICE模型的仿真结果（右图）也与实际器件的测试结果非常一致。

另一方面，在直插型原型板上实现的电路却得到了完全不同的结果。一般说来，其性能会更差，这是因为运放输入端周围的节点电容会使方波响应出现振铃，性能下降很多。 748

图7-132的中图和右图分别表示了这一点。左侧的电压跟随器电路表明原型板会导致电容增大。从测试电路及其结果可以看出，实验室测试和SPICE仿真的结果不同。但是，当SPICE文件中包含相关的PCB寄生参数后，仿真结果又和实际电路的结果吻合，见右图。

本例说明了几个要点。第一，PCB的寄生参数会使高速电路的行为与简单SPICE分析的结果大不一样。第二，当SPICE网络表能反映PCB寄生参数后，仿真结果又和实际测试结果一样。第三，明显可以看出，干净的低寄生PCB布局对高速设计有重要影响。从更广的角度看，如今的运放可以在1GHz甚至更高的频率下工作。

另一个有趣的地方是，仿真可以用于测试PCB布局设计的优劣。如果不带有寄生参数的仿

真结果和PCB测试结果相同，那就表明PCB的布局非常好。

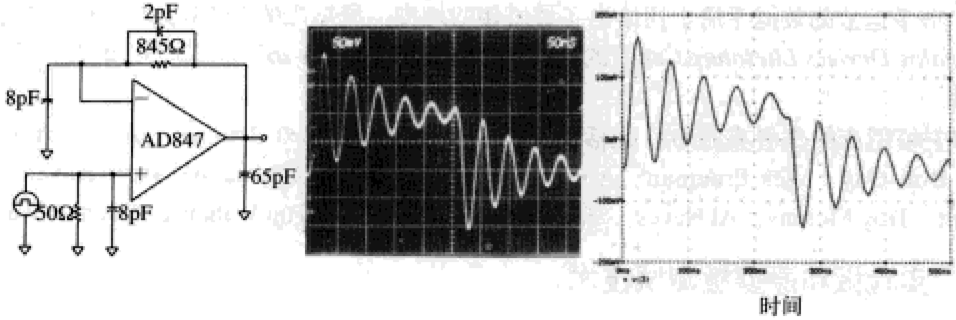



图7-132 未减少寄生参数实验室内的测试（中）和仿真（右）的结果一致——阻尼响应变差

寄生PCB器件不只是那些可以引起仿真和实验板差别的区域。电路在上电时表现的非线性行为还可能导致器件死机。或者，器件会因为电源退耦不足或管脚电感的影响而出现振荡。SPICE电路不需要旁路，*但是实际电路却需要*。从实际的角度讲，无法预测运放可能遇到的所有正常和异常的工作条件。

因此，在实验室搭建实验板并进行相关检测是十分必要的。在设计阶段进行细致考虑可以极大地减少最终制成的PCB显现出的奇怪问题。

### 7.7.14 仿真可以加快设计周期

仿真在设计初期非常有效，利用它可以尝试不同的想法和电路。当电路的拓扑已经确定并且经过SPICE测试，就可以搭建实验板了。如果仿真得仔细，那么实验板可能无需改动就可以正常工作了。

当仿真和实际结果一致时，该电路就可以移至SPICE平台上开展各种分析。例如，很容易利用SPICE对该电路进行优化，而不必反复修改实验板。在SPICE中可以快速替换运放和器件，并且结果立即可现。

在SPICE中做最差和灵敏度分析也比在纸上计算容易得多，通过多次运行SPICE，就能确定某个器件的灵敏度。例如分析多级有源滤波器，就可以利用该方法尝试所有可能的器件值组合。这在手工计算或者实验室测试时非常可怕，但是利用SPICE的蒙特卡罗分析功能就可以十分容易地得到极端响应结果，从而增强设计的可信度。

图7-133是一些对设计有益的SPICE基本要点。

由于仿真无法代替实验板测试，因此应该同时使用这两种方法，以增加设计效率。

- ❑ 快速检验电路
- ❑ 容易进行电路优化
- ❑ 允许改变器件以便进行最坏情况和灵敏度分析
- ❑ 允许快速比较不同的运放

图7-133 SPICE仿真的一些要点

749

### 7.7.15 SPICE的支持

很多工业生产商都提供针对包括PC在内的各种电脑平台的SPICE分析包。其中最流行的一种就是*PSpice*，这种商业软件目前已经集成了*capture*和*PCB layout*软件（见参考文献19）。此外，很多生产商还提供低价格或者免费的学生版SPICE程序。

### 7.7.16 模型支持

ADSpice模型库有多种版本。它分为几类IC器件，其中也包括前面讨论的运放。这些模型

有仪表放大器、模拟乘法器、参考电压源、模拟开关、模拟多路分配器、匹配的三极管以及缓冲器等。很多运放的数据手册上还给出了该器件的模型。模型库的ASCII文本文件可以从ADI网站的*Analog Devices Literature Center*的1-800-ANALOGD(1-800-262-5643)中获得。

**致谢**

ADI宏模型库的作者有很多，包括Derek Bowers、Eberhard Brunner、Joe Buxton、Vic Chang、Bob Day、Wes Freeman、Adolfo Garcia、Antonio Germano、John Hayes、John McDonald、Troy Murphy、Al Neves、Steve Reine、Bill Tolley、Tim Watkins以及James Wong。

750

### 7.7.17 实验板和原型板测试技术

实验板或者原型板的结构实际上都是临时的，它们只是用来测试电路或者系统的性能。根据定义它必须方便修改，特别是实验板更要如此。

经济的原型系统很多，但是，对于模拟设计师来说，这些原型系统几乎全都是设计用于数字系统的。在这种条件下，噪声干扰量达数百毫伏甚至更大。常用的原型板有用非铜包层的混合板、Vector板、绕接以及插入式实验板。这些电路板都非常简单，并且寄生电阻、电感电容都很大，因此都不适合作为高性能或高频模拟原型板。即使是标准的IC插槽，也不是原型设计的理想选择。

图7-134总结了很多选择有用的模拟实验板和/或原型板系统的要点，具体内容如下：

- ❑ 在精密或者高频电路中使用地平面
- ❑ 寄生电阻、电容和电感要尽量小
- ❑ 如果需要插槽，则使用“直插型”
- ❑ 在原型板和最终板设计中都应注意信号布线、器件布局、接地以及退耦
- ❑ 流行的原型板技术包括：
  - ■ 使用点到点接线排除错误
  - ■ 焊料装配
  - ■ 利用CAD布局打磨PCB
  - ■ 多层板：双面都使用点到点接线

图7-134 模拟原型系统的要点总结

在选择原型板测试方法时更为重要的一点是使用大面积地平面。高频电路和低频电路都需要这样，特别是还有ADC和DAC的电路。高速和高精度混合信号电路之间的差别很小。例如，16位ADC（和DAC）可能要在高频时钟（大于10MHz）下工作，其上升和下降时间不足数纳秒，但是其有效转换速率可能不到100kHz/s。这类电路的成功的原型板需要同时注意高速和高精度技术。

### 7.7.18 死虫原型板

一种简单实现模拟原型板的方法是用固体铜包层板作为地平面（见参考文献20和21）。在该方法中，IC的地引脚直接与平面相接，而其他器件则通过导线在其上方连接。这样可以使HF退耦通道特别短。所有引线的长度都应该尽可能小，并且将高电压信号和地电压信号分离。连接线应尽可能靠近板表面以减小可能存在的杂散电感耦合。在大多数情况下，可以使用18号或者更大号的绝缘线。并列的连线不应“捆扎”，因为这样可能引起耦合。理想情况下布局（至少是板上器件的相对位置）应该和最终的PCB的布局类似。该方法通常称为*死虫原型板*（Deadbug Prototyping），因为IC被安装在板表面，而其引线则悬在空中（地线除外，它是与地

751

平面直接相连的)。由于上面的IC看起来就像死去的昆虫，因而得名。

图7-135展示了一个手工连线的“死虫”模拟实验板。该电路使用了两个高速运放，并且尽管它看起来不美，可是却拥有极佳的性能。运放芯片被安装在铜板的上表面，并且管脚被掰直。信号采用点到点短连接。地平面上的导线的特征阻抗约为120Ω，但是它会因为导线到板的距离变化而变化约±40%。退耦电容直接连接在运放的电源脚与铜包层型地平面之间。当工作频率达数百兆赫兹时，电路板最好只有一面接地。很多人还在板上钻孔并且在用焊接的短导线将这些孔连接起来。如果不小心，这可能在板两侧形成我们不想看到的地回路，这一点在高频应用时需要特别注意。

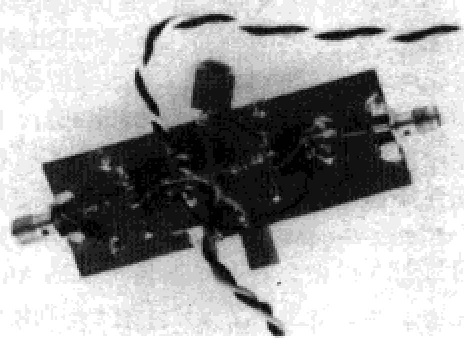


图7-135 一个“死虫”模拟实验板

在主地平面上以合适的角度焊接一些小片的铜包层板可以实现屏蔽功能，或者在电路两边分别搭建电路（通过过孔连接）以利用板自身的屏蔽。为此，板的四角要有支座脚，以防止外侧的器件被挤压。

当这种实验板上的器件是在空中通过点到点连线相接的［Bob Pease强烈推荐这种结构(见参考文献21①)，它有时也被称为“鸟巢”式结构］，因此该电路总有被挤压而出现短路的危险。此外，如果电路远离地平面，那么地平面的屏蔽作用也会消失，而且电路中不同部分之间更容易出现相互作用。尽管如此，该技术还是被广泛应用，因为它很容易修改（假设用户愿意采用焊接的方式修改电路）。

图7-136是另一种原型实验板。其中单面铜包层板的预钻孔中心间距为100mil（见参考文献22）。在板的顶层和底层都有电源线。每个IC的电源脚都接有退耦电路。需要事先说明的是，由于预钻孔会减小铜面积，因此该技术制成的原型板的地平面阻抗比图7-135的全覆盖铜包层板的高。

随着该技术的不断变化，IC和其他器件还可以安装在板上非铜包层的一面。这些孔可以被用作过孔，而点到点连线则在铜包层侧完成。注意被用作过孔的孔，其周围的铜都要被钻掉，以防止短路。该方法要求IC的管脚中心间距为100mil。对于低频电路，可以使用低轮廓的插座，然后插座引脚就可用于点到点连线。

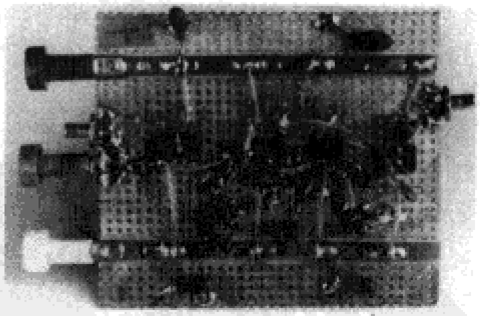


图7-136 使用100mil预钻孔的单面铜包层板制成的“死虫”原型板

752

### 7.7.19 焊接型原型板

有一种经济的实验板系统，它除了具有上述技术的大多数优点（如具有鲁棒的地平面、屏蔽、电路容易修改、低电容、低电感等）外，并且还有以下优点：板坚硬，器件接近地平面，并且如果需要，可以立即计算出某处的电容和线阻抗。该系统是*Wainwright Instruments*公司在欧洲销售的Mini-Mount板，以及在美国（由于Min-Mount商标已经被另一家公司注册，因而改

① 该书中文版《模拟电路故障诊断》已由人民邮电出版社出版。——编者注

名）销售的Solder-Mount板（见参考文献23和24）。

Solder-Mount板由很多小片的PCB组成，它们的一侧为蚀刻电路，而另一侧用于粘接。这些小片PCB可以堆成地平面，并在上面焊接器件。它们有各种样式，包括为各种尺寸的IC预制的焊盘，从8脚的SOIC封装到64脚的DIL封装，等间隔的条形焊盘（间距从40mil到250mil不等，其中100mil的焊盘间距用于DIL封装型器件），将宽带合适的带状线装在地平面上就可以组成微带传输线（50Ω、60Ω、70Ω或者100Ω），以及为各种其他器件焊接准备的各式焊盘。自黏合的镀锡铜带状线和矩形焊盘（LO-PADS）也可用于连接的交叉点。该电路板的对地电容较大，因此它可以作为低阻抗的退耦电容。它开始是片状的，但可以用小刀或者剪刀切割开来。

Solder-Mount板与“鸟巢”型或者“死虫”型原型板相比，其主要优点是更加坚硬，并且如果需要可以做到更小（最小的Solder-Mounts可用于表贴型器件，其尺寸与最终PCB的大小几乎一样，但是如果原型板尺寸稍大些则便于调试）。Solder-Mount板十分耐用，也可以用于生产小批量的原型板。

图7-137是基于Solder-Mount技术制成的2.5GHz锁相环原型板的照片。尽管这是一个高频电路，但是该方法同样适合制造高精度低频模拟电路。

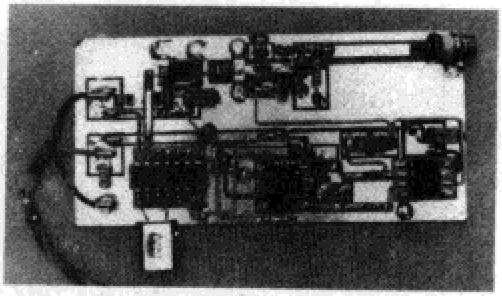


图7-137 用Solder-Mount板制成的原型板

Solder-Mount在VHF频段的特别方便的特性是，可以很容易地制成传输线。如前所述，如果地平面上的导体就可以形成微带传输线。Solder-Mount器件中就包括带状线，只需将它安装在地平面上即可（其典型阻抗为50Ω、60Ω、75Ω和100Ω）。这些带状线可作为阻抗匹配的传输线，或者更简单地作为电源线。注意，玻璃纤维或环氧树脂型PCB在VHF/UHF有一些损耗，但是如果微带线比较短则损耗不大。

753

## 7.7.20 碾磨PCB型原型板

“死虫”型原型板和Solder-Mount型原型板在制作复杂模拟电路时都很麻烦，并且大尺寸电路应使用更加正式的布局技术才能获得更好的性能。

下面介绍一种原型板技术，它与通常的PCB仅一步之遥。它采用通常的CAD技术，对双面板进行实际的布局。PC上的软件Layout可以轻松地完成布局，而原理图设计软件Capture则可以验证连接（将参考文献25和26）。尽管大多数布局软件都有一定的自动走线能力，但是该功能最好只用于数字设计。模拟走线和器件放置都应该遵从下面讨论的以及本章其他地方出现的准则而手工完成。待板布局完成后，软件可以利用原理图的网络表验证连接是否正确。

很多设计者会发现可以利用CAD技术对简单的板布局。最终得到一个模式生产磁带（或者Gerber文件），然后将它送往PCB制造商就可以得到最终的PCB。

然后，如果不用PCB制造商，自动钻孔机和打磨机也能直接接受PG磁带（见参考文献27和28）。图7-138（顶视图）就是一个这种原型电路板实例。

这些系统能直接生产单面或双面板，它能打孔，并利用碾磨技术去除导电铜，从而生成需要的隔离通道，最终制成原型电路板。这样的电路板和最终制成的双面PCB的功能非常接近。

754

然而，还需注意的是，该方法的主要问题是无法制成“电镀型过孔”。因此两层直接很多导电的“过孔”需要手工地用导线焊连。

标准的最小线宽为25mil（1mil=0.001英寸）、最小间距为12mil，但是如果特别小心也可以制成更小的线宽。最小线间距由所用的碾磨设备决定，通常为10～12mil。

图7-139是同一个原型电路板的底视图，其中铜导线可以灵活修改。

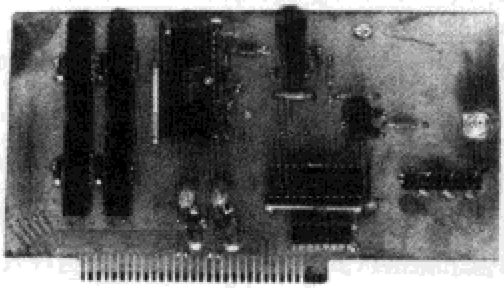


图7-138 碾磨型原型电路板（顶视图）

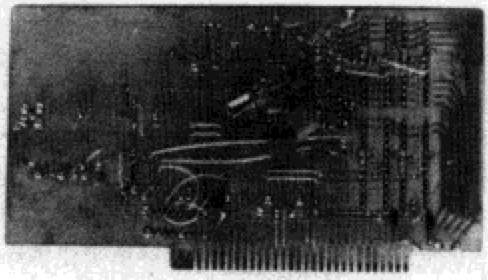


图7-139 碾磨电路型原型板（底视图）

或许碾磨电路型原型电路板的最大优点是，它是与最终PCB设计的形式最接近。但是，它仅限于制作单面或双面板。

755

## 7.7.21 插座的注意事项

IC的插座可能降低高速和高精度模拟IC的性能。尽管它们使原型板更便于使用，但是即使是*低轮廓型*插座也会引入足够大的寄生电容和电感从而降低高速电路的性能。如果必须使用插座，那么应当使用独立引脚插座（有时也称为*笼式插座*），它能安装在地平面上，如图7-140所示。

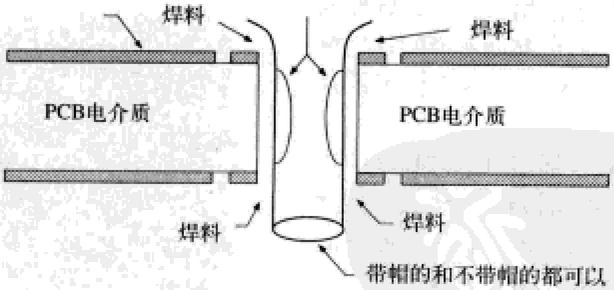



图7-140 当必须使用插座时应采用引脚式插座，以使寄生效应最小

为了使用该技术，应当清除非接地管脚型插座周围0.5mm的铜，将接地插座管脚焊接到地平面上，两面都要焊。

带帽的和不带帽的管脚型插座都可以使用（例如可分别使用AMP公司的5-330808-3和5-330808-6）。这些管脚式插座应伸出板子足够远，以便于进行点到点连线。

由于管脚型插座采用弹簧式承载片和金片接触，因此它与IC管脚的电气和机械连接很好。但是多次插拔后，插座的性能还是可能会下降，这一点必须牢记在心。

还需注意的是，不带帽型插座允许IC管脚插入插座的底部。这个特性又导致了一种额外的有用功能。一旦使用这种管脚型插座的原型板开始工作，并且不再需要更换IC，那么IC的引脚就可以直接和插座底部焊接起来。这是一种粗旷而永久的连接。

### 7.7.22 原型板的其他要点

到目前为止讨论的原型板技术还仅限于单面板和双面板。多层PCB并不适用这些标准原型板技术。如果需要制作多层原型板，那么双面板的其中一面可用作地平面，而另一侧用作电源层或者信号层。可以使用点到点连线作为那些原本是放置在多层板新增层上的连线。但是，点到点连线的阻抗难以控制，并且以这种方式制成的原型板的高频性能和最终多层板有显著区别。

原型板的另一个难点是用于带宽超过数百兆赫兹的运放或其他线性器件。原型板与最终板之间微小的寄生电容变化（小于1pF）都可能导致电路带宽和建立时间的巨大区别。756

有时，原型板采用DIP型封装的器件，而最终产品则可能采用SOIC封装。最好不要这样。在高频时，小尺寸封装的寄生参数变化将导致原型板和最终PCB的性能不同。为减小这种效应的影响，原型板和最终PCB应使用相同封装的器件。

### 7.7.23 评估板

大多数模拟IC的制造商都提供评估板，且价格适中。这种电路板允许用户无需构建自己的原型板就能评估IC的性能。不管产品如何，制造商已经预先考虑了接地、布局以及退耦等问题，以确保器件的性能最优。在应用时，评估板的PCB设计是免费提供的，因此用户可以直接复制该布局，或者做些修改使之适应自己的应用。

### 7.7.24 通用的运放评估板

评估板可以是特殊IC专用的，也可以是通用的。像运放这种最通用的线性IC，当然应该为它们设计评估板，以方便应用。但是，重要的是高品质的评估板能够避免前面所说的寄生效应。图7-141是一款通用双运放的评估板照片（见参考文献29）。

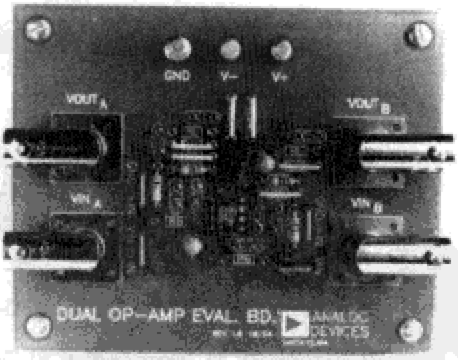


图7-141　通用运放评估板能够快速、简单实现低频运放电路

该评估板使用管脚型插座以适应标准的双运放器件，并且有一组灵活的器件跳线，使之能配置为反相或者同相放大器。通过选择不同的器件参数，还可以配置出各种增益，以适应交流或者直流耦合应用。

该电路板在输入端和输出端使用BNC连接器实现信号耦合。它采用外界的实验电源，其接线在电路板上端。但是，该电路板具有本地的电源退耦和旁路器件。

通用的电路板适用于信号频率在10MHz以内，输入、输出电流适中，应用于中、高精度。当工作速度更高时，使用器件专用的评估板则是更好的选择。757

### 7.7.25 专用的运放评估板

对于高速/高精度IC，必须特别注意它们的电源退耦问题。例如，流入低阻抗负载的快速摆动信号将在运放的电源脚产生很大的瞬态电流。该瞬态电流将在运放电源引脚的寄生电感上产生一定的电压。由于运放在高频时的电源抑制能力有限，因此该电压又将耦合到放大器的输

出端。

高速电流反馈型运放AD8001就存在上述情况，它有专用的评估板。图7-142是采用SOIC封装的评估板的底视图。它采用了纹波退耦方法，以确保在各种瞬态频率下地平面的阻抗始终很小。最高频率的瞬态电流将通过1000pF/0.01μF陶瓷电容旁路到地平面，这两个电容要尽可能靠近电源脚，以减小串联电感和电阻。由于采用贴片封装的器件，因此地平面上的杂散电感和杂散电阻很小。更低频率的瞬态电流将被大于10μF的钽电解旁路。

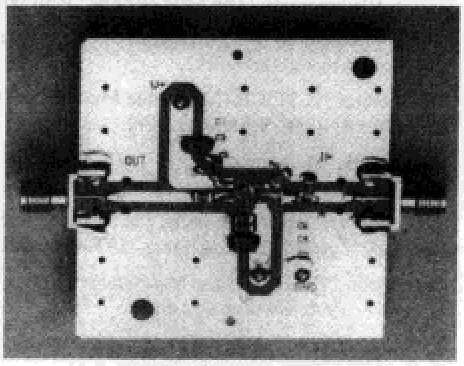


图7-142 高速运放，如AD8001，需要具有合适地平面和退耦能力的专用评估板（底视图）

该电路板的输入和输出导线是50Ω的微带传输线，从图中的左侧和右侧可以看出。增益设置电路采用芯片型薄膜电阻，它的寄生电感较小。它们位于照片的中部，对角安装。

注意到，该电路板的两面都有大面积连续的地平面，以保证地平面的阻抗尽可能低，并保持高频地的连续性。

如图所示，该电路板的输入和输出连接采用SMA接头，它能端接输入和输出信号传输线。该电路板的电源使用外界的实验电源，其连接也采用焊接的端接，这可以从电源线的终点看出。

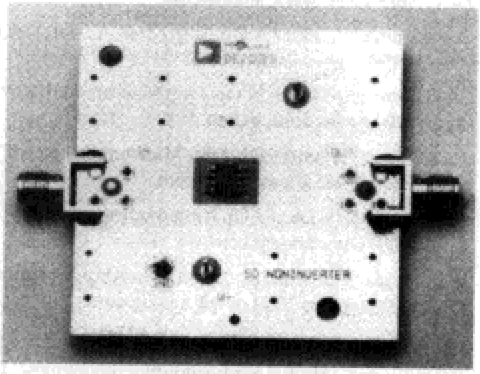


图7-143 AD8001的评估板采用大面积地平面，具有极低的寄生电容（顶视图）

上述几点有些更容易从该电路板的顶视图看出，如图7-143所示。AD8001的评估板采用同相信号放大电路，具有极低的寄生电容。从顶视图可以看出，AD8001的SOIC封装轮廓周围的剖面区域具有极低的杂散电容。

758

从该视图还可以看到连续的地平面和连接顶层地平面和底层地平面的过孔。

## 7.7.26 总结

总之，优秀的模拟设计师会尽可能利用多种工具以确保系统的最终设计表现优秀。第一步是智能地使用集成运放和其他宏模型，以便开展电路仿真。第二步是构建原型板以便进一步验证设计，并且确认仿真结果。最终PCB的布局应尽可能地忠于原型板，并且小心对付寄生效应。

759

## 参考文献


1. L. W. Nagel, "SPICE2: A Computer Program to Simulate Semiconductor Circuits," May 1975, UCB/ERL M75/520, Univ. of California, Berkeley, CA, 94720.
2. A.Vladimirescu, K.Zhang, A.R.Newton, D.O.Pederson, "SPICE Version 2G User's Guide," August 1981, Department of Electrical Engineering and Computer Sciences, Univ. of California, Berkeley, CA, 94720.
3. Mark Alexander, Derek Bowers, "SPICE-Compatible Op Amp Macromodels," **EDN**, February 15, 1990 and March 1, 1990 (available as Analog Devices, Inc. AN138).

4. Joe Buxton, "Analog Circuit Simulation," Chapter 13 of **Amplifier Applications Guide**, 1992, Analog Devices, Inc., Norwood, MA, ISBN 0-916550-10-9.
5. Andrei Vladimerescu, **The SPICE Book**, John Wiley & Sons, New York, 1994, ISBN 0-471-60926-9.
6. "Development of an Extensive SPICE Macromodel for "Current-Feedback Amplifiers," National Semiconductor AN-840, July 1992.
7. David Hindi, "A SPICE-Compatible Macromodel for CMOS Operational Amplifiers," National Semiconductor AN-856, September 1992.
8. Boyle, et al, "Macromodelling of Integrated Circuit Operational Amplifiers," **IEEE Journal of Solid-State Circuits**, Vol. SC-9, no.6, December 1974.
9. Derek Bowers, Mark Alexander, Joe Buxton, "A Comprehensive Simulation Macromodel for 'Current Feedback' Operational Amplifiers," **IEE Proceedings**, Vol. 137, Pt. G, # 2, April 1990.
10. Joe Buxton, "OP27 Op Amp Macromodel, Rev B," Analog Devices, Inc., SPICE model library, December 1990, www.analog.com.
11. Antonio Germano, "AD817 Op Amp Macromodel, Rev A," Analog Devices, Inc., SPICE model library, November 1992, www.analog.com.
12. Antonio Germano, "OP295 Op Amp Macromodel, Rev B," Analog Devices, Inc., SPICE model library, February 1995, www.analog.com.
13. Antonio Germano, "OP284 Op Amp Macromodel, Rev B," Analog Devices, Inc., SPICE model library, November 1995, www.analog.com.
14. Steve Reine, "AD8031A Op Amp Macromodel, Rev C," Analog Devices, Inc., SPICE model library, August 1996, www.analog.com.
15. Steve Reine, "AD823AN Op Amp Macromodel, Rev C," Analog Devices, Inc., SPICE model library, April 1997, www.analog.com.
16. John Hayes, "AD8051 Op Amp Macromodel, Rev 0," Analog Devices, Inc., SPICE model library, September 1998, www.analog.com.
17. Troy Murphy, "AD8552 Op Amp Macromodel, Rev 1.0," Analog Devices, Inc., SPICE model library, July, 1999, www.analog.com.
18. John Hayes, Tim Watkins, "AD623 In Amp Macromodel, Rev B," Analog Devices, Inc., SPICE model library, September 2000, www.analog.com.
19. PSpice Simulation software, 1-888-671-9500, www.pspice.com.
20. Jim Williams, "High Speed Amplifier Techniques," Linear Technology AN-47, August, 1991.
21. Robert A. Pease, **Troubleshooting Analog Circuits**, Butterworth-Heinemann, 1991, ISBN 0-7506-9184-0.
22. Vector Electronic Company, 12460 Gladstone Ave., Sylmar, CA 91342, Tel. 818-365-9661.
23. Wainwright Instruments Inc., 69 Madison Ave., Telford, PA, 18969-1829, 215-723-4333.
24. Wainwright Instruments GmbH, Widdersberger Strasse 14, DW-8138 Andechs-Frieding, Germany. +49-8152-3162.
25. PADS Software, Advanced CAM Technologies, Inc., 16450 Los Gatos Blvd., Suite 110, Los Gatos, CA 95032, www.ecam.com/.
26. ACCEL Technologies, Inc., 17140 Bernardo Center Drive, Suite 100, San Diego, CA 92128, www.acceltech.com/.
27. LPKF Laser & Electronics, 28220 SW Boberg Rd., Wilsonville, OR 97020, 800-345-LPKF or 503-454-4200, www.lpkfcadcam.com.
28. T-Tech, Inc., 5591-B New Peachtree Road, Atlanta, GA, 34341, 800-370-1530 or 770-455-0676, www.T-Tech.com.
29. Adolfo Garcia, "Evaluation Boards for Single, Dual and Quad Operational Amplifiers," **Analog Devices AN398**, January 1996.

760 ~ 761

# 第8章　运算放大器的发展历史

*Walt Jung*

本章的主题是向读者提供更为详尽的运算放大器（简称运放，参见下文）历史背景知识。运算放大器的历史可以追溯到真空管时代，并且仍在继续。现在的多数运算放大器使用者尽管可能或多或少地了解集成电路（integrated circuit，IC）运算放大器的历史，但是熟悉非集成电路固态运算放大器的人就少之又少了。更进一步来讲，现在几乎很少有人熟悉真空管形式运算放大器是如何起源的，即使年长的、在20世纪50年代或者60年代曾经用过这类器件的电子工程师可能也是一样。本章将会具体讲述这方面的内容，不仅包括运算放大器的起源和发展，还包括促进运算放大器初始设计的主要事件①。

运算放大器的发展背景始于20世纪早期，从一些基本元件开始发展。在这些基本元件中，包括20世纪的两项关键发明专利。第一个专利不是放大器本身，而是二元真空管整流器（弗莱明二极管），由J. A.弗莱明发明，于1904年授予专利（见参考文献1）。这是从爱迪生发明灯丝电灯泡以来的革命性进步，它是在灯丝电灯泡的基础上增加了一个板极电极，当该电极被正向偏置时，能够捕获从灯丝（阴极）发射的电子。该器件只能向一个方向传送电流，起整流作用。这项专利是弗莱明在19世纪末的工作的最重要成果。

第二项专利（与放大功能的关系也更密切）是Lee De Forest的三极真空管，“三极管（Audion）”，于1906年授权。这是第一个具有信号放大能力的有源器件（见参考文献2）。De Forest在二极管灯丝（阴极）和板极之间增加了一个控制栅格电极，于是放大器就诞生了。尽管20世纪的第一个真空管放大器有很多缺点，但是现代电子技术就是从这里开始的，接下来又出现了更多的关键性发展。

对于运算放大器来说，20世纪20年代晚期和30年代早期在贝尔实验室发明的反馈放大器原理是真正的启动性发展。这个划时代的发明将人类直接带入了真空管运算放大器的第一个发展阶段——使用真空管的通用反馈放大器。这个阶段从20世纪40年代开始，第二次世界大战期间一直在继续。

第二次世界大战之后，出现了一段过渡时期，真空管运算放大器得到改进和精炼，至少在电路形式上是这样。但是这些放大器基本上都是体积大、重量大、耗电多的笨家伙。因此，十多年之后，真空管运算放大器在20世纪50年代到60年代逐渐被微型固态运算放大器取代。

运算放大器历史最后的主要过渡阶段始于20世纪60年代中期第一个集成电路运算放大器的发展。自从集成电路技术开始大规模应用，20世纪下半叶，运算放大器的发展速度越来越快，在性能方面，一个里程碑进展接着另一个里程碑进展持续不断地涌现。



**雏形运算放大器定义**

尽管在本书中定义早期运算放大器的构成可能很不合适，但是却有必要这样做，简短地说，是因为我们现在广泛熟悉的运算放大器与非常早时期的运算放大器差异很大。1.1节的内容是

① 注意：本章的内容对于运算放大器应用来说不是必需的，可以有选择性地跳过。不过，本章提供了有趣的背景阅读知识，更全面地了解了运算放大器的起源，也就能更准确地评价当前器件。

紧贴今天运算放大器的定义进行讲述的，下面补充定义的则是早期运算放大器。

最早的运算放大器根本就不是这样的，它们甚至不能称作“运算放大器”。该类器件被命名为“运算放大器”是在第二次世界大战之后的1947年。

对于这段历史性介绍来说，将早期的运算放大器称为*通用的*、*直流耦合的*、*高增益的*、*反相反馈放大器*，可能更清晰、更明白。当然这是个宽泛的定义，不过它确实很贴近早期运算放大器的本质。

- *通用*可以解释为该放大器（或者更多的放大器）可以工作在双极性供电电源模式，输入/输出信号范围以0V（也就是地电平）为中心。
- *直流耦合*响应暗示处理的信号可以包括稳定状态或者说直流成分，以及交流信号。
- *高增益*暗示直流增益幅度超过1000倍（60dB），在驱动额定负载阻抗时，可以使系统误差足够低。
- *反相工作模式*意味着，该反馈放大器从效果上讲只有一个信号输入节点，信号回路可以理解为地平面或者公共回路。多个信号在该输入节点通过电阻进行累加，反馈信号也是在该输入节点通过另一个电阻进行累加。*请注意，这个单端工作模式是早期运算放大器与今天的差分输入运算放大器之间的主要区别*。事实上，直到差分输入工作模式开始广泛应用之前，只能以单端模式使用这些早期运算放大器的状况持续了许多年。
- 这种类型的*反馈放大器*有许多使用方式，与它们使用的反馈元件的特性密切相关。这种可以满足多种应用的能力后来促成它被命名为运算放大器。

766

讲述了这些背景知识之后，下面就可以游历运算放大器的历史了。



John Bardeen 理论物理学家，因在结型晶体管和低温状态下金属超导性研究方面的卓越贡献而两度获得诺贝尔物理学奖

## 8.1 概述

### 8.1.1 为运算放大器搭建平台

运算放大器属于高增益放大器，几乎总是以总体环路反馈方式应用。反馈放大器的起源不仅推动了汽车与飞机的广泛使用，而且具有通用的工程价值，这使它在20世纪的发展极为突出。更为重要的是，这些反馈系统，尽管刚开始只是为了解决通信问题，今天已在多种应用中发挥作用。这就是原理基本价值的清晰贡献。

今天，负反馈应用如此普遍，以至于人们已经对它漠然视之。但是事实上并不是一开始就是这样。Harold S. Black作为Western Electric公司的年轻工程师，在设计电话线路通道放大器时首先发展了反馈放大器的基本概念。请注意，这决不是一时的灵感发现，也不是短期的工作成果。事实上，反馈放大器概念从1928年全面撰写专利应用开始，直到1937年发布共经历了9年时间（见参考文献3）。此外，Black在发表于*Bell System Technical Journal*的文章中也简略讲述了负反馈的概念，许多年以后，他又在公司50周年纪念文集中讲述了关于这些艰辛工作的全面的活动时间表（见参考文献4和5）。

与其他重要发明的产生环境相似，同时也有其他人开展负反馈放大器应用的研究工作。Paul Voigt在20世纪20年代中期也开展了这方面的工作（见参考文献6和7）①。多产的英国发明者Alan Blumlein在20世纪30年代也开展了负反馈放大器的工作，用它来控制放大器的输出阻抗（见参考文献8）②。最后，设在荷兰的N.V.Philips公司的一个研究小组据说与Black在同一时期也开展了负反馈放大器的研究工作（20世纪20年代后期到30年代早期）。1937年，B.D.H.Tellegen发表了一篇关于反馈放大器的文章，将负反馈放大器的研究归功于K.Posthumus和Black（见参考文献9和10）③。Tellegen文章中的公式与Black文章中的公式是相同的（将Black文章公使中的μ替换为A）。

这里并不是要挑战Black的工作，主要是想列出负反馈放大器研究中重叠的、不相关的并行发展，即使对主要发明也是如此。这方面的其他例子在下面的差分放大器技术发展中也将看到。Black关于反馈放大器的研究成果，毫无疑问是非常重要的成就。这一点广泛流传，也被普遍接受。

早期的正反馈应用也有许多，参考文献11进行了这方面的总结。

767

### 8.1.2 Black的反馈放大器

Black反馈放大器的基本原理在于将一部分输出应用到输入端，降低了总体增益。只要施加的输出部分大小适宜，这将为合成放大器提供更强的增益稳定性、更大的带宽、更低的噪声，并且有效地改变电路的输入和输出阻抗等特性。

---

① 有些人建议Paul Voigt才是真正的反馈放大器发明者，而不是Black（见参考文献6、7）。检查Voigt的英国专利231972没有发现可以与Black的详尽工作（见参考文献3、4）相匹配的反馈放大器理论。事实上，在Voigt的系统行为描述中没有使用公式。

② Blumlein的英国专利425553集中在通过电压或者电流反馈控制放大器的输出阻抗，并没有详细讲述有关反馈的广泛的分支内容。

③ 检查英国专利323823没有发现对K.Posthumus的引用，K.Posthumus是与N.V.Philips公司英国专利同一时期的著名的设计师。专利确实列出了雏形反馈放大器，但是不幸的是，经过多个版本的修订之后，文字和图表的清晰性被全面地破坏了。

Black基本反馈放大器系统的结构框图如下面的图8-1所示。请注意，Black用$\mu$作为前向增益的符号，而现在则用$A$代替。这样使用之后，反馈网络$\beta$定义放大器的总体传递函数。这样，一部分无源器件，通常是电阻网络，某些时候是电抗网络，设置该系统的增益和频率响应特性。

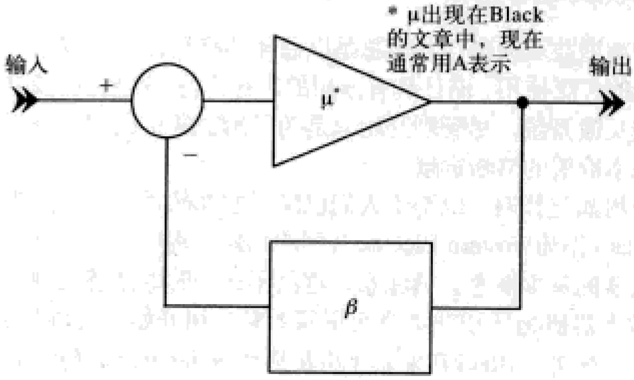



图8-1 Black反馈放大器的结构框图，由前向增益$\mu$和反馈通路$\beta$组成

Black刚开始这方面工作时，面临的问题是如何使上百个（如果不是上千个的话）电话系统中继放大器的一系列信号连接可以使用直接加热的三极真空管（triode tube）。当考虑到每个放大器的增益变化大于1dB时很难稳定，该问题就变得浅而易见了。即使在最好的条件下，电路失真也是不可接受的。

Black的反馈放大器发明不仅使Western Electrics公司拥有了更好的中继放大器，而且促进了无数的其他大范围应用。几乎所有的运算放大器应用都要使用反馈。因此，现代运算放大器的类型有数十种之多（从单个型号来说可能有好几千种），这更说明了反馈原理在今天设计中的重要性。

Black的反馈概念扎根并且繁荣的一个重要原因在于，它不仅是一个有用的新颖想法，而且也在于它与当时流行的“舍弃增益”想法是根本不同的，许多经验丰富的工程师们也在反对这种想法。不过，Black确实是帮助兜售了这个极其新颖的概念，并且帮助了其他无法接触到该发明的发明者。他提供的这些帮助的直接收益是，他最终赢得了贝尔实验室的全面支持，并且也锻造和促成了一个新的技术概念。有关反馈放大器发展以及Black与其合作者相互影响的有趣描述可以阅读David Mindell的文章，*Opening Black's Box：Rethinking Feedback's Myth of Origin*（见参考文献12）。

20世纪30年代和40年代一般被认为是贝尔实验室的黄金年代。他们不仅制造了Black反馈放大器，而且促进了拓展支持放大器应用的关键技术的发展。这些支持来自同一时期的优秀工程师们，不仅包括贝尔实验室的优秀工程师们，而且还包括世界各地的其他优秀工程师们。

768

这里引用Black在贝尔实验室为他的划时代发明举办的庆功会上的讲话：“*几年之内，Harry Nyquist将发布他的避免反馈放大器不稳定的通用原理，Hendrick W. Bode将公布他的先锋研究‘系统设计技术的发展’。这之后，设计者可以摆脱特定条件的限制，并且Hendrick W. Bode的设计依然能够满足奈奎斯特准则。*”（见参考文献5）

Harry Nyquist和Hendrick Bode关于反馈放大器的文章和专利（见参考文献13和14）与Black的原创工作的主体一起，形成了现代反馈放大器设计的坚实基础。Bode随后出版了经典的反馈放大器设计手册（见参考文献15）。稍后，他发表演讲总结了关于反馈放大器发展的观点（见参考文献15）。

除了他的著名的稳定性准则之外，Nyquist也提供了电路级的硬件概念，比如他的直接耦合放大器的电路间耦合专利（见参考文献17）。该思想后来成为真空管运算放大器的标准耦合方法。

在贝尔实验室之外，其他工程师们也在从事他们自己的关于反馈放大器应用的研究，并且也在许多实践应用中证实了反馈概念。Frederick Terman是其中的佼佼者，他在1938年发表的文章中公布了交流反馈放大器的概念（见参考文献18）。

关于单端信号通路直流放大器，在第二次世界大战期间发表了许多标志性论文。Stewart Miller在1941年发表的文章中提出了直流响应的高稳定增益技术。这篇文章介绍的内容后来成为标准的增益稳定化概念，称为"阴极补偿（cathode compensation）"技术。在该技术中，使用了第二个双三极真空管电路以降低对加热器电压变化的敏感性。Ginzton在1944年发表的放大器文章中，同时采用了Miller的阴极补偿技术和Nyquist的电平转换方法（见参考文献20）。电平转换器应归功于Brubaker（他明显地复制了Nyquist的早期工作）。Artzt在1945年发表的文章总结了多种直流放大器技术，强调了它们的稳定性（见参考文献20）。

第二次世界大战之后，*MIT Radiation Laboratory*的系列手册记载了许多有价值的电子技术，其中有一卷专门讲述真空管放大器。经典的*Valley-Wallman*第18卷不仅专注于放大器的内容，而且有一章专门讲述直流放大器（见参考文献22）。尽管本书讨论的名字还不叫"运算放大器"，但是它确实包含直流反馈电路实例。虽然在该书出版之前的1947年，运算放大器被正式冠名，但是因为该书已经定稿，所以书中没有使用"运算放大器"这一名字。

769

## 参考文献

（注意：附加的注释指出了与运算放大器历史的相关性。）

**早期真空管与反馈放大器的发展**


1. J. A. Fleming, "Instrument for Converting Alternating Electric Currents into Continuous Currents," *US Patent* 803,684, 1905年4月19日申请，1905年11月7日生效．也见UK Patent 24,850, 1904年11月16日．（弗莱明二极管或第一个真空管整流器）
2. Lee de Forest, "Device for Amplifying Feeble Electrical Currents," **US Patent 841,387**, 1906年10月25日申请，1907年1月15日生效．［三极真空管（或称三极管），第一个放大元件。］
3. H. S. Black, "Wave Translation System," **US Patent 2,102,671**, 1928年8月8日申请，1937年12月21日生效．（反馈放大系统的基础知识。）
4. H. S. Black, "Stabilized Feedback Amplifiers," **Bell System Technical Journal**, Vol. 13, No. 1, 1934年1月, pp. 1-18.（反馈放大系统总结。）
5. Harold S. Black, "Inventing the Negative Feedback Amplifier," **IEEE Spectrum**, 1977年12月（反馈放大器发明50周年纪念。）
6. Geoffrey Horn, "Voigt, not Black," **Stereophile**, Letters, 1998年4月, pp. 18, 21.
7. Paul G. A. H. Voigt, "Improvements in or Relating to Thermionic Amplifying Circuits for Telephony," **UK Patent 231,972**, 1924年1月29日申请，1925年4月16日生效．（反馈扬声器/放大器系统。）
8. A. D. Blumlein, "Improvements in and relating to Thermionic Valve Amplifiers," **UK Patent 425, 553**, 1933年9月8日申请，1935年3月18日生效．（反馈用于控制运放输出阻抗。）
9. B. D. H. Tellegen, "Inverse Feedback," **Philips Technical Review**, Vol. 2, No. 10, 1937年10月．（另一种反馈放大器的发展史，通常称为并行Black反馈放大器。）
10. "Improvements in or Relating to Arrangements for Amplifying Electrical Oscillations," **UK Patent 323,823**, 1928年10月18日申请，1930年1月16日生效 (original filing), 1929年7月18日申请，1938年1月通过专利审核，1939年2月修订．（一个简单的一阶反馈放大器系统。）
11. D. G. Tucker, "The History of Positive Feedback," **Radio and Electronic Engineer**, Vol. 42, No. 2, 1972年2月, pp. 69-80.

12. David A. Mindell, "Opening Black's Box: Rethinking Feedback's Myth of Origin," **Technology and Culture**, Vol. 41, 2000年7月, pp. 405-434. (关于反馈放大器发明的一些相关事件和研究的详尽探讨。)
13. Harry Nyquist, "Regeneration Theory," **Bell System Technical Journal**, Vol. 11, No. 3, July, 1932, pp. 126-147. 也可参见: "Regenerative Amplifier," **US Patent 1,915,440**, 1930年5月1日申请, 1933年6月27日生效. (用循环相位增益曲线做反馈放大器稳定性预测。)
14. Hendrick Bode, "Relations Between Attenuation and Phase In Feedback Amplifier Design," **Bell System Technical Journal**, Vol. 19, No. 3, 1940年7月. 也可参见: "Amplifier," **US Patent 2,123,178**, 1937年6月22日申请, 1938年7月12日生效. (用半对数相位增益曲线做反馈放大器稳定性预测。)
15. Hendrick Bode, **Network Analysis and Feedback Amplifier Design**, Van Nostrand, 1945. (伯德关于网络分析的经典教材，这本书也与反馈放大器的设计有关。)
16. Hendrick Bode, "Feedback—the History of an Idea," **Proceedings of the Symposium on Active Networks and Feedback Systems**, Polytechnic Press, 1960. Reprinted within **Selected Papers on Mathematical Trends in Control Theory**, Dover Books, 1964. (作者对反馈放大器发展情况的全面的历史性总结。)
17. Harry Nyquist, "Distortionless Amplifying System," **US Patent 1,751,527**, 1926年11月24日申请, 1930年3月25日生效. (经由级间耦合阻抗网络的直接耦合乘法放大器阶段。)
18. F. E. Terman, "Feedback Amplifier Design," **Electronics**, 1937年1月, pp. 12-15, 50. (实现反馈放大器的一些实际的交流耦合拓扑方法。)
19. Stewart E. Miller, "Sensitive DC Amplifier with AC Operation," **Electronics**, 1941年11月, pp. 27-31, 106-109. (一个稳定高增益直接耦合放大器的设计实例，包括灯丝电压的阴极补偿、发光管级间耦合的使用和稳线运行的直流电源。)
20. Edward L. Ginzton, "DC Amplifier Design Techniques," **Electronics**, 1944年3月, pp. 98-102. (提高直接耦合放大器性能的各种设计方法。)
21. Maurice Artzt, "Survey of DC Amplifiers," **Electronics**, 1945年8月, pp. 112-118. (单端和差分直流耦合放大器设计概述，重点强调高稳定性。)
22. George E. Valley, Jr., Henry Wallman, **Vacuum Tube Amplifiers**, MIT Radiation Labs Series No. 18, McGraw-Hill, 1948. (第二次世界大战辐射试验研究小组的经典教材，其中由John W. Gray所著的第11章讲述直接耦合放大器。)

770~771

## 8.2 真空管运算放大器

### 8.2.1 差分放大器技术的发展

反馈和非反馈拓扑结构的放大器从20世纪30年代晚期到40年代一直在改进完善，在此期间差分放大器领域取得了一些非常有趣的进展。

今天的运算放大器大量地采用差分电路拓扑结构，但是读者应该明白，真空管放大器时代并非如此。事实上，在老品种放大器开始消亡之前，全面采用差分技术的真空管运算放大器电路结构尚未完全建立起来。不过，检查一下1950年之前的关于差分放大器的关键出版物还是非常有用的，可以发现1950年是差分放大器技术的成熟时期。毫无疑问，这种完全差分的、增益精密型直流放大器是我们今天所说的仪表放大器的先驱放大器（见本书第2章）。

最早的真空管差分放大器报道见诸于20世纪30年代，接下来的15到20年稳步进化。这方面的许多作者都分析过低电平仪表放大器电路的问题，这类电路主要用于从生物组织获取电信号，因此与此有关的仪器经常称为“生物放大器（biological amplifier）”。

该领域的一个早期作者B. H. C. Matthews在1934年撰写了有关专用差分输入放大器的文章（见参考文献1）。Matthews的放大器确实有差分输入端，但是因为公共阴极直接连接到供电电源的公共地，并没有针对如何使共模（CM）输入的响应最小进行专门优化。注意，在那个年

代，共模信号常指推－推信号，以代表两个输入端都是同相信号。

Alan Blumlein在1936年的英国专利482470中，在这方面前进了一步，通过接地公共电阻设置差分真空管对的公共阴极的偏置电压（见参考文献2图2中的双三极真空管）。Blumlein的专利主要关心宽带信号，而不是生物信号，采用交流耦合方式。不过，与Matthews放大器相比，它是一个显著改进，因为它提供的偏置条件更适合于共模信号抑制。

1937年，Franklin Offner讨论了许多差分放大器，其中有一个与Blumlein放大器的电路结构相似（见参考文献3的图3)。与Blumlein电路一样，Offner电路也采用了交流耦合。该篇文章中的有用技术是使用了*共模反馈*以提高共模抑制效果（见参考文献3的图4)。为了实现这一点，需要将下行电路的共模信号反馈连接到前级电路。这种反馈降低了共模增益，提高了共模抑制效果。

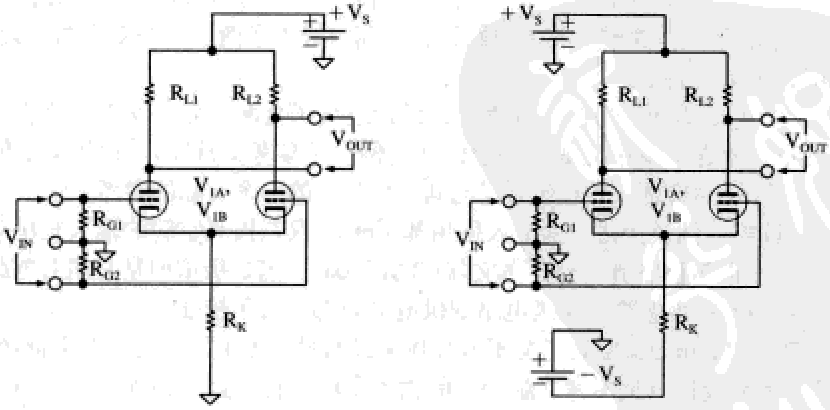
同样是1937年，Otto Schmitt讨论了公共阴极、阴极到公共地双五极真空管电路（见参考文献4)。在该电路中，五极真空管（pentode）栅网的工作方式很新颖，但是并不能使共模输入信号的响应最小（与上面的Matthews电路相似)。

1938年，J.F.Toennies讨论了后来被称为“*长尾对*”的差分输入放大器的最早电路形式（见参考文献5)。在这种形式的差分输入放大器中，推挽式输入信号（push-pull input signal）被施加到双栅格电路，公共阴极通过大阻值公共电阻返回到高压负电源端。Toennies基本电路（见参考文献5的图1）使用了双三极真空管以及135V的衬底电源和−90V的阴极偏置电源。

772~773

Toennies基本电路中，大阻值阴极电阻偏置到高压负电源端的作用是优化电路的差分耦合，同时使共模响应最小，如下面的图8-2所示。考虑到图8-2b电路中大阻值阴极电阻连接到高压负电源$-V_S$的效果，与图8-2a电路的简单阴极耦合真空管对相比，这种作用的好处是非常直观的。在图8-2a电路中，阴极电阻$R_K$返回到地平面，与栅格的公共地（$+V_S$电源的返回路径）相同。

图8-2b电路中，长尾对偏置的恒流作用可以使共模输入响应最小化（同时不削弱差分响应)。随后，该电路取得了更为先进的设计，采用五极真空管作为长尾公共阴极偏置电路，同时利用了五极真空管的高增长电阻特性。




(a) 阴极耦合差分真空管对　　(b) 阴极耦合长尾差分真空管对

图8-2　简单的差分对偏置电路（左侧）与长尾对偏置电路（右侧）比较

1938年，Otto Schmitt也讨论了放大器的长尾真空管对形式（见参考文献6)。他讨论的重点不是瞄准共模抑制优化，而是使用该电路作为相位反相器。该电路的一个输入栅格接地，相对的栅格以单端形式驱动，在相等的衬底负载电阻上形成相位不同步的输出信号。Schmitt是个多

产的发明者，后面还会讲到他。

Lionel Jofeh在1939年的英国专利529044中，提供了对阴极耦合放大器8种电路形式的完整分类（见参考文献7）。

1940年，Harold Goldberg提出了一个完整的多级电路、直接耦合差分放大器（见参考文献8）。据Goldberg报道，该电路在独特的低压差分输入电路中使用功率五极真空管，其等效输入噪声为2μV。该工作与上面提到的某些早期工作是并行展开的，很明显也是相互独立发展的。

1941年，Otto Schmitt又出版了差分放大器专题的另一本著作，披露了分析的某些细节（见参考文献9）。在该著作中，他从电路的反相特性出发清晰地阐述了长尾真空管对的优点。他也涵盖了退化长尾真空管对的情况，这时使用一个公共阴极到阴极的电阻调节增益，每个阴极使用电阻偏置到负电压，这里每个电阻的阻值是单阴极耦合电路相应电阻阻值的2倍。

774

1943年，Walther Richter撰写了阴极跟随器（cathode follower）和差分电路的文章（见参考文献10）。文章的主题主要集中在单端阴极跟随器，同时也对长尾真空管对电路进行了分析。

1944年，Harold Goldberg又撰写了多级差分放大器的文章（见参考文献11）。1944年版本的电路依旧主要靠电池供电，不过也确实增加了一个五极真空管为第一级长尾真空管对电路提供偏置电流。

同是1944年，Robert Mezger撰写的文章则是基于电路间电平转换耦合的新方法设计了一款差分放大器（见参考文献12）。前面设计的差分放大器或者使用Nyquist电阻技术进行电平转换，或者使用新近的Miller辉光真空管技术。Mezger的设计使用了12J5三极真空管作为底部电平转换元件，它的作用类似恒流源（constant current source）。与顶部的固定电阻一起，可以提供宽带电平转换。据报道，设计中使用的差分和共模反馈具有良好的整体稳定性。该设计还对衬底和关键的加热器电路进行了校准。

1945年，Franklin Offner向编辑写了一封信，表达了他对其他差分放大器作者的不满（见参考文献13）。他在信中评论了Toennies的工作（再次见参考文献5），“通过使用大阻值的阴极电阻，仅仅是个同相降级应用”。Offner也忽略了Blumlein的专利。

同是1945年，D. H. Parnum出版了分为上下两部分的差分放大器技术调查报告（见参考文献14）。该报告分析了一些先前发布的电路设计，同时提出了两种完全差分的放大器电路实例，分别为直流耦合和交流耦合。

1947年，Denis L. Johnston对差分放大器设计进行了全面研究，发表了分为上中下三部分的设计技术文章，他在文章中完成了一个设计实例（见参考文献15）。该篇文章值得关注不仅是因为它提供了详细的信息，并且包含了与其工作相关的61个文献的参考目录。

Johnston设计的实例放大器，其输入使用基于6CS7双三极真空管的输入长尾对电路，通过6J7G五极真空管提供阴极电流（见参考文献15的图10a）。第二级依旧是长尾对电路，带有共模反馈，直接耦合到第一级电路。多级电路的供电电源都进行了校准。

1950年，D. H. Parnum又发表了关于差分放大器的另一项工作（见参考文献16）。在这篇文章中，他对Johnston设计（见参考文献15）的输入电路进行了批评性评论，指出了多级放大器优化共模抑制性能的必要条件。

同是1950年，P. O. Bishop和E. J. Harris发表的设计论文总体上与上面引述的Johnston的工作相似（见参考文献17）。文章回顾了其他许多设计者在生物领域的工作，提出了一个复杂的设计实例。在该电路中（见参考文献17的图3），使用了954五极真空管对作为输入阴极跟随器，驱动6J6双三极真空管长尾对电路。输入电路和第二级电路都使用了12SH7五极真空管作为尾电流源。衬底使用了高稳定供电电源，关键的加热器电路也采用了稳定性设计。

同是1950年，Richard McFee发表的论文对如何提高单级双三极真空管电路的共模抑制特性进行了有用的修改（见参考文献18）。

同是1950年，Harry Brundfest发表了一篇关于差分放大器研究工作的非常好的总结性文章（见参考文献19）。这篇文章也对如何使用这一时期的生物放大器提出了更为深刻的见解，同时提供了其他差分放大器工作的参考文献。

775

值得注意的是，Grundfest把长尾对电路的发明荣誉给与了Offner（再次见参考文献3）。不过，可能引起争论的是，从Offner的电路图中无法明显地看出他确实采用了真正的长尾对电路（没有负电源可以连接到阴极电阻）。Offner（和Blumlein）使用的偏置类型是从公共阴极连接一个简单电阻到电路公共地，这样只有几伏偏置电压，而且更为重要的是，该电阻的阻值必须与阴极阻抗在量级上匹配。

然而，Grundfest也忽略了Blumlein（见参考文献2），他在Offner的前面提出了类似电路。如果将Blumlein的图2与Offner的图3的偏置电路进行比较，不难发现两者非常相似。

关于直流差分放大器主题最为深入的讨论来自C. M. Verhagen在1953年发表的一篇文章（见参考文献20）。Verhagen深入讨论了真空管本身的电子物理原理及其周围细节电路，以及它们是如何影响电路工作的稳定性的。这篇文章包含详尽的数学公式以及对前人工作的评论。该文章还参考了其他许多主题的文章，包括上面引述的某些文章。

上述讨论可以看作直流差分放大器的前言性总结，这些技术可能影响运算放大器的设计。这里总结的不可能非常全面，因此可能还存在该主题的其他有用文章没有被收录进来。不过，该讨论应该能够为稳定直流差分放大器通用设计实践的专业读者提供服务。

### 8.2.2 运算放大器和模拟计算的发展

确实可以在运算放大器中找到上面讲述的差分放大器的研究工作。但是，在贝尔实验室、美国其他地方以及世界各地也存在其他的有关放大器的重要工作。这里有关运算放大器发展的讨论集中在模拟计算方向，它是运算放大器的首次应用。

20世纪30年代后期，Foxboro公司的George A. Philbrick正在使用真空管和无源器件设计模拟处理控制仿真电路，Philbrick开发了许多有趣的电路，有些电路就是运算放大器的前身（见参考文献21）。

事实上，在这篇文章中，他描述了一个能够实现某些运算放大器功能的单真空管电路（图8-3a）。这个直接耦合电路改进了输入和输出电压之间的工作关系，产生的电压输出与两个电阻的比率成比例。尽管该电路（使用浮动电池供电）还不能称为通用运算放大器电路，不过它确实演示了通用运算放大器的某些工作原理。在参考文献22中，Per Holst进一步描述了Philbrick的这项早期工作。十年之内，Philbrick开始运作自己的公司，提供真空管运算放大器和模拟仿真领域使用的其他器件（见下文）。

符合概述一节定义的第一个真空管运算放大器出现在20世纪40年代的战争早期。主要目的是用该放大器为贝尔实验室设计的M9枪炮目标指示系统搭建增益模块，为第二次世界大战期间的盟军力量服务。这些运算放大器电路是通用的，使用双极性电源供电，处理携带共模电压（地）的双极性输入/输出信号。正如定义所说，总的传递函数由外部连接的输入和反馈电阻决定（下面讲述的更为详细）。

这些早期放大器是专用模拟计算机系统（analog computer system）的组成元件，设计专用模拟计算机系统是为了计算合适的枪炮目标瞄准数据，以使火力可以准确击毁敌方目标。该项目的工作开始于1940年，由Clarence A. Lovell、David Parkinson领导，包括贝尔实验室的其他

776 许多工程师。Higgins等以及James S. Small详细记录了他们的艰辛工作（见参考文献23和24）。

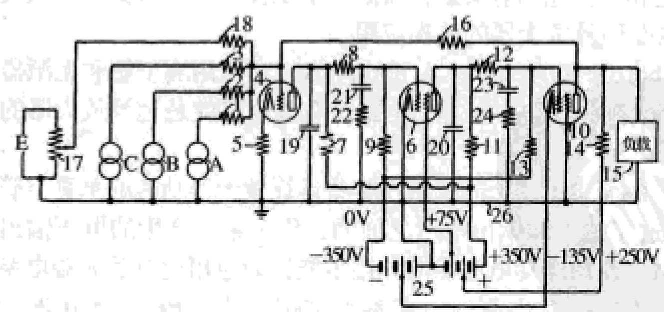
贝尔实验室的这个设计项目导致T10原型枪炮目标指示系统的诞生，1941年12月对T10系统进行了首次测试。尽管T10系统是第一个枪炮目标指示系统样机，但是后来闻名世界的枪炮目标指示系统产品却是Western Electric公司的M9系统（见参考文献25）。关于这项工作的更为详细文档可以查找美国专利24040081和2404387（见参考文献26和27）以及Lovell的一篇相关文章（见参考文献28）。这些专利演示了变化任务中的许多通用反馈放大器实例。

不过，从M9系统的总体技术视角来看，最为权威的讨论或许应该是贝尔实验室的William Boghosian、Sidney Darlington和Henry Och的美国专利2493183，“炮兵目标指示器（Artillery Director）”。这篇关键文档将模拟计算系统的设计打散为许多相关的子系统。可以从专利的图中找到多个运算放大器实例，它们分别完成缓冲（buffer）、累加（summer）、差分（differentiator）、反相（inverter）等功能。

### 1. Karl Swartzel的运算放大器

在运算放大器的细节方面，Boghosian等人的专利参考了另一项关键专利的文档。贝尔实验室与M9相关的其他许多专利也参考了稍后的这项成果，贝尔实验室也低估了这项成果的种子特性。这里正被讨论的成果是美国专利2401779，“求和放大器（Summing Amplifier）”，它由贝尔实验室的Karl D. Swartzel Jr.发明（见参考文献30），这项设计极有可能是运算放大器的起源点。具有讽刺意味的是，贝尔实验室从未安排出版Swartzel的成果[①]。1941年5月1日归档之后，战争期间，该项工作在系统内一直被忽视，直到1946年才最终出版。当然，战争期间的其他许多专利也是被如此忽视的，事实上贝尔实验室的其他许多专利也遭到了相似的命运。

图8-3所示是Swartzel运算放大器的电路图，包括一个引自专利文档的元件取值表。尽管专利的主要内容是求和放大器应用，但是很明显，该电路也是一个通用的高增益放大器，通过选用合适的反馈元件，经外部配置可以完成许多任务——问题的关键是运算放大器的功能。777




（a）电路图

| $R_1$, $R_2$, $R_3$, $R_{13}$, $R_{16}$ | 1MΩ |
|---|---|
| $R_5$ | 1.5kΩ |
| $R_7$ | 0.5MΩ |
| $R_8$ | 0.75MΩ |
| $R_9$ | 2MΩ |
| $R_{11}$ | 0.25MΩ |
| $R_{12}$ | 1.25MΩ |
| $R_{14}$, $R_{15}$（负载） | 6kΩ |
| $R_{18}$ | 3MΩ |
| $R_{22}$, $R_{24}$ | 100kΩ |
| $C_{19}$ | 0.25μF |
| $C_{20}$ | 100pF |
| $C_{21}$ | 1000pF |
| $C_{23}$ | 0.03μF |
| $V_4$ | 6SC7 |
| $V_6$ | 6SJ7 |
| $V_{10}$ | 6Y6G |

（b）元件取值表

图8-3　“求和放大器”的电路图和元件取值表（贝尔实验室，美国专利2401779）

在求和放大器电路中，有许多值得注意的关键点。三个直接耦合真空管提供了很高的总体增益，增益的符号与输入真空管4的栅格的符号相反。正、负电源由多抽头电池25提供。负载15处放大器的输出摆幅相对于公共端26是双极性的。在该电路中，电阻$R_{16}$用作反馈，三个信号通过输入电阻$R_1$、$R_2$、$R_3$求和，输入公共地连接到端点26。通过电阻$R_{18}$对输入进行偏置控制。

① 贝尔实验室在它的Bell Laboratories Record中记录了与M9有关的一切事情，从本节的参考文献可以看出这一点，但是运算放大器电路却没有包含在这一长串文章中。

专利的放大器增益为60 000（95dB），该电路可以驱动6kΩ负载，这实在是个非常大的进步。供电电源为±350V，使用中间电压进行工作。电路间的电平转换网络是Nyquist电路形式，一些RC网络用于电路稳定的目的。

多年之后，这项基本设计发生变化，这在本节的后面还会讲述。Swartzel运算放大器确实是项种子性成果，它促使诞生了完整的、高复杂性的模拟计算机系统，这对第二次世界大战期间盟军的防御是非常关键的。这也促使产生了其他的许多放大器设计。

**2. 贝尔实验室的M9系统**

第二次世界大战期间，由于与防御有关的技术信息出版物通常是禁运的，大量研究成果是在诞生多年之后才见天日。M9项目许多组件的细节信息就是这样的，这其中也包括运算放大器。

不过，贝尔实验室在战争结束之前就开始记录M9项目的一些成果。1943年12月的*Bell Laboratories Record*就为Harold Black发表了一通赞美，以表彰他的反馈放大器成果（见参考文献31）。在后来的记录中，发表了两个有关M9系统的公开演示故事，以及它的研发过程（见参考文献32）。

电子元件的某些关键发展也记录在*Bell Laboratories Record*中，包括电容器、电阻网络、电阻器以及精密电位计等（见参考文献33-36）。

1947年4月授予M9设计者Lovell、Parkinson和Kuhn的Merit奖章的时候，*Bell Laboratories Record*也记录了对他们的适当赞誉（见参考文献37）。这些成果的重要性在贝尔实验室看来，仅用几个与项目有关的高贵名字来表述是被大大低估了。除了上文提及的以外，其他贡献者还包括Hendrick Bode、Claude Shannon以及贝尔实验室的其他著名人士。最后，该成果具有无法预知的重要性，它证实了运算放大器（虽然还在等待以运算放大器命名它）概念的效用——运算放大器诞生了。

**3. 世界的M9系统**

从历史的视角来看，Lovell、Parkinson和贝尔实验室的其他设计者的成果却是表现了广泛的重要性，它受战争需求驱动，其结果差不多影响了数百万生命。该成果提供的模拟控制计算机作为枪炮目标指示系统对战争结果发挥了巨大的帮助作用，对入侵目标取得了极高的命中率——某些统计显示达到了90%。M9系统与SCR584雷达系统的联合作用非常成功地完成了战争防御使命——这对世界和平是真正有意义的。

Robert Buderi详细叙述了第二次世界大战期间的雷达发展，在他的著作中包含一个对M9系统的作用的有趣统计（见参考文献38）。David Mindell在他的论文*Datum for its Own Annihilation: Feedback, control and computing*，1916~1945中从单源计算和控制出发对此做了全面的历史全景式论述（见参考文献39）。在第8章中，Mindell也对M9/SCR584的成果进行了叙述。

778

## 8.2.3 运算放大器命名

战争期间，纽约哥伦比亚大学的实验室开展了有关运算放大器更进一步的研发工作，1947年项目研究小组领导John Ragazzini对此做了记录（见参考文献40）。这篇被广泛引用的关键性文章之所以举世闻名是创造了“operational amplifier”术语，我们常把它缩写为op amp。这里引述该篇文章的命名过程：

“如此连接运算放大器，将电压施加到它的输入端就可以完成算术和统计的数学计算，因

此它可以命名为'运算放大器'。"

Ragazzini的文章简略叙述了运算放大器的多种使用方式，以及它们所定义的数学关系。这篇文章也引用了贝尔实验室关于M9枪炮目标指示器的研究成果，尤其提到了它使用的运算放大器电路。

促成上述文章的项目来自于WWII NDRC第7分部与哥伦比亚大学的合同[①]。那时，Leobe Julie是哥伦比亚大学实验室的一名既年轻又聪明的研究工程师。Julie确实在从事这些早期运算放大器的研究，旨在提高M9枪炮目标指示系统的性能，合同规定为"火控电子技术"。

据报道，Julie背离Ragazzini的工作愿望，师从模拟计算机工程师George A. Philbrick（第7分部的小组成员之一）开展这项工作（见参考文献41和42）。Julie完成了两个真空管的运算放大器设计，它在完全差分输入/差分输出电路中使用了一对6SL7双三极真空管（再次见参考文献41）。虽然Julie的实验室老板Ragazzini给他分派了放大器的研究工作，但是不知出于什么原因，Ragazzini在最终的文章中只承认了他的极少部分工作。

Ragazzini在文章中绘制的运算放大器电路图（见参考文献40的图1）与Julie的电路图（见参考文献41）是不相匹配的。Ragazzini确实没有引用Julie电路的任何指标，因此它的原创性和意图不是很清楚，除非它只是作为中等性能的实例电路。有许多原因使Ragazzini的电路不能成为M9系统的候选系统。

比如，简要分析图1的Ragazzini运算放大器，这项特别设计的运算放大器能否与原创的M9运算放大器（见参考文献30，或者图8-3）在同样的环境中工作还值得怀疑。Swartzel的三级电路使用了一个三极真空管和两个五极真空管，其中一个五极真空管用作电源输出电路。Ragazzini的电路使用了3个级联三极真空管，因此不可能与Swartzel电路设计的增益特性相匹配。它使用了一个6SL7输出电路以及300kΩ负载，因此也不可能与Swartzel电路具有相同的输出驱动能力。

## 8.2.4　真空管运算放大器的发展

不过，Julie的运算放大器设计在某些方面也是非常值得关注的。它有一个更好的输入电路——因为使用了长尾6SL7双三级真空管对以及平衡负载。这些电路特征比起先前的单端三极真空管或者五极真空管，从根本上提高了放大器电路的漂移特性。

Julie的电路比先前的单端输入电路优异的真正主要特征是，它有两个信号输入（反相和同相），这与单个反相输入（图8-3）是有根本区别的。有效使用运算放大器的两个输入为应用提供了更大的信号接口自由。尽管距今天已经近60年了，事实上，这个特征依然是如今功能完整运算放大器的标志。差分输入电路不仅提高了漂移性能，而且使运算放大器非常易于使用。然而，具有讽刺意味的是，直到一段时间以后，在运算放大器的应用中才真正理解了如何使用第二个输入。

779

在战争期间以及结束不久，也开展了提高直接耦合放大器性能的其他许多工作。Stewart Miller、Edward Ginzton和Maurice Artzt撰写了提高直接耦合放大器性能的文章，解决了加热器电压变化时如何使输入电路漂移稳定、电路间耦合和电平转换方案、控制电源阻抗交互等关心的问题（见参考文献43-45）。其他提高直接耦合放大器性能的实例可以到Valley-Wallman的著作中查找（见参考文献46）。

① Mindell（参考文献39）在表6-1中列出，"火控电子技术"的合同编号为76，Ragazzini是调查人，从1943年11月15日开始，到1945年9月30日结束，合同金额85 000美元。这个哥伦比亚大学项目的第7分部负责人是管理人Samuel H. Caldwell，简写为SHC。

在20世纪40年代结束之前，许多公司开始靠运算放大器和模拟计算技术赚取发展资本。Seymour Frost撰写了一篇模拟计算机的文章，该计算机由Reeves Instrument Corporation公司研制，命名为REAC（见参考文献47）。该计算机的核心运算放大器电路与Swartzel设计的M9运算放大器非常相似。在Reeves电路中，第一级改为6SL7双三极真空管，用在米勒补偿型低漂移电路中（见参考文献43）。

**1. 真空管运算放大器的斩波稳定**

即使使用了平衡双三极真空管输入电路，电压漂移依旧是早期真空管运算放大器的延续性问题。许多用户寻找各种方法想把输入参考失调限制在毫伏级水平，而不是通常的数十上百毫伏。电压漂移有两种成分，一种是升温相关型的，另一种是随机的或者具有更长的持续时间，两者都使放大器的频率归零变得必要。该问题在Edwin A. Goldberg发明了斩波稳零型运算放大器（见参考文献48）之后，于1949年至少得到部分解决。

斩波稳零型运算放大器使用了第二个高增益交流耦合放大器。它被安排为主放大器的辅助通路。斩波通道与输入信号通路一起交流耦合到直接耦合主放大器的反相输入端，一个60Hz或者400Hz的开关周期性地切换到地。开关的切换行为将小直流输入信号斩波为交流信号，并且被放大到很大（1000倍以上）。斩波通道的交流输出被同步整流、滤波，并且施加到主放大器的同相输入端（第二个输入端）。斩波稳零型运算放大器的总体效果是个复合放大器，主放大器的电压漂移以斩波器增益为因子进行衰减。

采用斩波稳定技术，运算放大器的失调电压可以稳定在几个微伏，长期漂移非常低以至于根本不需要手工调零。另一个关键优点是，直流和低频增益得到提升，以斩波器通道的附加增益为因子进行提升。通过这种方式，斩波放大器的直流开环增益很容易超过100 000倍（100dB）。比如参考文献48的Goldberg放大器，它的直流增益为150 000 000，或者163dB。

上述设计的结果是，受附加开环增益的影响，斩波放大器的直流增益精度远远高于传统运算放大器。这个基本特性与“零失调、零漂移”工作特性组合在一起，使斩波稳零型真空管运算放大器成为精密型模拟工作的标准选择。一般而言，直到今天这项基本特性也是非常正确的，现在我们还可以使用集成电路斩波器运算放大器。*注意：尽管今天的斩波器放大器工作在差分方式，但是直流失调、漂移和增益等净效应依然大幅度提高。*

不过，早期的斩波放大器也存在一些严重的不足。上面描述的基本斩波器结构本质上使用了双三极真空管对的第二个（同相）运算放大器输入端，并且施加了直流失调校正信号。这样，早期的所有斩波运算放大器都只能工作在反相模式。随着时间推移，改进的斩波器结构突破了这一限制，制造的直流高精度斩波放大器可以使用所有工作模式。

780

另一个限制在于使用的第一个斩波器件是机械开关（振动器）。这样，在一起使用的真空管面前，经常无法探测它们故障。随着时间推移，全固态斩波器件开发成功，但是这对真空管斩波放大器没有太多促进作用。

1952年，Reeves Instrument Corporation公司的Frank Bradley和Rawley McCoy讨论了M9运算放大器的另一种改进设计（见参考文献49）。在Bradley-McCoy电路中，与M9结构相似的电路（不过前端使用了双三极真空管）受附加的斩波辅助通路放大。最终形成的放大器的直流增益为3 000 000（150dB），漂移和失调电压非常低。

20世纪50年代中期，许多公司开始提供基于斩波稳零型运算放大器的模拟计算解决方案。然而，20世纪50年代早期斩波放大器刚出现时，这还不是完全正确的——解决方案来的要更晚一些。

1950年之后不久，Granino korn和Theresa Korn出版了第一本模拟计算手册，*Electronic*

*Analog Computers*（见参考文献50）。该著作成为早期运算放大器使用者的标准参考手册，该书的第二版在1956年发行。第一版第五章的运算放大器包含了一些斩波稳零型的运算放大器实例，也提到了Goldberg的工作。第二版在1956年出版的时候，斩波稳零型放大器就变成了主角。

在Korn和Korn的*Electronic Analog Computers*著作的第一版列举的电路是贝尔实验室为M9系统设计的运算放大器的后期版本。从该电路图中可以注意到一个明显的革命性的信号通路，如图8-4所示。

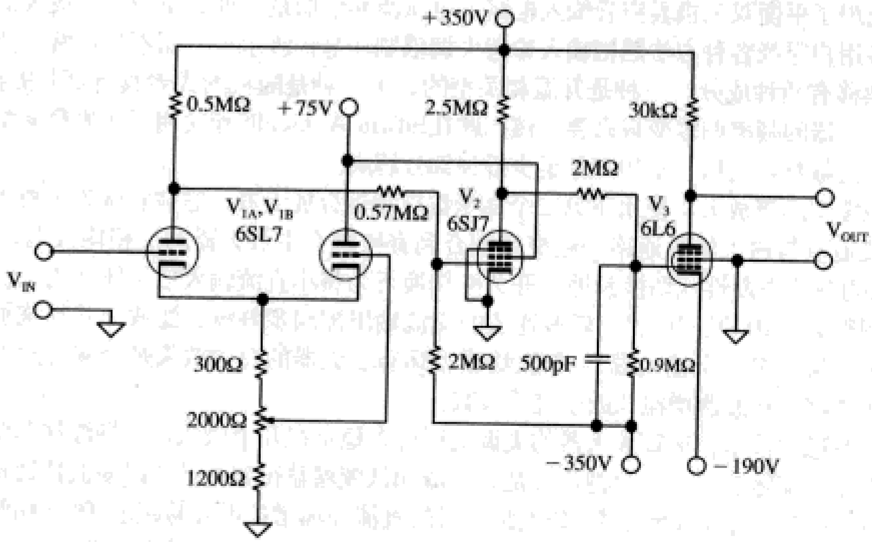



图8-4　贝尔实验室为M9系统设计的运算放大器后期版本的电路图

这一版本电路将输入电路从单个五极真空管变为一个双三极真空管，采用米勒补偿方法以提高电路的稳定性（通过2kΩ电位计可以调节电路的稳定性）。细致比较发现，Frost放大器（参考文献47）的拓扑结构与M9运算放大器几乎完全一样。并且，进一步与图8-3的Swartzel原创设计比较，可以发现更为细微的变化在于补偿网络的不同。

781

**2. 同相运算放大器输入的应用**

事情没有发生变化的一个方面在于运算放大器信号输入端的使用。在Korn和Korn著作的所有电路实例中（参考文献50）使用的运算放大器，都是单端输入的并联反馈模式。事实上，尽管该书中的某些运算放大器电路实例具有平衡的双三极真空管输入，工程师们在实践中依然只使用单端反相模式。稍微观察一下图8-4电路就可以发现使用共模输入的难度——因为放大器根本就没有作如何处理这种信号的设计。尽管一切都在变化，但是变化似乎慢了一些。

当然，至于为什么没有大范围地使用运算放大器的同相输入模式也存在相应的技术原因。最大的原因可能就是运算放大器难以工作在高共模范围（比如±100V），而这在许多电路中是非常必要的。这就要求大幅度地改变前端电路，如果可能的话尽量不要使用斩波稳零型电路。

尽管这样，最早以同相输入信号方式使用运算放大器的是Omar Patterson，在他1951年提出申请的专利中发现了这种使用方式（见参考文献51）。尽管Patterson的专利是模拟计算电路的一个大型阵列，但是他确实使用了通用的运算放大器结构，他在图1中进行了详细说明。

在Patterson的设计中，他使用了一个完全平衡的双三极真空管前端电路，用一个三极真空管为长尾对提供阴极电流。使用了平衡衬底负载和校准阴极电流，该结构具有良好的共模响应，能够胜任相当大范围的共模电压应用。据报道，该放大器的增益高达10 000（80dB），因此它

能够提供相当大的电流。

Patterson在他的专利中进一步简略叙述了基于该运算放大器的电压跟随器增益电路（其中的图10）。在100%反馈的极端情况下，反馈电路的增益为1，并且具有高输入阻抗。据说可以使用该电路作为改进的阴极跟随器。这里直接引述一下这句话："该电路的优点在于它具有极低的输出阻抗，以及与真空管特性的高度无关性。"

3. George Philbrick和GAP/R

第二次世界大战之后，George Philbrick还继续从事运算放大器的研究工作。之后不久的1946年，他成立了以自己的名字命名的公司，George A. Philbrick Researches，Inc.（GAP/R）公司。在许多方面，Philbrick的工作都是以发展运算放大器技术为目的。他的公司在真空管技术时代成长起来，在固态放大器时代依然发展良好。

成立GAP/R之后不久，Philbrick推出了世界上最早的商用运算放大器K2-W。这个模块形式的8针8面插入式运算放大器在1952年被设计出来，1953年1月面市（见参考文献52）。如图8-5所示是这个价格20美元的运算放大器的照片和电路图。

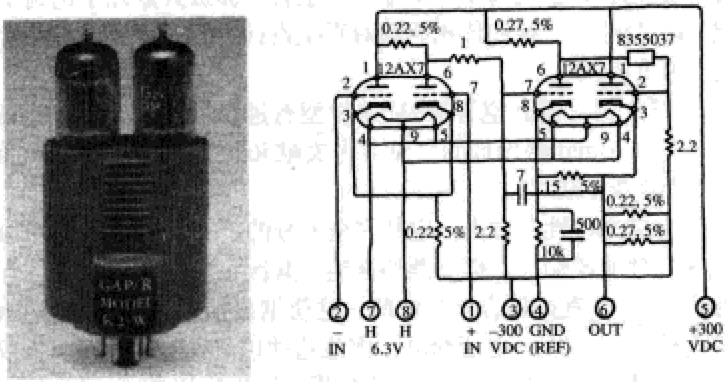



图8-5　GAP/R的K2-W运算放大器的照片和电路图
（由GAP/R员工Dan Sheingold设计，电路图中电阻的单位是MΩ、电容的单位是pF）

K2-W使用两个12AX7双三极真空管，其中每个器件中各选用一个三极真空管作为长尾对输入电路，在输入端提供完全差分操作。K2-W的工作电压为±300V，输入电路的220kΩ拖尾电阻返回到−300V电源，为长尾对提供要求的偏置电压。

每个器件中剩余的三极真空管作为第二级增益电路，通过电平转换器件8355037（通常是碳化硅陶瓷材料器件）驱动阴极跟随器输出电路。K2-W的总体增益经150kΩ电阻正反馈得到增强，电阻与第二级电路的阴极相连接。当K2-W的供电电源为±300V，电流为4.5mA时，输入和输出端均可以达到±50V的信号范围。它的直流增益通常为15 000，完整的电路紧缩在一个便利的插入式8面真空管基封装中。



某些真空管运算放大器制造商还提供了斩波稳零器辅助器件。在GAP/R方面，辅助器件的编号为GAP/R K2-P。该器件与K2-W一起使用时，形成了一个组合式低漂移高增益运算放大器（见参考文献53）。

GAP/R随后为如何使用这些器件设计了规范的标准，为K2-W和相关放大器出版了颇受欢迎1956手册，截至到1963年，该手册至少印刷10次（见参考文献53）。GAP/R不仅编写了这些器件的演示应用文档，他们还出版了一本模拟计算期刊，*Lightning Empiricist*。该期刊主要登载技术文章和新产品信息。

GAP/R也出版了一套经典文集，Palimpsest（见参考文献54）。一些研究者认为George A. Philbrick是名副其实的运算放大器制造之父。比如，Roedel在他的文章*An Introduction to Analog Computers*（见参考文献54）中，赞誉Philbrick和Lovell为最先的运算放大器使用者。

还有一点也是不容置疑的，GAP/R公司编撰了一些最好的运算放大器应用支持文档，包括真空管和固态运算放大器。

由于运算放大器原理的寿命如此之长，GAP/R应用笔记中闪烁的智慧从1950年代到今天一直是有效的。其中最好的应用笔记是Dan Sheingold编著的经典的GAP/R 1965运算放大器手册，*applications Manual for Computing Amplifiers...*（见参考文献55），不过这是在数年之后才出现的。

20世纪60年代后期的运算放大器使用者在手头购买了这本书之后（也可能是Korn和Korn的合著*Electronic Analog Computers*），就可以应对运算放大器电路实践中的各种困难了。不仅模拟计算任务如此，同时也促进了多种应用的发展，运算放大器在这些新型应用中大显身手，又找到了新家。 783

#### 4. 真空管运算放大器的光辉年代

在20世纪50年代后期和20世纪60年代早期，真空管运算放大器几乎达到了技术巅峰，至少在电路方面是如此的。当然，封装和体积问题对系统设计者的总体要求有非常大的影响，那些年代也一直在做这方面的工作。

图8-6所示是采用3个双三极真空管的9针迷你型有趣设计。这个紧缩型器件是由Op Amp Labs公司的Bela（Bel）Losmandy设计的（见参考文献56），之后的1956年，他又为Micro-Gee Products公司工作（见参考文献57）。

该电路存在几个有趣的特性。首先，它是完全差分的，一直到12AM7的输出电路。这使得它可以以更低的误差处理共模输入，提高漂移性能。其次也应注意到，它只有一个（两个）电平转换电路，紧跟着是$V_1$–$V_2$直接耦合差分电路。这使增益损失最小，提高了电路的整体性能。整个放大器的供电电源为±300V，电流8mA，增益超过10 000，驱动25kΩ负载。

在20世纪50年代后期和20世纪60年代，又有两个出版物记录了运算放大器的发展。一是Konigsberg 于1959年发表的长篇评述文章（见参考文献59），另一个是Harry Husky和Granino Korn于1962年出版的面向模拟和数字的计算手册*Computer Handbook*（见参考文献60）。该手册可能是真空管运算放大器最后的欢呼，它包含了真空管运算放大器详尽的设计信息。

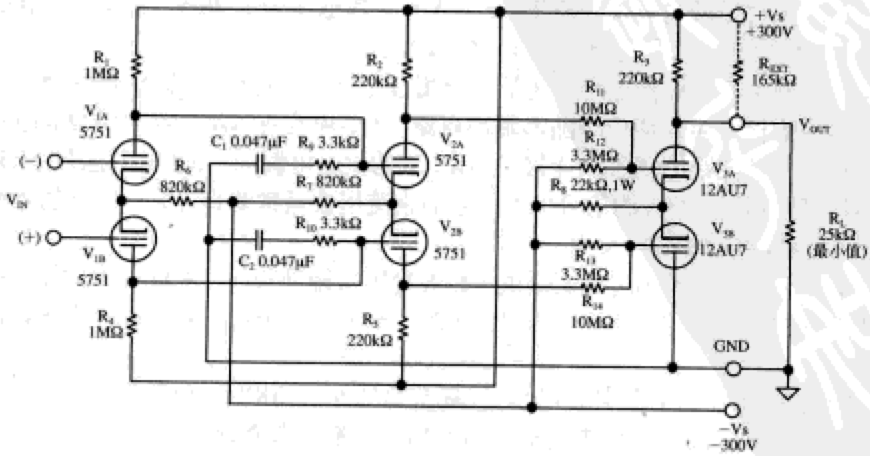



图8-6 Bela Losmandy为Micro-Gee Products公司设计的完全差分运算放大器

20世纪60年代往后，固态运算放大器时代已经准备就绪。真空管运算放大器日渐式微，体积更小、功耗更低的固态器件很快就占据了运算放大器应用的主导地位。



## 参考文献

(注意：附加的注释指出了与运算放大器历史的相关性。)

**差分运放设备的发展**


1. B. H. C. Matthews, "A Special Purpose Amplifier," Proceedings of the Physiological Society, Vol. 81, 1934年3月, pp. 28, 29.（双三极管差分放大器，其双三极管共阴极通过输出端的高电阻、交流耦合与地偏置。）
2. A. D. Blumlein, "Improvements in or Relating to Thermionic Valve Amplifying Circuit Arrangements," **UK Patent 482,740**, 1936年7月4日申请, 1938年4月4日生效.（一个基本的共阴极、电阻偏置公共端、双三极管差分放大器，在输入端和输出端交流耦合。）
3. Franklin Offner, "Push-Pull Resistance Coupled Amplifiers," **Review of Scientific Instruments**, Vol. 8, 1937年1月, pp. 20, 21.（直流耦合级联差分放大电路，包括使用通过高阻抗与地偏置的双三极管共阴极。）
4. O. H. Schmitt, "A Simple Differential Amplifier," **Review of Scientific Instruments**, Vol. 8, No. 4, 1937年4月, pp. 126, 127.（一个基本的共阴极/阳极到公共端的双五极差分放大器，其输出端带有平板耦合以及单端解耦。）
5. J. F. Toennies, "Differential Amplifier," **Review of Scientific Instruments**, Vol. 9, 1938年3月, pp. 95—97.（在共阴极确认中使用一个二极管和一个五极管的差分放大电路，并通过高阻抗与负电压偏置。）
6. O. H. Schmitt, "Cathode Phase Inversion," **Journal of Scientific Instruments**, Vol. 15, No. 3, 1938, pp. 100, 101.（单输入相位反转器电路，同时也是一个精确的交流耦合、差分输入/差分输出放大器拓扑。双二极管有通过高阻抗与负电压偏置的共阴极。）
7. Lionel Jofeh, "Improvements in Electric Circuits Comprising Electronic Discharge Devices," **UK Patent 529,044**, 1939年5月9日申请, 1940年11月13日生效.（以阴极耦合的方法列出了各种形式的双二极管和差分放大器电路。）
8. Harold Goldberg, "A High-Gain DC Amplifier for Bio-Electric Recording," **Transactions AIEE**, Vol. 59, 1940年1月, pp. 60-64.（用于生物医学的完整的多级、直接耦合、高增益差分放大器。解释了共阴极偏置电阻在减小同相输入敏感度上的应用。）
9. O. H. Schmitt, "Cathode Phase Inversion," **Review of Scientific Instruments**, Vol. 12, No. 11, 1941年11月, p. 548.［对前述相同工作（阴极反相器）的扩展研究，包括一个真正的直流耦合、差分输入/差分输出放大器电路结构，双三极真空管的公共阴极通过一个大阻值电阻偏置连接至一个负电压源。］
10. Walther Richter, "Cathode Follower Circuits," **Electronics**, 1943年11月, pp. 112-117, 312.（多种阴极跟随器的分析，包括长尾差分对电器。）
11. Harold Goldberg, "Bioelectric-Research Apparatus," **Proceedings of IRE**, Vol. 32, 1944年6月, pp. 330-336.（另一个用于生物医学工作的、差分的、直接耦合的、多级高增益放大器。该放大器演示了五极真空管偏置电阻在长尾对电路中的使用；该放大器使用了电池供电的前端电路。）
12. G. Robert Mezger, "A Stable Direct-Coupled Amplifier," **Electronics**, 1944年7月, pp. 106-110, 352, 353.（一个稳定的、差分输入/差分输出、直接耦合的高增益放大器。该放大器采用了新型有源器件级间耦合技术。）
13. Franklin Offner, "Balanced Amplifiers," **Proceedings of IRE**, Vol. 33, 1945年3月, p. 202.（其他差分放大器电路论文的批评。）
14. D. H. Parnum, "Biological Amplifiers, Parts 1 and 2," **Wireless World**, 1945年11月, pp. 337-340, and Dec. 1945, pp. 373-376.（多种差分放大器技术综述，使用了一个多级耦合电路设计实例。）
15. Denis L. Johnston, "Electro-Encephalograph Amplifier, Parts 1-3," **Wireless Engineer**, 1947年8月, pp. 231-242, 1947年9月, pp. 271-277, and 1947年10月, pp. 292-297.（多种生物差分放大器技术的综合评论，使用了许多实例电路，既有直流耦合方式也有交流耦合方式，包括61篇参考文献。）
16. D. H. Parnum, "Transmission Factor of Differential Amplifiers," **Wireless Engineer**, 1950年4月, pp. 125—129.（对差分放大器的共模和差分信号响应的分析。）
17. P. O. Bishop, E. J. Harris, "A DC Amplifier for Biological Application," **Review of Scientific Instruments**, Vol. 21, No. 4, 1950年

4月, pp. 366-377. (一个相当成熟的差分放大系统，具有共模反馈、差分对电流源、稳定的电源等优势。很多参考文献都有引用。)

18. Richard McFee, "Improving Differential Amplifier Rejection Ratio," **Review of Scientific Instruments**, Vol. 21, No. 8, 1950年8月, pp. 770-771. (对标准双三极管差分级的反馈修正，可以改善CMR。)

19. Harry Grundfest, "Biological Requirements for the Design of Amplifiers," **Proceedings of the IRE**, Vol. 38, 1950年9月, pp. 1018-1028. (用于生物测量领域的放大器需求综述；包含对差分放大器研究历史的评述。)

20. C. M. Verhagen, "A Survey of the Limits in DC Amplification" **Proceedings of the IRE**, Vol. 41, 1953年5月, pp. 615-630. (既包含真空管又包含影响放大器的直流稳定性的电路参数的技术讨论。)

**运算放大器和模拟计算研究**

21. George A. Philbrick, "Designing Industrial Controllers by Analog," **Electronics**, 1948年6月. (图3b是一个早期的模拟计算电路实例。)

22. Per A. Holst, "George A. Philbrick and Polyphemus—The First Electronic Training Simulator," **IEEE Annals of the History of Computing**, Vol. 4, No. 2, 1982年4月, pp. 143-156. (20世纪30年代后期，George A.Philbrick在Foxboro公司研究的模拟计算电路技术。)

23. H. C. Higgins, et al, "Defense Research at Bell Laboratories: Electrical Computers for Fire Control," **IEEE Annals of the History of Computing**, Vol. 4, No. 3, 1982年7月, pp. 218-236. 也可参见：M. D. Fagen, Ed. **A History of Engineering and Science in the Bell System**, Vol. 2, "National Service in War and Peace, 1925-1975 " Bell Telephone Laboratories, 1978, ISBN 0-0932764-001-2. (贝尔实验室的多项火控模拟计算机研究工作的综述，包含运算放大器和反馈元件。注意——IEEE的文章复印自贝尔电话实验室的更宽泛、更详细的技术文集。)

24. James S. Small, "General-Purpose Electronic Analog Computing: 1945-1965," **IEEE Annals of the History of Computing**, Vol. 15, No. 2, 1993, pp. 8-18. (模拟计算综述，包含对早期运算放大器的讨论。)

25. David A. Mindell, "Automation's Finest Hour: Bell Labs and Automatic Control in World War II," **IEEE Control Systems**, December 1995, pp. 72-80. (贝尔实验室关于T10计算机系统与M9枪炮目标指示系统的研究工作的叙述。)

26. C. A. Lovell, et al, "Artillery Predictor," **US Patent 2,404,081**, 1941年5月1日申请, 1946年9月24日生效. (模拟计算机系统使用运算放大器实现中继、反相和求和放大器功能，以及差分功能的数学原理。)

27. C. A. Lovell, et al, "Electrical Computing System," **US Patent 2,404,387**, 1941年5月1日申请, 1946年7月23日生效. (一个使用运算放大器实现控制功能的模拟计算机系统。)

28. C. A. Lovell, "Continuous Electrical Computation," **Bell Laboratories Record**, 25, 1947年5月, pp. 114-118. (关于T10和M9系统的多种火控模拟计算电路的综述，其中许多电路演示了运算放大器的使用。)

29. W. H. Boghosian, et al, "Artillery Director," **US Patent 2,493,183**, 1942年5月21日申请, 1950年1月3日生效. (一个使用运算放大器实现控制功能的火炮火控系统。)

30. K. D. Swartzel, Jr., "Summing Amplifier," **US Patent 2,401,779**, filed May 1, 1941, issued July 11, 1946. (第一款运算放大器，用作求和放大器。)

31. Recognition of Harold Black, "Historic Firsts: The Negative Feedback Amplifier," **Bell Laboratories Record**, Vol. 22, No. 4, 1943年12月, p. 173. (贝尔实验室关于Black的负反馈放大器发明所致的颂词。)

32. "Electrical Gun Director Demonstrated," **Bell Laboratories Record**, Vol. 22, No. 4, 1943年12月, pp. 157-167. 也见"Development of the Electrical Director," **Bell Laboratories Record**, Vol. 22, No. 5, 1944年1月, pp. 225-230. (贝尔实验室关于M9枪炮目标指示系统的论证与研究的叙述。)

33. J. R. Weeks, "Polystyrene Capacitors," **Bell Laboratories Record**, 24, March, 1946, pp. 111-115. (一项用于模拟电子计算机网络的新型电容器膜介质材料的研究。)

34. E. C. Hageman, "Precision Resistance Networks for Computer Circuits," **Bell Laboratories Record**, 24, 1946年12月, pp. 445-449. (用于模拟电子计算机的精密电阻网络的研究。)

35. C. Pfister, "Precision Carbon Resistor," **Bell Laboratories Record**, 26, 1946年10月, pp. 401-406. (用于模拟电子计算机的沉积碳介质电阻的研究。)

36. D. G. Blattner, "Precision Potentiometers for Analog Computers," **Bell Laboratories Record**, 32, 1954年5月, pp. 171-177. (模拟电子计算机中使用的精密线绕电位计的研究。)

37. Recognition of M9 Designers C. A. Lovell, D. B. Parkinson, and J. J. Kuhn, "Medals for Merit," **Bell Laboratories Record**, Vol. 27, 1947年5月, p. 208. (1947年4月8日颁发给M9系统设计师们的Medal for Merit奖章（金质贡献奖章）是国家设置的最高民间奖励。)

38. Robert Buderi, **The Invention That Changed the World**, Simon and Schuster, 1996, ISBN: 0-684-81021-2. (第二次世界大战期间，雷达技术研究取得的长足进步，主要集中在麻省理工学院的辐射实验室的研究小组——包含对SCR-584雷达和M9火控系统构成的集成系统，以及系统工作的成功性的叙述。)

39. David A. Mindell, **"Datum for its Own Annihilation:" Feedback, Control and Computing 1916-1945**, PhD thesis, MIT, 1996年5月2日. (计算控制系统的历史综述。该著作的第8章介绍雷达和系统集成，涵盖了贝尔实验室在T10和M9枪炮目标指示项目中的研究工作。)

**命名运算放大器**

40. John R. Ragazzini, Robert H. Randall and Frederick A. Russell, "Analysis of Problems in Dynamics by Electronic Circuits," **Proceedings of the IRE**, vol. 35, 1947年5月, pp. 444-452. (一篇关于运算放大器使用的综述，第一次正式定义了"运算放大器"这个专用术语。)

41. George Rostky, "Unsung Hero Pioneered Op Amp," **EE Times**, 1997年 3月 24日 , or, www.eetonline.com/anniversary/designclassics/opamp.html. (一篇关于第二次世界大战期间Leobe Julie在哥伦比亚大学所作的运算放大器研究工作的叙述（在Ragazzini的论文中也对此项研究工作做了诠释)。还包含了Julie设计的运算放大器的电原理图。)

42. Bob Pease, "What's All This Julie Stuff, Anyhow?" **Electronic Design**, 1999年5月3日, or, www.elecdesign.com/Articles/ArticleID/6071/6071.html (另一项关于第二次世界大战期间Leobe Julie在哥伦比亚大学所作的运算放大器研究工作的叙述。(在Ragazzini的论文中也对此项研究工作做了诠释)。)

**真空管运算放大器的演进**

43. Stewart E. Miller, "Sensitive DC Amplifier with AC Operation," **Electronics**, 1941年11月, pp. 27- 31, 106-109. (一个稳定的、高增益、直接耦合放大器设计实例，包含应对灯丝电压变化的"阴极补偿技术"、辉光放电管在级间电路耦合中的使用、以及一个线性工作的直流稳压电源。)

44. Edward L. Ginzton, "DC Amplifier Design Techniques," **Electronics**, 1944年3月, pp. 98-102. (提高直接耦合放大器性能的多种设计方式。)

45. Maurice Artzt, "Survey of DC Amplifiers," **Electronics**, 1945年8月, pp. 112-118. (直接耦合放大器设计综述，包括单端输入和差分输入放大器，重点强调了放大器的高稳定性。)

46. George E. Valley, Jr., Henry Wallman, **Vacuum Tbbe Amplifiers**, MIT Radiation Labs Series No. 18, McGraw Hill, 1948. (第二次世界大战期间辐射实验室研究小组的经典教材。第11章由John W.Gray编写，讨论了直接耦合放大器。)

47. Seymour Frost, "Compact Analog Computer," **Electronics**, 1948年7月, pp. 116-120, 122. (一篇关于Reeves模拟电子计算机(REAC）的描述性文章，它用作计算放大器，该电路与M9运算放大器相近。REAC计算机使用了一个米勒补偿三极真空管输入级电路。)

48. E. A. Goldberg, "Stabilization of Wide-Band Direct-Current Amplifiers for Zero and Gain," **RCA Review**, June 1950, pp. 296-300. 也可参见: "Stabilized Direct Current Amplifier," **US Patent 2,684,999**, 1949年4月28日申请， 1954年7月27日生效. (一个通过交流耦合并联通路、同步整流和直流信号二次插入方式——简单说来就是一个斩波稳定运算放大器，来降低真空管运算放大器的失调电压、漂移和增益误差的系统。)

49. Frank R. Bradley, Rawley McCoy, "Driftless DC Amplifier," Electronics, 1952年4月, pp. 144-148. (一篇关于Reeves模拟计算机A-105的描述性文章，它用作计算放大器，该电路与M9运算放大器相近。增加了斩波稳定电路以降低系统的漂移。)

50. Granino Korn and Theresa Korn, **Electronic Analog Computers**, McGraw-Hill, 1952. (一本关于模拟计算技术的使用与方法学的早期经典著作。在该书的第5章描述了贝尔实验室设计的一个运算放大器电路和M9项目，同时伴随着许多其他的电路实例和设计细节。)

51. Omar L. Patterson, "Computing Circuits," **US Patent 2,855,145**, 1951年7月30日申请，1958年10月7日生效. (基于完全差分输入运算放大器电路的模拟计算电路目录，包含电压跟随器电路结构的使用。)

52. **Data Sheet For Model K2-W Operational Amplifier**, George A. Philbrick Researches, Inc., Bos-ton, MA, January 1953. 也可参见"40 Years Ago" **Electronic Design**, 1995年12月16日, p. 8. [George A.Philbrick Research（简称GAP/R）公司研制的双三极真空管放大器K2-W，它是第一款商用的真空管运算放大器。]

53. Henry Paynter, Ed., **Applications Manual for PHILBRICK OCTAL PLUG-IN Computing Amplifiers**, George A. Philbrick Researches, Inc., Boston, MA, 1956. (第一本运算放大器应用手册。)

54. Jerry Roedel, "An Introduction to Analog Computers," within **Palimpsest on the Electronic Analog Art**, George A. Philbrick Researches, Inc., Boston, MA.1955. (Roedel的论文是关于模拟计算的诸多论文之一（还包括上面提到的Ragazzini等人的论文）。)

55. Dan Sheingold, Ed., **Applications Manual for Operational Amplifiers for Modeling, Measuring, Manipulating, and Much Else**, George A. Philbrick Researches, Inc., Boston, MA, 1965. [GAP/R（George A.Philbrick Research的缩写）公司的经典运算放大器应用手册，现在是收藏家的珍藏内容。]

56. **Opamp Labs Inc.,** 1033 N Sycamore Avenue, Los Angeles, CA, 90038 (323) 934-3566, www.opamplabs.com/bel.htm.

57. Bela Losmandy, **Three Stage Micro-Gee Products, Inc.Op Amp**, 1956.

58. Granino Korn and Theresa Korn, **Electronic Analog Computers, Second Edition** McGraw-Hill, 1956. [模拟计算技术的使用和方法学的经典著作的第二版。第5章讲述了（与第一版相比）更多数量的运算放大器电路，其中许多是斩波稳定型电路。]

59. R. L. Konigsberg, "Operational Amplifiers," **Advances in Electronics and Electron Physics**, Vol. 11, 1959, pp. 225-285. [一篇关于真空管运算放大器和（一些）固态运算放大器的综述文章，引用了75篇参考文献。]

60. Harry Husky, Granino Korn, **Computer Handbook**, McGraw-Hill, 1962. (一本关于模拟计算技术的百科全书式的文献著作。包含了Edward Billinghurst编写的详细的运算放大器设计内容，还有一个包含指标说明的运算放大器电路实例综合列表。)


785～790

## 8.3 固态模块和混合运算放大器

在20世纪50年代和20世纪60年代，真空管运算放大器持续红火了一段时间，但是随着固态技术的发展，它的竞争对手最终还是登上了历史的舞台。这先是表现为几个重要的创新，在有生力量固态运算放大器设计建立起来之前，它们首先闪现出来。本节讨论模块形式和混合形式的固态运算放大器，它们早于固态集成电路运算放大器，并且共存了一段时间。

在这些关键发展中主要是3个发明：晶体管（transistor）、集成电路（integrated circuit，IC）、平面集成电路工艺（planar IC process）。固态发明的详细历史和相关工艺的发展可以查阅庆祝晶体管发明50周年的纪念文集，也就是1997年秋季出版的*Bell Labs Technical Joural*（见参考文献1和2）。

### 8.3.1 晶体管的诞生

贝尔实验室的John Bardeen、Walter Brattain和William Shockley在共同研究锗半导体（germanium semiconductor）材料时，于1947年11月首先发现了晶体管的作用。当然，第一步只是证实了使用半导体材料进行信号放大的新原理，这与真空管的信号放大原理是不同的。尽管在商用晶体管出现之前，还有许多研究需要继续深入，但是就是因为这项成就，这三个人获得了1956年的诺贝尔物理奖。除了真空管以外，这一时期的电路设计者又多了一种电压更低、功耗更小的微型放大器件（见参考文献3和4）。

在接下来的10年研究过程中，他们尝试了许多方法以提高锗晶体管的性能。但是即使最好的锗晶体管依然受漏电流、全面稳定性、最高结温以及频率响应等诸多性能限制。这其中的某些问题一直没有得到解决。尽管锗晶体管许多方面的性能都得到了提高，但是早就有研究人员认识到硅半导体材料具有更大的潜能，因此有许多研究人员转而投入到硅半导体材料的研究中。

1954年5月，Texas Instruments公司的Gordon Teal研发了一种生长结点硅晶体管。这种晶体管可以工作在150°C，远远高于锗晶体管。并且它们具有更低的漏电流，是具有全面优越性能

的放大器件。随后的多项辅助工艺改进提高了早期硅晶体管的性能，最终导致在20世纪50年代后期发明了第一块集成电路。

## 8.3.2 集成电路的诞生

1958年，Texas Instruments公司的Jack Kilby发明了*集成电路*，现在通常称为IC（见参考文献5）。因为这项成果，他最终成为2000年诺贝尔物理奖的共同获奖者。

不管Kilby的工作多么重要，有争议认为他不是第一块集成电路的独有发明人。1959年早期，Fairchild Semiconductor公司的工程师Robert Noyce也提出了集成电路的概念（见参考文献6）。

实际上，Noyce概念的核心更接近于今天的集成电路概念，他的集成电路概念在晶体管和电阻之间使用了互联金属布线层。而与此相反，Kilby的集成电路概念使用的则是熔断丝。

从这两个重要发明之间的差异可以看出，他们公布原创性成果的时间如此接近，是没法就谁才是真正的“集成电路发明者”达成一致意见的。这两个发明者所属公司随后的专利大战一直持续到20世纪60年代。今天，我们通常把他们两个人都称为“集成电路发明者”。

791

## 8.3.3 平面工艺

Jean Hoerni（他也是Fairchild Semiconductor公司的工程师）的研究与Noyce的早期集成电路发展并行推进，他一直在研究如何保护和稳定硅二极管和晶体管特性的方法。即使到了那个时期，所有*台式工艺*器件的结点都是暴露在外面，未做保护。这是台式工艺（mesa process）的重要约束。

之所以将早期的晶体管工艺称为台式工艺，是因为晶体管的中心基极与发射极带的周围区域被蚀刻掉了，这样就将这个（基极与发射极带的）中心区域暴露为一个突出面，或者说是台面。实践中，这种工艺使半导体的导电能力如此强大，以至于让人怀疑它是否掺杂，造成的结果是晶体管本身不够稳定。这就是Hoerni在其发明中提到的致命缺陷。

Hoerni对该问题的解决方法是重新将晶体管的几何结构安排为一个平坦区域，或者说是一个*平面*，这也就确定了新工艺的名字为平面工艺（planar process）（见参考文献7和8）。然而，两种工艺对器件保护的重要区别在于平面工艺把原来的暴露区域与二氧化硅包裹在一起。平面工艺的这种特性降低了器件对掺杂的敏感性，可以制造出更好、更稳定的晶体管或者集成电路。

Hoerni的发明将器件的端点安排在一个平面上，使得可以直接修补平坦的金属导电布线，这也是Noyce集成电路发明的固有特性。而且，平面工艺在处理过程中不需要附加额外的处理程序，因此它使得实现更高的器件性能变得经济可行。到现在应该可以认识到，平面工艺的发展是另一项关键的半导体发明。它现在广泛用于生产晶体管和集成电路。

20世纪60年代早期，平面处理工艺发明出现之后，三项主要的发展已完成。它们是硅晶体管本身、集成电路和平面工艺。现在该把舞台交给运算放大器中之为重要的固态电路发展。这可以分为三个阶段。首先是*分立的晶体管*或者*模块*形式运算放大器，其次是*混合形式运算放大器*，它有许多制造方法。一种混合方法是以芯片形式使用分立晶体管，互联形成运算放大器；另一种方法是将特别匹配的晶体管对与集成电路运算放大器组合在一起，以提高器件的性能。第三是使运算放大器最终成为一个完整的、集成的IC——集成电路运算放大器。最后这一发展阶段在本章的下一节将会详细讲述。

当然，在这些发展阶段，运算放大器的性能也有大幅度提高。并且就像真空管时代与固态时代相互交错一样，集成电路运算放大器的三个发展阶段也是相互重叠的。

## 8.3.4 固态模块和混合运算放大器设计

一些新公司与部分老公司一起投入到了早期固态运算放大器的设计制造中。这一时期，GAP/R公司已经发展成为非常好的真空管运算放大器供应商，固态运算放大器对它们来说，只不过是同一基本产品的另一种崭新型式而已。20世纪60年代GAP/R公司和其他公司一起使波士顿成为固态运算放大器的世界第一中心。在其他地方，也成立了一些公司从事紧凑型晶体管运算放大器的设计与制造以满足市场上的大量需求。亚里桑那州的Burr-Brown Research Corporation就是这样的公司，该公司于1956年由Robert Page Burr和Thomas Brown共同创建，是早期模块运算放大器的供应商，它们并且编写了应用手册以支持自己的产品（见参考文献9）。Burr-Brown公司的产品线随时间稳步增长，后来发展成为精密运算放大器和其他仪表放大器的主要供应商。Texas Instruments公司于2000年收购了Burr-Brown公司，将两个公司的产品线合并在了一起。

792

另一方面，GAP/R在1960年还只是一个过渡公司，它们将真空管运算放大器的生产线保持了一段时间。在找到高质量的硅晶体管之前，GAP/R公司一直远离固态运算放大器的设计与制造。20世纪60年代早期，GAP/R公司开始提供固态运算放大器。George Philbrick根本不愿意制造锗晶体管固态运算放大器，不过他对优化能够使用的放大器的拓扑结构有特殊的想法——下面有更多这方面的内容。

新型固态运算放大器的供电电源和信号范围标准从±300V/±100V过渡到±15V/±10V，该标准今天依然存在。当然，许多新的运算放大器封装形式也不断涌现。

如图8-7所示，GAP/R公司的P65型固态运算放大器是个通用器件，由Alan Pearlman设计，Bob Malter随后对其做了一些修订，从1961年到1971年持续生产了10年。该器件的第一级电路$Q_1$-$Q_2$使用了一对尾电流为66μA的匹配三极管2N930，并且具有手选偏置补偿功能（利用SEL电阻）。

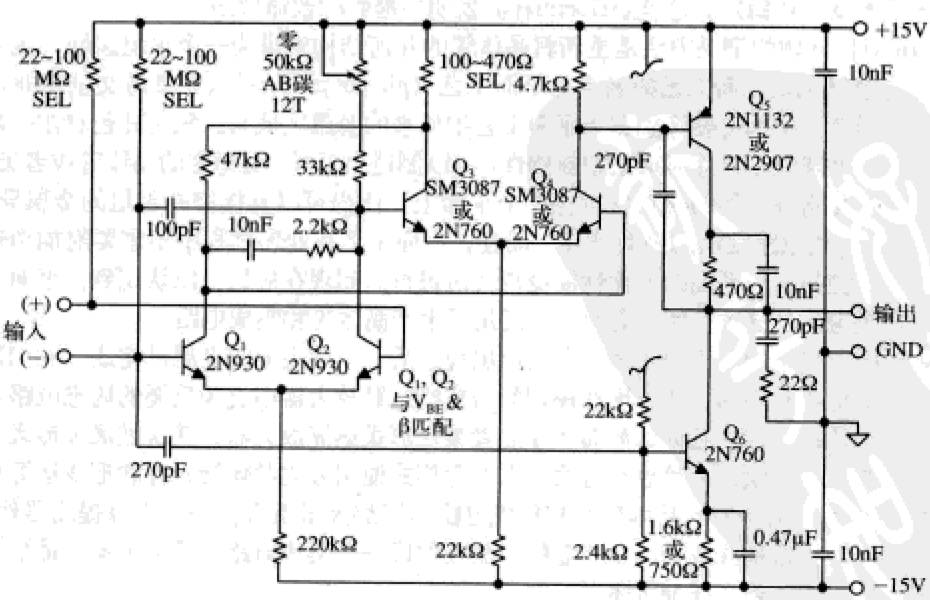



图8-7 GAP/R公司的P65固态运算放大器

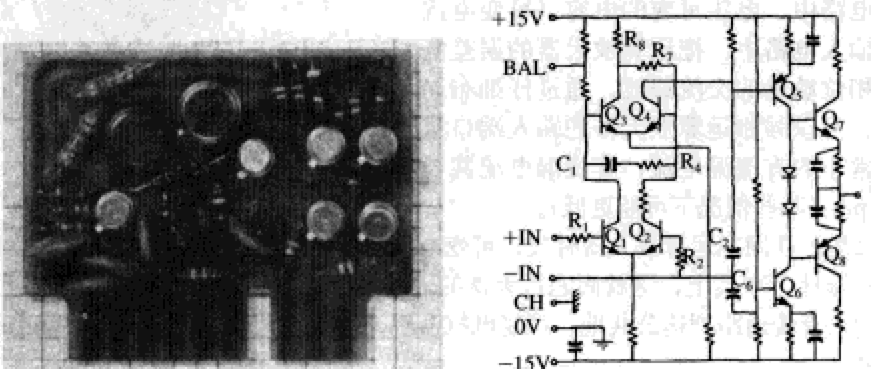
P65的第二级电路$Q_3$-$Q_4$工作在更大电流状态，通过SEL电阻和47kΩ电阻构成了增益提升正

反馈环路。共发射极输出电路是PNP管$Q_5$，NPN电流源$Q_6$是$Q_5$的负载电路。P65器件中的两级NPN差分晶体管对级联电路也成为GAP/R公司其他运算放大器的标准部件，比如P45型器件中也采用该电路（下面将会讲述到）。



小前馈电容加速了电路的交流响应，输出RC缓冲器则提供了稳定性，并且补偿了$Q_1$-$Q_2$集电极的相位特性。这里显示的是原始的P65型器件使用的晶体管类型，后期的P65A版本使用的是性能更好的晶体管（比如2N2907），这样可以提供更强的输出驱动能力。

GAP/R公司的另一个固态运算放大器是P45器件，如图8-8所示是卡式固定运算放大器的照片以及电路图。P45器件由Bob Pease设计，于1963年问世（见参考文献10）。P45、P65以及GAP/R公司的其他许多固态放大器都使用了图中所示的边缘连接卡式封装。




P45运放电路

图8-8 GAP/R公司的P45固态运算放大器

P45器件瞄准快速、反相模式应用，采用AB类输出电路，P45A能够以±20mA的电流输出能力将负载驱动到±10V。25℃时，P45的最小额定增益为50000，可以驱动500Ω负载。P45更为突出的一个特性是它的增益带宽乘积能够达到100MHz。1966年，购买1~4片P45A器件时，单片的售价为118美元（见参考文献11）。P65和P45的工作电压都是±15V的新电源标准，输入/输出信号范围为±10V。

与前面讲过的一样，P45和P65设计中使用的级联NPN差分对结构成为了GAP/R公司其他运算放大器的基本部件。这种设计的特征是具有受控的正反馈通路，从$Q_3$的集电极返回到$Q_4$的基极。在P45中，失调电压受BAL管脚和15V电源之间的电位计控制，与P65的布局相似（如图8-7所示）。

在P45器件中，前两级电路之后紧跟着PNP共发射极电路$Q_5$，它提供了很高的电压增益。发射极跟随器$Q_7$-$Q_8$缓冲$Q_5$集电极处的高阻抗节点，为负载提供了低阻抗信号源。

1962年，Alan Pearlman和同伴Roger R.（Tim）Noble在Boston区域组建了他们自己的公司Nexus Research laboratory, Inc.。Nexus公司与GAP/R、Burr-Brown公司在日渐增长的固态运算放大器领域进行竞争（最终形成了Boston区域的第3个公司）。Nexus公司的使命是为用户提供焊接在印制电路板上的固态运算放大器，因此它的设计采用了矩形、防水的模块封装。这种封装形式如此流行以至于GAP/R公司也不得不使它的运算放大器产品符合这种模块形式的封装。

1962年，George Philbrick亲自设计了P65的另一个派生品PP65的外形，它是GAP/R公司的第一款模块封装固态运算放大器，如图8-9所示。这种方形外观距中心0.2英寸，共有7个管脚，后来或多或少成为一个模块运算放大器标准。它在一个侧面使用5个管脚作为输出/电源/失调端

口，在相对的一侧使用2个管脚作为输入端口。

794

这里很有必要讨论一下封装设计在运算放大器发展中的重要性。模块封装方式开辟了新的应用机遇，首次允许把运算放大器作为独立的元件。这种应用机遇的开放性大大加快了运算放大器的发展①。

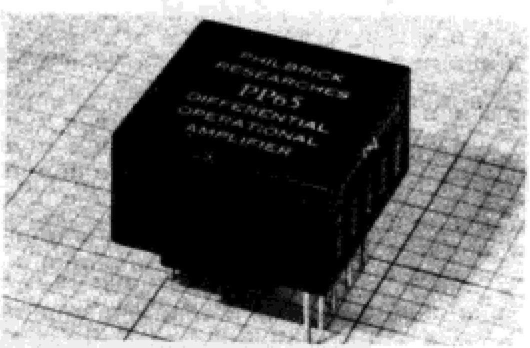



图8-9　GAP/R公司的PP65防水模块固态运算放大器

**1. 可变电抗器桥型运算放大器**

George Philbrick设计的一款新型运算放大器是市场的冠军，成为GAP/R公司的利润创造者，该新型运算放大器为可变电抗器桥型运算放大器。在该电路中，电压可变的电容（可变电抗器）用在输入电路中，把运算放大器的误差电压处理为相位敏感的交流载波。通过仔细布局桥接元件，可以强制运算放大器的输入端口只能看到非常小的直流漏电流，直流漏电流甚至可以低至1pA（某些情况下可能更低）。

其结果是，在固态运算放大器时代，可变电抗器桥型运算放大器是所有运算放大器中输入电流最低的器件。事实上，这款固态放大器的输入电流确实比通用的真空管器件更低。此外，因为没有输入直流通路到达公共地，可变电抗器桥型运算放大器允许的输入共模电压甚至可以高达±200V。

795

图8-10以结构框图形式演示了可变电抗器桥型运算放大器。电路中有4个主要元件，桥电路和高频振荡器组成的前端、放大桥电路输出误差电压的交流放大器、将放大后的交流误差转换为相应直流误差的同步相位检测器、最后是提供附加直流增益和负载驱动的输出放大器。

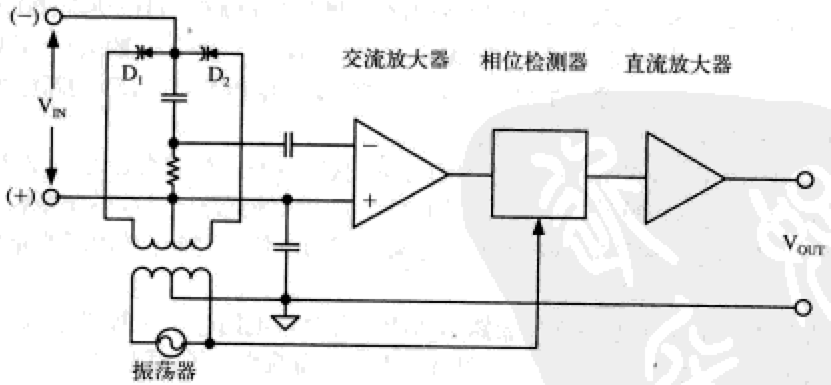



图8-10　可变电抗器桥型运算放大器的泛化原理框图

电路的工作过程如下：小直流误差电压$V_{IN}$施加到匹配可变电抗器二极管$D_1$和$D_2$，引起交流桥接不平衡，并且馈入交流放大器。这个交流电压将是依赖直流误差相位敏感的。环路剩余部件放大和检测直流误差。

如果要使用该放大器，其外部反馈环路与传统运算放大器一样，从靠近$V_{OUT}$处返回到反相输入端口。可变电抗器桥型运算放大器的差异在于存在两个非常寻常的自由度：偏置电流和共

① 这种模式在运算放大器发展中重复再重复，即使今天还在继续，微型SOIC封装代替不了DIP封装以及其他通孔封装。

模电压。

GAP/R公司的可变电抗器桥型运算放大器编号为$P_2$。它是直流特性极佳的器件，速度特性则一般。事实上，它的单位增益频率仅为75kHz，不过使用者更看重的是±10pA的输入失调电流。并且±200V的共模范围特性使它能够用于以前必须使用真空管放大器的应用中。

1966年，SP2A器件销售时航天价格为227美元（见参考文献11）。Bob Pease撰写了一篇关于P2放大器在GAP/R公司合作开发过程的鼓舞人心的简述，GAP/公司R由工程师George Philbrick和Bob Malter合作经营（见参考文献12）。

1968年，George Philbrick获得了可变电抗器桥型运算放大器的发明专利（见参考文献13）。1966年，GAP/R公司和Nexus Research Laboratories公司一起被Teledyne Corporation公司收购，合并后的产品线继续投入生产混合运算放大器和集成电路运算放大器。

后来，在GAP/R公司的发展历史中出现了伤心的事情。GAP/R公司的创建者和主要发明人George Philbrick于1974年与世长辞，享年61岁，壮志未酬。George Philbrick的悼词是由他的合伙人和合作者、MIT的Henry Paynter教授撰写的（见参考文献14）。

**2. ADI公司的诞生**

波士顿区域的第三个运算放大器公司出现在20世纪60年代中期。1965年1月，Matt Lorber和Ray Stata创建了Analog Devices Inc.（ADI）公司，最初由马萨诸塞州的剑桥大学运作，运算放大器是新公司的第一款产品。该公司的大多数早期运算放大器均采用模块设计形式（下面将会更多地讲述）。

796

Dan Sheingold曾经提出，ADI公司的创始人是故意不把单词“Research”作为其公司名称的一部分的（见参考文献15）。因为这样很容易把新公司和当时的三个竞争对手Burr-Brown、GAP/R以及Nexus Research Laboratories区分开来，并且可以拓宽运算放大器的市场需求。

随着销售合同的快速签订，新公司ADI的冒险开始发挥作用了。ADI公司的第一款产品是撰写运算放大器的应用支持文档（Sheingold在参考文献15中也提到了这些）。新公司刚成立的第一年，创建人Ray Stata就出版了运算放大器综合指南一书（见参考文献16）。出现在这本关于应用支持的著作中的一些电路实例早些年一直在持续应用，折射出了GAP/R公司的一项成功商业实践（该方法是GAP/R公司最先提出的）。

ADI公司在开头几年推出了许多新型运算放大器，大多数都是模块封装形式，同时使用了双极性晶体管和场效应晶体管技术。这里不可能详细列出运算放大器的名单，只简要强调几种。

**3. 3xx型系列变容二极管桥型运算放大器**

为了与GAP/R公司以及它的P2运算放大器竞争，ADI公司推出了许多可变电抗器桥型输入运算放大器。第一款可变电抗器桥型运算放大器是301型、302型和303型，它们都非常相似，只是输入模式的细节有差异。它们分别是差分（301型）、反相（302型）和同相（303型）模式。301型的最大输入电流为2pA，但是其他两款低至0.5pA。301型的售价为198美金，302A型和303A型的售价则为110美金。

Lewis R. Smith设计了这些运算放大器，以及它们的后续型号，310型和311型（见参考文献17）。后来的设计大大提升了器件的输入电流性能，两种型号放大器的信号输入电流均为±10pA（比GAP/R公司的P2系列低3个数量级）。输入电流指标如此之低在当时（现在依然如此）是个非常大的性能提升。有趣的是，310型和311型的售价更低，J系列仅售75美元。

Lewis Smith也在专利中描述了他的可变电抗器桥型运算放大器设计（见参考文献18）。这是对310型和311型设计的高度赞美，这两款器件2004年依旧在生产。这些器件可以通过Intronics公司购买（见参考文献19）。

**4. 多种运算放大器分类**

ADI公司早期的许多模块运算放大器使用双极性晶体管作为输入电路，并且在后续电路中也使用双极性晶体管。不管是双极性晶体管还是场效应晶体管的匹配对管，在20世纪60年代早期都是非常缺乏的，不过这些匹配对管一旦公布出来，不久就会被合并到放大器设计中。ADI公司运算放大器的早期目录共有5类：通用型、低偏置电流型、低漂移型、宽带型和高电压/电流型（见参考文献20）。但是仅仅过了一年，该目录就大为扩展（见参考文献21）。

在通用型运算放大器方面，111型和后来的118型是极为流行的器件，这是因为它们具有良好的基本指标和极具吸引力的价格。前面提到的可变电抗器类型适于作为低偏置电流类型的运算放大器，不过也有采用场效应晶体管作为输入电路的，比如早期的142型，它的偏置电流在数10pA范围。

在低漂移运算放大器方面，许多斩波放大器，比如210型、211型、220型以及稍后的232型、233型、260型都具有低漂移特性，也有非斩波的低漂移放大器，比如180型、183型，它们使用精密型双极性晶体管作为前端部件。在接下来的数年期间，斩波放大器得到了广泛支持（见参考文献22~24）。

797

**5. 121型运算放大器**

1966年，Dick Burwen为ADI公司设计了121型运算放大器，它是一款快速的完全差分运算放大器，如图8-11所示，这项设计演示了一些有用的电路技术。

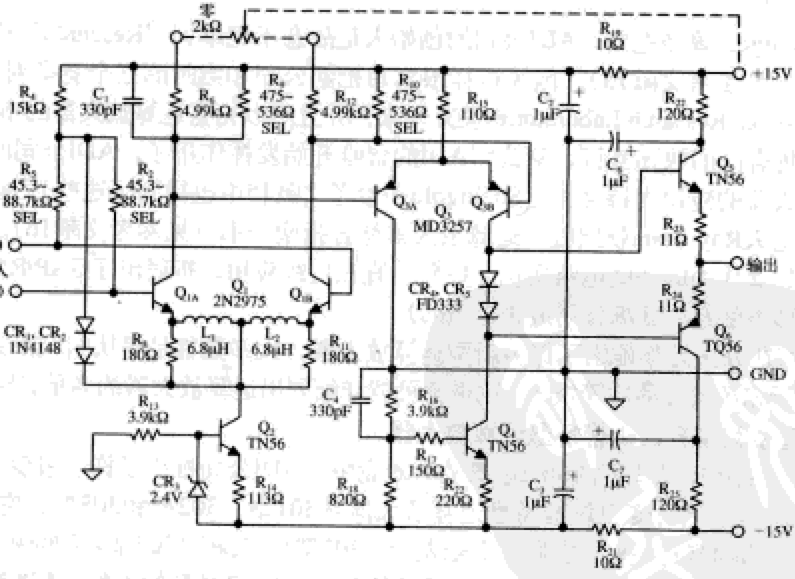



图8-11 ADI公司的121型宽带直流运算放大器

其中一项技术是如何设计高速、低噪声输入电路，这里通过$L_1$-$L_2$扼流圈（choke）实现。工作在低频时，扼流圈与其他噪声恶化电阻$R_8$、$R_9$并联在一起。它也表现为相对繁重的运算放大器旁路和退耦端口（一个必要的实践步骤，但是也可能限制在一个模块中）。

121型的NPN输入电路工作在大尾电流、快速转换状态。但是请注意，电阻$R_2$和$R_5$补偿了输入偏置电流，可能会比较高。这些电阻从悬空的二极管源$CR_1$-$CR_2$提供温度跟踪。这种偏置方案是Burwen的专利，也用在同一时期ADI公司的其他运算放大器中（见参考文献25）。

可以看出，121型为2N2975匹配NPN晶体管对输入电路$Q_1$使用了电流源以优化共模抑制比特性。在关键位置，也使用1%公差的金属薄膜电阻。5倍增益稳定的121型器件的增益为25 000

(88dB)，转换速率250V/μs，1968年的售价为98美元（见参考文献20）。

6. Analog Dialog杂志诞生

1967年，*Analog Dialog*杂志开始发行（见参考文献26），从此，ADI公司通过应用信息为用户提供持续支持的能力大为增强。该杂志最初的口号是“一份交换运算放大器技术的期刊”，后来拓展为“一份交换模拟技术的期刊”。

不过，散布运算放大器信息是早期*Analog Dialog*的主要任务，并且在这方面做得很好。第一期Ray Stata撰写的运算放大器文章到今天依然是很好应用笔记（见参考文献27）。并且，对于后续的Ray Stata文章也可以给予相似的评价（见参考文献28）。 798

这本年轻杂志一生的里程碑是1969年Dan Sheingold成为它的编辑（见参考文献29）。Dan Sheingold是一位非常有经验的高级运算放大器专家，并且是GAP/R公司的真空管和早期固态运算放大器文档的主笔撰写者，它为*Analog Dialog*的编辑工作带来了许多独特的技巧。Dan Sheingold作为编辑的领导作用今天依然在继续。他的高技术通信标准在20世纪60年代就已经成为工业基准。

7. 高速FET运算放大器系列

ADI公司的运算放大器中另一个具有重要影响的发展分支是高速FET输入模块和混合运算放大器产品。这一运算放大器族的起始产品是1970年的45型器件（见参考文献30）。John Cadigan设计了所有这些放大器，并在接下来的10多年间不断改进。

这条产品线长期存在的原因（一直持续到集成电路运算放大器时代）是因为这些放大器满足了复杂技术的需求。即使后来的早期集成电路运算放大器也无法满足这种特殊需求，事实上当时的集成电路运算放大器根本解决不了这种需求，直到后来出现了更好的制造工艺，才扭转了这种局面。高的速度（这里指相对定义窄误差带的快速建立时间）和优异的直流精度特性组合使这些高速FET放大器成为精确驱动ADC和其他精度关键放大器需求的最佳解决方案。

45、44、48型FET运算放大器

45型出现得最早，面向更低成本的应用，定义的窄误差带为0.01%时，它的建立时间低于1μs。该系列接下来的两个型号为44型和48型，如图8-12所示是它们的简化电路图（见参考文

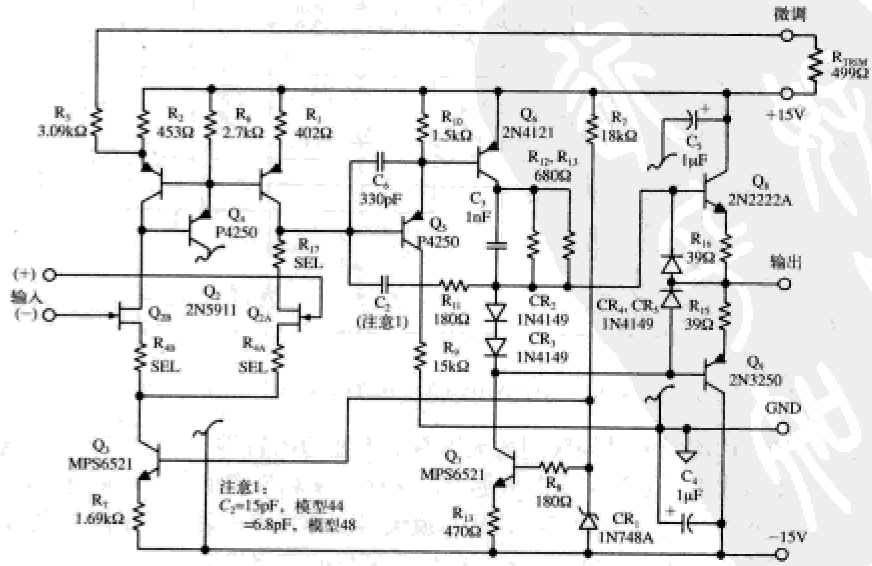



图8-12 ADI公司44型和48型高速FET输入模块运算放大器

799 献31-34)。45型的电路与44型和48型相似，只是进行了某些简化。

所有这些放大器都采用了基于高速匹配N沟道FET晶体管对的FET输入。44型和48型采用了平衡PNP电流镜作为输入电路的负载。电流镜输出信号通过达林顿缓冲器$Q_5$驱动积分器电路$Q_6$。输入电路每侧的电流为1mA，44型和48型的转换速率分别为75V/μs和110V/μs。

与45型相同，相对低至0.01%额定误差带的快速建立时间也是44型和48型的关键特性。这些放大器不管是工作在反相输入模式还是同相输入模式，输出范围高达±10V时，它们的0.01%保证建立时间分别达到了1000ns和500ns。

此外，这些模型都包含了AB类输出电路，非常适合于驱动铜轴电缆。它们采用标准1.125英寸方形模块封装，管脚输出如图中所示。在微调管脚和$+V_S$之间连接了499Ω微调电阻，提供无需微调的额定直流失调特性，也可以附加1kΩ电位计进行更为精确的微调。

设计44型和48型器件之后，该产品线继续发展，又包含了46型和47型等。

50型FET运算放大器

该系列放大器的最高速度版本是50型的模块运算放大器于1973年问世（见参考文献35和36)。50型的电路细节在讨论下面的HOS-50时会更清晰。

HOS-050 FET运算放大器

在1979年被ADI公司收购之前，Computer Labs公司的业务是设计高速数据采集系统。作为它们的ADC结构的一部分，该公司一直采用快速运算放大器来驱动ADC，这些放大器具有类似50型的特性，由ADI公司提供。

1977年，Computer Labs公司研制了ADI公司50型放大器的混合集成电路版本，命名为HOS-050（见参考文献37)。HOS-050的电路图如图8-13所示。

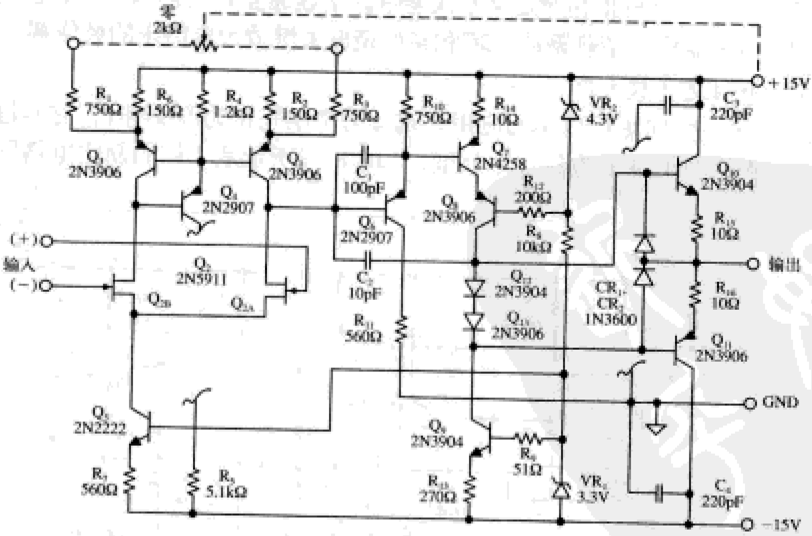



图8-13　ADI公司HOS-050高速FET输入混合运算放大器

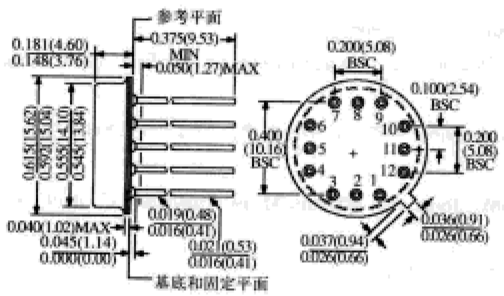
该放大器与图8-12所示的早期50型放大器有许多相似的特性，差别主要是与速度相关的。可以发现，HOS-050的输入电路工作电流更大，转换速率和带宽更高。相似地，$Q_7$积分器电路也工作在更高电平状态，与$Q_8$形成了共射共基放大器。HOS-050采用了平衡形式的直流失调微800 调电路，即使不连接，也使得运算放大器能够处于良好的工作状态。

输出电路采用了快速晶体管，具有更高的限流阈值。整体电路工作时的发热较大，使用±15V供电电源时的功耗为600mW左右。

50型和HOS-050的额定输出为电压±10V，电流±100mA，带宽100MHz，HOS-050相对0.01%额定误差带的建立时间在200ns以内。毫无疑问，50型和HOS-050都达到了非常高的电路性能。

此外，HOS-050可能是ADI公司设计的令人难忘的混合运算放大器代表产品之一，它组合了许多优异的性能指标，包容在小型TO-8封装之内。ADI公司收购了Computer Labs公司之后，ADI公司的客户就可以得到两个顶级的混合集成电路产品服务。其中一个在波士顿区域，就是ADI公司本部，另一个在ADI公司的Greensboro分部，也即是原Computer Labs公司的地盘。

ADI公司在20世纪70年代和20世纪80年代还制造了其他的混合集成电路运算放大器，这其中包括HOS-060、ADLH0032、AD3554。混合集成电路结构是当时最高密度的电路封装形式（除纯粹的单片形式集成电路之外）。搜集图8-14所示的HOS-050集成电路运算放大器图片，可以欣赏一下这种高密度封装。



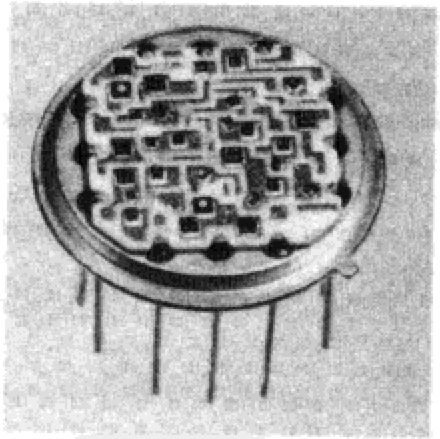



图8-14 ADI公司HOS-050高速混合集成电路运算放大器

在该图片中，密封的TO-8封装的外形如图中左侧所示，包括参考尺寸。在右侧图片中揭开了HOS-050的电路外观，可以发现整个衬底都被导体走线和各个电路元件占据，包括薄膜电阻。为了使电路面积最大，可以观察到有源衬底区域一直扩展到4个角落。

尽管50型和HOS-050运算放大器的电路性能与封装复杂性已经达到了最高点，但是这种境况并没有持续很长时间。与模块运算放大器的命运一样，混合运算放大器的寿命也很短暂。一旦集成电路运算放大器的电路性能与混合运算放大器相当，复杂并且难于生产的混合运算放大器的市场就开始萎缩，只在军队、其他“长寿”系统或者专业系统中才会继续使用混合运算放大器。 801

## 参考文献

（注意：附加的注释指出了与运算放大器历史的相关性。）

**三极管的由来**

1. Ian M. Ross, “The Foundation of the Silicon Age,” **Bell Labs Technical Journal**, Vol. 2, No. 4, 1997年秋.
2. C. Mark Melliar-Smith et al, “Key Steps to the Integrated Circuit,” **Bell Labs Technical Journal**, Vol. 2, No. 4, 1997年秋.
3. J. Bardeen, W. H. Brattain, “The Transistor, a Semi-Conductor Triode,” **Physical Review**, Vol. 74, No. 2, 1947年7月15日. pp. 230-231.（锗晶体管的发明。）

4. W. Shockley, "The Theory of p-n Junctions in Semiconductors and p-n Junction Transistors," **Bell System Technical Journal**, Vol. 28, No. 4, 1949年7月, pp. 435-489. (锗晶体管背后隐藏的理论。)

**集成电路的诞生**

5. J. S. Kilby, "Invention of the Integrated Circuit," **IRE Transactions on Electron Devices**, Vol. ED-23, No. 7, 1976年7月, pp. 648-654. (Kilby在TI公司的集成电路发明。)
6. Robert N. Noyce, "Semiconductor Device-and-Lead Structure," **US Patent 2,981,877**, 1959年7月30日申请，1961年4月25日生效. (Noyce在Fairchild公司的集成电路发明。)

**平面工艺**

7. Jean A. Hoerni, "Method of Manufacturing Semiconductor Devices," **US Patent 3,025,589**, 1959年5月1日申请，1962年3月20日生效. (平面工艺——一种保护和稳定半导体的制造方式。)
8. Jean Hoerni, "Planar Silicon Diodes and Transistors," **IRE Transactions on Electron Devices**, Vol. 8, 1961年3月，p. 168.(采用平面工艺的器件的技术讨论。)

**固态模块和混合运算放大器设计**

9. Burr-Brown Applications Staff, **Handbook of Operational Amplifier Applications, First Edition**, Burr-Brown Research Corporation, 1963. (Burr-Brown公司早期的面向半导体运算放大器的应用手册。)
10. Robert A. Pease, "Design of a Modern High-Performance Operational Amplifier," **GAP/R Lightning Empiricist**, Vol. 11, No. 2, 1963年4月. (设计师对运算放大器P45的描述。注意——根据2001年5月23日RAP发给WJ的电子邮件中所述的方法对Q8的极性进行校正。)
11. **Philbrick Solid-State Operational Amplifiers**, GAP/R bulletin of 3/1/1966.
12. Bob Pease, "Chapter 9, The Story of the P2," within Jim Williams, Ed., **Analog Circuit Design**, Butterworth-Heinemann, 1991, ISBN: 0-7506-9166-2.
13. George A. Philbrick, "Electronic Amplifier," **US Patent 3,405,366**, 1965年6月30日申请，1968年10月8日生效. (一个变容二极管电桥型放大器。)
14. H. M. Paynter, "In Memoriam: George A. Philbrick," **ASME Journal of Systems, Measurement and Control**, 1975年6月，pp. 213-215.
15. Dan Sheingold, "Analog Dialectic," **Analog Dialogue**, Vol. 30, No. 3, p. 1.
16. Ray Stata, "Operational Amplifiers, Parts I and II," **Electromechanical Design**, 1965年9月与11月. (ADI公司的第一本运算放大器应用手册。)
17. Data sheet for **Model 310,311 Ultra Low Bias Current Varactor Bridge Operational Amplifiers**, Analog Devices, Inc., 1969年9月.
18. Lewis R. Smith, "Operational Amplifier with Varactor Bridge Input Circuit," **US Patent 3,530,390**, 1966年11月28日申请，1970年9月22日生效. (一个变容二极管电桥型放大器。)
19. **ADI Modular Products**, www.intronics.com/products/analogproducts/.
20. **Capsule Listing of Analog Devices Op Amps**, 1968年4月，ADI bulletin.
21. **Selection Handbook and Catalog Guide to Operational Amplifiers**, 1969年1月，ADI catalog.
22. Ray Stata, "Applications Manual 201, 202, 203 & 210 Chopper Stabilized Operational Amplifiers," ADI application note, 1967. (200系列模块斩波放大器的使用。)
23. ADI Staff, "Circuit Advantages of Chopper Stabilized Operational Amplifiers," ADI application note, 1970年9月. (反相类型的模块斩波稳定运算放大器的工作特性与使用。
24. Peter Zicko, "Designing with Chopper Stabilized Operational Amplifiers," ADI application note, 1970年9月. (同相类型的模块斩波稳定运算放大器的工作特性与使用。)
25. Richard S. Burwen, "Input Current Compensation with Temperature for Differential Transistor Amplifier; " **US Patent 3, 467, 908**, 1968年2月7日申请，1969年9月16日生效. (差分对放大器中的偏置电流的一种补偿方法。)
26. **Analog Dialogue**, Vol. 1, No. 1, 1967年4月. (Analog Dialogue的首次发行——本交换运算放大器技术的期刊。)
27. Ray Stata, "Operational Integrators," **Analog Dialogue**, Vol. 1, No. 1, 1967年4月. (ADI公司的应用笔记AN357的复制品。)
28. Ray Stata, "User's Guide to Applying and Measuring Operational Amplifier Specifications," **Analog Dialogue**, Vol. 1, No. 3. (ADI

公司的应用笔记AN356的复制品。）

29. **Analog Dialogue**, Vol. 3, No. 1, March 1969. (Analog Dialogue在Dan Sheingold的编辑方针指导下的首次发行。）

30. Data sheet for **Model 45 Fast Settling FET Operational Amplifier**, Analog Devices, Inc., 1970年5月.

31. "New Modular Op Amps," **Analog Dialogue**, Vol. 5, No. 2, pp. 12. (43型和44型运算放大器。）

32. "Op Amp Settles to 0.01 % in 300 ns," **Analog Dialogue**, Vol. 6, No. 2, pp. 11. (48型运算放大器。）

33. Data sheet for **Model 48 Fast Settling Differential FET Op Amp**, Analog Devices, Inc., 1972年6月.

34. Data sheet for **Model 44 Fast Settling High Accuracy Op Amp**, Analog Devices, Inc., 1972年8月.

35. Data sheet for **Model 50 Fast Settling 100 mA Output Differential FET Op Amp**, Analog Devices, Inc., 1973年5月.

36. "Model 50: Wideband, Fast Settling Op Amp," **Analog Dialogue**, Vol. 7, No. 2, pp. 13. (50型模块形式运算放大器。）

37. "Low-Cost HOS-050C is Internally Compensated, Settles to 0.1% in 80 ns, 0.01% in 200 ns," **Analog Dialogue**, Vol. 16, No. 2, p. 24. (混合运算放大器HOS-050C，Computer实验室于1977年推出的首款运算放大器。）

802 ~ 804

## 8.4 集成电路运算放大器

### 8.4.1 单片集成电路运算放大器的诞生

第一片公认的单片集成电路运算放大器μA702来自Fairchild Semiconductor Corporation（FSC）公司。μA702是由年轻工程师Robert J.（Bob）Widlar设计的。下面将会看到，Bob Widlar很快就在集成电路世界留下了永久的记号。但是他在1963年设计的μA702未能风靡世界。该芯片之所以没有被广泛接受，主要是因为它的古怪特性：奇怪的供电电源、低输入/输出摆幅、低增益等。不过，尽管有这些缺点，μA702确实还是奠定了一些重要的集成电路设计趋势。在Bob Widlar的引导下，这些概念还延续到了未来的运算放大器设计中（见参考文献1）。事实上，它们就是今天的标准线性集成电路设计概念。这里不讲述μA702放大器的细节，具体可以查阅参考文献2。

1. μA709

μA702发明不久，一个重要的集成电路运算放大器里程碑出现，这就是Bob Widlar于1965年为Fairchild公司设计的另一款集成运算放大器*μA709*（见参考文献3）。709[①]比702有非常大的改进，它的增益更大（45 000dB或者约94dB），输入/输出范围更大（±10V），输入电流更低（200nA），输出电流更高，并且采用了对称供电电源（±15V）。709放大器很快就成为了一个标准，一直生产了10多年。图8-15是709的电路图。

805

709放大器非常通用，运算放大器领域都把它当作为集成电路运算放大器的经典器件。尽管它的个别指标被后来设计的许多运算放大器超越，但是709作为第一个广泛使用的单片集成电路运算放大器，依然是个里程碑。

702的许多设计原理也应用在709的设计中，比如采用匹配晶体管作为第一、二级电路，以及采用了对数偏置（$\delta$-$V_{BE}$）电流源$Q_{10}$-$Q_{11}$，同时也采用了一些创新方法。因为709采用的基本上是NPN集成电路工艺，Widlar寻求了一些聪明的技巧来创建PNP功能。他使用修改后的NPN结构作为两个PNP管，也就是电平转换PNP晶体管$Q_9$和输出PNP晶体管$Q_{13}$。709的输出电路工作在B类状态，晶体管$Q_{13}$、$Q_{14}$没有使用偏置电路。通过电阻$R_{15}$在电路周围构成的局部反馈减小了709的非线性工作区。

709的频率补偿电路通过管脚1-8和6-5之间的两个RC网络实现。改变相应网络的元件取值

① 尽管Fairchild公司最初将其命名为μA709，但是该设计主要是用户的第二选择源。该放大器广泛使用的通用名字被简化为709。相似地，μA702也常见为702。

可以优化其交流响应，使用四个网络可以在0~60dB之间调节增益。

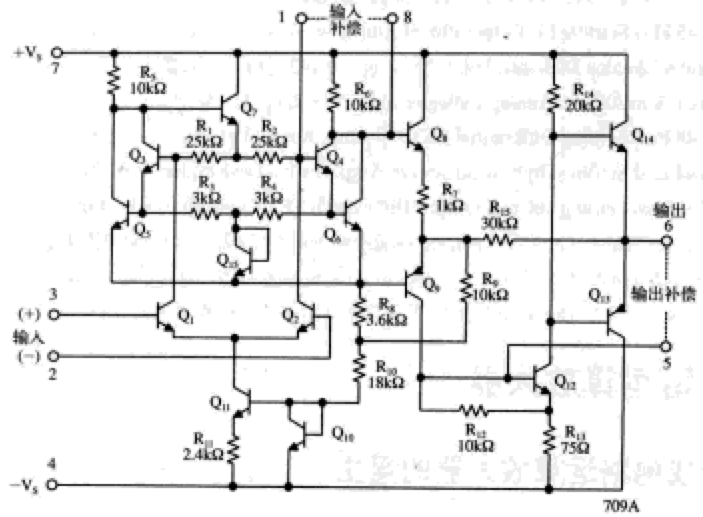



图8-15 μA709单片集成电路运算放大器

尽管709比702有了重大改进，但自身依旧有些古怪特性，这也带来了应用问题。比如，如果使用者没有附加某些串接电阻，输出电路会因为持续短路而烧坏。许多使用者认为它的频率补偿方法使用起来非常困难，并且占据了板上空间。任何时候，只要输入共模电压高至输入电路饱和，709就会发生锁闭现象，并且过量的差分输入电压会烧坏输入晶体管。尽管聪明的使用者能够绕过这些古怪特性使709工作起来，但是常常要使用额外的器件。因此，从某种意义上说，上述与使用者相关的问题是个公共教训，很有必要设计带有保护措施的集成电路运算放大器来应对各种各样的应用压力。

2. LM101

Bob Widlar没有满足于702和709放大器给他带来的荣誉，他从Fairchild公司辞职到了另一家公司——National Semiconductor Corporation（NSC）。他的下一款集成电路运算放大器设计LM101，于1967年在NSC公司问世（见参考文献4）。这就开始了第二代运算放大器（709被公认为是第一代集成电路运算放大器）。

LM101放大器族①采用了更为简单的两级电路结构，解决了709的应用问题。这款运算放大器也影响了后续的许多放大器设计。LM101的简化电路如图8-16所示。

LM101的设计目标是要消除709的下列问题：

- 没有短路保护
- 复杂的频率补偿
- 高共模输入锁闭
- 过量差分输入电压敏感
- 过度功耗，有限的供电电源范围
- 电容负载敏感

与709放大器的历史重要性原因相同，LM101因为代表了第二代运算放大器的技术水平而显得异常重要。事实上，LM101的通用结构是衍生其他许多通用器件的基础。 806

① LM101族包括三个温度等级：LM101、LM201、LM301，分别是军用级、工业级和商业级。通常简称为101。相似地，接下来的LM101A系列器件也简称为101A、201A、301A。

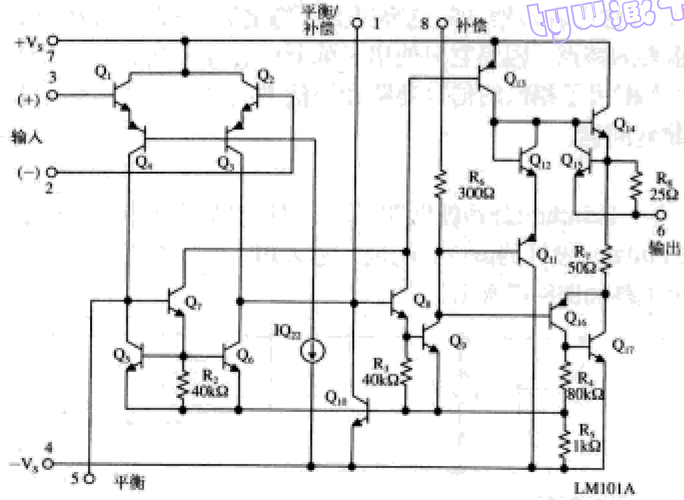



图8-16 LM101单片集成电路运算放大器

新的101设计确实解决了709的问题，并且对电路进行了进一步的精简。它的增益为160 000（约106dB），可用的供电电源范围从±5V增大到±20V。为了便于升级，101使用与709相同的输入、输出和电源管脚。

101放大器设计的一个主要目标是更为简单的频率补偿。为了实现这一点，101采用了两级放大器设计，这是因为电路级数越少越容易补偿。但是为了保持高电压增益特性，101的两级电路要达到709三级电路的增益。在101中，使用有源负载使每级电路达到高增益，这使每级电路的可用增益增加到最大。比如$Q_{13}$，它为$Q_9$提供集电极负载。

在101的第一级电路中，也使用了有源负载$Q_5$-$Q_6$。这里$Q_1$-$Q_4$、$Q_2$-$Q_3$形成了一个等效的PNP差分对。尽管PNP管的增益低，但是它们被高增益NPN管$Q_1$-$Q_2$缓冲，形成的净输入电流为120nA。

注意，该电路的共模输入范围很高，$Q_1$-$Q_2$的正向摆幅达到$+V_S$。负共模输入下限为$-V_S+4V_{BE}$。这么宽的共模范围避免了输入饱和与锁闭。该复合输入电路的另一特性是非常高的差分电压极限，这是由PNP管的高基极－发射极击穿电压（breakdown）形成的。输入电路可以安全地容忍±30V输入。

101的第二级电路是共发射极放大器$Q_9$。使用上面提到的负载$Q_{13}$，该级电路的电压增益达到了60dB左右，运算放大器的总体增益通常在100dB以上。101采用了AB类输出电路，包括NPN管$Q_{14}$和等效PNP管$Q_{16}$-$Q_{17}$。这些晶体管受$Q_{11}$-$Q_{12}$偏置。灵敏电阻$R_7$、$R_8$、晶体管$Q_{15}$与$Q_{16}$、$Q_9$-$Q_{10}$构成的精细环路为各晶体管提供了偏置电流限制。

101和709的重要差别在于更为简单的频率补偿方法。在101中，这是通过连接在管脚1~8之间的单个外部30pF电容实现的。观察101的内部连接可以发现，该电容使第二级电路$Q_9$构成了积分器，强迫101的总体增益从10Hz处的最大值104dB以6dB/倍频程滚降，在1MHz左右下降到单位增益。这种补偿方法使101器件在任何反馈配置中，只要下降到单位增益就能够稳定工作。 807

从分析来看，101运算放大器的拓扑结构可以看作为两级电路构成的电压放大器，输入级电路$g_m$包括$Q_1$-$Q_6$，驱动积分器电路$Q_9$和补偿电容，以及单位增益输出缓冲器$Q_{11}$-$Q_{17}$。这种类型的拓扑结构在本书的第1章曾有深入的讨论。

但是，需要注意的突出点在于，这种补偿形式利用了第二级电路的极点分隔（pole

splitting）优点，导致补偿电容器增加的电容提供了稳定的−6dB/倍频程滚降特性（见参考文献5）。当时这是异常重要的特点，因为它只使用了单个小电容（30pF）就达到了整体补偿的目的。自从原创的101放大器采用了相似的信号通路和补偿方法之后，许多两级电路构成的集成电路运算放大器接连不断地问世。

3. μA741

101问世不到一年，Fairchild公司就发明了*μA741*运算放大器，对NSC公司进行了有力的还击。1968年，Dave Fullagar设计的μA741问世，它采用了与LM101相似的信号通路（见参考文献6）。μA741的简化电路如图8-17所示。

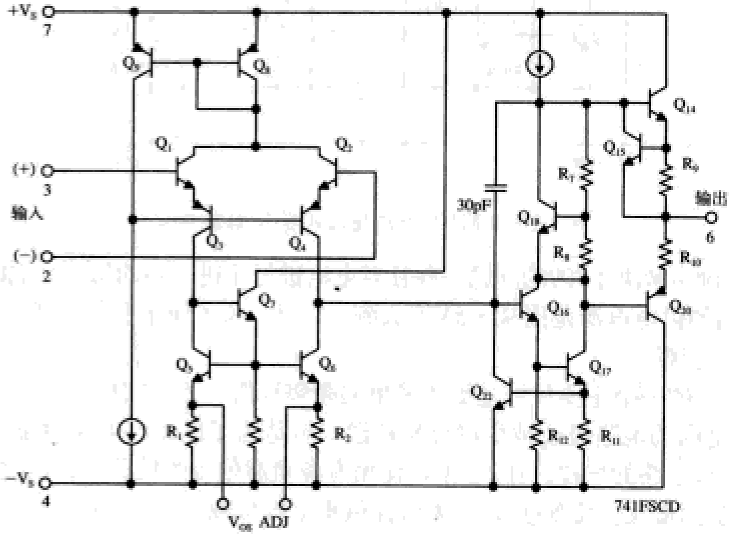



图8-17　μA741单片集成电路运算放大器

尽管两个放大器的偏置电路存在明显差异，但是741的信号通路本质上是与101等效的，它提供了相似的短路保护和输入过压保护特性，具有大致相同的带宽。不过，因为741在芯片内包含了30pF补偿电容，使它成为一种电路标准①。

808

这里得出的教训是，对用户来说器件的易用性远比灵活性有价值得多。101放大器在用户附加了30pF补偿电容之后，其功能与μA741是等效的。事实上，在1968年的早些时候，National Semiconductor公司就已经研究出了*LH101*，它是LM101和30pF电容的混合封装。不过，最终是741成为一大标准。

4. LM101A

1968年晚期，Bob Widlar将他的基本型LM101设计升级到了*LM101A*，继续由National Semiconductor公司推出。这是101运算放大器更为精炼的电路结构版本，具有更低和更稳定的输入偏置电流特性（见参考文献7）。

大约在同一时候，它们还推出了*LM107*，它是将LM101A和30pF补偿电容集成在同一芯片上。可以说107和741的交流特性大致相当，不过107具有直流参数优势。

① George Erdi讲述了一个关于μA741起源的有趣故事，当时他在Fairchild公司工作，与设计者Dave Fullagar共用一个办公室。好像是LM101问世不久，两个人就讨论为什么要求的补偿电容是外部的。Fullagar的结论是当时National公司采用的工艺无法容纳内部电容。他说到："不错，我们可以做到这一点"，就这样，之后不久，内部补偿的μA741放大器诞生了。

5. μA748

μA748从μA741分化而来，采用外部补偿方式，于1969年由Fairchild公司推出。这是Fairchild公司对National公司的LM101/LM101A系列放大器给予的反击。748放大器的功能与101/101A非常相似，也是在管脚1-8之间连接外部补偿电容。

6. 多种741类型、通用单电源类型

741是款深受欢迎的运算放大器，很多厂商乐意设计它的双运放版本和四运放版本。这里的篇幅不允许讨论所有的721类型器件，但是在这些极为流行的器件当中就包括Motorola公司的*MC1558/1458*，它是将一对741封装在8针DIP中。几乎一开始就是这样，双运放版本的集成电路芯片更受欢迎。也有将4个741集成在一起的运算放大器芯片，比如Motorola公司的*MC4741*、National Semiconductor公司的*LM148*。

1972年，National Semiconductor公司的Russell和Frederiksen推出了能够用于低压单电源环境的放大器技术（见参考文献8）。这款放大器就是*LM324*，成为低成本工业标准的通用四运放芯片。紧跟着是双运放芯片*LM358*。关于LM324设计文章中的一个关键概念是输入电路$g_m$的降低方法，这要归功于James Solomon（见参考文献5）。

因为这是关于集成电路运算放大器历史的讨论，有人可能认为上述的通用集成电路运算放大器恐怕已经消失很久了，毕竟距今已经30余年了。其实不然，这里的许多器件直到2004年依然还有使用。

7. AD741——精密型741放大器

741和101A都不是真正的高精密型放大器。741和101A问世之后的几年之内，其他集成电路制造商寻求各种方法以精炼这些颇受欢迎的产品的性能，以为精密型模拟市场提供精密放大器。1971年，ADI公司向此迈出了关键一步，收购了Nova Devices of Wilmington，MA公司。这大大增强了ADI公司的技术和设计能力，并且很快在线性集成电路制造方面发挥作用了。

809

ADI公司生产的首款该类芯片是增强型741类运算放大器AD741（见参考文献9）。图8-18所示是其电路。

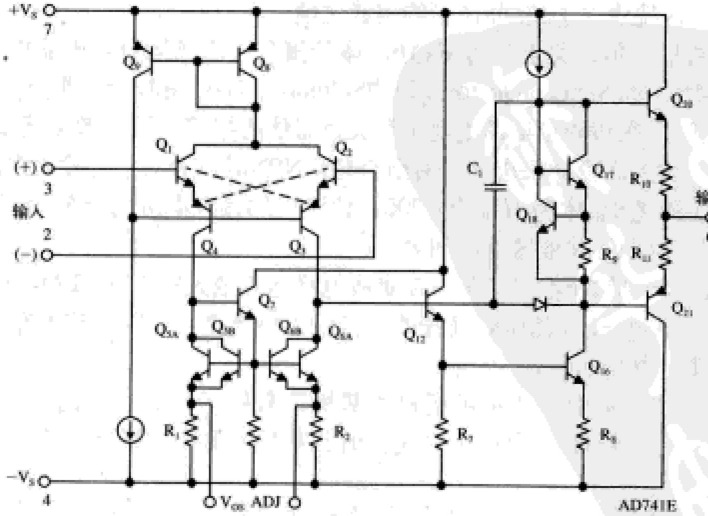



图8-18 AD741单片集成电路运算放大器

尽管该电路与图8-17所示的μA741电路非常相似，但是确实存在的一些细微差别影响了芯片的性能，可惜的是这些细微差别又不必要在数据手册中出现，我们很难看到这一点。在该电

路中，关键差异包括热平衡设计［从使用的交叉四输入电路可以很明显地看到（$Q_1$-$Q_4$的交叉标识所示）这一点］，以及电流镜负载晶体管$Q_5$-$Q_6$的四次操作特性。此外，AD741还采用了更高效的晶体管作为更好的输出电路。

该设计的另一版本是AD741L，它的失调电压为500μV（最大），电压漂移为5μV/°C（最大），偏置电流为50nA（最大），最小增益为50 000（94dB），可以驱动2kΩ负载。ADI公司也生产了改进的301A类放大器AD301AL，它的直流指标与AD741L相似。

1973年，AD741L的售价以100片为单位，每片6美元，AD741J的售价也是以100片为单位，每片的售价则为1.25美元。

设计出通用集成电路运算放大器之后，其他设计者开始集中精力设计更高精度的器件。他们试图降低器件的各种误差，追求更低的偏置电流，更低的失调电压，更高的增益等等。下面将讨论追求更高精度集成电路运算放大器的两条发展道路[①]。

### 8.4.2 超集成电路运算放大器——从LM108到OP97

发布101运算放大器之后，Bob Widlar又开始研究超$\beta$双极性晶体管（superbeta bipolar transistor）技术[②]。超$\beta$晶体管要经历额外的扩散步骤，以将其前向增益从通常的200增大到数千之多。将一对超$\beta$晶体管应用到集成电路运算放大器的输入级电路，可以将输入电流减小10~20倍。

810

然而，使用超$\beta$晶体管并不是一蹴而就的事情，因为超$\beta$工艺将击穿电压降低到了5V以下。这一因素要求在超$\beta$器件的周围增加额外电路，以将高输入电压缓冲到运算放大器的正常值。

使用超$\beta$晶体管的第一款集成电路运算放大器是Bob Wadlar 于1967年推出的LM102电压跟随器（见参考文献10），紧接着在1970年又推出了它的升级版本LM110。Widlar也出版了对超$\beta$晶体管工作特性更为通用的描述文章，见参考文献11。

102和110电压跟随器集成电路属于某些领域的专用器件，在电路内部配置为单位增益缓冲器，用户无需再做任何配置（也不可能做任何配置）。不过，至少有一种运算放大器设计在输入端使用超器件，这就建立了超$\beta$晶体管的用武之地。

在技术发展的早些年，关于如何将超$\beta$晶体管概念应用到运算放大器中，Bob Widlar不是一个人在战斗。Motorola Semiconductor公司的Solomon、Davis和Lee研制了MC1556运算放大器，就采用了超$\beta$晶体管，在1969年早期出现了有关该器件的报道（见参考文献12）[③]。

这款两级运算放大器设计采用了一对组合超$\beta$ NPN晶体管对，与输入电路的PNP晶体管对组合在一起。提供的超$\beta$晶体管增益为4 000，该设计的输入电流为2nA。该器件也因为转换速率远高于741和同一时期的其他器件而闻名。

1969年后期，Bob Widlar推出了另一款集成电路运算放大器设计，LM108（见参考文献13）。LM108是第一款采用超$\beta$输入晶体管前端的、低输入电流型、长期生产的精密集成电路运算放大器。LM108的简化电路如图8-19所示。

在该电路中，超$\beta$ NPN器件采用更宽的基极符号标示，其他的晶体管都是高电压类型。$Q_1$-$Q_2$组成了超$\beta$输入差分对，与$Q_5$-$Q_6$形成共射共基放大器。二极管压降作为该共射共基放大

① 为了保持一致，这里以连续方式叙述超$\beta$精密运算放大器（以及其他）的发展。实际发展过程是，每种发展与同一时期的其他许多集成电路运算放大器发展是并行的。

② 为了避免冲突，“超$\beta$”的真实含义应为“超HFE”。不过一直使用的是“超$\beta$”。

③ 颇具讽刺意味的是，1556运算放大器没有得到应有的赞誉，尽管它可能是最早在通用运算放大器中使用超$\beta$的器件。第二项讽刺性在于降低输入电路$g_m$以提高转换速率的文章则更为出名（经常被引用）。

器的偏置电压，使得$Q_1$-$Q_2$看到的$V_{CE}$为0V。108的第二级电路是一个PNP差分对$Q_9$-$Q_{10}$，及其平衡负载$Q_{21}$-$Q_{22}$。从$Q_{14}$的发射极得到输出电压，并且经AB类输出电路进行缓冲。

811

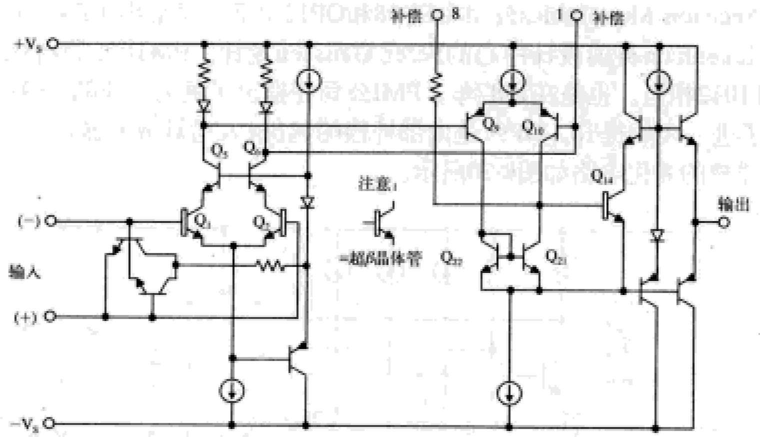



图8-19 LM108超β输入单片集成电路运算放大器

108设计达到了极低的偏置电流，室温时通常低于1nA。失调电压一般为700μV和2mV（最大），增益为300 000（110dB）。它具有非常宽的输入/输出范围，使用±15V供电电源时输出通常可以达到±14V，消耗300μA静态电流。更进一步，供电电源下降±2V时，它还能正常工作，这使得它非常适用于5V电源轨应用。值得注意的一点是，与Widlar前面的LM101/101A设计不同，108的标称负载为10kΩ（101/101A在额定增益下可以驱动2kΩ负载）。这是108放大器的低功率特性明显的副作用。

基本的*LM108*设计稍后被National公司升级到LM108A。这是同类器件的500μV（最大）失调电压版本。National公司同时也提供了内部补偿版本，*LM112*。

随后，其他许多公司也推出了它们自己的108和112运算放大器的竞争版本，具有相似的合适名称，某些竞争产品的性能还有所提升。20世纪70年代的ADI公司就是这样，它推出了竞争产品AD108和AD108A，它们的指标与原始器件LM108/LM108A相同。

1969年，Marv Rudin和Garth Wilson成立了Precision Monolithics Incorporated（PMI）公司，这是一家全新的公司，主要从事精密线性集成电路的设计与制造。1976年，PMI公司推出了108A的竞争版本，*OP08*。这不仅仅是108A的又一替代产品，而且经过了George Erdi和Larry Farnsley的二次修订和升级设计。Erdi以Fairchild公司的μA725（包括PMI的SSS725）设计之父闻名于世。1969年，Erdi从Fairchild公司辞职来到PMI公司，他在辞职之前，已经在Fairchild公司建立一些关键的运算放大器设计思想（见从725到OP07的叙述）。

新的OP08放大器增加了热平衡设计，以降低失调电压，提高增益。从最高等级器件的150μV（最大）失调电压、馈入2kΩ负载的50 000（94dB）最小增益指标（其他指标与108A相当）清楚地反映这一点。同一时期，PMI公司还推出了OP12。OP12与OP08相似，不过带有内部补偿功能，与112器件展开竞争。

另一家推出108/112风格设计的集成电路公司是Linear Technology Corporation（LTC）。该公司成立于1981年，由National公司和Precision Monolithics公司的前任工程师们建立。LTC公司于1983年推出了自己的超β运算放大器，*LT1008*和*LT1012*（见参考文献14），由PMI公司的前运算放大器设计师George Erdi领导的小组设计。LT1008具有120μV（最大）的微调失调电压，1.5μV/°C（最大）的漂移电压，驱动2kΩ负载的120 000（约102dB）最小增益。这些放大器比

前期的108A器件更为突出的特性是采用了输入偏置电流对消功能，使得LT1008的偏置电流可以低至±100pA（最大）。

1987年，Precision Monolithics公司在OP08和OP12之后，又推出了*PM1008*和*PM1012*。这两款器件由Twickenham英国设计中心的Peter Gaussen设计。PM1008的指标与LT1008相当，PM1012则与LT1012相当。也是在1987年，PMI公司在推出了更为专业的OP97之后，这类器件的性能又得到了进一步的提升。OP97是内部补偿的超β输入运算放大器，功能与112和1012相同。OP97放大器族的简化电路如图8-20所示。

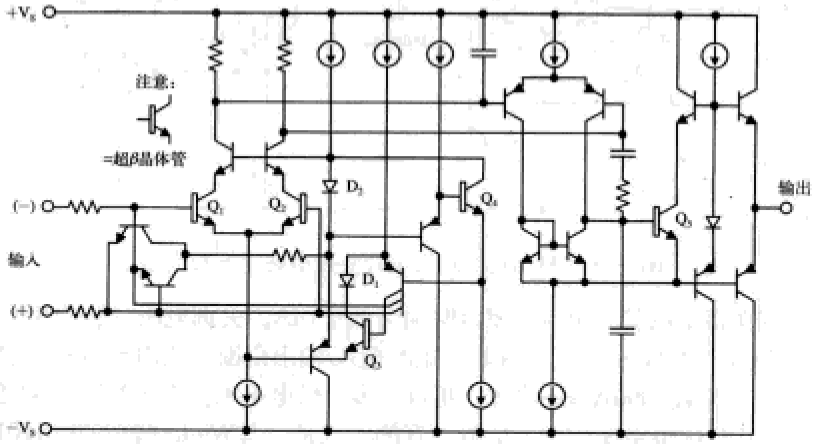



图8-20 OP97/OP297/OP497超β输入单片集成电路运算放大器

最优等级的OP97提供了25μV（最大）的失调电压，0.6μV/°C（最大）的漂移电压，±100 pA（最大）的偏置电流，驱动2kΩ负载的200 000（约106dB）最小增益。值得注意的是，虽然OP97被认为是“低功率OP07”，但是从技术上讲根本就不是这样[①]。OP97采用的是两级电路结构，OP07则是三级电路结构。内部电路大相径庭，但是用户并不关心这些，精密型低功耗才是至为重要的，内部差异对用户来说没有实际意义。

812

今天，OP97依然在使用，包括它的双运放系列OP297和四运放系列OP497。OP297和OP497由Derek Bowers设计，增加了激光微调（laser trimming）[与早期器件采用的齐纳击穿微调（zener-zap trimming）不同]，分别于1990年和1991年发布。

### AD508和AD517

在更早时候，ADI公司也参与到超β运算放大器的竞争行列，并且推出了他们自己的超β输入器件AD508。这是一款外部补偿的精密器件（见参考文献15），由从Nova Devices公司跳槽来到ADI公司的Modesto “Mitch” Maidique设计，于1972年发布。AD508是ADI公司于1971年推出的精密运算放大器AD504的升级版本，AD504本身就是一款非常精密的运算放大器（见参考文献16）。

与108系列运算放大器的结构完全不同，可以说AD508本质上就是一款高精密设计。它采用了薄膜电阻，带有平衡有源负载的超β输入电路以及热平衡设计。该设计采用了两级双积分器结构，带有三缓冲输出，能够驱动大负载，具有热免疫性。AD508K驱动2kΩ负载时的典型

① 前PMI和ADI运算放大器产品线主管Jerry Zis讲到，在OP07用户寻找更低功率的器件时，相同功能的OP97被投放到市场，不过这一环境也是确实需要的。当然，它也帮助用户得到了更好的指标，并且包含双运算和四运放器件，标准的OP07则是从来没有的。不过，OP97/OP297/OP497系列最终解决了这一需求。

增益约为138dB（远远高于任何108或者112结构的放大器），偏置电流低于10nA，漂移电压低至0.5μV/°C（最大）（见参考文献17）。

AD508的内部补偿版本AD517于1978年推出（见参考文献18）。该放大器也采用超$\beta$输入电路，增加了重要的激光晶片微调特性（见参考文献19）。这种微调使得失调电压可以保持在25μV（最大）的极低水平，漂移电压在0.5μV/°C（最大）的极低水平，这两者都是最高等级AD517L特有的。

很长时间之后，ADI公司又推出了自成系列的内部补偿超$\beta$运算放大器，延续OP97系列器件产品线的风格。它们是AD705（单运放）、AD706（双运放）和AD704（四运放）系列运算放大器（见参考文献20-22）。这些器件由Reed Snyder设计，于1990年和1991年推出。

813

Precision Monolithics公司于1990年被ADI公司收购，两个公司的运算放大器产品线合并在一起。今天，ADI公司的产品目录包括许多ADI原创器件（ADxxx）和许多PMI原创器件（OPxxx）。

## 8.4.3 精密型双极性集成电路运算放大器——从μA725到OP07系列

1969年，精密型运算放大器的另一发展分支与LM108放大器设计几乎同时启动。当时，George Erdi为Fairchild Semiconductor公司工作，他时刻牢记高精密型使命，从头开始设计第一款集成电路运算放大器*μA725*。

在一篇关于725电路和精密运算放大器设计的相当完整的技术文章中，Erdi总结出了一些在今天奉为真理的设计原则（见参考文献23）。725的简化电路如图8-21所示。

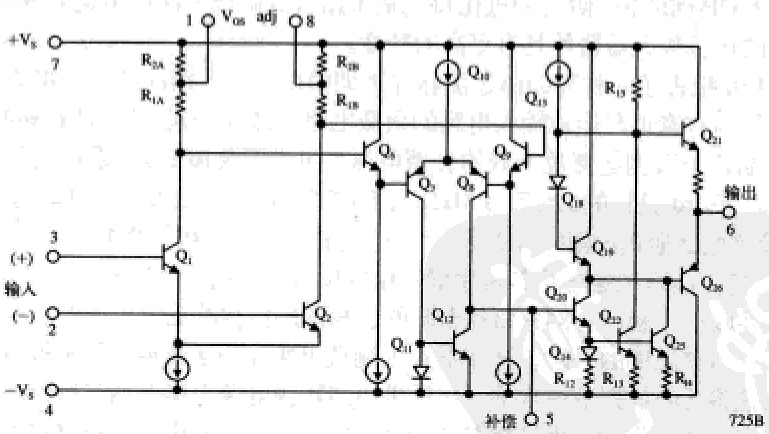



图8-21 μA725单片集成电路运算放大器

725基本上是一款三级电路设计，包括一个差分NPN输入晶体管对$Q_1$-$Q_2$，第二级差分电路$Q_7$-$Q_8$以及最后的单端输出电路$Q_{22}$，输出信号需经AB类发射极跟随器$Q_{21}$和$Q_{26}$缓冲。该电路在第5管脚使用一个4元件RC网络进行外部补偿。三级电路比以前的两级放大器产生高得多的增益，但是这是以更为复杂的补偿设计为代价的。

可选的输入失调电压微调发生在管脚1~8之间，将外部100kΩ电位计的游标与+$V_S$连接在一起可以调节到最小失调电压。按照此方式将失调电压调节到最低时，同时漂移电压也是最低的。

电路图简化之后掩盖了电路的某些细微特性，但是这些细微特性却是非常重要。$Q_1$和$Q_2$实际上一个四晶体管集合（两对），并行跨骑在芯片的热对称轴上。该设计的思想在于输出电路功耗引起的热变化在两个半输入电路看来具有相等的热导失调，因此被抑制掉了。该原理首先

在725设计中应用，从此之后就成为精密放大器的基本设计原则（见参考文献15，以及参考文献23中的图2芯片照片）。

725性能优化的另一关键点与失调调零特性有关，可以达到零输入失调和非常低的漂移电压，Erdi曾在参考文献23和24中描述了电路的部分细节。725的典型失调电压指标为600μV，按照推荐的方法进行失调调零，最终形成的漂移电压为0.6μV/°C。偏置电流的典型值为45nA，开环增益为132dB。

814

George Erdi于1969年离开Fairchild公司之后，加入了新成立的PMI公司。在PMI公司，他继续发展725精密放大器的概念，设计了SSS725版本精密型放大器[①]。该运算放大器与原始版本放大器在功能上是相同的，但是性能有所提升。还是在PMI公司，他稍后又推出了OP06放大器。除了增加的差分输入保护之外，OP06与725相同。

PMI公司推出SSS725不久，于1972年又推出了*OP05*运算放大器（见参考文献25）。在新的OP05设计中，George Erdi大大简化了精密运算放大器的应用，将其设计为内部补偿类型，增加了输入偏置电流对消和差分过压保护。从电路结构上讲，经上述功能增强之后，可以说OP05与725的三级电路是相同的。

精密运算放大器用户现在可以选择简单易用的器件了。OP05的主要系统误差——失调电压，依旧留给用户去对付。OP05与725相似，采用手工微调方法通过20kΩ电位计进行失调调节。OP05未调节的最大失调电压为500μV，失调调零之后的漂移电压为0.6μV/°C。

OP05本身是很成功的，但是它的失调电压问题依然存在。在当时，其他集成电路公司都转向采用有源晶片微调方法，比如前面提到的ADI公司就是采用的激光晶片微调方法（见参考文献19）。725和OP05的下一阶段的进化目标是采用有源微调方法调节运算放大器的失调电压，以使最终完成的运算放大器器件具有更高的精度。

1975年，Erdi报告了一种300mA过流脉冲失调微调技术，渐次地短路串成一行的齐纳二极管。齐纳二极管串有意地与运放输入电路的负载电阻排放在一起，这种所谓的“齐纳击穿”技术可以用来在晶片上微调运算放大器的失调电压（见参考文献26）。采用这种新微调技术的第一款运算放大器是Erdi设计的*OP07*，PMI公司于1975年推出（见参考文献27）。

OP07的简化电路形式如图8-22所示，（未画出的）齐纳二极管串并行地与分节负载电阻$R_{2A}$和$R_{2B}$连接在一起。该简化电路是参考文献27中的图3，不过在本质上，齐纳二极管串与分节的部分负载电阻并联在一起，各部分负载电阻的值与渐次控制的更大失调电压相适应。

815

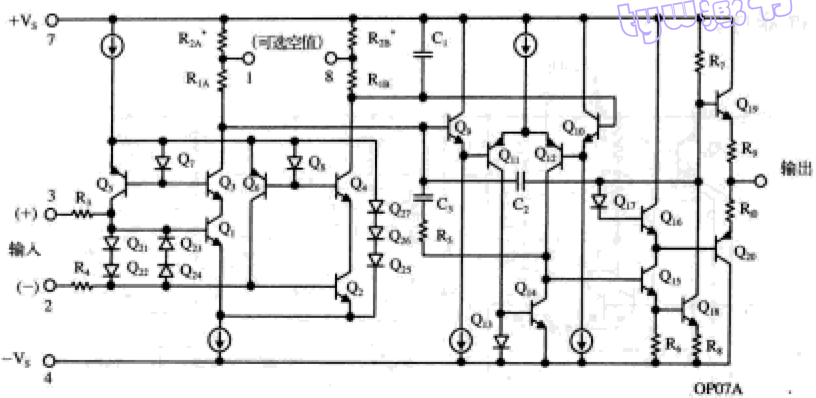
在进行齐纳击穿微调的时候，计算机首先测量出实际的运算放大器失调电压，然后选用合适的齐纳二极管将其降低到下一水平，然后再用高脉冲电流击穿齐纳二极管。

电流脉冲有效地将齐纳二极管短路，同时选定并行的负载电阻。该过程不断叠代直到失调电压不能进一步降低为止。

如此创新的新型OP07放大器具有令人印象深刻的失调指标。据报道，经过齐纳击穿微调后，器件的整体分布失调电压为150μV甚至更低，属特优等级，OP07A的失调电压更是低至25μV（最大）的专业水平。更为重要的是，该微调方法在进行失调调零时，同时也降低了漂移电压，微调后OP07放大器的额定漂移电压为0.6μV/°C，不过器件的实际漂移电压通常都低于该数值。

齐纳击穿微调技术本身是个很有价值的创新，可用于其他器件以降低误差，并且只增加很低的制造成本。今天，它还是精密运算放大器使用的诸多有源微调技术之一（参见第1章关于微调技术的更为详尽的讨论）。

① PMI的早期放大器采用“SSS”前缀，表示Superior Second Source。另一个例子是PMI的SSS741。



请注意：$R_{2A}$和$R_{2B}$在出厂时已经进行了片上电调节

图8-22 OP07单片集成电路运算放大器

OP07继续成为"741"精密运算放大器，它是精密类运算放大器的标准器件。它过去是（现在依然是）被广泛使用的第二选择，与此相关的许多副产品器件相继推出。

PMI公司继续改进OP07运算放大器，于1988年推出了更高开环增益的OP07版本，编号为OP77。最优等级OP77A的典型增益约为142dB，失调电压为25μV，漂移电压为0.3μV/°C（最大）。稍后，PMI公司的器件列表中又增加了新成员OP177。OP177与OP77A具有相似性能的型号是OP177F，它可以工作在工业温度范围内。

ADI公司在1990年收购PMI公司之前，ADI的设计者也推出了它们自己的OP07类放大器。Moshe Gerstenhaber设计的AD707本质上与OP77和OP177的指标相匹配，可以工作在商业温度范围以及工业温度范围（见参考文献28）。AD707于1988年推出。AD707的双运放版本AD708于1989年推出，基本上提供了两个AD707的性能。AD708也是Moshe Gerstenhaber设计的（见参考文献29）。

1. 从OP27和OP37

上面讲过，OP07系列还包括其他相关的器件。这类放大器中的两款器件OP27和OP37也是由George Erdi在PMI公司设计的。它们于1980年发布（见参考文献30和31）。图8-23所示是OP27和OP37运算放大器的简化电路图。

816

图8-23与图8-22的OP07电路具有明显的相似性。因此，很容易得出下列结论：该放大器就是对OP07的改编。不过，相似性主要在于它们都是两级放大器，事实上这两个不同设计分别针对不同的最终应用进行了专门优化。

在OP27和OP37的设计过程中，测试了许多噪声源，因为追求更低的输入噪声和更高的速度目标而排除了三级电路结构（见参考文献31）。这样，与OP07相比，该电路的工作电流更高，同时也提供了逆补偿版本（OP37，5倍增益时工作稳定）。只要使OP37版本的补偿电容$C_1$的取值更小一些，就能够达到这一目标，不过基本型OP27则是单位增益稳定的。为了得到更低的输入噪声，串接在输入端的电流极限保护电阻也被去除了。

OP27确实达到了更低噪声和更高速度的设计目标，其在1kHz时的输入噪声密度为3.0nV/$\sqrt{\text{Hz}}$，1/f转折频率为2.7Hz，转换速率为2.8V/μs，单位增益带宽为8MHz。在实现这些新交流性能的同时，OP27和OP37还保持了令人印象深刻的直流特性。第一级电路采用齐纳击穿微调技术，失调电压为25μV（最大），漂移电压为0.6μV/°C（最大），典型电压增益为126dB。OP27和OP37继续变为更为广泛应用的第二选择，也变为低噪声、高直流特性精密放

大器应用的标准器件。

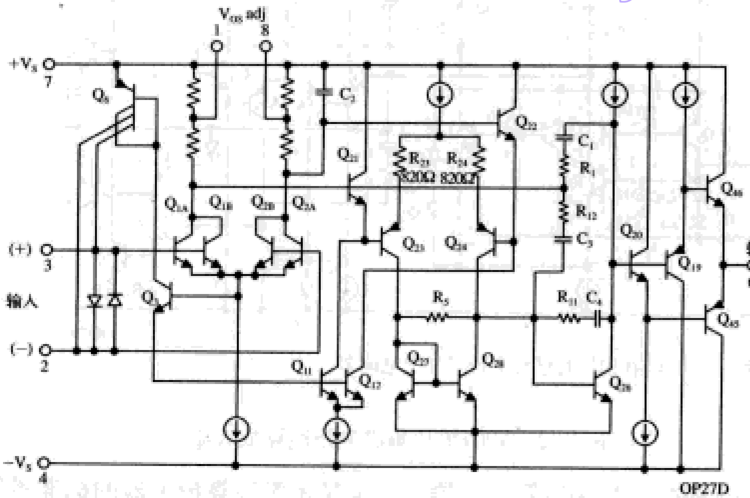



图8-23　OP27和OP37单片集成电路运算放大器

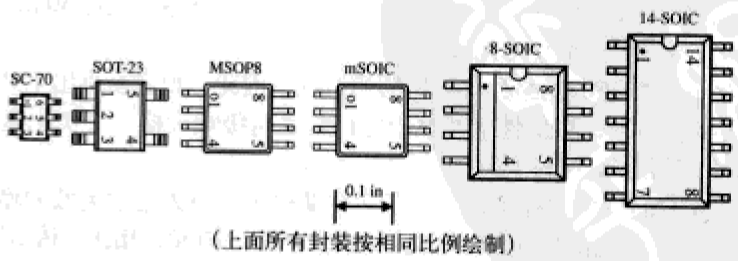
### 2. 单电源、微封装OP07兼容器件

OP07和OP27类是更高性能版本的精密放大器，具有高直流精度特性，能够充分满足大多数应用的需要，对大多数人来说这一结论是可以理解的。但是一段时间以后，这一基本原则发生了改变。

尽管高精度依然是通常的追求目标，单电源工作的放大器版本则成为市场的即时需求，并且要采用微型甚至更微型的封装。像OP07和OP27等传统的一代芯片设计则总是不能在新应用中发挥作用，这是因为新的应用电路常常要求单电源工作，或者要求更小的封装尺寸，这与较早产品的大尺寸封装是不兼容的。

一部分小型现代集成电路封装的相对比例如图8-24所示。在顶部行中，从右端的14管脚SOIC封装到左端的SC-70封装逐渐减小的尺寸非常明确。在底部的图中，将SC-70和SOT-23的尺寸与美国的一美分硬币进行了对照。

817



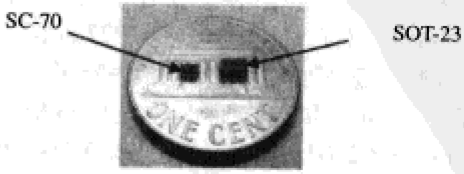




图8-24　部分现代集成电路运算放大器封装的相对比例

ADI公司推出的最近两款OP07系列器件就说明了这两个问题。一款是OP777运算放大器系

列，包括OP777（单运放）、OP727（双运放）和OP747（四运放）器件（见参考文献32）。它们由Derek Bowers设计，2000年发布，这些新器件具有轨到轨CMOS输出电路、地敏感双极性PNP输入电路以及270μA工作电流。这些设计的工作电源范围为2.7~30V，分别为MSOP、SOIC和TSSOP封装。

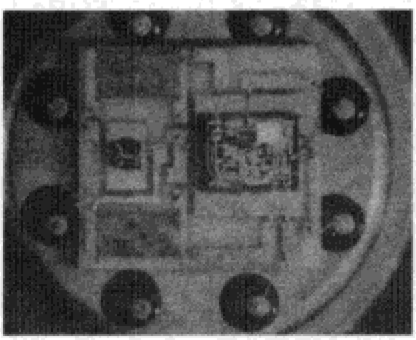
更近的是OP1177系列，也是由Derek Bowers设计，2001年发布。该系列包括OP1177（单运放）、OP2177（双运放）和OP4177（四运放）器件（见参考文献33）。该系列的工作电流比OP777系列更高一些，每个放大器400μA，它们使用双电源供电，从±2.5到±15V。尽管不是面向单电源应用，但是这些设计确实提供了大范围的小型封装，规定可用于−40~+125℃范围。

### 8.4.4 精密型JFET集成电路运算放大器——从AD503到AD820/AD822/AD824/AD823系列

FET输入集成电路运算放大器的发展与双极性输入集成电路运算放大器的成长相比，既不迅速快捷，也不是一帆风顺。诸多原因决定了FET输入集成电路运算放大器的发展必然如此，下面的叙述将一一揭晓这诸多原因。

首先，在集成电路历史的早期，高质量FET输入集成电路运算放大器的相对缺乏绝不是因为没有这方面的需求，而是因为极少有人能够设计它们。许多FET输入集成电路运算放大器在模块和混合运算放大器时期就已经存在（见本章前节的叙述），并且通常被极力寻找用来做快速信号处理和低电流仪表应用。高性能单片FET输入集成电路运算放大器的发展是一个长期而又痛苦的过程。

ADI公司的Douglas Sullivan和Mitch Maidique设计了一个早期FET输入运算放大器。该放大器的编号为*AD503*和*AD506*，于1970年发布。该设计的电路和照片如图8-25所示。



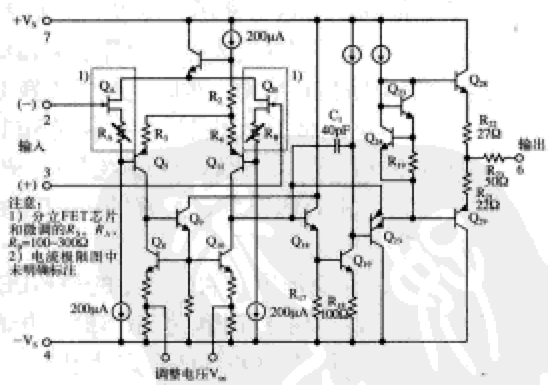



图8-25 AD503和AD506双芯片混合集成电路运算放大器

从电路图中可以明显看到，该放大器使用了两块芯片。一块是主放大器芯片，与741输入级电路之后的部分有些相似。输入级电路包括一个精选的N沟道JEFT晶体管对$Q_A$和$Q_B$。在左侧的照片中，可以观察到两个有源芯片分别位于中心的左右两侧。电路中还使用了一对微调电阻$R_A$和$R_B$，在照片中位于衬底的左上角和左下角。

818

在AD506的J和K等级芯片中，这些电阻都经过激光微调处理以使失调电压尽可能小，提供给用户时，器件的最大失调电压分别不超过3.5mV和1.5mV。未经微调的AD503除具有更高的初始失调特性之外（不过用户在外部可以通过失调调节管脚对失调电压进行微调），在功能上是相似的。因为使用了自举电路（bootstrap），该设计具有优异的共模指标——共模抑制比通

常为90dB，在整个输入范围内具有恒定的偏置电流。值得指出的是，AD503/AD506的偏置电流（包括ADI公司后来的FET输入器件）经5分钟加热之后是精确确定的，这种保守的方法没有被所有的运算放大器设计者采用。

AD503/AD506运算放大器族的操作在1971年的应用公告中有描述（见参考文献35）。也存在相关的未经补偿的运算放大器类型，比如AD513和AD516（见参考文献36）。之后，更高等级的AD506L被推出，它的失调电压为1mV（最大），电压漂移为10μV/°C（最大）（见参考文献37）。

早期双极性运算放大器推出不久，也推出了一些完全单片集成的FET输入运算放大器，比如，Fairchild公司的*μA740*、Intersil公司的*ICL8007*（见参考文献38）。ICL8007可能是这些早期完全单片集成P沟道FET输入运算放大器中最好的，但是这并不能说明它的性能是非常好的。失调电压高达数十毫伏，漂移电压达到每度数十微伏。输入电流很低，但是这也是它们其间最优秀的了。

20世纪70年代早期的所有单片FET器件的问题仅仅在于它们本身的可控性很差。为了改进单片FET集成电路运算放大器的制造材料，需要更好的基本制造工艺。

1974年，曙光出现了，这是National Semiconductor公司的两名工程师Rod Russell和David Culmer发表的一篇文章（见参考文献39）。在这篇文章中，Russell和Culmer描述了一种称为*离子移植*（ion-implantation）的FET器件制造新技术。这种技术可以制造出更稳定的P沟道JFET晶体管，以及高质量NPN双极性晶体管。这篇文章中还描述了一系列新型FET输入运算放大器，包括*LF155*/*LF156*/*LF157*。这些器件比以前的所有完全单片FET运算放大器具有更低的失调电压和漂移电压，失调电压为5mV（最大），典型漂移电压为5mV/°C[①]。

尽管离子移植思想被广泛接受，并且成为集成电路制造的工业标准方法，但是LF155/156/157器件则没有这么幸运。尽管它们确实是用户的第二选择（现在依然还有供货），但是其他人还在追求标准FET集成电路运算放大器结构的更为干净的解决方案。LF155系列采用了一种非对称的电路拓扑结构，难以控制它的静态电流。

在PMI公司，George Erdi设计了一系列FET输入运算放大器，以与National公司的LF155/156/157器件进行竞争，它们分别被编号为*OP15*、*OP16*、*OP17*。这些FET器件使用了齐纳击穿微调和偏置电流对消技术，最好的A、E等级器件达到了500μV（最大）失调电压和5μV/°C（最大）漂移电压的水平。

1974年，RCA公司也推出了它们自己的通用FET输入运算放大器*CA3130*，加入竞争行列（见参考文献40）。该器件使用了P沟道MOS输入电路和CMOS输出电路，适合于更低电压和单电源应用。然而因为使用的MOS器件稳定性很差，它不是高精度器件。不过，在一般应用中，与*CA3140*和其他相关产品一样，它的性能还算高的。

1978年，Texas Instruments公司携带它们自己的系列放大器进军FET运算放大器市场（见参考文献41）。这些器件确实使用了一个工作在电流镜模式的PFET输入晶体管对，以及传统的第二级电路（与101、741相似，不过速度更高），该器件包括单运放、双运放、四运放以及多种额定电压形式。这条产品线*TL06x*、*TL07x*、*TL08x*称为标准器件，现在依然有供货。尽管更快的转换速率和对称的信号通路对这些器件的交流性能有很大帮助，但是它们确实不是高精度设计。

819

ADI公司一直在开展提升FET输入单片集成电路运算放大器性能的工作，于1978年推出了

① 这里的指标引述自2001年12月的LF155和LF156器件数据手册。

最早的长寿命器件系列AD542（见参考文献42）。这个两级电路设计使用了一个P沟道JFET输入差分晶体管对，紧接着是第二级积分器电路。细致的设计和激光微调技术使AD542L的最大失调电压低至0.5mV，最大漂移电压达到10μV/°C。尽管这不如最好的双极性输入放大器的性能优异，但是它确实比其他任何单片FET器件的性能要好。

延续这条道路的其他放大器是1980年推出的*AD544*，它比AD542的速度更高（见参考文献43)。这两款器件都是由Lew Counts设计，瞄准快捷建立时间的数据采集应用。1981年，ADI公司推出了它们的双运放版本，*AD642*和*AD644*（见参考文献44)。所有这些器件都微调了零温度系数电源和输入级电流，以达到整体稳定和可预测的转换速率的目的。ADI公司在后续的精密器件设计中保留了这些特性。

1982年推出AD547之后，该系列JFET输入运算放大器达到了最高设计精度。该器件由Scott Wurcer设计，首次在单片FET运算放大器中达到了1μV/°C的最大漂移电压，250μV的最大失调电压，这些指标在AD547L等级器件中实现。在晶片级对失调和漂移采用激光微调技术才达到如此低的失调和漂移设计目标。这也成为ADI公司所有高精密FET放大器的常规工艺。

**1. AD711/AD712/AD713和OP249集成电路运算放大器**

1986年，ADI公司推出了*AD711/AD712*和*AD548/AD648* FET运算放大器族（见参考文献46)。AD711和AD712分别是精确校准指标的单运放和双运放器件，设计用于通用和中等精度应用，但是价格适中。AD712KN每100片的售价为单片1.90美元，AD648KN的相应售价则为2.60美元。

该系列器件中，AD711K在静态电流为3mA时的失调电压为500μV（最大)，漂移电压为10μV/°C（最大)。AD548K的供电电流为200μA时具有相近的失调电压指标，漂移电压则只有AD711K的一半。JoAnn Close设计了AD548/AD648系列放大器，输入电路采用Scott Wurcer和Lew Count的设计。

Scott Wurcer设计了AD711/AD712系列放大器，最终加入了四运放版本AD713。该系列JFET集成电路运算放大器从一推出来就颇受欢迎，现在依然有供货。

在1990年被ADI公司收购之前，PMI公司也推出了他们自己的JFET输入集成电路运算放大器OP249。该器件由Jim Butler设计，是与AD712具有相近指标的双运放器件，两者展开直接竞争。

**2. 静电计集成电路运算放大器**

对运算放大器性能具有特殊要求的一个领域是传统的静电计（electrometer）放大器，它的输入电流要求低于1pA。在模块运算放大器时期，由310型和311型可变电抗器桥型放大器等超低电流器件担当这样的角色（见本章前节关于这些放大器的基本论述)。应该理解这里的“静电计放大器”术语的含义是指所有的超低偏置电流放大器。它应是基于可变电抗器桥的设计，或者前端允许超低偏置电流的其他类型设计，比如某些半导体类型设计——MOSFET、JFET等。 820

AD515和AD545混合集成电路静电计放大器

ADI公司推出了一些混合集成电路形式的早期静电计运算放大器。第一款是AD515，它为双芯片混合形式，与AD503的通用结构类似（在图8-25中一起讨论)。AD515工作在低电源状态，静态电流为1.5mA（见参考文献47)。它达到了令人惊叹的低输入电流，最好等级的AD515L 为75fA，同时保持了1mV（最大）的低失调电压。AD515是款非常成功的产品，它的指标不会很快被超越。

另一款早期双芯片混合集成电路静电计运算放大器是AD545，于1978年问世（见参考文献48)。该款设计与AD515一样工作在低电源状态，不过它的最大输入偏置电流更高一些，AD545L达到了1pA。

单片集成电路静电计放大器

其中一款早期单片集成电路静电计运算放大器是*OPA111*。Burr-Brown公司于1984年推出了该器件（见参考文献49）。OPA111由Steve Millaway设计，使用了电介质隔离制造工艺。

OPA111在第一级和第二级电路采用了P沟道JFET晶体管，第一级共射共基放大器设计在输入共模电压变化时具有很小偏置电流变化。该设计解决了前述LF155/156/157系列的某些缺点（见参考文献39）。文献49引述了LF15x电路的一些缺点，其中一个是输入JFET晶体管对使用了电流源负载，另一个是失调微调方式，第三个是可能容易感染爆米花噪声（popcorn noise），这是由第二级电路双极性差分晶体管对的噪声电流造成的。这几个缺点在OPA111设计中被克服。

据说OPA111的名称是建立在三个关键指标的组合上：1mV（最大）失调电压、1μV/°C（最大）漂移电压、10Hz~10kHz带宽内的1μV rms输入电压噪声。这些特别指标组合在一起形成的器件很难被淘汰，OPA111成为一款成功的集成电路运算放大器。

ADI公司于1987年发布了第一款完全单片集成电路静电计运算放大器AD549，该款器件由Joann Close和Lew Counts设计（见参考文献50）。该型放大器使用了JodyLapham和Paul Brokaw设计的新“正栅极”FET晶体管（见参考文献51），并且在关键输入P沟道JFET晶体管对周围使用了复杂的自举电路（bootstrapping），达到了很低的偏置电流。

821

改编自相关专利的AD549电路如图8-26所示（见参考文献52）。在AD549的电路中，输入FET晶体管对为$J_6$和$J_7$，输入信号施加到它们的顶部门电路10和12。后端门电路对$BG_1$和$BG_2$被$Q_{14}$、$Q_{13}$-$Q_{18}$自举电路环偏置设置在大约相同的直流水平。$J_4$和$J_8$-$J_9$第二自举电路环则举起$J_6$-$J_7$的漏极，这样就提供了与±10V共模电压范围无关的输入偏置电流。

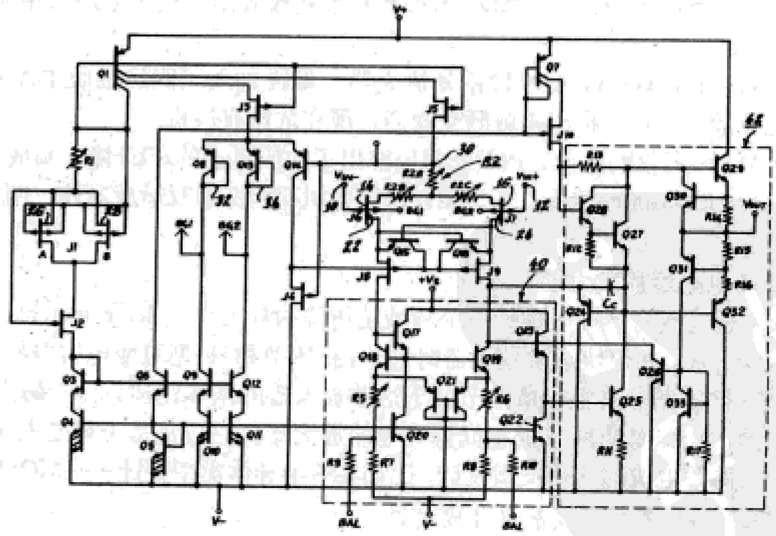


图8-26 AD549静电计IC运放电路图（摘自美国专利4639683）

该电路基于结点隔离工艺设计，AD549L可以达到60fA以下的极低偏置电流、500μV（最大）失调电压、10μV/°C（最大）漂移电压。它采用了密闭的TO-99封装，8个管脚与最终的应用电路相连接。AD549L每100片的售价为单片15.45美元。

1988年，ADI公司基于AD549设计推出了另一款静电计放大器AD546（见参考文献53）。又是JoAnn Close设计了该款运算放大器，它采用塑料封装，某些指标与AD549相当。AD546KN的最大偏置电流为500fA，最大失调电压为1mV，典型漂移电压为20μV/°C。

AD546KN每100片的售价为单片4.50美元。

该系列静电计放大器的最新型号为依旧在供货的AD795。它采用的是SOIC封装，偏置电流不大于1pA（见参考文献54）。

### 3. AD743/AD745低噪声JFET运算放大器

大约在1990年之前，JFET集成电路运算放大器的输入电压噪声性能是无法与最好的双极性器件进行竞争的，许多器件的电压噪声密度达到了$3\,nV\sqrt{Hz}$（见先前的OP27讨论）。

1990年，ADI公司解决了水听器（hydrophone）放大器的应用，这种放大器要求同时具有低电压噪声和低电流噪声。这类新型放大器是AD743和AD745，它们由Scott Wurcer设计（见参考文献55）。这些放大器设计使用了四列非常大的输入晶体管解决了电压噪声问题，具体见参考文献56的论述[①]。

其结果是这两款器件的参考输入噪声为$2.9\,nV\sqrt{Hz}$（在10kHz处），达到精密直流放大器的性能指标。基本型AD743为单位增益稳定器件，更快速的AD745在噪声增益为5倍甚至更大一些时，依然稳定。

### 4. AD820/ AD822/AD824/AD823系列JFET集成电路运算放大器

1990年代早期，ADI公司推出了首款采用CB（complementary bipolar）工艺的系列JFET运算放大器。该工艺采用了Jody Lapham 和Brad Scharf设计的高速大增益NPN和PNP双极性晶体管（见参考文献57和58）。它并且具有N沟道FET结构，该FET结构的灵巧特性在于修剪电压允许用作运算放大器前端的差分对，两个门电路都可以线性工作到负电源轨。这样与共发射极互补双极性输出结合在一起，可以构建轨到轨输出电路。这两个关键特征的组合创造出低电流JFET输入电路的单（双）电源运算放大器。

该类器件的首款运算放大器为AD820，它于1993年发布，是款单电源、低功率运算放大器。AD820由JoAnn Close和Francisco dos Santos设计。该器件的结构非常灵活，它可以工作在低至3V单电源，也可以工作在高达±18V双电源。AD820B的输入偏置电流为10pA（最大），静态电流为800μA（典型值）。

随着AD820的成功推出，双运放版本成为明确的下步目标，AD822于1994年问世，它的指标与AD820相近（见参考文献60）。该族放大器的下一款器件是AD824，于1995年问世（见参考文献61）。

822

AD820/AD822/AD824都是中等速率的低功率器件。1995年，采用相同电路结构的更高速双运放器件AD823问世（见参考文献62）。AD823由Jeff Townsend设计，带宽16MHz，转换速率22V/μs。它也具有宽泛的电源范围，从±1.5V到±18V双电源，或者从+3V到+36V双电源。

### 5. 高速集成电路运算放大器

在集成电路运算放大器的早期，每个用户都在使用本质上相同的NPN双极性工艺，由于使用了慢速PNP晶体管，速度相对有限。部分解决了PNP瓶颈的早期器件是LM118/218/318，它们由National Semiconductor公司的Bob Dobkin设计，于1971年推出（见参考文献63）。ADI公司也生产了自己版本的这类运算放大器AD518，它由Dave Kress设计。尽管这些放大器确实达到了更高的转换速率和带宽，但是它们的建立时间不够快，也不适合于驱动低阻抗负载。

20世纪70年代早期，Harris Semiconductor公司拥有唯一的真正快速的集成电路工艺。这种电介质隔离工艺可以制造出同等速度的NPN和PNP晶体管，Harris公司的HA2500系列也因为快速建立时间特性而大受欢迎。1973年，ADI公司发布了快速运算放大器AD509，它是款仿造

① 当然“非常大”是个相对的描述。不过，参考文献56的图6显示的是四输入晶体管，占据了几乎一半的芯片面积。

Harris器件（见参考文献64）。

直到结点隔离CB工艺出现，电介质隔离器件才占据高速应用领域。不过，也有许多器件超越了这个通用规则。Scott Wurcer设计的AD744于1988年问世（见参考文献65）。尽管依旧采用了基本NPN工艺，但是它的输入差分电路很好地利用了离子移植P沟道FET晶体管工艺的优点，能够快速干净地建立，它的0.01%误差建立时间达到了900ns。

ADI公司于1988年推出了36V高速CB工艺（见参考文献57和58），并且推出了一大堆采用该工艺的快速集成电路运算放大器。这其间包括一组高速电压反馈运算放大器AD840和电流反馈运算放大器AD846系列，它们都是由Wyn Palmer设计。使用CB工艺的其他许多运算放大器也随后很快推出。它们中值得提及的是单位增益稳定的AD847以及外部补偿的AD829，它们也由Wyn Palmer设计。随后，Dave Whitney设计的AD811是首款采用CB（complementary bipolar）工艺的高性能电流反馈运算放大器，它在驱动75Ω电缆时达到了非常低的视频失真指标（见参考文献66）。

#### 6. Frank Goodenough为电子设计杂志撰写的运算放大器报告

关于高速运算放大器发展过程的重要文档是模拟电路编辑Frank Goodenough为Electronic Design撰写的系列文章（见参考文献67-71）。CB工艺只是ADI公司高速集成电路运算放大器的起点，随后不到10年时间，就制造出了性能发生质的飞跃的运算放大器。这就是ADI公司于1993年推出的12V XFCB（eXtra Fast Complementary Bipolar）工艺（见参考文献72和73）。ADI公司利用该工艺制造出了由Scott Wurcer设计的关键器件AD8001（见参考文献74）。AD8001建立了新的性能标准，工作在±5V供电电源时，带宽达到了800MHz，并且具有非常低的视频失真。

在20世纪90年代后期，Frank Goodenough的运算放大器文章继续提供有价值的集成电路性能器件来源，以及历史参考，还包括其他的运算放大器目录（见参考文献75-78）。Frank Goodenough于1998年1月去世，Electronic Design的Roger Allan为其做了传记（见参考文献79）。

823

## 参考文献

（注意：附加的注释指出了与运算放大器历史的相关性。）

**单片集成电路运算放大器、通用集成电路运算放大器的诞生**


1. Bob Widlar, "Design Techniques for Monolithic Operational Amplifiers," **IEEE Journal of Solid State Circuits**, Vol. SC-4, August 1969.（集成电路运算放大器μA709、LM101A和LM108使用的设计方法。）
2. "The μA702 Wideband Amplifier," Chapter 5 within James N. Giles, Editor, **Fairchild Semiconductor Linear Integrated Circuits Handbook**, Fairchild Semiconductor, 1967, pp. 33-55.（关于集成电路运算放大器μA702的设计与应用的详细讨论。）
3. R. J. Widlar, "A Unique Circuit Design for a High Performance Operational Amplifier Especially Suited to Monolithic Construction," **Proceedings of the NEC**, Vol. XXI, 1965年10月, pp.85-89.（第一款广泛使用的集成电路运算放大器μA709。）
4. Robert J. Widlar, "Monolithic Op Amp with Simplified Frequency Compensation," **EEE**, 1967年7月.（集成电路运算放大器LM101。）
5. James Solomon, "The Monolithic Operational Amplifier: A Tutorial Study," **IEEE Journal of Solid State Circuits**, Vol. SC-9, No. 6, December 1974. See also National Semiconductor AN-A.（关于集成电路运算放大器设计技术的经典论文。）
6. Dave Fullagar, "A New High Performance Monolithic Operational Amplifier," **Fairchild Semiconductor Application Brief**, 1968年5月.（集成电路运算放大器μA741。）
7. Robert J. Widlar, "IC Op Amp with Improved Input-Current Characteristics," **EEE**, 1968年12月.（集成电路运算放大器LM101A。）
8. Ronald Russell, Thomas Frederiksen, "Automotive and Industrial Electronic Building Blocks," **IEEE Journal of Solid-State**

**Circuits**, Vol. SC-7, 1972年12月, pp. 446-454. (LM324与其他单电源集成电路。)

9. Data sheet for **AD741J, K, L, S Lowest Cost High Accuracy IC Op Amps**, Analog Devices, Inc., January 1973.



**超β集成电路运算放大器**

10. Robert J. Widlar, "The LM110 An Improved IC Voltage Follower," **National Semiconductor LB-11**, March 1970. (超β晶体管在跟随器连接的集成电路运算放大器LM102和LM110中的应用。)
11. R. J. Widlar, "Super Gain Transistors for ICs," **IEEE Journal of Solid-State Circuits**, Vol. SC-4, 1969年8月, pp. 249-251. (集成电路运算放大器中超β晶体管的一般原理。)
12. Jim Solomon, William Davis, P. Lee, "A Self-Compensated Monolithic Operational Amplifier with Low Input Current and High Slew Rate," **ISSCC Digest of Technical Papers**, 1969年2月, pp. 14-15. (超β晶体管在集成电路运算放大器MC1556中的应用。)
13. Bob Widlar, "IC Op Amp Beats FETs on Input Current," **EEE**, December 1969. (超β输入集成电路运算放大器LM108。)
14. George Erdi, Jim Williams, "Precision Op Amp Serves Host of Needs," **Electronic Design**, 1983年9月1日. (超β输入集成电路运算放大器LT1008和LT1012。)
15. Modesto Maidique, "A High Precision Super Beta Operational Amplifier," **IEEE Journal of SolidState Circuits**, Vol. SC-7, December 1972. See also: "AD508: Monolithic Chopperless Op Amp Super β Inputs, <1μV/°C Drift," **Analog Dialogue**, Vol. 6, No. 1, 1972. (超β输入集成电路运算放大器AD508。)
16. Modesto Maidique, "Monolithic Operational Amplifier With 1 μV/°C Drift," **Analog Dialogue**, Vol. 5, No. 3. (集成电路运算放大器AD504。)
17. Preliminary Data sheet for **AD508J, K, L IC Chopperless Low Drift Operational Amplifier**, Analog Devices, Inc., June, 1972.
18. Doug Grant, "Low Drift Super Beta Op Amp," **Analog Dialogue**, Vol. 12, No. 1. (集成电路运算放大器AD517。)
19. Richard Wagner, "Laser-Trimming on the Wafer," **Analog Dialogue**, Vol. 9, No. 3. (集成电路的漂移和增益设置薄膜电阻的激光晶圆微调技术。)
20. "Precision Op Amp," **Analog Dialogue**, Vol. 24, No. 1. (超β精密型集成电路运算放大器AD704。)
21. "Two Precision Dual Op Amp Families," **Analog Dialogue**, Vol. 24, No. 3. (超β精密型双集成电路运算放大器AD706和OP297。)
22. "Quad Op Amp," **Analog Dialogue**, Vol. 25, No. 1. (超β精密型四集成电路运算放大器AD704。)

**精密型双极性集成电路运算放大器**

23. George Erdi, "A Low Drift, Low Noise Monolithic Operational Amplifier For Low Level Signal Processing," **Fairchild Semiconductor Application Brief APP-136**, 1969年7月. (集成电路运算放大器μA725。)
24. George Erdi, "Minimizing Offset Voltage Drift With Temperature In Monolithic Operational Amplifiers," **Proceedings of NEC**, 1969 pp. 121-123. (精密直流放大器的最小漂移的失调微调方法。)
25. George Erdi, "Instrumentation Operational Amplifier With Low Noise, Drift, Bias Current," **Precision Monolithics APP Note**, 1972. (集成电路运算放大器OP05。)
26. George Erdi, "A Precision Trim Technique for Monolithic Analog Circuits," **IEEE Journal of SolidState Circuits**, Vol. SC-10, 1975. pp. 412-416. ["齐纳击穿（zener-zap）"失调微调方法。]
27. Donn Soderquist, George Erdi, "The OP-07 Ultra-Low Offset Voltage Op Amp," **Precision Monolithics AN-13**, 1975. (集成电路运算放大器Op07。)
28. "Precision Bipolar Op Amp Has Lowest Offset, Drift," **Analog Dialogue**, Vol. 22, No. 1. (精密集成电路运算放大器AD707。)
29. Bill Schweber, "Dual Bipolar Op Amp Provides Superior Matching of Specs," **Analog Dialogue**, Vol. 23 No. 1. (精密集成电路运算放大器AD708，它是AD707的双运放版本。)
30. George Erdi, Tom Schwartz, Scott Bernardi, and Walt Jung, "Op Amps Tackle Noise-and for Once, Noise Loses " **Electronic Design**, 1980年12月. (集成电路运算放大器OP27和OP37。)
31. George Erdi, "Amplifier Techniques for Combining Low Noise, Precision, and High-Speed Performance," **IEEE Journal of Solid-State Circuits**, Vol. SC-16, 1981年12月, pp. 653-661. (集成电路运算放大器OP27和OP37的设计技术。)
32. "Precision Micropower Single-Supply Op Amps Have 100 μV max Offset," **Analog Dialogue**, Vol. 34, No. 4. (精密单电源和双

电源、轨到轨输出、单/双/四集成电路运算放大器OP777、OP727、OP747。)

33. Data sheet for "**Precision Low Noise Low Input Bias Current Operational Amplifiers OP1177/ OP2177**," www.analog.com.

**精密型JFET集成电路运算放大器**

34. Doug Sullivan, Modesto Maidique, "High Performance IC FET-Input Op Amp," **Analog Dialogue**, Vol. 4, No. 2, 1970. (双芯片混合集成电路运算放大器AD503和AD506。)

35. Richard S. Burwen, Doug Sullivan, "AD503, AD506 IC FET Input Operational Amplifiers Technical Bulletin," **Analog Devices Application Bulletin**, 1971年8月. (双芯片混合集成电路运算放大器AD503和AD506的设计与应用。)

36. "FET-Input ICs Can Slew at 50 V/us," **Analog Dialogue**, Vol. 5, No. 3, 1971. (双芯片混合集成电路运算放大器AD513。)

37. "AD506L: Economical Low-Drift FET-Input," **Analog Dialogue**, Vol. 7, No. 1, 1973. (双芯片混合集成电路运算放大器AD506L。)

38. Dave Fullagar, "Better Understanding of FET Operation Yields Viable Monolithic JFET Op Amp," **Electronics**, 1972年11月6日. (集成电路运算放大器ICL8007。)

39. Ronald W. Russell, Daniel D. Culmer, "Ion-Implanted JFET-Bipolar Monolithic Analog Circuits," **ISSCC Digest of Technical Papers**, 1974年2月, pp. 140-141, 243. (离子注入（Ion-implanted）型JFET器件，以及LF155/156/157系列FET集成电路运算放大器。)

40. Otto Schade, Jr. "CMOS/Bipolar Linear Integrated Circuits," **ISSCC Digest of Technical Papers**, February 1974, pp. 136-137. 也可参见：R. L. Sanquini, "Building C-MOS, Bipolar Circuits on Monolithic Chip Enhances Specs," **Electronics**, October 3, 1974. (CMOS集成电路运算放大器CA3130。)

41. Dale Pippenger, Dave May, "Put BIFETs Into Your Linear Circuits," **Electronic Design**, 1978年1月4日, pp.104-107, 109-111.

42. Lew Counts , Rich Frantz, "High-Performance, Low-Cost Bipolar-FET Op Amp," **Analog Dialogue**, Vol. 12, No. 3, 1978. (单片FET集成电路运算放大器AD542。)

43. "Fast FET Op Amp," **Analog Dialogue**, Vol. 14, No. 1, 1980. (集成电路运算放大器AD544。)

44. "High Performance Dual FET Op Amps," **Analog Dialogue**, Vol. 15, No. 2, 1981. (集成电路运算放大器AD642/AD644。)

45. "First Monolithic FET Op Amp with 1 μV/°C Drift," **Analog Dialogue**, Vol. 16, No. 1 1982. (漂移和失调微调的集成电路运算放大器AD547。)

46. "Highest-Performing Low-Cost BiFET Op Amps," **Analog Dialogue**, Vol. 20, No. 2, 1986, p. 22.

47. Dave Kress, "FET-Input Electrometers," **Analog Dialogue**, Vol. 10, No. 1, 1976, p.1 1.

48. "FET-Input AD545," **Analog Dialogue**, Vol. 12, No. 3, 1978, p.18.

49. Steve Millaway, "Monolithic Op Amp Hits Trio of Lows," **Electronic Design**, 1984年2月9日. (低偏置电流集成电路运算放大器OPA111。)

50. JoAnn Close, Lew Counts, "Junction-Isolation Process Yields 50 fA Op Amp," **Electronic Design**, 1986年7月10日, pp.99-102, 104. 也可参见：JoAnn Close, "Monolithic Electrometer Has 60 fA Max Bias Current," **Analog Dialogue**, Vol. 21, No. 2, 1987, p. 22. (静电计集成电路运算放大器AD549。)

51. Jerome F. Lapham, Adrian P. Brokaw, "Low-Leakage JFET," **US Patent 4,985,739**, 1987年4月27日申请, 1991年1月15日生效. ("正栅极"低泄漏JFET集成电路工艺设计。)

52. Lewis Counts, JoAnn Close, "Very Low Input Current JFET Amplifier," **US Patent 4, 639, 683**, 1986年2月7日申请, 1987年1月27日生效. ("正栅极"低泄漏JFET集成电路工艺与集成电路运算放大器AD549。)

53. "High Performance Electrometer Op Amp in Plastic 8-Pin DIP," **Analog Dialogue**, Vol. 23, No. 4, 1988, p. 12. (静电计集成电路运算放大器AD546。)

54. "Low-Noise, Low-Drift Precision Op Amps for Instrumentation," **Analog Dialogue**, Vol. 27, No. 1, 1993. (低噪声、低基极电流IB的精密集成电路运算放大器AD795，以及单电源、双精密集成电路运算放大器OP213。)

55. "FET-Input Op Amp Has Lowest Combined V and I Noise," **Analog Dialogue**, Vol. 25, No. 1, 1991, p. 12. (低噪声集成电路运算放大器AD743和AD745。)

56. Scott Wurcer, "A 3 nV$\sqrt{\text{Hz}}$, DC-Precise, JFET Operational Amplifier," **Proceedings of BCTM**, 1989, pp. 116-119. (低噪声集成电路运算放大器AD743和AD745的设计原理。)

57. "Op Amps Combine Superb DC Precision and Fast Settling," **Analog Dialogue**, Vol. 22, No. 2, 1988. [集成电路运算放大器

AD846、AD840系列、以及使用的高速互补双极性（CB）工艺。]

58. Jerome F. Lapham, Brad W. Scharf, "Integrated Circuit with Complementary Junction-Isolated Transistors and Method of Making Same" **US Patent 4, 969, 823**, 1988年5月5日申请, 1990年11月13日生效. [ADI公司的互补双极性（CB）集成电路工艺设计。]

59. "Single-Supply FET," **Analog Dialogue**, Vol. 27, No. 2, 1993, p. 26. (单电源、轨到轨输出集成电路运算放大器AD820。)

60. "Dual FET, 3 V to ±18 V," **Analog Dialogue**, Vol. 28, No. 1, 1994, p. 24. (单电源、轨到轨输出双集成电路运算放大器AD822。)

61. "Quad JFET, Single-Supply Op Amp," **Analog Dialogue**, Vol. 29, No. 1. (单电源、轨到轨输出四集成电路运算放大器AD824。)

62. "Dual 16MHz Rail-Rail FET," **Analog Dialogue**, Vol. 29, No. 2. (单电源、轨到轨输出双集成电路运算放大器AD823。)

**高速集成电路运算放大器**

63. Bob Dobkin, "LM118 Op Amp Slews 70 V/μs," **National Semiconductor LB-17**, 1971年9月. (高转换速率集成电路运算放大器LM118。)

64. "AD509: Fast Op Amp 2 μs to 0.01%," **Analog Dialogue**, Vol. 7, No. 1, p. 10. (快速集成电路运算放大器AD509。)

65. Kristen Dinsmore, "Fast, Accurate BIFET Op Amp Settles to 0.01% in 900 ns Max," **Analog Dialogue**, Vol. 21, No. 2, 1988, pp. 14-15.

66. Dave Whitney and Walt Jung, "Applying a High-Performance Video Operational Amplifier," **Analog Dialogue**, Vol. 26, No. 1 1992, pp. 10-13. (高速、高输出视频集成电路运算放大器AD811及其应用。)

67. Frank Goodenough, "Focus Monolithic IC Op Amps: Faster and More Precise," **Electronic Design**, 1988年2月4日, pp. 127-132. (高速集成电路运算放大器综述。)

68. Frank Goodenough, "A Slew of New High Performance Op Amps Shatters Speed Limits," **Electronic Design**, 1988年3月3日, pp. 29-32. [高速集成电路运算放大器及其制造工艺，包括ADI公司的互补双极性（CB）工艺。]

69. Frank Goodenough, "New Processes, Designs Boost IC Op Amp Speeds," **Electronic Design**, 1990年4月12日, pp. 45-48, 52—56. [基于互补双极性（CB）工艺与电流反馈结构的高速集成电路运算放大器综述。]

70. Frank Goodenough, "Linear ICs Attain 8 GHz NPNs, 4 GHz PNPs," **Electronic Design**, 1991年12月19日, pp. 35-37, 40, 43-45. (Harris公司使用的高速"UHF-1"DI工艺。)

71. Frank Goodenough, "New Processes to Spawn Next-Generation Analog, Mixed-Signal, Power ICs," **Electronic Design**, 1992年1月2日, pp. 59-62, 64-66, 68, 70. (高速工艺研究综述。)

72. Frank Goodenough, "Wideband IC Op Amps Reach New Bandwidth Highs," **Electronic Design**, September 2, 1993, pp. 48, 50, 52, 56, 58, 63, 64-66. [ADI公司的超高速互补双极性（extra fast complementary bipolar，简称XFCB）工艺，以及其他高速工艺的综述。]

73. Frank Goodenough, "IC Op Amps Combine Low Cost and Performance," **Electronic Design**, 1993年9月2日, pp. 39-40, 42, 46. (高速工艺综述，ADI公司基于XFCB工艺制造的集成电路运算放大器AD8001、以及AD96XX系列集成电路运算放大器。)

74. "Fast Op Amp: High Performance, Low Power, Low Cost," **Analog Dialogue**, Vol. 28, No. 2, 1994, p. 11. (高速集成电路运算放大器AD8001，第一款基于XFCB工艺制造的运算放大器。)

75. Frank Goodenough, "Silicon, Analog Processes Becoming More Sophisticated," **Electronic Design**, 1994年5月2日, pp. 97,98, 100—103. (互补和混合信号兼容工艺综述。)

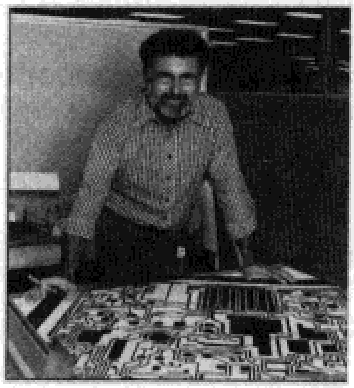
76. Frank Goodenough, "Rail-Rail In-and-Out IC Op Amps Run Off 2.7 V," **Electronic Design**, 1994年5月16日, pp. 51, 52, 54, 56, 60, 64-65. (轨到轨、低电压、单电源设计技术及其集成电路运算放大器件的综述。)

77. Frank Goodenough, "Single-Supply Op Amps Come of Age," **Electronic Design Analog Applications Issue**, 1994年11月7日, pp. 52-61. (轨到轨设计技术及其集成电路运算放大器件的综述。)

78. Frank Goodenough, "Op Amp, ADC Topple Old Price/Performance Marks," **Electronic Design**, 1994年12月5日, pp. 75, 76, 78, 80, 81, 84, 87. (新产品的亮点：高速、低功耗的集成电路运算放大器AD8011和高速、低功耗的模数转换器AD878。)

79. Roger Allan, "Frank Goodenough: 1925-1998" **Electronic Design**, 1998年3月9日, p. 6.

## 经典时刻　*Bob Widlar*——线性集成电路先驱，大师风范



Bob Widlar在修改它的LM10运算放大器，大约摄于1977年
（图片版权归Bob Pease和National Semiconductor所有）

集成电路运算放大器的发展历史始于Bob Widlar的工作，可以回溯到20世纪60年代早期。从推出第一款成功的集成电路运算放大器μA709开始，Widlar就是一连串成功集成电路运算放大器的设计师。这里只能列出他更为闻名的运算放大器成就，因此读者不应该认为他只设计运算放大器。前面曾经指出，他发明的许多线性集成电路设计技术成为了标准方法。读者还应该了解，他也为其他集成电路做出了主要贡献，比如集成电路能带隙电压参考源、集成电路三端口电压校准器。

在他的职业生涯中，Widlar不仅以一个创新者闻名于世，而且具有高尚品格。可以在Bob Pease撰写的纪念文章找到中Widlar的某些故事[①]。Jim Solomon也大大赞誉了Widlar一番，其中包括许多Widlar合作者对这位极负魅力设计者的个人评价[②]。

Bob Widlar于1991年2月去世，享年53岁，天妒英才。他一直在墨西哥的家乡附近工作，度过了一生快乐的时光。可以毫不夸张地说，Widlar的艰辛工作（以及他的幽默）永远不会被忘记。

829

① Bob Pease, "What's All This Widlar Stuff, Anyhow?" **Electronic Design**, July 25, 1991, pp. 146, 148, 150.

② James E. Solomon, "A Tribute to Bob Widlar," **IEEE Journal of Solid-State Circuits**, Vol. SC-26, No. 8, August 1991, pp. 1087-1089.

# 索　引

索引中的页码为英文原书页码，与本书中页边标注的页码一致。

## A

## C

## D

## E

## G



## H

## I

## J

## M

N

## O

## Q



## R

T

## U



## V

## W

## X



## Z

# ADI公司器件索引

# 标准器件索引

Op Amp Applications Handbook

# 运算放大器应用技术手册

“这是一本全面讲述运算放大器技术的著作。它内容完整，既回顾了运算放大器的基本原理和应用，又预见了未来的需求……Walt Jung用如此有趣而简单的方式剖析了复杂的运算放大器，值得我们称赞。”

——Ray Stata, ADI公司创始人暨董事会主席，美国工程院院士

“本书的详尽和透彻都是其他同类图书所无法比拟的……而且结构清晰、文字流畅，毋庸置疑是运算放大器领域的标准参考指南。”

——John W. Wood, *Electronics World*杂志

运算放大器在现代电子设计中扮演至关重要的角色，如何得心应手地应用运算放大器，快速、准确地设计满足需求的电路系统，是工程师们必须认真面对的问题。

本书是运算放大器领域的里程碑式著作，由模拟电路设计专家Walt Jung和ADI公司的技术专家合著。ADI公司50多年运算放大器设计与制造经验的积累和沉淀在书中体现得淋漓尽致。书中以全新的视角阐述了运算放大器的应用，深入剖析了运算放大器基本理论、各类放大器的作用、运算放大器与其他系统元件接口的优化过程以及数据处理系统中的信号调整和滤波，还对比了无源器件选择、印制电路板设计、电路建模与实验板设计等各类硬件问题，每一部分内容既配有具体的电路实例，又有完整的理论分析，还包括诸多珍贵的使用技巧。任何从事电子电路设计的工程技术人员都会从中受益匪浅。

**Walt Jung** 世界最著名的模拟电路设计专家之一，运算放大器领域权威。2002年入选*Electronic Design*杂志的“工程名人堂”。美国音频工程协会（AES）会士。他在退休前曾长期任职于ADI公司，拥有丰富的模拟电路设计和开发经验，并担任*Analog Dialogue*、*EDN*等业界著名杂志专栏作家数十年，影响了几代模拟电路工程师。



本书译自原版*Op Amp Applications Handbook*，并由Elsevier授权出版。

ELSEVIER 爱思唯尔

本书相关信息请访问：图灵网站 http://www.turingbook.com
读者/作者热线：(010) 88593802
反馈/投稿/推荐信箱：contact@turingbook.com

分类建议 电子电气/电路设计

人民邮电出版社网址 www.ptpress.com.cn

人民邮电出版社 POSTS & TELECOM PRESS

ISBN 978-7-115-19182-3

ISBN 978-7-115-19182-3/TN

定价：99.00 元